



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

224 201

(11)

(B1)

(61)

(23) Výstavní priorita

(22) Přihlášeno 21 12 76

(21) PV 8456-76

(51) Int. Cl.³ G 06 F 15/04

(40) Zveřejněno 27 05 83

(45) Vydáno 01 09 84

(75)

Autor vynálezu MRKVIČKA JAROSLAV ing. CSc., PRAHA

ECKERT MILAN ing., PRAHA

KELLER LADISLAV, PRAHA

(54) Způsob ožívování nebo zkoušení přídavných zařízení počítačů a zařízení pro jeho provádění

224 201

Vynález se týká způsobu oživování nebo zkoušení přídavných zařízení počítačů, popřípadě jejich částí, zejména řídicích jednotek, a zařízení na jeho provádění.

Samočinný počítač středního nebo velkého rozsahu je zpravidla složitou soustavou několika samostatných zařízení, případně modulů, a celá tato soustava je spolu navzájem určeným způsobem propojena. Sestava počítače je tedy soustavou složitých částí a správná funkce celé sestavy závisí tedy mimo jiné na správné funkci jednotlivých jejích částí. Je tedy přední snahou jak výrobců počítačů, tak jejich uživatelů, zajistit správnou funkci jednotlivých částí počítače a tím zajistit spolehlivou funkci celé sestavy počítače. Vzhledem k tomu, že u obvyklých sestav počítačů tvoří přídavná zařízení většinu technického vybavení celé sestavy, je otázka dokonalého a přitom jednoduchého jejího zkoušení otázkou jednak prvotní důležitosti, jednak otázkou často střetávanou, předně u výrobce přídavného zařízení, kde se jedná o oživení zařízení jakožto poslední fázi výrobního postupu, dále u různých zkoušek zařízení, například prototypové zkoušky, typové zkoušky a podobně, kde se jedná o prověření technických parametrů zařízení, dále u předjímky zařízení, která zpravidla předchází kompletaci celé sestavy počítače, a konečně při provozním zkoušení nebo při výskytu poruchy zařízení v rámci sestavy počítače při obvyklém jeho provozu. Ve všech uvedených případech je nutno mít k dispozici nějaké zařízení, jehož pomocí lze uvažované zařízení zkoušet. Pouze však v posledním zmíněném případě provozního zkoušení v rámci sestavy počítače tuto funkci může, i když ani v tomto případě to nemusí obvykle být účelné, zastat vlastní centrální část sestavy počítače, zatímco v ostatních uvedených případech se k tomuto účelu používají speciálně konstruované simulátory, více či méně složité a dokonalé.

224 201

Nevýhodou tohoto způsobu ožívání nebo zkoušení je především sama skutečnost, že pro každé zkoušené zařízení je nutný speciální simulátor. Kromě toho, současná přídavná zařízení, která jsou značně složitá a jejichž funkční složitost s postupujícím vývojem dále roste, kladou velmi vysoké nároky na funkci simulátoru a ten se tak stává velmi složitým zařízením. Prakticky je vždy nutné zvolit určitý kompromis mezi neúnosnou složitostí simulátoru na straně jedné a nedokonalými jeho funkčními možnostmi na straně druhé, a to tak, aby se dosáhlo možnosti vyhovujícího vyzkoušení přídavného zařízení. Složitost simulátoru ovšem dále roste, jestliže má simulátor být více universální, to jest být schopen vyzkoušet dvě, popřípadě i více přídavných zařízení různého druhu. Konečně nevýhodou se dále jeví i ta skutečnost, že v průběhu celého cyklu výzkum-výroba-užití nejsou tyto simulátory potřebí v takových počtech, jež by umožnily sériovou výrobu, takže jejich pořizovací náklady, ve srovnání například s náklady na sériově vyráběná přídavná zařízení, jsou relativně vysoké.

Podstatou vynálezu je způsob ožívání nebo zkoušení přídavných zařízení počítačů, zejména těchto zařízení, jejichž řídicí jednotky jsou řízeny mikroprogramem uloženým v jejich řídicích pamětech, přičemž tyto řídicí paměti jsou provedeny buď jako pevné paměti s neměnným obsahem nebo jako paměti, jejichž obsah lze měnit tím způsobem, že se do nich nahraje požadovaný obsah z vnějšího zdroje informace, přičemž uvedená zařízení s počítačem spolupracují prostřednictvím styku definovaného pro každé zařízení, přičemž tento styk může být definován snadně pro zařízení různého druhu a je realizován propojením počítače pomocí základní sběrnice s hlavním vstupem/výstupem přídavného zařízení a celý způsob je charakterizován tím, že posloupnost příkazů, které má zkoušené zařízení provádět, se uloží do prvního pole hlavní paměti počítače, a dále tyto příkazy se transformují do tvaru, který je ve snadě se stykem definovaným pro zkoušené zařízení, přičemž tímto stykem je standardní kanálový styk, v němž veškerý obousměrný přenos informací mezi zkoušeným zařízením a minipočítačem se provádí co do obsahu při exploataci zkoušeného zařízení, avšak sníženou rychlostí, popřípadě tímto stykem je sériový styk, v němž obousměrný přenos informací mezi zkoušeným zařízením a minipočítačem se provádí sériově po bitech, přičemž se provádí technickým vybavením, zatímco zbývající část tohoto způsobu se provádí programovacím vyba-

vením na straně minipočítače, přičemž takto transformované příkazy se přenesou do řídicí jednotky zkoušeného zařízení k jejímu postupnému provádění, a po úspěšném dokončení každého příkazu a stejně tak i po cobybném jeho průběhu se základní sběrnici přenesou do minipočítače základní diagnostické informace o stavu zkoušeného zařízení a průběhu jeho činnosti při provádění příkazu a tyto informace se uloží do druhého pole hlavní paměti minipočítače, načež se analyzuje obsah diagnostické informace a podle výsledku této analýzy se buď do zkoušeného zařízení přeneše diagnostický příkaz v případě opravitelnosti stavu zkoušeného zařízení uvedeným diagnostickým příkazem, nebo se výsledek analýzy pouze zaznamená a případně vytiskne a pokračuje se v další zkušební činnosti v případě stavu zkoušeného zařízení, jenž nemá vliv na další zkušební činnost, nebo se zkušební činnost přeruší, výsledek analýzy se zaznamená a případně vytiskne s vyznačením potřeby technického zásahu v případě poruchového stavu zkoušeného zařízení, načež se tento průběh zkušební činnosti opakuje dalším příkazem ze srova uvedené posloupnosti příkazů, přičemž sledování činnosti řídicí jednotky zkoušeného zařízení na úrovni jednotlivých mikroinstrukcí probíhá za spolupůsobení iniciačního signálu TAKT, čímž se nejprve provede jedna mikroinstrukce z pořadí mikroinstrukcí, uložených v řídicí paměti zkoušeného zařízení, zpětně se přeneše informace o adrese a obsahu následující, z uvedeného pořadí, mikroinstrukce ze zkoušeného zařízení do minipočítače a uloží do třetího pole hlavní paměti a zároveň se tato informace v minipočítači vytiskne, a dále se popsany průběh opakuje s následující mikroinstrukcí, přičemž dále se obsah čtvrtého pole hlavní paměti minipočítače, v němž je uložen mikroprogram zkoušeného zařízení, přenáší do řídicí paměti zkoušeného zařízení a tak změny obsahu řídicí paměti se v průběhu oživování nebo zkoušení dosahuje změnou obsahu čtvrtého pole hlavní paměti minipočítače.

K podstatě vynálezu náleží i zařízení pro provádění srova popsaného způsobu charakterizované tím, že výstup kanálového adaptéru je prostřednictvím základní sběrnice spojen s hlavním vstupem/výstupem zkoušeného zařízení na straně řídicí jednotky, výstup prvního vstupního/výstupního modulu minipočítače, opatřený základním souborem vstupních a výstupních zařízení je prostřednictvím první přídatné sběrnice spojen s výstupem řídicí paměti, výstup druhého vstupního/výstupního modulu souboru vstupních a výstupních modulů je vodičem signálu TAKT spojen

224 201

s prvním pomocným vstupem zkoušeného zařízení, dále výstup třetího vstupního/výstupního modulu je pomocí druhé přídavné sběrnice spojen s druhým pomocným vstupem zkoušeného zařízení a dále se vstupem řídicí paměti. Možná úprava zařízení podle vynálezu spočívá také v tom, že řídicí jednotka zkoušeného zařízení je svým vstupem napojena prostřednictvím třetí přídavné sběrnice na výstup čtvrtého vstupního/výstupního modulu. Jiná úprava spočívá v tom, že počet vodičů základní sběrnice je určen stykem pro zkoušené zařízení, počet vodičů v první přídavné sběrnici je alespoň roven součtu paralelně uspořádaných paměťových míst řídicí paměti a adresových řádů, dále počet vodičů ve druhé přídavné sběrnici je alespoň roven počtu paralelně uspořádaných paměťových řídicí paměti, a počet vodičů ve třetí přídavné sběrnici je menší než počet, nebo roven počtu, vodičů v propojení mezi řídicí jednotkou a mechanickou částí zkoušeného zařízení. V jiném provedení kanálový adaptér může být proveden jako obousměrný sérioparalelní převodník. Konečně může být kanálový adaptér zapojen mezi minipočítač a zkoušené zařízení jako samostatný konstrukční celek a na minipočítač je napojen prostřednictvím osmého vstupního/výstupního modulu a čtvrté přídavné sběrnice.

Ožíváním nebo zkoušením přídavného zařízení způsobem podle vynálezu se tak dosáhne vyššího účinku v mnoha směrech, a to za prvé dokonalého odzkoušení všech funkcí přídavného zařízení, neboť funkční možnosti minipočítače ve srovnání se simulátory jsou podstatně vyšší, přičemž toto odzkoušení je dále možno přesně přizpůsobit požadavkům zkoušení ve výrobě, kdy se jedná o ožívání, nebo požadavkům při přejímce, popřípadě při typových zkouškách přídavného zařízení a podobně, za druhé univerzálnosti zařízení, neboť jím lze zkoušet přídavná zařízení různého druhu, přičemž požadovaných změn se dosahuje pouze změnou zkoušebního programu, popřípadě jeho části, a za třetí příznivých ekonomických relací, neboť minipočítač je zařízení sériově vyráběné, a tato skutečnost se musí, na rozdíl od speciálních simulátorů, projevit v jeho ceně příznivě, přičemž je potřeba pouze nejjednodušší sestava minipočítače, a dále je možné jeho jiné využívání v době, kdy není využíván k účelům dle vynálezu, takže nedochází k prostojům investice.

Podrobnosti vynálezu jsou vyznačeny na připojených výkresech, přičemž vlastní funkce bude podrobněji popsána na příkladném provedení vynálezu, a to pro způsob ožívání a zkoušení přídavného zařízení, jež obsahuje řídicí jednotku s naráva-

telnou řídicí pamětí, s využitím minipočítače typu ADT, přičemž je popsána i možnost zkoušení samotné řídicí jednotky.

Na výkresech značí obr.1 celkové uspořádání zařízení pro zkoušení přídavného zařízení, obr.2 přídavné uspořádání pro zkoušení řídicí jednotky, obr.3 způsob provedení kanálového adaptéru a obr. 4 jiné uspořádání kanálového adaptéru.

Celkové uspořádání zařízení pro oživování nebo zkoušení přídavného zařízení je na obr. 1 a vývojový diagram základní činnosti je diagram 1 níže. Zkoušené zařízení 6, sestávající z mechanické části 8 a řídicí jednotky 7 s řídicí pamětí 71 je propojeno s minipočítačem 1, jímž je příkladně minipočítač typu ADT a který je vybaven základním souborem 2 vstupních a výstupních zařízení, obsahující například snímač pásky 21, děrovač pásky 22 a tiskárnu 23. Toto propojení je provedeno přes kanálový adaptér 4 prostřednictvím základní sběrnice 90, a to z výstupu 41 kanálového adaptéru 4 na hlavní vstup/výstup 60 zkoušeného zařízení 6. Oživování a zkoušení zařízení 6 se pak provádí základní činností, popřípadě dále prostřednictvím přídavných činností. Při základní činnosti se nejprve do prvního pole 51 hlavní paměti 5 minipočítače 1 uloží posloupnost příkazů, které má zkoušené zařízení 6 vykonávat. Následuje ČTENÍ PŘÍKAZU z prvního pole 51 hlavní paměti 5 a přečtený příkaz je dále první signálovou cestou 11 přes kanálový adaptér 4 přenesen a činností KANÁL transformován do tvaru, který je ve smodě se stykem definovaným pro zkoušené zařízení 6, a v tomto tvaru po základní sběrnici 90 přenesen do zkoušeného zařízení 6, kde dojde k jeho provedení. Toto provedení může proběhnout úspěšně nebo chybně: následuje proto činnost PŘENOS, to jest přenos diagnostické informace o stavu zkoušeného zařízení 6 a průběhu jeho činnosti při provádění příkazu po základní sběrnici 90 ze zkoušeného zařízení 6 prostřednictvím kanálového adaptéru 4 a druhé signálové cesty 12 do druhého pole 52 hlavní paměti 5. Analýza této diagnostické informace se provádí činností DIAGNOSTIKA, a to tak, jak je na diagramu 1 podrobně uvedeno, že se nejprve v rozhodovacím bloku PŘÍKAZ zjišťuje úspěšné provedení příkazu, při záporném výsledku se dále v rozhodovacím bloku OPRAVITELNOST zjišťuje opravitelnost chybného průběhu jiným příkazem, a v případě kladného výsledku se dále v bloku OPRAVA provede tato oprava a uvedený postup se opakuje od činnosti KANÁL, v případě záporného výsledku rozhodovacím bloku OPRAVITELNOST nastává pak konec

224 201

základní zkušební činnosti s prováděným příkazem. V případě kladného výsledku rozhodovacího bloku PŘÍKAZ se dále v rozhodovacím bloku POKRAČOVÁNÍ rozhoduje, zda je požadováno pokračování základní činnosti, a v kladném případě dochází tedy v bloku ČTENÍ PŘÍKAZU k opakování základní činnosti s dalším z uvedené posloupnosti příkazů z prvního pole 51 hlavní paměti 5, v záporném případě k jejímu ukončení. Ve všech třech uvedených případech zpravidla dochází k tisku diagnostické informace, jak je na diagramu 1 vyznačeno blokem TISK.

Oživování a zkoušení přídavných zařízení, jejichž řídicí jednotka 7 je řízena souborem mikroinstrukcí obsažených v řídicí paměti 71, je dále výhodné provádět pomocí první přídavné činnosti, již je umožněno sledování činnosti zkoušeného zařízení 6 na úrovni jednotlivých mikroinstrukcí. Výstup 73 řídicí paměti 71 je proto přes první pomocný výstup 612 zkoušeného zařízení 6 prostřednictvím první přídavné sběrnice 91 napojen na výstup 311 prvního vstupního/výstupního modulu 31, který je jedním ze souboru 3 vstupních a výstupních modulů, napojených na výstupní stranu 15 minipočítače 1, a dále výstup 321 druhého vstupního/výstupního modulu 32 je vodičem 911 signálu TAKT napojen přes první pomocný vstup 611 zkoušeného zařízení 6 na taktovací vstup 721 řídicí paměti 71. První přídavná činnost probíhá tak ve shodě s diagramem 2 níže. Tato první přídavná činnost probíhá tak, že po signálu TAKT následuje činnost PROV-n, již se provede n-tá mikroinstrukce z řídicí paměti 71, dále následuje činnost PŘENAOn+1, již se přenese adresa i obsah n+ první mikroinstrukce z řídicí paměti 71 po první přídavné sběrnici 91 přes výstup 311 prvního vstupního/výstupního modulu 31 do minipočítače 1, kde se prostřednictvím třetí signálové cesty 13 uloží do třetího pole 53 hlavní paměti 5, jak je na diagramu 2 vyznačeno blokem ULOŽ P3; následuje dále vytištění této informace, vyznačené blokem TISK P3 a dále se popsany děj opakuje s následující mikroinstrukcí, jejíž určení je vyznačeno blokem $n = n + 1$ na diagramu 2.

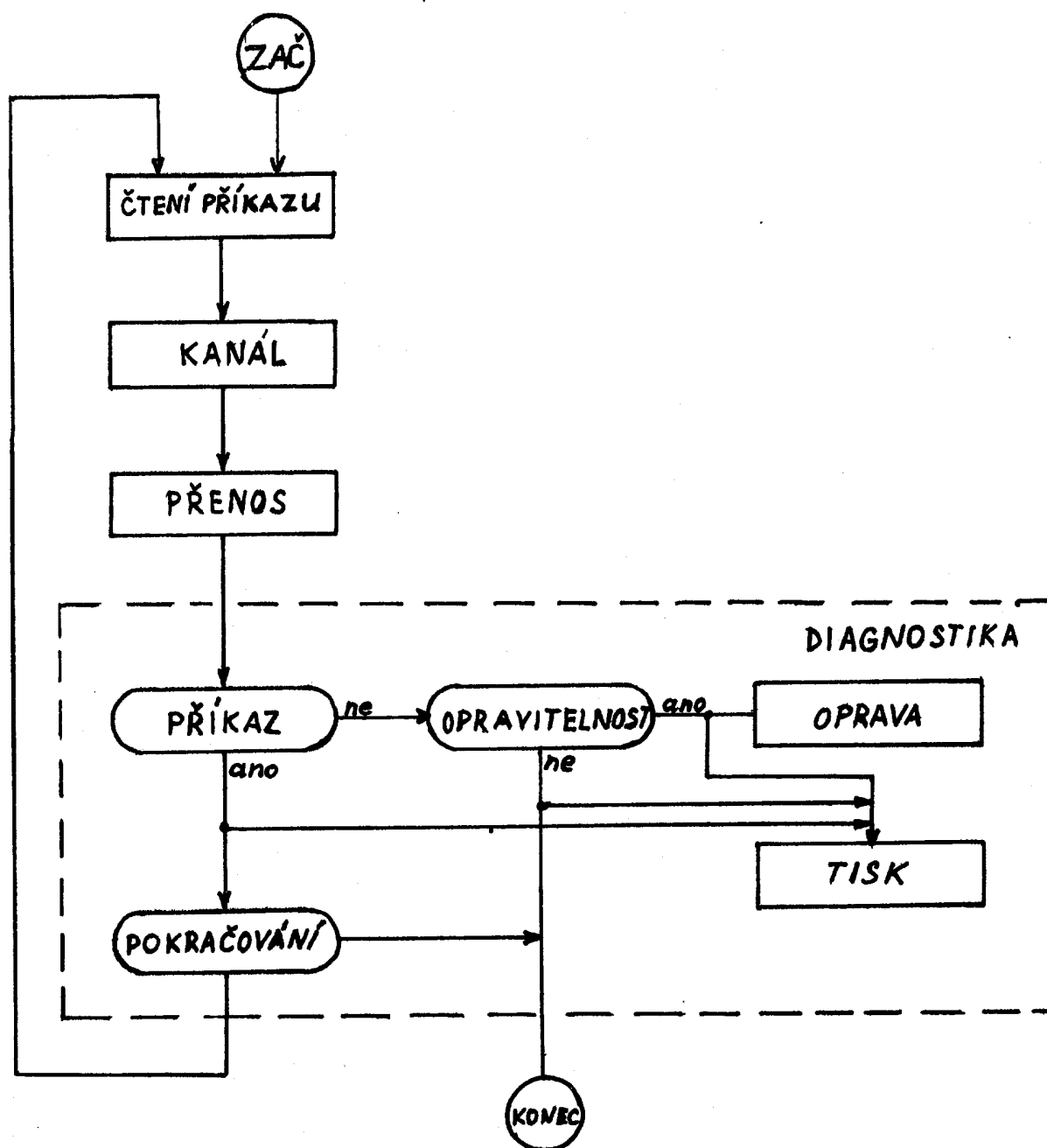


Diagram 1.

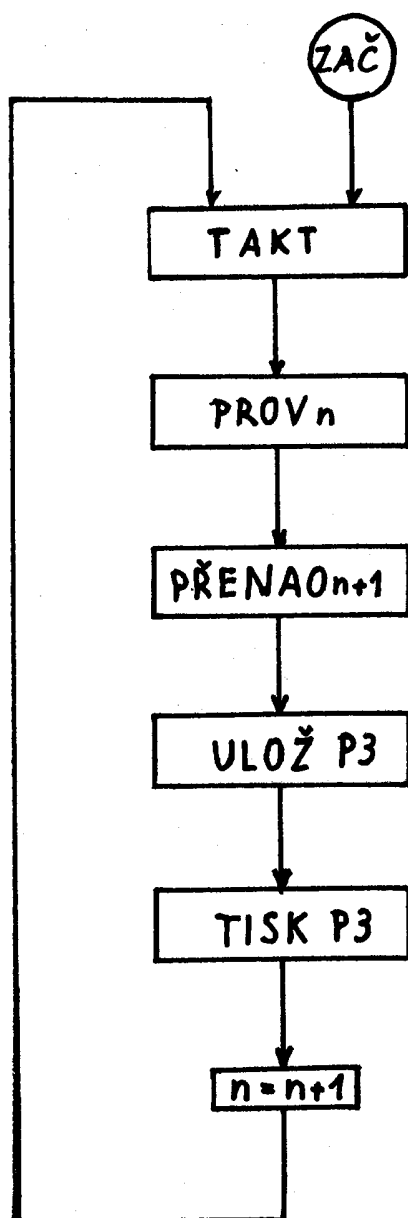


Diagram 2.

Pro přídavná zařízení, jejichž řídicí paměť 71 je provedena jako paměť s nahrávatelným obsahem, je dále výhodné ožívání nebo zkoušení pomocí druhé přídavné činnosti, již lze celou řídicí paměť 71, popřípadě jen její určitou část, nahrát daty z minipočítače 1. Za tím účelem je vstup 72 řídicí paměti 71 napojen přes druhý pomocný vstup 62 zkoušeného zařízení 6 prostřednictvím druhé přídavné sběrnice 92 na výstup 331 třetího vstupního/výstupního modulu 33, takže data, uložená ve čtvrtém poli 54 hlavní paměti 5 lze čtvrtou signálovou cestou 14 a pomocí uvedeného propojení přenést do řídicí paměti 71. Tato druhá přídavná činnost je zvláště výhodná při ožívání zařízení, kde předmětem oživovacích prací je nejen hledání chyb technického charakteru, ale též chyb v návrhu řídicího mikrogramu, poněvadž změny obsahu řídicí paměti 71 se dosáhnou jednoduchým způsobem, a to pouze operátorskými zásahy v obsluze minipočítače 1. Popsaná druhá přídavná činnost je proto výhodná i u těch přídavných zařízení, kde sice řídicí paměť 71 je pro sériovou výrobu navržena jako pevná paměť, to jest paměť s neměnným obsahem, avšak pro ověření správnosti návrhu se alternativně provede jako nahrávatelná, načež se správnost návrhu dokonale druhou přídavnou činností prověří a návrh popřípadě opraví a teprve potom se řídicí paměť 71 provede jako pevná paměť.

Pro ožívání nebo zkoušení složitých částí přídavných zařízení, již je například řídicí jednotka 7, je výhodné dále použití třetí přídavné činnosti, při níž jsou signály, zejména z operátorského panelu 81 a výkonové části 82 mechanické části 8, vedené přes propojení 78 do vstupu 75 řídicí jednotky 7, nahrazeny signály simulovanými minipočítačem 1. Za tím účelem je při této třetí přídavné činnosti vstup 75 řídicí jednotky 7 prostřednictvím třetí přídavné sběrnice 93 napojen přes výstup 341 čtvrtého vstupního/výstupního modulu 34 na minipočítač 1, přičemž toto napojení je na straně řídicí jednotky 7 provedeno přes snadno rozpojitelné elementy, například konektory. Tímto způsobem lze oživit nebo vyzkoušet řídicí jednotku 7 bez potřeby mechanické části 8, přičemž je důležité, že obvykle k dostatečnému vyzkoušení není nezbytně nutné simulovat všechny signály z propojení 78, ale pouze nezbytné z nich.

Popsaným způsobem lze ožívat nebo zkoušet přídavná zařízení různého druhu. Typické je využití pro přídavná zařízení určená pro provoz v rámci sestav Jednotného systému počítačů.

Styk těchto zařízení s počítačem je definován jednotným způsobem pro zařízení různého druhu a při normální exploataci se k počítači připojují přídatná zařízení svým hlavním vstupem/výstupem 60 pomocí základní sběrnice 90. Při základní činnosti oživování nebo zkoušení je na této základní sběrnici 90 zajištěn vzájemný přenos informací mezi zkoušeným zařízením 6 a minipočítačem 1 co do logického obsahu snodným způsobem jako při normální exploataci, avšak odlišnou, a to zpravidla nižší, rychlostí. Toho je právě dosaženo kombinací programovacích a technického vybavení, přičemž právě podíl programovacího vybavení je zajištěn uvedenou činností KANÁL, zatímco podíl technického vybavení je představen kanálovým adaptérem 4. Pro přídatná zařízení s definovaným stykem Jednotného systému je pak kanálový adaptér 4 s výnodou proveden jako soubor speciálních modulů 35, 36, 37, které jsou svými vstupy 352, 362, 372 napojeny na výstupní stranu 15 minipočítače 1.

Kanálový adaptér 4 je vždy svým složením přizpůsoben způsobu styku zkoušeného zařízení 6 s počítačem, do jehož sestavy je zkoušené zařízení 6 určeno pro exploataci. Příkladně je rovněž provedení styku pro sériový styk, v němž k přenosu informace dochází sériově po bitech, což přičinází v úvahu například pro vzdálené terminály, dále pro zařízení přenosu dat a podobně. V takovém případě je kanálový adaptér 4 proveden jako obousměrný sérioparalelní převodník tak, že tvar informace v sériovém tvaru na jeho výstupu 41 je určen požadovaným tvarem informace na sériovém styku zkoušeného zařízení 6 na sběrnici 90 a paralelní tvar informace je v podstatě určen tvarem informace zpracovávané v minipočítači 1.

Po konstrukční stránce může být kanálový adaptér 4 proveden obdobným způsobem jako základní soubor 3 vstupních a výstupních modulů, připojovaných na výstupní stranu 15 minipočítače 1, jak je uvedeno na obr. 1 a 3, nebo může být proveden jako samostatný konstrukční celek, připojený k minipočítači 1 prostřednictvím osmého vstupního/výstupního modulu 38 a čtvrté přídatné sběrnice 94.

V popsaném uspořádání je šíře toku a tedy i počet vodičů v základní sběrnici 90 určen stykem definovaným pro zkoušené zařízení 6, šíře toku informace v první přídatné sběrnici 91 a tudíž i počet vodičů v ní je alespoň roven součtu paralelně ukládaných informačních a adresových bitů, to jest uspořá-

daných paměťových míst řídicí paměti 71 a adresových řádů, popřípadě může být vyšší o kontrolní bity, a dále šíře toku informace ve druhé přídavné sběrnici 92 a tedy i počet vodičů v ní je alespoň roven počtu informačních paralelně ukládaných bitů, to jest uspořádaných paměťových míst v řídicí paměti 71, a konečně šíře toku ve třetí sběrnici -přídavné - 93 a tedy i počet vodičů v ní je v podstatě určen šíří toku informace v propojení 78 mezi řídicí jednotkou 7 a mechanickou částí 8, popřípadě může být menší, jestliže všechny signály z propojení 78 nejsou při zkoušení minipočítačem 1 simulovány.

Popsaným způsobem lze kromě přídavných zařízení různého druhu oživovat nebo zkoušet též jejich jednotlivé logické části střední složitosti, jako již uvedené řídicí jednotky, avšak i jiné části počítačů, například samostatné moduly, popřípadě i jiné logické celky, například automatizační prostředky nebo jejich díly.

224 201

P Ř E D M Ě T V Y N Á L E Z U

1. Způsob oživování nebo zkoušení přídavných zařízení počítačů, zejména těch zařízení, jejichž řídicí jednotky jsou řízeny mikroprogramem uloženým v jejich řídicích pamětech, přičemž tyto řídicí paměti jsou provedeny buď jako pevné paměti s neměnným obsahem nebo jako paměti, jejichž obsah lze měnit tím způsobem, že se do nich nanáší požadovaný obsah z vnějšího zdroje informace, přičemž uvedená zařízení s počítačem spolupracují prostřednictvím styku definovaného pro každé zařízení, přičemž tento styk může být definován shodně pro zařízení různého druhu a je realizován propojením počítače pomocí základní sběrnice s hlavním vstupem/výstupem přídavného zařízení, v y z n a č e n ý t í m, že posloupnost příkazů, které má zkoušené zařízení provádět, se uloží do prvního pole hlavní paměti počítače, a dále tyto příkazy se transformují do tvaru, který je ve shodě se stykem definovaným pro zkoušené zařízení, přičemž tímto stykem je standardní kanálový styk, v němž veškerý obousměrný přenos informací mezi zkoušeným zařízením a minipočítačem se provádí co do obsahu při exploataci zkoušeného zařízení, avšak sníženou rychlostí, popřípadě tímto stykem je sériový styk, v němž obousměrný přenos informací mezi zkoušeným zařízením a minipočítačem se provádí sériově po bitech, přičemž se provádí technickým vybavením, zatímco zbývající část tohoto způsobu se provádí programovým vybavením na straně minipočítače, přičemž takto transformované příkazy se prostřednictvím kanálového adaptéru a základní sběrnice přenesou do řídicí jednotky zkoušeného zařízení k jejich postupnému provádění, a po úspěšném dokončení každého příkazu a stejně tak i po celém jeho průběhu se základní sběrnici přenesou do minipočítače základní diagnostické informace o stavu zkoušeného zařízení a průběhu jeho činnosti při provádění příkazu a tyto informace se uloží do druhého pole hlavní paměti minipočítače, načež se analyzuje obsah diagnostické informace a podle výsledku této analýzy se buď do zkoušeného zařízení přeneše diagnostický příkaz v případě opravitelnosti stavu zkoušeného zařízení uvedeným diagnostickým příkazem, nebo se výsledek analýzy pouze zaznamená a případně vytiskne a pokračuje se v další zkušební činnosti v případě stavu zkoušeného zařízení,

jenž nemá vliv na další zkušební činnost, nebo se zkušební činnost přeruší, výsledek analýzy se zaznamená a případně vytiskne s vyznačením potřeby technického zásahu v případě poruchového stavu zkoušeného zařízení, načež se tento průběh zkušební činnosti opakuje dalším příkazem ze shora uvedené posloupnosti příkazů, přičemž sledování činnosti řídicí jednotky zkoušeného zařízení na úrovni jednotlivých mikroinstrukcí probíhá za spolupůsobení iniciačního signálu TAKT, čímž se nejprve provede jedna mikroinstrukce z pořadí mikroinstrukcí uložených v řídicí paměti zkoušeného zařízení, zpětně se přenesou informace o adrese a obsahu následující z uvedeného pořadí mikroinstrukce ze zkoušeného zařízení do minipočítače a uloží do třetího pole hlavní paměti a zároveň se tato informace v minipočítači vytiskne, a dále se popsany průběh opakuje s následující mikroinstrukcí, přičemž dále se obsah čtvrtého pole hlavní paměti minipočítače, v němž je uložen mikroprogram zkoušeného zařízení, přenáší do řídicí paměti zkoušeného zařízení a tak změny obsahu řídicí paměti se v průběhu ožívování nebo zkoušení dosahuje změnou obsahu čtvrtého pole hlavní paměti minipočítače.

2. Zařízení pro provádění způsobu podle bodu 1, v y z n a č e n é t í m, že výstup /41/ kanálového adaptéru /4/ je prostřednictvím základní sběrnice /90/ spojen s hlavním vstupem/výstupem /60/ zkoušeného zařízení /6/ na straně řídicí jednotky /7/ a výstup /311/ prvního vstupního/výstupního modulu /31/ minipočítače /1/ se základním souborem /2/ vstupních a výstupních zařízení je prostřednictvím první přídatné sběrnice /91/ spojen s výstupem /73/ řídicí paměti /71/, výstup /321/ druhého vstupního/výstupního modulu /32/ souboru /3/ vstupních a výstupních modulů je vodičem /911/ signálu TAKT spojen s prvním pomocným vstupem /611/ zkoušeného zařízení /6/, dále výstup /331/ třetího vstupního/výstupního modulu /33/ je pomocí druhé přídatné sběrnice /92/ spojen s druhým pomocným vstupem /62/ zkoušeného zařízení /6/ a dále se vstupem /72/ řídicí paměti /71/.

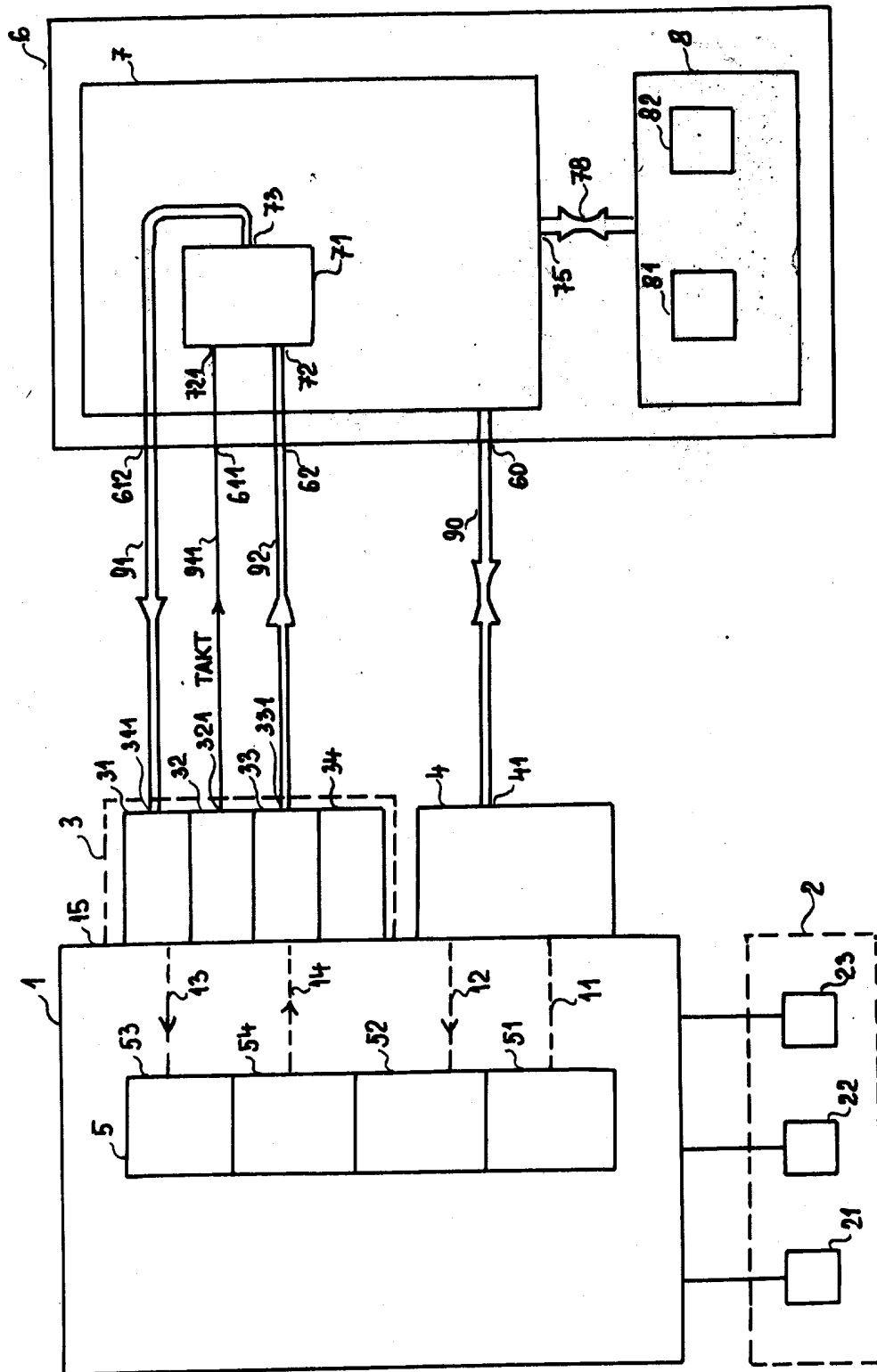
3. Zařízení podle bodu 2, v y z n a č e n é t í m, že řídicí jednotka /7/ zkoušeného zařízení /6/ je svým vstupem /75/ napojena prostřednictvím třetí přídatné sběrnice /93/ na výstup /341/ čtvrtého vstupního/výstupního modulu /34/.

4. Zařízení podle bodu 2 nebo 3, v y z n a č e n é t í m,

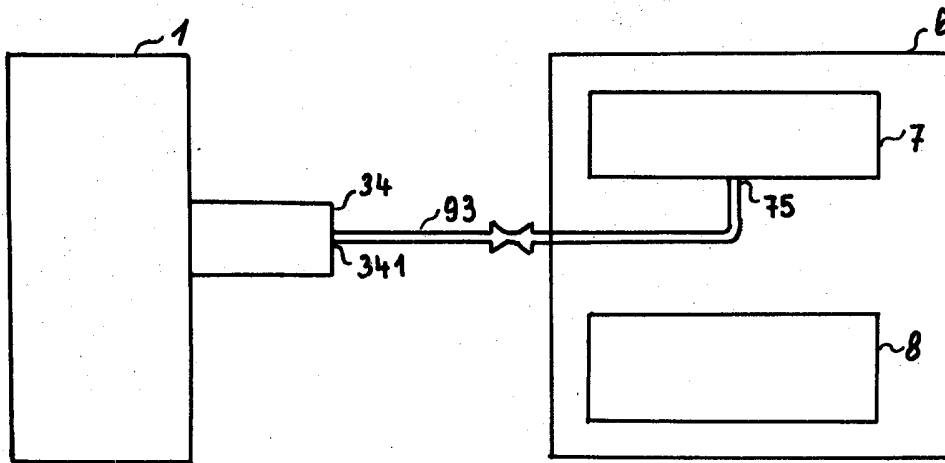
Že počet vodičů základní sběrnice /90/ je určen stykem pro zkoušené zařízení /6/, počet vodičů v první přídatné sběrnici /91/ je alespoň roven součtu paralelně uspořádaných paměťových míst řídicí paměti /71/ a adresových řádů, dále počet vodičů ve druhé přídatné sběrnici /92/ je alespoň roven počtu paralelně uspořádaných paměťových^{míst} řídicí paměti /71/, a počet vodičů ve třetí přídatné sběrnici /93/ je menší nebo roven počtu vodičů v propojení /78/ mezi řídicí jednotkou /7/ a mechanickou částí /8/ zkoušeného zařízení /6/.

5/ Zařízení podle bodu 2, 3 nebo 4 ,V y z n a č e n é t í m, že kanálový adaptér /4/ je proveden jako obousměrný sérioparalelní převodník.

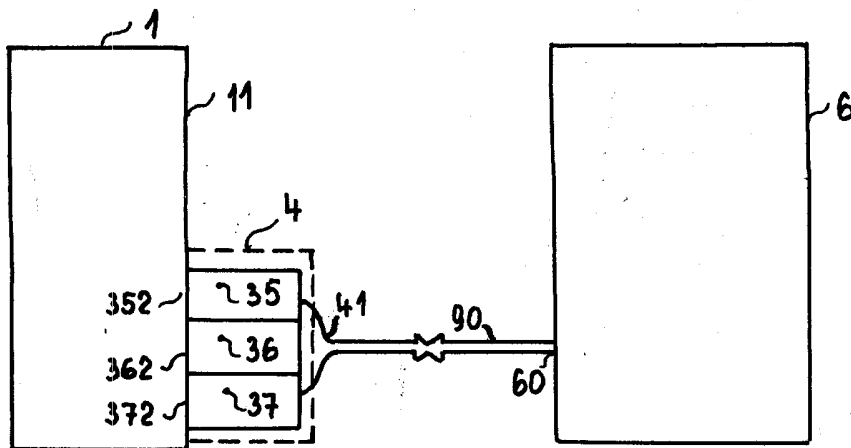
6/ Zařízení podle bodu 2, 3, 4 nebo 5, v y z n a č e n é t í m, že kanálový adaptér /4/ je zapojen mezi minipočítač /1/ a zkoušené zařízení /6/ jako samostatný konstrukční celek a na minipočítač /1/ je napojen prostřednictvím osméno vstupního/výstupního modulu /38/ a čtvrté přídatné sběrnice /94/.



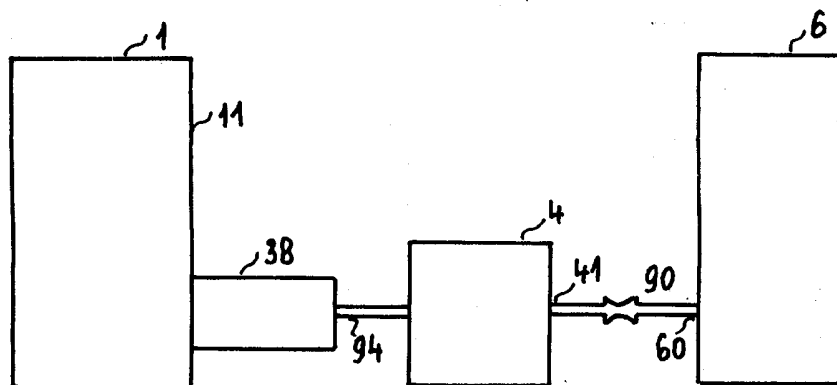
Obr. 1



Obr. 2



Obr. 3



Obr. 4