

(19)
(12)

(KR)
(B1)

(51) 。 Int. Cl.7
G11C 7/00

(45)
(11)
(24)

2003 09 29
10-0400120
2003 09 19

(21) 10-2001-0068270
(22) 2001 11 02

(65)
(43)

2002-0034972
2002 05 09

(30) DE10054520.3 2000 11 03 (DE)

(73) , -81669, - - 53

(72) 05452 29

-86405 13

(74)

:

(54)

(WL) (BL) (BK) (BK) ()
LV, SS) (BL) , 가 . (BK) (
(LV, SS) (LV, SS) (BL) (BK)

3

, , , , , , ,

1
2

1

3
 4 (magneto-resistive)
 5
 < >
 11 :
 12 :
 13 :
 BK :
 BL :
 DS :
 E0 E5 :
 E/A :
 HD :
 LD :
 LV :
 MZ :
 SP :
 SS :
 WL :
 WT : -

2
 ,
 ,

1
 , 가 가 (row) (RAM)
 , (column)
 ,
 , 가 ,
 , (addressing)
 ,
 , 가 ,
 , ()
 ,
 , 가 ,
 , (DRAM) (capacitive)
 ,
 ,
 , (" (latch)")
 ,
 , 가 (content)
 ,
 , 가
 , 가
 , 가
 , 가

가 (run time) 가 가 2 , () 가 가 ()
) 가 가 가
 ing) (slack) (clock)
 (stack) US 53 069 35 A
 , US 59 20 500 A
 가

가 가 1
 가
 (stack)
 (block)
 가 가 가 가

가 " ; "/" 2 가 , 2 "[]"
 가 가 가 가 가
 BK[3])가 (WL) 4 (BK[0]
 (BL[0] (BL[7]))(BL) (BK[0] BK[3])
 (WL[0]) (WL[m]) 가
 1 (BL) (LV) DRAM (BK) (BK) (WL)
 () (WT)가 (WT) 가 ()

가 (BL)

(LV) (LV) (SS) (

BK) " " (LD) (SP) (HD) (HD)

(LD) (DS) " (main)" (E/A)

(BK) (BK) (LD)

(LV) 가 (SS) (LV)

(SS) (DS)

() ()

(BK) (SS) (DS) ()

(BK) (LV[0] LV[7]) (SS[0] SS[7]) "

(BK) (LV, SS)가

(BK) 가 (WT) (WL) (LD)

(HD) 2 (SS) (BK) (WL) (LD)

(LV) (DS)가

가 k 가

가 가 k (E/A) (LD) (HD)

1 가 (LV) (E/A) (HD) 2

: 1 (SP) (LV) (E/A) (DS) (DS) (E/A)

(LD) (HD) 2 (DS) (BK) (E/A)

(LV) (SS)

가 (LD) (HD) (HD) (LV) (

DS) (BK) 가 가 2 (LV)

가 2 (E/A) 가 가

(HD) 가 가

: 가

2 3 2

2 3 1 가

2 3 1 (WL[0] WL[m]) 4 8 (BK[0] BK[3]) (BL[0] BL[7]) 1

(BK) 가 (BK) (BL) 가

2 3 (BK[0] BK[3]) 가

(BK) DRAM 2

1 1

(BK) (WT) ()

4 : 가 가 1 (BK[0]) (WT[0/0] WT[m/0]) 1 (BK[0])

WT[m/2]) 3 (BK[2]) , 4 (WT[0/3] WT[m/3]) 4 (BK[3]) , 3 (WT[0/2])

가 , (LV, SS) () ,

1() (BK[0])

4 (LV) (SS) : 가 가

(LV[0/0] LV[7/0]) (SS[0/0] SS[7/0]) 1 (BK[0]) ,

(LV[0/1] LV[7/1]) (SS[0/1] SS[7/1]) 2 (BK[1]) ,

(LV[0/2] LV[7/2]) (SS[0/2] SS[7/2]) 3 (BK[2])

3]) (LV[0/3] LV[7/3]) (SS[0/3] SS[7/3]) 4 (BK[3])

(LD) (LD) (SP) (SS) (BK) :

(HD) (DS) (HD) ,

(HD) (E/A) (LV) 가 (LD[3]) (S

가 가 (LD[0]) 가 (LV) (LV) (S

S) , , 1

가

가

가 " 가 " , 가 3 가 ,

3 (BK)가 ()

2 , 2 가 (BK[0])

(SS) (LD) (SP) (SS) -

(SS) () , 2 (LV)

1 (BK[0]) (SS[0/0] SS[7/0]) 가 가

D[3]) 2 (BK[1]) (BK[3]) (L

(LD[0] LD[3]) 4 (SS[0/1] SS[7/1])

(LV[0] LV[3]) , 4 (LV[0] LV[3]) (DS[0] DS[3])

3 가 (E/A) 3 (HD) (LV)

가 0 , 3 (E/A) (HD) 3

(LV[0] LV[3]) 가 (HD) 가

가 (layout)

(magneto - resistive)

RAM(MRAM)

4 MRAM- 2 (MZ[1], MZ[2])

3 : (11)

(12) (11) (13) (13)

(BL[1] BL[2]) (WL) (11) "P" (13) "P"

MRAM- (MZ) (13) (11) 가 가

(12) (MZ[1]) (MZ[2]) 가 가

가 (12) (MZ) (WL) (BL) 1 2 mA 가 (13)

가 (12) (MZ) 가 가 (13)

0.5 V 가 가 (13)

MRAM- (SS), (LV) (WL) (WT) (

가 (LV) (BL) (HD) 가

MRAM- (BL) (SS) (WL) (WT) 1 가 가 , 가

(LV) (LV) 2 가 가

2 3 가 "k"가 "2

k" 가 MRAM-

5 4 5 MRAM- (MZ) 5 M

RAM- (BK[0] BK[4]) (BK[0]) (E0) (BK[1])

5 (BL) 1 (BK[0]) (WL) 2 (E1)

2 (BK[1]) (BK[1]) 3 (BK[2]) 3 (BK[2])

3 (BK[2]) (BL) 3 (E2) 4 (BK[3]) 4 (BK[3])

] 4 (BK[3]) (WL) 4 (E3) 5 (BK[4]) 5 (BK[4])

5 (BK[4]) (BL) 5 (E4) 6 (E5) 5 (BK[4])

1" () 5 "k"가 "k +

2 3 가 가

2 가 5 (BK) (DS)

(LD)) (LV), (SS), (DS)

RAM 4 5 MRAM-

가 , 가 가

가 가 가 가 가 가

(57)

1.

(WL) (BL) (BK) (BK) (WL) (L
 (BK) (BL) (BK) (LV, SS) (S
 V, SS) (BL) 가 (SS) (BL)
 S) (HD, LD) (SP) (SP) (BL)
 (BK) (LV, SS) (BL) 가
 (stack) (LV, S
 S) (BK) (LV, SS) (LV, S
 (BL)

2.

1 (, BK[0]) ((, LV[0])가 ((, SS[0/0] SS[7/0])
 , BL[0/0] BL[7/0]) (LV, SS) (, BK[0]) ((, LV[0])가 ((, SS[0/0] SS[7/0])
 가 ,

3.

2 (LV[0] LV[3]) (, LV[0]) (, BL[0/0] BL[7/0])
 가

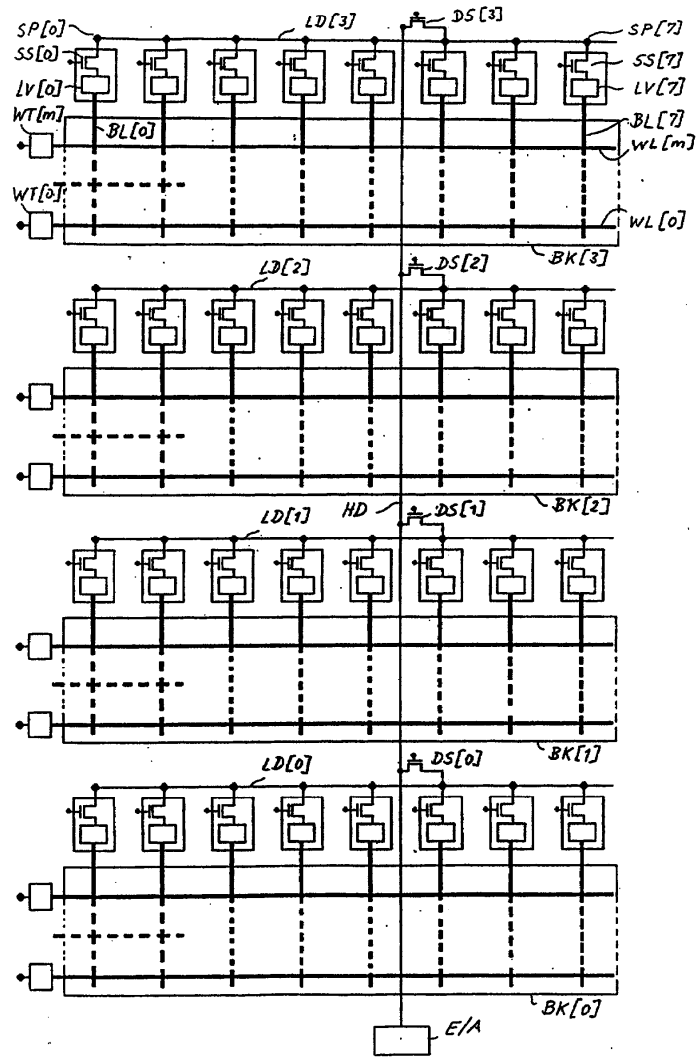
4.

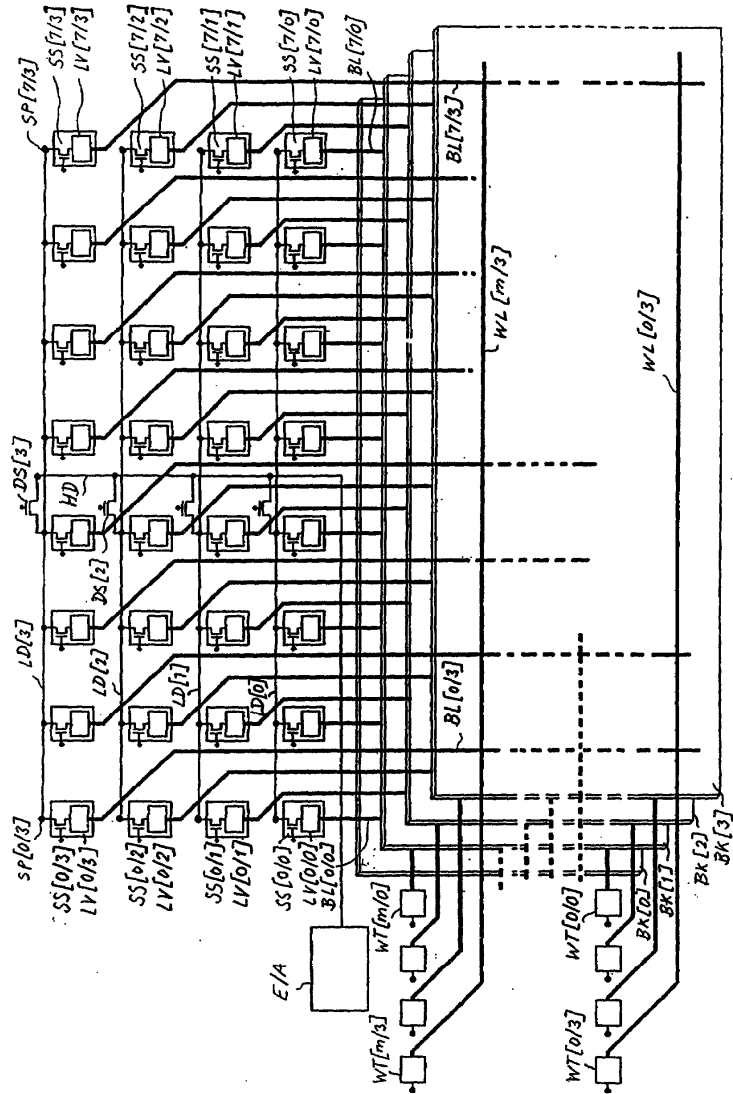
2 3 (MZ)

5.

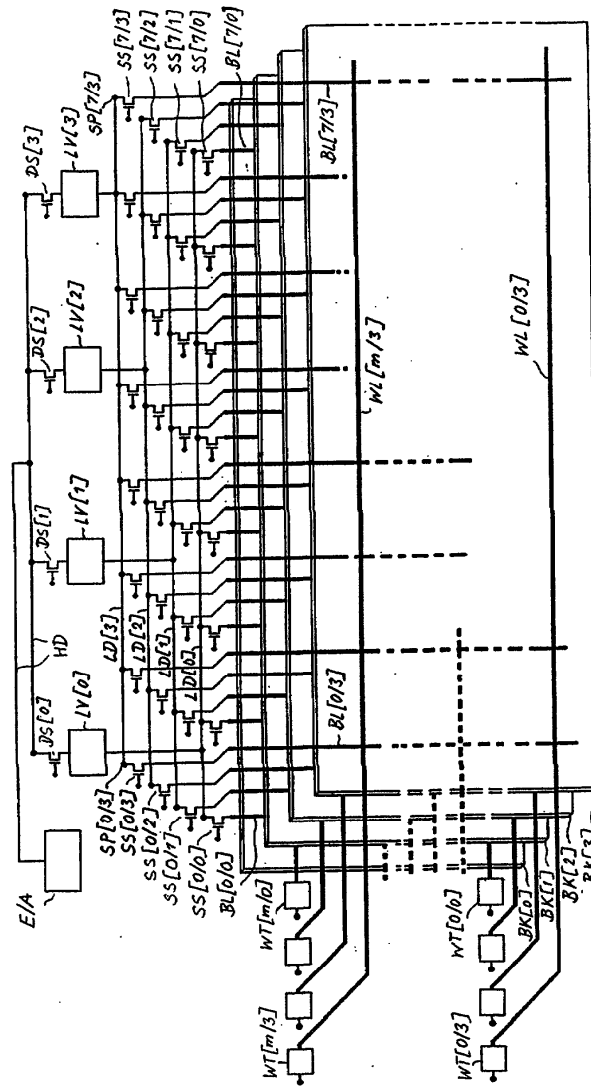
1 4 (BK) (WL) (BL) (WL)
 (E1, E3, E5) (BL) (E0, E2, E4)

(종래기술)

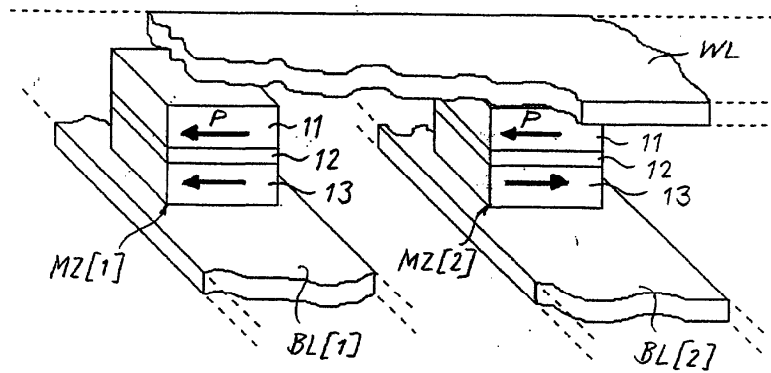




3



4



5

