



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 10 2006 011 461 A1** 2007.09.27

(12)

## Offenlegungsschrift

(21) Aktenzeichen: **10 2006 011 461.2**

(22) Anmeldetag: **13.03.2006**

(43) Offenlegungstag: **27.09.2007**

(51) Int Cl.<sup>8</sup>: **H01L 27/24** (2006.01)

(71) Anmelder:  
**Infineon Technologies AG, 81669 München, DE**

(74) Vertreter:  
**Wilhelm & Beck, 80639 München**

(72) Erfinder:  
**Symanczyk, Ralf, Dr., 81673 München, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht  
gezogene Druckschriften:

**DE10 2004 052645 A1**

**DE10 2004 047630 A1**

**DE10 2004 046804 A1**

**DE10 2004 041905 A1**

**US2004/01 57 417 A1**

**US2004/00 43 585 A1**

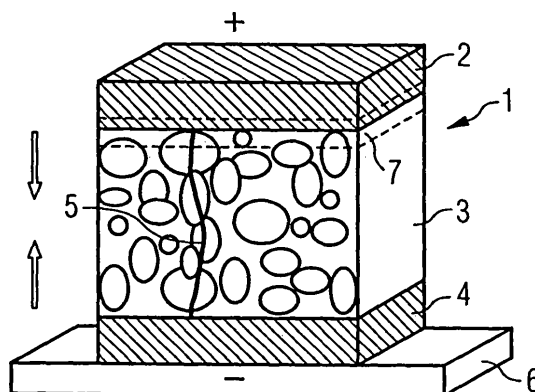
**US2003/00 45 049 A1**

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Elektrische Struktur mit einer Festkörperelektrolytschicht, Speicher mit einer Speicherzelle und Verfahren zum Herstellen der elektrischen Struktur**

(57) Zusammenfassung: Die Erfindung betrifft einen Speicher, ein Verfahren zum Herstellen einer elektrischen Struktur und eine elektrische Struktur mit einem Substrat, welches eine Festkörperelektrolytschicht aufweist, und mit einer Elektrodenschicht. In einem Grenzflächenbereich der Festkörperelektrolytschicht und der Elektrodenschicht ist ein Schichtbereich angeordnet. Der Schichtbereich hat eine höhere Sauerstoffkonzentration als die Festkörperelektrolytschicht und die Elektrodenschicht.



**Beschreibung**

## Zusammenfassung der Erfindung

## Hintergrund der Erfindung

## 1. Gebiet der Erfindung

**[0001]** Die Ausführungsformen der vorliegenden Erfindung beziehen sich auf eine elektrische Struktur, auf einen Speicher mit einer Speicherzelle, die eine programmierbare Struktur aufweist, auf ein Verfahren zum Herstellen einer elektrischen Struktur auf einem Substrat und auf ein Verfahren zum Herstellen eines Speichers auf einem Substrat.

## 2. Technischer Hintergrund

**[0002]** Speicherzellen mit Festkörperelektrolytmaterial sind als programmierbare Metallisierungs-Speicherzellen (PMC-Speicherzellen) wohl bekannt. Speichervorrichtungen, die solche PMC-Speicherzellen umfassen, sind als CBRAM-Speichervorrichtungen (conductive bridging random access memory) bekannt. Das Speichern unterschiedlicher Zustände in einer PMC-Speicherzelle basiert auf dem Auf- oder Abbau eines leitenden Pfads in dem Elektrolytmaterial zwischen den Elektroden auf der Grundlage eines angelegten elektrischen Feldes. Obwohl das Elektrolytmaterial in der Regel einen hohen Widerstand haben kann, kann der leitende Pfad zwischen den Elektroden auf einen niedrigeren Widerstand eingestellt werden. Auf diese Weise kann die PMC-Speicherzelle je nach Widerstand der PMC-Speicherzelle auf unterschiedliche Zustände eingestellt werden. In der Regel sind beide Zustände der PMC-Speicherzelle ausreichend zeitstabil, so dass Daten dauerhaft gespeichert werden.

**[0003]** Eine PMC-Speicherzelle wird durch Anlegen einer positiven oder einer negativen Spannung an das Festkörperelektrolyt des PMC-Speicherelements betrieben. Um Daten in der PMC-Speicherzelle zu speichern, wird die PMC-Speicherzelle durch Anlegen einer geeigneten Programmiervoltage an die PMC-Speicherzelle in einen programmierten Zustand gebracht, wodurch sich der leitende Pfad in dem Elektrolytmaterial ausbildet und ein erster Zustand mit einem geringen Widerstand eingestellt wird. Um in der PMC-Speicherzelle einen zweiten Zustand mit hohem Widerstand zu speichern, muss eine Löschspannung zur Verfügung gestellt werden, so dass sich der Widerstand der PMC-Speicherzelle auf einen hohen Widerstand zurück ändert, was einem gelöschten Zustand entspricht. Zum Auslesen einer PMC-Speicherzelle wird eine Lesespannung angelegt, die niedriger als die Programmiervoltage ist. Mit der Lesespannung wird ein Strom durch den Widerstand des PMC-Speicherelements ermittelt und dem entsprechend niedrigeren hohen Widerstandswert der PMC-Speicherzelle zugeordnet.

**[0004]** Die Ausführungsformen der vorliegenden Erfindung stellen eine verbesserte elektrische Struktur, eine verbesserte programmierbare Struktur, einen verbesserten Speicher, ein verbessertes Verfahren zum Herstellen einer elektrischen Struktur auf einem Substrat und ein verbessertes Verfahren zum Herstellen eines Speichers auf einem Substrat zur Verfügung.

**[0005]** Insbesondere sehen die Ausführungsformen der vorliegenden Erfindung eine elektrische Struktur mit einer Festkörperelektrolytschicht und einer Elektrodenschicht vor, wobei an einer Grenzfläche zwischen Festkörperelektrolytschicht und der Elektrodenschicht ein Schichtbereich angeordnet ist der eine höhere Sauerstoffkonzentration aufweist als die elektrische Schicht und die Festkörperelektrolytschicht.

**[0006]** Ein weiterer Aspekt der vorliegenden Erfindung bezieht sich auf eine programmierbare Struktur mit einer elektrischen Struktur, wobei die elektrische Struktur eine Festkörperelektrolytschicht und eine auf der Festkörperelektrolytschicht aufgebrachte Elektrodenschicht aufweist. An einer Grenzfläche zwischen der Festkörperelektrolytschicht und der Elektrodenschicht ist ein Schichtbereich mit einer erhöhten Sauerstoffkonzentration angeordnet.

**[0007]** Ein weiterer Aspekt der vorliegenden Erfindung bezieht sich auf einen Speicher mit einer Speicherzelle, die eine programmierbare Struktur mit einer elektrischen Struktur aufweist, wobei die elektrische Struktur ein Substrat mit einer Festkörperelektrolytschicht, einer auf der Festkörperelektrolytschicht aufgebrachten Elektrodenschicht und an einer Grenzfläche zwischen der Festkörperelektrolytschicht und der Elektrodenschicht einen Schichtbereich mit einer erhöhten Sauerstoffkonzentration aufweist.

**[0008]** Die Erfindung betrifft ein Verfahren zum Herstellen einer elektrischen Struktur auf einem Substrat, wobei zwischen einer ersten Schicht aus Festkörperelektrolytmaterial und einer zweiten Schicht aus einem Elektrodenmaterial an einer Grenzfläche ein Schichtbereich durch Sauerstoffabscheidung erzeugt wird. In dem Schichtbereich wird eine erhöhte Sauerstoffkonzentration ausgebildet.

**[0009]** Ein weiterer Aspekt der vorliegenden Erfindung betrifft ein Verfahren zum Herstellen eines Speichers auf einem Substrat, wobei die Verfahrensschritte Front-End-Of-Line-Arbeitsschritte und das Herstellen einer Speicherzelle mit einer Festkörperelektrolytschicht, einer Elektrodenschicht und einem Schichtbereich mit erhöhter Sauerstoffkonzentration an einer Grenzfläche zwischen der Festkörperelekt-

rolytschicht und der Elektrodenschicht umfassen. Anschließend wird der Speicher in Front-End-Of-Line-Arbeitsschritten verarbeitet.

**[0010]** Der Hauptvorteil der vorliegenden Erfindung besteht im Vorsehen eines Schichtbereichs an einer Grenzfläche der Festkörperelektrolytschicht und der Elektrodenschicht mit einer erhöhten Sauerstoffkonzentration, welche die chemische Stabilität der elektrischen Struktur verbessert. Darüber hinaus verbessert der Schichtbereich die elektrische Funktion der elektrischen Struktur. Darüber hinaus wird die thermische Stabilität der elektrischen Struktur durch den Schichtbereich mit der erhöhten Sauerstoffkonzentration verbessert. Der Schichtbereich mit erhöhter Sauerstoffkonzentration. Der Schichtbereich dient als dünne Barrierschicht, welche die elektrische Funktionalität der elektrischen Struktur als Speicherzelle nicht behindert. Der Schichtbereich verhindert eine Diffusion von Metallionen der Elektrodenschicht in die Festkörperelektrolytschicht. Daher wird die Gefahr, durch eine zu hohe Konzentration von Metallionen in der Festkörperelektrolytschicht Kurzschlüsse zu verursachen, verringert. Außerdem wird durch den Schichtbereich die Bildung von Metallionen-Anhäufungen in der Elektrodenschicht beschränkt. Das Vorhandensein von Sauerstoff bei Hochtemperaturverfahren begrenzt negative Auswirkungen der Hochtemperaturverfahren.

#### Kurze Beschreibung der Figuren

**[0011]** Ein umfassenderes Verständnis der vorliegenden Erfindung kann durch die Bezugnahme auf die detaillierte Beschreibung und die Patentansprüche im Zusammenhang mit den Figuren erreicht werden, wobei in den Figuren gleiche Bezugszeichen für ähnliche Bauelemente stehen:

**[0012]** [Fig. 1](#) zeigt eine programmierbare Struktur mit einer Festkörperelektrolytschicht und einer Elektrodenschicht;

**[0013]** [Fig. 2](#) zeigt ein schematisches Strom-Vorspannungs-Diagramm für eine programmierbare Struktur beim Programmieren, Auslesen und Löschen;

**[0014]** [Fig. 3](#) zeigt eine schematische Darstellung eines Speichers;

**[0015]** [Fig. 4](#) bis [Fig. 7](#) zeigen unterschiedliche Verfahrensschritte zum Ausbilden einer programmierbaren elektrischen Struktur;

**[0016]** [Fig. 8](#) bis [Fig. 11](#) zeigen unterschiedliche Verfahrensschritte eines weiteren Verfahrens zum Ausbilden einer programmierbaren elektrischen Struktur;

**[0017]** [Fig. 12](#) bis [Fig. 15](#) stellen Verfahrensschritte eines dritten Verfahrens zum Ausbilden einer programmierbaren elektrischen Struktur dar; und

**[0018]** [Fig. 16](#) bis [Fig. 19](#) stellen Verfahrensschritte eines vierten Verfahrens zum Ausbilden einer programmierbaren elektrischen Struktur dar.

#### Detaillierte Beschreibung der bevorzugten Ausführungsform

**[0019]** Die Ausführungsformen der vorliegenden Erfindung stellen eine elektrische Struktur zur Verfügung, sowie eine programmierbare Struktur mit einer elektrischen Struktur, einen Speicher mit einer Speicherzelle, die eine programmierbare Struktur aufweist, ein Verfahren zum Herstellen einer elektrischen Struktur auf einem Substrat und ein Verfahren zum Herstellen eines Speichers mit einer Speicherzelle.

**[0020]** Die vorliegende Erfindung kann mit Bezug auf verschiedene funktionale Bauteile beschrieben werden. Es wird darauf hingewiesen, dass solche funktionalen Bauteile durch eine beliebige Anzahl von Hardware- oder strukturellen Komponenten, die zur Durchführung der spezifischen Funktionen dienen, realisiert werden. Beispielsweise kann die vorliegende Erfindung verschiedene integrierte Bauteile einsetzen, die aus verschiedenen elektrischen Vorrichtungen bestehen, beispielsweise Widerstände, Transistoren, Kondensatoren, Dioden oder ähnliches, deren Werte für unterschiedliche Zwecke in geeigneter Weise konfiguriert werden können. Außerdem kann die vorliegende Erfindung in jeder beliebigen Anwendung von integrierten Schaltungen eingesetzt werden, in denen eine verbesserte elektrische Struktur erwünscht ist. Solche allgemeinen Anwendungen, die für den Fachmann anhand der vorliegenden Offenbarung offensichtlich sind, werden nicht im Detail beschrieben. Weiterhin wird darauf hingewiesen, dass, obwohl unterschiedliche Bauteile in geeigneter Weise mit anderen Bauteilen innerhalb beispielhafter Schaltungen gekoppelt oder verbunden werden können, solche Verbindungen oder Kopplungen durch unterschiedliche Verbindungen zwischen Bauteilen und durch die Verbindung anderer, darin befindlicher Bauteile und Vorrichtungen realisiert werden können.

**[0021]** Die vorliegende Erfindung betrifft im Allgemeinen eine elektrische Struktur mit einem Substrat, einer Festkörperelektrolytschicht, mit einer metallhaltigen Elektrodenschicht, wobei die Elektrodenschicht auf der Festkörperelektrolytschicht angeordnet ist, wobei an einem Grenzflächenbereich zwischen den zwei Schichten ein Schichtbereich angeordnet ist, der eine höhere Sauerstoffkonzentration aufweist, als die beiden Schichten.

**[0022]** In einer schematischen Darstellung zeigt **Fig. 1** eine elektrische Struktur **1**, die auf einem Substrat **6** angeordnet ist. Die elektrische Struktur **1** weist eine Festkörperelektrolytschicht **3** auf, die mindestens teilweise mit einer Elektrodenschicht **2** bedeckt ist. Die Festkörperelektrolytschicht **3** ist auf einer zweiten Kontaktschicht **4** angeordnet. Die zweite Kontaktschicht **4** ist auf dem Substrat **6** angeordnet. Das Substrat **6** kann aus einem Halbleitermaterial bestehen, beispielsweise aus Silizium oder Galliumarsenid. Je nach Ausführungsform können auch andere Materialien als Substrat **6** dienen. Die Elektrodenschicht **2** kann mit einem hohen Potential verbunden sein und die Kontaktschicht **4** kann mit einem Massepotential verbunden sein, wenn die elektrische Struktur **1** auf einen vorgegebenen elektrischen Zustand programmiert sein kann.

**[0023]** Die in **Fig. 1** gezeigte elektrische Struktur **1** kann zum Speichern von Informationen verwendet werden und kann daher in Speichern eingesetzt werden. Gemäß der vorliegenden Erfindung kann die elektrische Struktur **1** beispielsweise für Speichervorrichtungen geeignet sein, z.B. in DRAM-, SRAM-, PROM-, EEPROM- oder Flash-Speichern oder in einer Kombination aus diesen Speichern. Darüber hinaus kann die elektrische Struktur der vorliegenden Erfindung in anderen Anwendungen eingesetzt werden, in denen das Programmieren oder Verändern elektrischer Eigenschaften eines Teils einer elektrischen Struktur erwünscht ist.

**[0024]** Die Festkörperelektrolytschicht **3** besteht aus einem Material, das nach Anlegen einer ausreichenden Spannung Ionen leitet. Geeignete Materialien für Innenleiter umfassen Polymere, Glas und Halbleitermaterialien. In einer beispielhaften Ausführungsform der Erfindung wird die Festkörperelektrolytschicht **3** aus einem Chalcogenid-Material gebildet. Chalcogenid-Material kann Verbindungen aus Schwefel, Selen und Tellur, wie z.B. GeSe, AsS, GeAsTe, AlGeAsTe, GeTeSb und andere in verschiedenen Zusammensetzungen enthalten. Die Festkörperelektrolytschicht **3** kann vorzugsweise auch gelöstes und/oder zerstäubtes leitfähiges Material enthalten. Die Festkörperelektrolytschicht **3** kann beispielsweise eine feste Lösung aufweisen, die gelöste Metalle und/oder Metallionen enthält. Die Chalcogenid-Materialien, die Silber, Kupfer, Kombinationen aus diesen Materialien u.ä. enthalten, können zum Ausbilden der Festkörperelektrolytschicht **3** verwendet werden.

**[0025]** Die Elektrodenschicht **2** und die zweite Elektrodenschicht **4** können aus einem beliebigen geeigneten leitfähigen Material bestehen. Die Elektrodenschicht **2** und die zweite Elektrodenschicht **4** können aus einem dotierten Polysilizium-Material oder Metall gebildet sein. Gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung besteht eine der Elektrodenschichten, in diesem Beispiel insbe-

sondere die Elektrodenschicht **2**, aus einem Material, das ein Metall enthält, welches sich in Innenleitern auflöst, wenn eine ausreichende Vorspannung an die Elektrode **2** und an die zweite Elektrodenschicht **4** angelegt wird. In diesem Beispiel besteht die zweite Elektrode **4** aus einem Material, das relativ inert ist und sich beim Anlegen einer Vorspannung an die elektrische Struktur **1** nicht auflöst. Die Elektrodenschicht **2** kann während einem Schreibvorgang als Anode dienen und besteht aus einem silberhaltigen Material, das sich in der Elektrolytschicht auflöst. Je nach Ausführungsform kann die Elektrodenschicht **2** Kupfer enthalten. Die zweite Elektrode **4** kann während dem Schreibvorgang eine Kathode sein und aus einem inerten Material, wie z.B. Wolfram, Nickel, Molybdän, Platin, Metallsiliziden und ähnlichem bestehen.

**[0026]** Je nach Ausführungsform der elektrischen Struktur kann die Festkörperelektrolytschicht **3** mindestens ein Chalcogenid-Material enthalten. Die Elektrolytschicht kann beispielsweise Selen und Germanium aufweisen. In einer weiteren Ausführungsform kann die Elektrolytschicht Schwefel und Germanium aufweisen.

**[0027]** In einem Grenzflächenbereich der Festkörperelektrolytschicht **3** und der Elektrodenschicht **2** ist ein Schichtbereich **7** angeordnet, der eine höhere Sauerstoffkonzentration aufweist, als die Festkörperelektrolytschicht und die Elektrodenschicht.

**[0028]** Der Schichtbereich **7** kann in der Festkörperelektrolytschicht **3** oder in der Elektrodenschicht **2** angeordnet sein. In einer weiteren Ausführungsform kann der Schichtbereich **7** in der Festkörperelektrolytschicht **3** und in der Elektrodenschicht **2** angeordnet sein. Der Schichtbereich **7** ist mindestens angrenzend an die Grenzfläche zwischen Festkörperelektrolytschicht und Elektrodenschicht ausgebildet. Der Schichtbereich **7** weist eine Sauerstoffkonzentration auf, die mindestens 10% höher ist, als in der Festkörperelektrolytschicht **3** außerhalb des Schichtbereichs **7** und in der Elektrodenschicht **2** außerhalb des Schichtbereichs.

**[0029]** In einer weiteren Ausführungsform ist die Sauerstoffkonzentration im Schichtbereich **7** um 5% höher als außerhalb des Schichtbereichs **7** in der Festkörperelektrolytschicht **3** und außerhalb des Schichtbereichs **7** in der Elektrodenschicht **2**.

**[0030]** Der Sauerstoff **18** des Schichtbereichs **7** hat den Vorteil, dass eine thermische Stabilität der Grenzfläche zwischen der Festkörperelektrolytschicht **3** und der Elektrodenschicht **2** verbessert wird. Der Schichtbereich **7** mit dem Sauerstoff verringert die Diffusion von Metallionen aus der Elektrodenschicht **2** in die Festkörperelektrolytschicht **3**. Daher wird die Möglichkeit, in der Festkörperelektrolyt-

schicht **3** einen Kurzschluss zu verursachen, vermindert. Darüber hinaus wird die Gefahr verringert, die Struktur, z.B. das Gitter der Elektrodenschicht **2**, zu beeinträchtigen. Eine Rekristallisation kann daher eingebettet sein.

**[0031]** Bei Anlegen einer Vorspannung an die Festkörperelektrolytschicht **3**, die größer als die Schwellenspannung ist, wird in der elektrischen Struktur **1** ein leitender Pfad **5** erzeugt. Der leitende Pfad ist stabil und verändert die elektrischen Eigenschaften der elektrischen Struktur **1**. Wenn eine Spannung, die größer als die Schwellenspannung ist, an die elektrische Struktur **1** angelegt wird, fangen leitfähige Ionen innerhalb der Festkörperelektrolytschicht **3** zu migrieren an und bilden einen Bereich mit einer, im Vergleich zu dem Leiter an oder in der Nähe der negativen von entweder der Elektrodenschicht **2** oder der zweiten Elektrodenschicht **4**, erhöhten Leitfähigkeit. Wenn der leitfähige Bereich den leitfähigen Pfad **5** ausbildet, verringert sich der Widerstand zwischen der Elektrodenschicht **2** und der zweiten Elektrodenschicht **4** und andere elektrische Eigenschaften können sich ebenso verändern. Wird dieselbe Spannung umgekehrt angelegt, löst sich der leitfähige Pfad **5** auf und tritt in die Festkörperelektrolytschicht **3** zurück, und die elektrische Struktur **1** nimmt wieder einen hohen Widerstand bzw. einen gelöschten Zustand an.

**[0032]** Die Basisreaktion besteht beim Anlegen einer höheren Spannung an die Festkörperelektrolytschicht **3**, in einer Redoxreaktion an der zweiten Elektrodenschicht **4**, die Metallionen von der reaktiven Elektrodenschicht **2** in die Festkörperelektrolytschicht **3** treibt. Daher werden in der Elektrolytschicht **3** metallhaltige Anhäufungen gebildet. Das Ergebnis ist ein leitender Pfad zwischen der Elektrodenschicht **2** und der zweiten Elektrodenschicht **4**. Wenn eine umgekehrte Spannung an die elektrische Struktur **1** angelegt wird, werden die metallhaltigen Anhäufungen aufgelöst und der leitende Pfad wird abgebaut.

**[0033]** [Fig. 2](#) zeigt in einem Diagramm den Strom-Spannungs-Verlauf während eines Programmiervorgangs, eines Lesevorgangs und eines Löschvorgangs der elektrischen Struktur **1**, wobei der Programmier- und der Löschvorgang Schreibvorgänge sind, die zum Speichern von Daten in einer Speicherzelle eines Speichers verwendet werden. Zunächst wird davon ausgegangen, dass die elektrische Struktur **1** nicht programmiert ist und daher einen hohen Widerstand und bei angelegter Spannung einen entsprechend geringen Strom aufweist. Wird nun eine Spannung angelegt, wobei an der Elektrodenschicht **2** eine höhere Spannung und an der zweiten Elektrodenschicht **4** eine niedrigere Spannung anliegt, fließt kein Strom durch die elektrische Struktur **1**, bis eine Schwellenspannung  $V_T$ , z.B. 0,23 V, angelegt wird. Steigt die Programmierspannung  $V_P$  über die

Schwellenspannung  $V_T$  an, fängt der Strom an zu fließen, bis ein Arbeitsstrom  $I_W$ , beispielsweise 2  $\mu\text{A}$ , erreicht ist, der von einer Programmierschaltung bestimmt wird. Die Spannung wird dann auf 0 V verringert und der Strom fällt auf 0 A. Nun wird die elektrische Struktur **1** auf einen Programmierzustand programmiert, der einem niedrigeren elektrischen Widerstand zwischen der Elektrodenschicht **2** und der zweiten Elektrodenschicht **4** entspricht.

**[0034]** Wenn der Programmierzustand der elektrischen Struktur **1** abgetastet oder ausgelesen werden soll, wird eine Abtastspannung  $V_S$ , die niedriger als die Schwellenspannung  $V_T$  ist, an die elektrische Struktur **1** angelegt. Die Abtastspannung  $V_S$  kann beispielsweise etwa 0,1 V betragen. Aufgrund der Abtastspannung  $V_S$  fließt ein Arbeitsstrom  $I_W$  zu der elektrischen Struktur **1**. Ohne den vorhergehenden Programmiervorgang würde bei Anlegen einer Abtastspannung  $V_S$  an die elektrische Struktur **1** kein Strom durch die elektrische Struktur fließen. Zum Löschen des Programmierzustands wird ausgehend von 0 V eine niedrigere Spannung, z.B. eine negative Spannung, an die Elektrodenschicht **2** angelegt. Bis zu einer Löschspannung  $V_E$ , z.B. einer negativen Spannung von etwa -0,1 V, fließt ein negativer Strom durch die elektrische Struktur **1**. Fällt jedoch die negative Spannung unter die Löschspannung  $V_L$  ab, beispielsweise unter -0,1 V, so fällt der Strom auf 0 A. Nun weist die elektrische Struktur **1** wieder denselben hohen Widerstand wie vor der Programmierung auf.

**[0035]** [Fig. 3](#) zeigt eine schematische Darstellung eines Speichers **12** mit einem Wortleitungstreiber **10** und einem Bitleitungstreiber **11**. Der Wortleitungstreiber **10** ist mit einer Vielzahl von Wortleitungen **13**, und der Bitleitungstreiber **11** ist mit einer Vielzahl von Bitleitungen **14** verbunden. Zur Vereinfachung ist lediglich eine Bitleitung **14** und eine Wortleitung **13** gezeigt. Der Speicher **12** weist eine Vielzahl von Speicherzellen **8** auf, wobei eine Speicherzelle **8** aus einem Schalter **9** und aus einer elektrischen Struktur **1** besteht. Der Schalter **9** ist zwischen der Bitleitung **14** und der elektrischen Struktur **1** wie in [Fig. 1A](#) gezeigt angeordnet und der Steuereingang des Schalters **9** ist mit der Wortleitung **13** verbunden. Die elektrische Struktur **1** ist zwischen dem Schalter **9** und einer Plattenleitung **15** angeordnet, wobei die Elektrodenschicht **2** mit der Bitleitung **14** verbunden ist und die zweite Elektrodenschicht **4** mit der Plattenleitung **15** verbunden ist. Die Plattenleitung **15** stellt einen vorgegebenen Spannungspegel zur Verfügung. Zur Vereinfachung ist in der Figur nur eine Speicherzelle **8** dargestellt. Durch das Steuern des Wortleitungstreibers **10** und des Bitleitungstreibers **11** kann eine vorgegebene Speicherzelle **8** angesteuert werden und in Abhängigkeit von der an die elektrische Struktur **1** angelegten Spannung wird ein Programmierzustand der elektrischen Struktur **1** erastet oder in die elektri-



sche Struktur **1** eingeschrieben. Eine vorgegebene Speicherzelle **8** wird durch Anlegen einer Lesespannung an die Wortleitung **13** ausgewählt, wodurch der Schalter **9** geschlossen wird und die elektrische Struktur **1** mit der Bitleitung **14** verbindet. In Abhängigkeit von dem an die Bitleitung **14** angelegten Spannungspegel wird der Programmierzustand der elektrischen Struktur **1** abgetastet oder wird der Zustand der elektrischen Struktur **1** wie in der Beschreibung von [Fig. 2](#) dargestellt programmiert.

[0036] Der abgetastete Programmierzustand der Speicherzelle **8** bezieht sich auf Programmierdaten und die Daten werden von Ausgabeeinheiten des Speichers **12** ausgegeben. Darüber hinaus können Daten im Speicher **12** durch Eingabeeinheiten, die mit den Bitleitungen **14** verbunden sind, gespeichert werden.

[0037] Die [Fig. 4](#) bis [Fig. 7](#) zeigen ein erstes Verfahren zum Herstellen einer elektrischen Struktur **1**.

[0038] Die elektrische Struktur **1** kann insbesondere Teil eines Speichers sein, d.h. eines DRAMs, eines SRAMs, eines PROMs, eines EEPROMs oder eines Flash-Speichers.

[0039] Der Speicher **12** wird unter Verwendung eines Substrats **6** und Entwicklung von Steuereinheiten, Decodiereinheiten, Abtasteinheiten während eines Front-End-Of-Line-Verfahrens hergestellt. Während des Front-End-Of-Line-Verfahrens entstehen hohe Temperaturen, wobei aktive Halbleiterelemente, wie z.B. Transistoren, in dem Substrat unter Verwendung von Verfahren zum Aufbringen von Schichten, Innenimplantationen, Diffusionsverfahren und Ausheilverfahren ausgebildet werden. Das Substrat kann ein Wafer, insbesondere ein Halbleiter-Wafer, sein.

[0040] [Fig. 4](#) zeigt eine Teilansicht eines Speichers **12** mit einem Substrat **6**, auf dem eine zweite Elektrodenschicht **4** aufgebracht ist. Auf der zweiten Elektrodenschicht **4** ist eine Isolationsschicht **16** mit einem Loch **17** angeordnet. Die Isolationsschicht **16** besteht aus einem dielektrischen Material. Das Loch **17** ist mit demselben Material aufgefüllt, wie die zweite Elektrodenschicht **4**. Die zweite Elektrodenschicht **4** besteht aus Metall.

[0041] In einem weiteren Verfahrensschritt ist, wie in [Fig. 5](#) gezeigt, eine Festkörperelektrolytschicht **3** aufgebracht. Die Festkörperelektrolytschicht **3** besteht beispielsweise aus einem der in der Beschreibung von [Fig. 1](#) offenbarten Materialien.

[0042] In einem weiteren Verfahrensschritt wird eine obere Schicht der Festkörperelektrolytschicht **3** in einer Sauerstoffatmosphäre zurückgesputtert, wobei ein Schichtbereich **7** mit einer Sauerstoffkonzentration

in einer oberen Phase der Festkörperelektrolytschicht **3**, wie in [Fig. 6](#) gezeigt, ausgebildet wird.

[0043] Darüber hinaus wird eine Elektrodenschicht **2** auf dem Schichtbereich **7** aufgebracht. Dadurch wird an der Grenzfläche zwischen der Elektrodenschicht **2** und der Festkörperelektrolytschicht **3** eine elektrische Struktur **1** mit einem Schichtbereich **7** ausgebildet.

[0044] [Fig. 7](#) zeigt eine elektrische Struktur **1** mit einer Zapfenstruktur.

[0045] Die elektrische Struktur **1** kann zu einer Speicherzelle oder zu einem Speicher verarbeitet werden, d.h. ein DRAM-Speicher kann unter Verwendung von Front-End-Of-Line-Verfahren hergestellt werden.

[0046] Je nach Ausführungsform kann die elektrische Struktur **1** auch zu anderen Vorrichtungen, d.h. zu einer elektrischen Schaltung, verarbeitet werden.

[0047] Die [Fig. 8](#) bis [Fig. 11](#) zeigen ein zweites Verfahren zum Herstellen einer elektrischen Struktur **1** nach Front-End-Of-Line-Prozessen.

[0048] In [Fig. 8](#) ist ein Substrat **6** gezeigt, das mit einer zweiten Elektrodenschicht **4** bedeckt ist. Die zweite Elektrodenschicht **4** ist mit einer Isolationsschicht **16** bedeckt. Die Isolationsschicht **16** kann aus einem dielektrischen Material bestehen. Die Isolationsschicht **16** weist ein Loch **17** auf. In einem weiteren Verfahrensschritt wird auf der Oberfläche der Isolationsschicht **16** und in dem Loch **17** eine Festkörperelektrolytschicht **3** aufgebracht, wie in [Fig. 9](#) gezeigt ist. Dadurch füllt die Festkörperelektrolytschicht **3** das Loch **17** auf. In einem weiteren Verfahrensschritt wird eine obere Schicht der Festkörperelektrolytschicht **3** durch ein Vorspannungs-Sputterverfahren unter Verwendung von Sauerstoff entfernt. Wie in [Fig. 10](#) gezeigt, wird so auf der Festkörperelektrolytschicht **3** ein Schichtbereich **7** erzeugt, der Sauerstoff enthält. In einem weiteren Verfahrensschritt wird der Schichtbereich **7**, wie in [Fig. 11](#) gezeigt, von einer Elektrodenschicht **2** bedeckt. Dadurch wird eine elektrische Struktur **1** ausgebildet, bei der ein aktives Gebiet über einem Durchgangsloch liegt.

[0049] Nach diesem Verfahrensschritt können Back-End-Of-Line-Verfahren durchgeführt werden. Mit der elektrischen Struktur **1** von [Fig. 11](#) können beispielsweise eine Speicherzelle und ein Speicher hergestellt werden.

[0050] Die [Fig. 12](#) bis [Fig. 15](#) zeigen Verfahrensschritte eines dritten Verarbeitungsverfahrens. [Fig. 12](#) zeigt eine schematische Teilansicht eines Substrats **6** mit einer zweiten Elektrodenschicht **4**. Die zweite Elektrodenschicht **4** ist mit einer Isolationsschicht **16** bedeckt. Die Isolationsschicht **16** weist ein Loch **17** auf. In einem weiteren Verfahrensschritt wird auf der Oberfläche der Isolationsschicht **16** und in dem Loch **17** eine Festkörperelektrolytschicht **3** aufgebracht, wie in [Fig. 13](#) gezeigt ist. Dadurch füllt die Festkörperelektrolytschicht **3** das Loch **17** auf. In einem weiteren Verfahrensschritt wird eine obere Schicht der Festkörperelektrolytschicht **3** durch ein Vorspannungs-Sputterverfahren unter Verwendung von Sauerstoff entfernt. Wie in [Fig. 14](#) gezeigt, wird so auf der Festkörperelektrolytschicht **3** ein Schichtbereich **7** erzeugt, der Sauerstoff enthält. In einem weiteren Verfahrensschritt wird der Schichtbereich **7**, wie in [Fig. 15](#) gezeigt, von einer Elektrodenschicht **2** bedeckt. Dadurch wird eine elektrische Struktur **1** ausgebildet, bei der ein aktives Gebiet über einem Durchgangsloch liegt.

onsschicht **16**, die ein Loch **17** aufweist, bedeckt. Das Loch **17** ist mit Material der zweiten Elektrodenschicht **4** aufgefüllt. Auf der Isolationsschicht **16** ist eine Festkörperelektrolytschicht **3** aufgebracht. Die Isolationsschicht **16** kann aus dielektrischem Material bestehen. Die Festkörperelektrolytschicht **3** kann aus Chalcogenid-Material oder einem beliebigen anderen Material, das in der Beschreibung von [Fig. 1](#) offenbart ist, bestehen.

**[0051]** In einem weiteren Verfahrensschritt wird eine zweite Elektrodenschicht **2** auf der Festkörperelektrolytschicht **3** aufgebracht. Während der Aufbringung der Elektrodenschicht **2** wird Sauerstoff beispielsweise unter Verwendung eines reaktiven Vorspannungs-Sputterverfahrens aufgebracht. Dieser Verfahrensschritt ist in [Fig. 13](#) gezeigt, wobei das Aufbringen der Elektrodenschicht **2** schematisch durch Pfeile und der Sauerstoff **18** schematisch durch Kugeln dargestellt ist. In einem weiteren Verfahrensschritt, der in [Fig. 14](#) gezeigt ist, wird auf der Elektrodenschicht **2** eine Deckschicht **19** aufgebracht.

**[0052]** In einem weiteren Verfahrensschritt wird die elektrische Struktur **1** von [Fig. 14](#) erwärmt und ein Schichtbereich **7** wird an der Grenzfläche der Elektrodenschicht **2** und der Festkörperelektrolytschicht **3**, wie in [Fig. 15](#) gezeigt, erzeugt. Die Deckschicht **19** kann aus einem dielektrischen Material oder einem metallischen Material bestehen. Daher ist es gemäß dem dritten Verfahren möglich, die Festkörperelektrolytschicht **3** ohne Sauerstoffumgebung aufzubringen und den Sauerstoff mit der Elektrodenschicht **2** aufzubringen. Die Durchführung der thermischen Erwärmung erzeugt den Schichtbereich **7** mit einer erhöhten Sauerstoffkonzentration an der Grenzfläche zwischen der Elektrodenschicht **2** und der Festkörperelektrolytschicht **3**.

**[0053]** Die [Fig. 16](#) bis [Fig. 19](#) stellen Verfahrensschritte eines vierten Verfahrens zum Herstellen einer elektrischen Struktur **1** auf einem Substrat **6** dar. [Fig. 16](#) zeigt das Substrat **6** mit einer zweiten Elektrodenschicht **4**, die von einer Isolationsschicht **16** bedeckt ist. Die Isolationsschicht **16** weist ein Loch **17** auf, das bis zur Oberfläche der zweiten Elektrodenschicht **4** hin offen ist. Die Isolationsschicht **16** wird von einer Festkörperelektrolytschicht **3** bedeckt, wobei das Loch **17** wie gezeigt mit der Festkörperelektrolytschicht **3** aufgefüllt ist. In einem weiteren Verfahrensschritt wird eine Elektrodenschicht **2** auf der Festkörperelektrolytschicht **3** aufgebracht, wobei Sauerstoff mit dem Material auf der Elektrodenschicht **2** aufgebracht wird. Das Aufbringen kann durch reaktives Vorspannungs-Sputtern der Elektrodenschicht **2** in einer Sauerstoffumgebung erfolgen. Daher weist die Elektrodenschicht **2** Sauerstoff auf. In einem weiteren Verfahrensschritt ist die Elektrodenschicht **2** mit einer Deckschicht **19** bedeckt. Die Deckschicht **19** kann dielektrisches oder metalli-

sches Material aufweisen. Dies ist in [Fig. 18](#) gezeigt.

**[0054]** In einem weiteren thermischen Erwärmungsverfahren wird die elektrische Struktur **1** erwärmt und der Sauerstoff erzeugt einen Schichtbereich **7** an der Grenzfläche der Elektrodenschicht **2** und der Festkörperelektrolytschicht **3**, wie in [Fig. 19](#) gezeigt. Die elektrische Struktur **1** von [Fig. 19](#) kann zu einem Speicher **12** verarbeitet werden, wobei die elektrische Struktur **1** Teil der Speicherzelle **8**, d.h. ein DRAM, ist.

**[0055]** Die Dicke des Schichtbereichs **7** kann durch Anheben des Teildrucks der Sauerstoffumgebung während dem Vorspannungs-Sputtern oder durch Steigern der Verarbeitungszeit beim Vorspannungs-Sputtern vergrößert werden. Darüber hinaus kann durch Verwendung des reaktiven Sputterverfahrens zum Aufbringen von Sauerstoff die Dicke des Schichtbereichs **7** durch Erhöhen des Teildrucks des Sauerstoffs während des reaktiven Sputterverfahrens vergrößert werden.

**[0056]** In einer weiteren Ausführungsform kann der Speicher als CBRAM-Speicher ausgebildet sein, der eine programmierbare Metallisierungs-Speicherzelle mit der elektrischen Struktur **1** aufweist. Der Schichtbereich **7** kann den negativen Einfluss des thermischen Verfahrens verringern, insbesondere bei Verfahrensschritten eines Back-End-Of-Line-Verfahrens, bei dem Temperaturen von bis zu 400 bis 450°C eingesetzt werden können.

**[0057]** In einer weiteren Ausführungsform kann die Elektrodenschicht **2** Kupfer aufweisen oder aus Kupfer bestehen.

#### Bezugszeichenliste

<b>1</b>	elektrische Struktur
<b>2</b>	Elektrodenschicht
<b>3</b>	Festkörperelektrolytschicht
<b>4</b>	Zweite Elektrodenschicht
<b>5</b>	Leitender Pfad
<b>6</b>	Substrat
<b>7</b>	Schichtbereich
<b>8</b>	Speicherzelle
<b>9</b>	Schalter
<b>10</b>	Wortleitungstreiber
<b>11</b>	Bitleitungstreiber
<b>12</b>	Speicher
<b>13</b>	Wortleitung
<b>14</b>	Bitleitung
<b>15</b>	Plattenleitung
<b>16</b>	Isolationsschicht
<b>17</b>	Loch
<b>18</b>	Sauerstoff
<b>19</b>	Deckschicht

**Patentansprüche**

1. Elektrische Struktur, die ein Substrat mit einer Festkörperelektrolytschicht, mit einer Elektrodenschicht, mit einem an einem Grenzflächenbereich der Festkörperelektrolytschicht und der Elektrodenschicht angeordneten Schichtbereich aufweist, wobei der Schichtbereich eine höhere Sauerstoffkonzentration als die Festkörperelektrolytschicht und die Elektrodenschicht aufweist.
2. Elektrische Struktur nach Anspruch 1, wobei die Festkörperelektrolytschicht Chalcogenid aufweist.
3. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei die Elektrodenschicht metallisches Material aufweist.
4. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei die Elektrodenschicht Silber aufweist.
5. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei die Elektrodenschicht Kupfer aufweist.
6. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei der Schichtbereich in der Festkörperelektrolytschicht angeordnet ist.
7. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei der Schichtbereich in der Elektrodenschicht angeordnet ist.
8. Elektrische Struktur nach einem der Ansprüche 1 oder 2, wobei der Schichtbereich in der Festkörperelektrolyt- und in der Elektrodenschicht angeordnet ist.
9. Elektrische Struktur nach Anspruch 2, wobei die Festkörperelektrolytschicht Selen und Germanium aufweist.
10. Elektrische Struktur nach Anspruch 2, wobei die Festkörperelektrolytschicht Schwefel und Germanium aufweist.
11. Programmierbare Struktur mit einer elektrischen Struktur nach Anspruch 1 oder 2, die eine zweite Elektrodenschicht aufweist, die auf der Festkörperelektrolytschicht angeordnet ist.
12. Speicher mit mindestens einer Speicherzelle, die eine programmierbare Struktur mit einer elektrischen Struktur mit einer Festkörperelektrolytschicht, mit einer auf der Festkörperelektrolytschicht angeordnete Elektrodenschicht, mit einer zweiten auf der Festkörperelektrolytschicht angeordneten Elektrodenschicht aufweist; mit einem an einem Grenzflächenbereich der Elektrodenschicht und der Festkörperelektrolytschicht angeordneten Schichtbereich, wobei der Schichtbereich eine höhere Sauerstoffkonzentration aufweist, als die Festkörperelektrolytschicht und die Elektrodenschicht.
13. Speicher nach Anspruch 12, wobei die Elektrodenschicht Silber aufweist.
14. Speicher nach Anspruch 12, wobei die Elektrodenschicht Kupfer aufweist.
15. Speicher nach Anspruch 12, wobei der Speicher ein dynamischer Speicher mit wahlfreiem Zugriff ist.
16. Verfahren zum Herstellen einer elektrischen Struktur auf einem Substrat, das die folgenden Schritte aufweist:  
Aufbringen einer Festkörperelektrolytschicht und Aufbringen einer Elektrodenschicht, wobei Sauerstoff eingebracht wird und an einem Grenzflächenbereich der Elektrodenschicht und der Festkörperelektrolytschicht ein Schichtbereich mit einer Sauerstoffkonzentration generiert wird, die im Vergleich zu benachbarten Bereichen der Elektrodenschicht und der Festkörperelektrolytschicht erhöht ist.
17. Verfahren nach Anspruch 16, wobei Sauerstoff in die an die Elektrodenschicht angrenzende Festkörperelektrolytschicht eingebracht wird.
18. Verfahren nach Anspruch 17, wobei die Festkörperelektrolytschicht in mindestens einer partiellen Sauerstoffumgebung teilweise zurückgesputtert wird.
19. Verfahren nach Anspruch 16, wobei Sauerstoff in der Elektrodenschicht angrenzend zu der Festkörperelektrolytschicht eingebracht wird.
20. Verfahren nach Anspruch 19, wobei das Elektrodennmaterial in mindestens einer partiellen Sauerstoffumgebung zurückgesputtert wird.
21. Verfahren nach Anspruch 19, wobei das Elektrodennmaterial auf mindestens 200°C erwärmt wird.
22. Verfahren nach Anspruch 16, wobei die Elektrodenschicht mit einer Deckschicht bedeckt wird.
23. Verfahren nach Anspruch 16, wobei eine zweite Elektrode angrenzend an die Festkörperelektrolytschicht aufgebracht wird.
24. Verfahren zum Herstellen eines Speichers gemäß den folgenden Verfahrensschritten:  
Durchführen von Front-End-Of-Line-Arbeitsschritten;  
Herstellen einer Speicherzelle mit einer ersten und einer zweiten Elektrode mit einer Festkörperelektrolytschicht dazwischen;



wobei die erste Elektrode Metallionen aufweist, die in der Festkörperelektrolytschicht unter dem Einfluss einer Vorspannung gelöst werden können; wobei Sauerstoff abgeschieden wird und an einen Grenzflächenbereich der Elektrodenschicht und der Festkörperelektrolytschicht einen Schichtbereich mit einer Sauerstoffkonzentration generiert wird, die im Vergleich zu benachbarten Bereichen der ersten Elektrode und der Festkörperelektrolytschicht erhöht ist;  
Durchführen von Front-End-Of-Line-Arbeitsschritten.

Es folgen 6 Blatt Zeichnungen

FIG 1

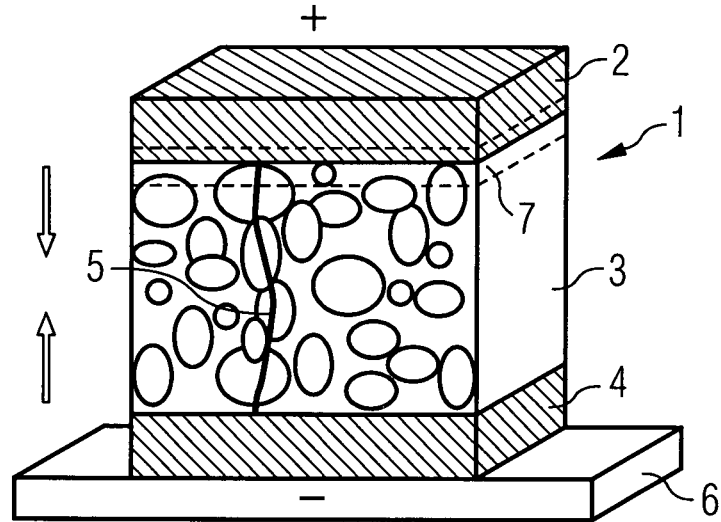


FIG 2

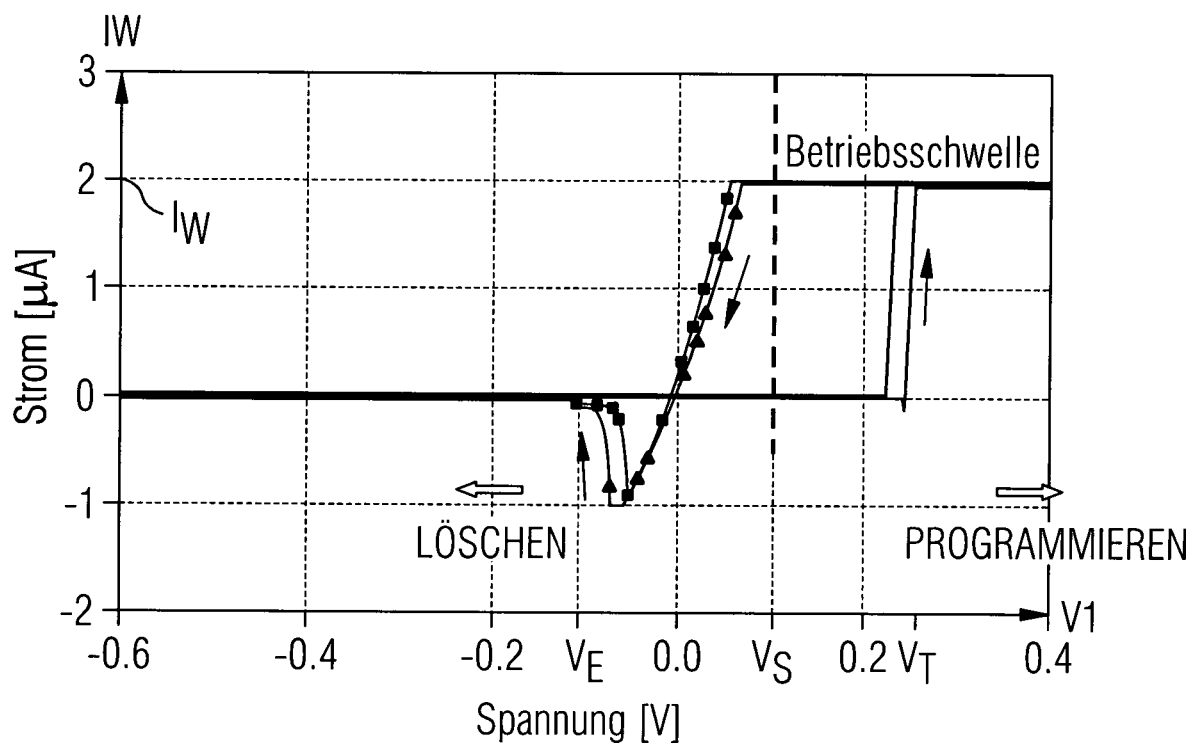


FIG 3

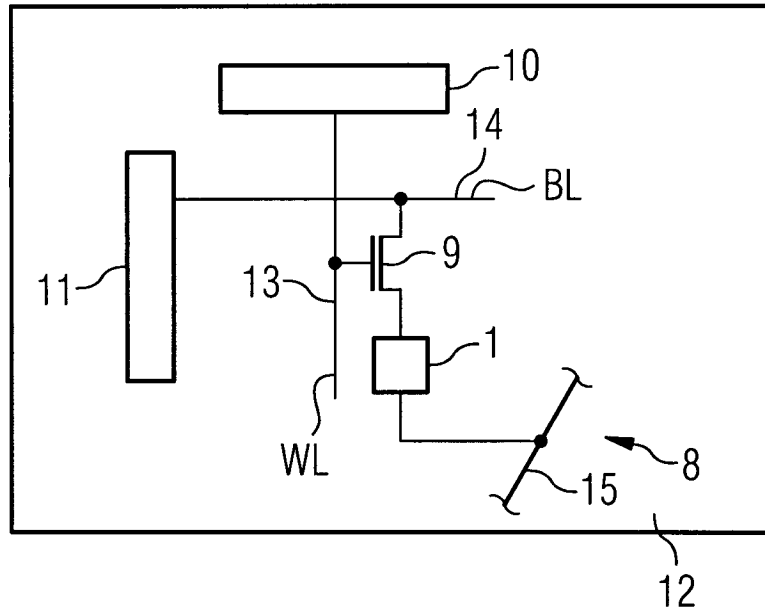


FIG 4

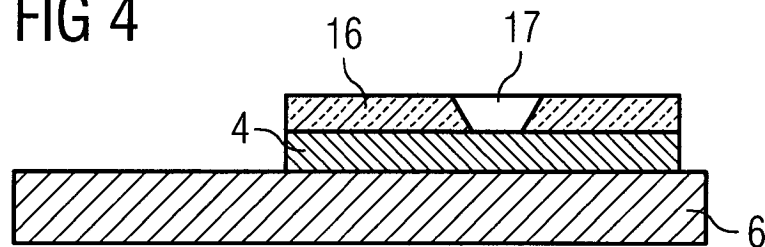


FIG 5

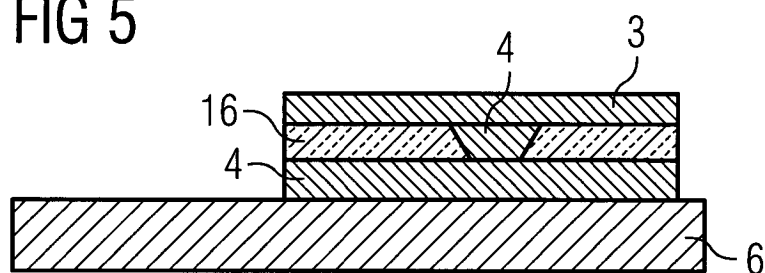


FIG 6

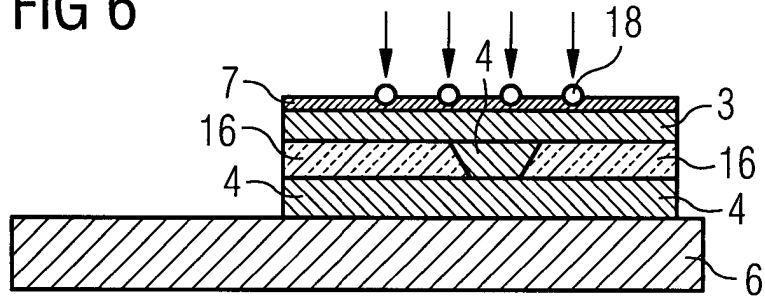


FIG 7

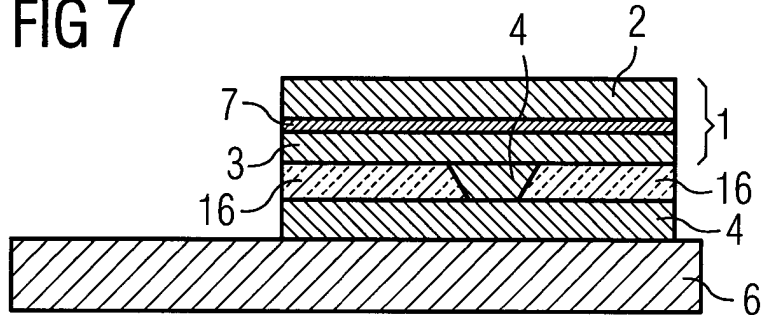


FIG 8

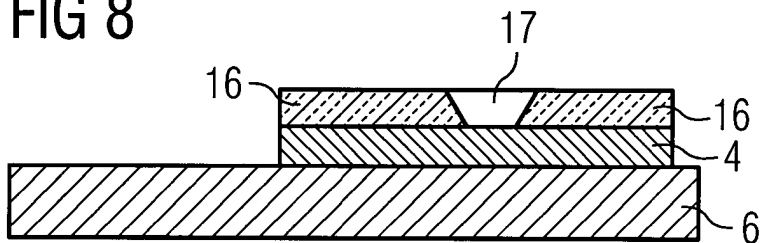


FIG 9

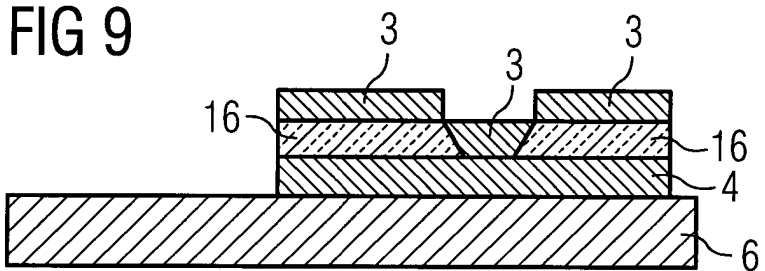


FIG 10

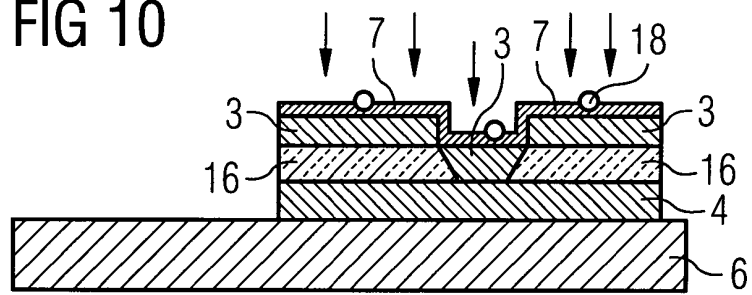


FIG 11

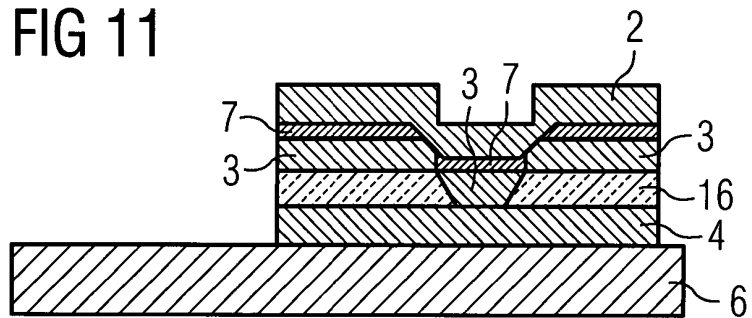


FIG 12

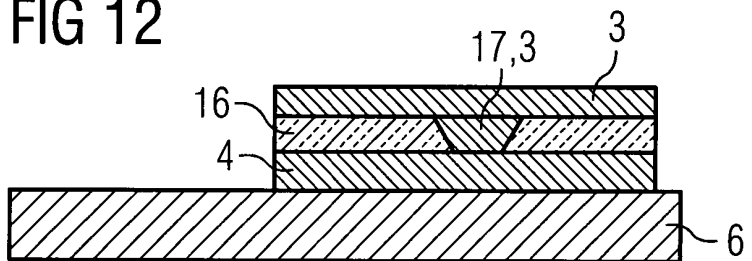


FIG 13

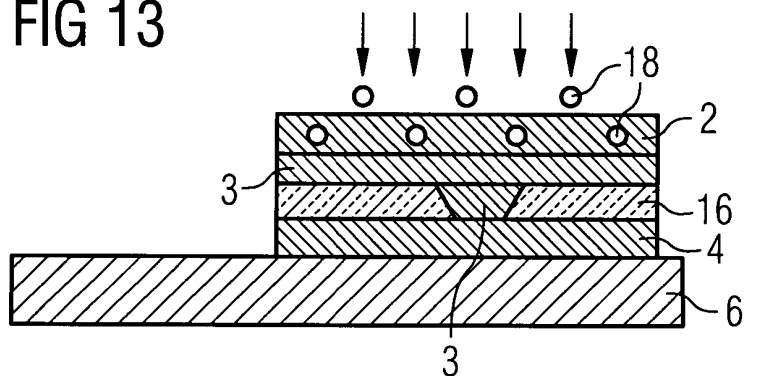




FIG 14

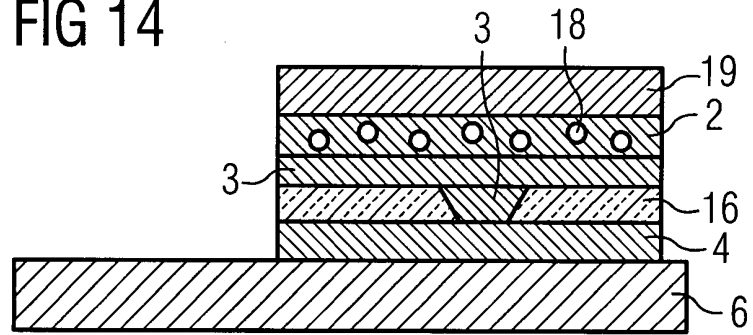


FIG 15

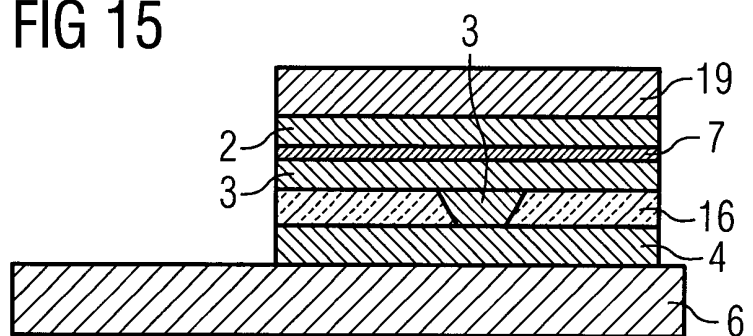


FIG 16

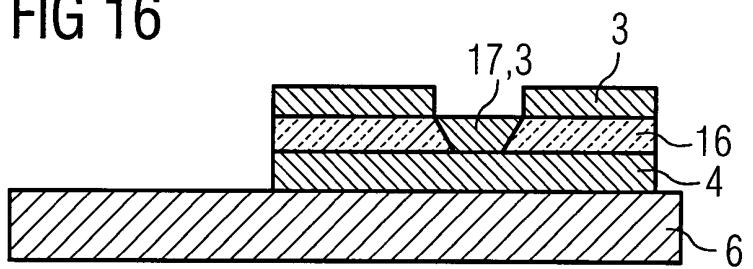


FIG 17

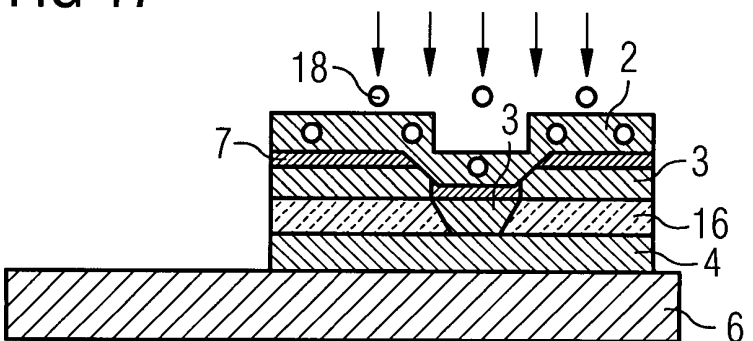


FIG 18

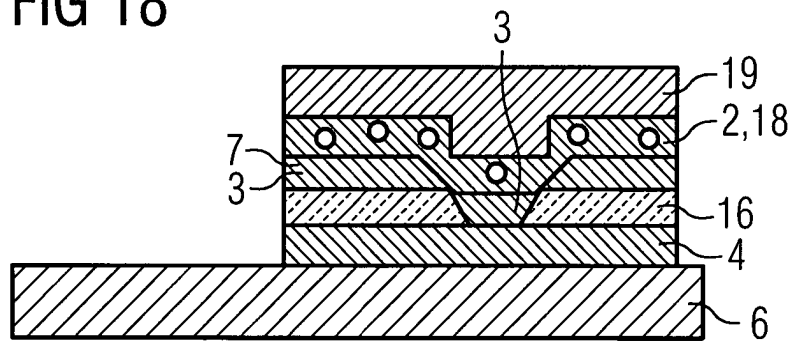


FIG 19

