

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2007 年 10 月 4 日 (04.10.2007)

PCT

(10) 国際公開番号
WO 2007/111007 A1

(51) 国際特許分類:

G02F 1/1333 (2006.01) G09F 9/00 (2006.01)
G02F 1/133 (2006.01) G09F 9/30 (2006.01)
G02F 1/1335 (2006.01) G09G 3/20 (2006.01)
G02F 1/1343 (2006.01) G09G 3/36 (2006.01)
G02F 1/1368 (2006.01)

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 塩見 誠 (SHIOMI, Makoto).

(74) 代理人: 特許業務法人原謙三国際特許事務所 (HARAKENZO WORLD PATENT & TRADE-MARK); 〒5300041 大阪府大阪市北区天神橋 2 丁目北 2 番 6 号 大和南森町ビル Osaka (JP).

(21) 国際出願番号: PCT/JP2006/324731

(22) 国際出願日: 2006 年 12 月 12 日 (12.12.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2006-086206 2006 年 3 月 27 日 (27.03.2006) JP

(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 番 2 号 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

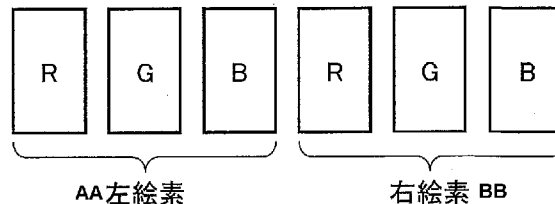
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

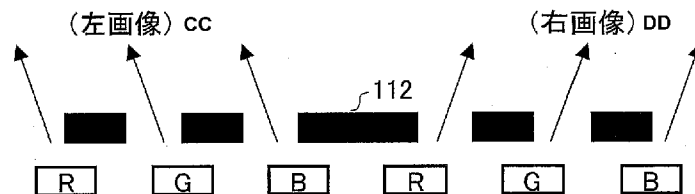
(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置

(a)



(b)



AA LEFT PICTURE ELEMENT
BB RIGHT PICTURE ELEMENT
CC (LEFT IMAGE)
DD (RIGHT IMAGE)

(57) Abstract: In a liquid crystal display device in which a liquid crystal panel and a viewing difference barrier are put together so that dual view display can be carried out, the viewing difference barrier separates display images by regarding three pixels R, G, and B as one unit (one picture element). Since brightness fluctuations by crosstalk is concentrated on the right edge pixel in three pixels of the same picture element (in the case that each pixel is supplied with data from a source line adjacent to its left side), the right edge pixel is made of the B pixel which has low correlation with brightness information and less viewing influence due to crosstalk.

[続葉有]

WO 2007/111007 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 液晶パネルと視差バリアとを貼り合わせることで、デュアルビュー表示を可能とする液晶表示装置において、上記視差バリアは、R、G、Bの3画素を1単位として（1絵素として）表示画像を分離する。このとき、クロストークによる輝度変動は、同一絵素を構成する3つの画素のうち、右端にある画素に集中する（各画素がその左側にて隣接するソースラインからデータを供給される場合）ので、該右端画素を輝度情報との相関性が低くクロストークの影響が視認されにくいB画素とする。

明 細 書

液晶表示装置

技術分野

[0001] 本発明は、デュアルビュー表示を行う液晶表示装置に関し、特に、カラークロストークを低減することにより色再現性を向上させる液晶表示装置に関する。

背景技術

[0002] TFT-LCDにおいては、その特有の問題として、隣り合う画素が寄生容量を介して結合していることから生じるクロストークの問題が指摘されている。すなわち、透明電極とソースラインとの間に絶縁膜があると、そこに寄生容量ができる。同様に、ゲートラインと透明電極との間や、ソースラインと共通電極との間にも寄生容量が発生する。これらの寄生容量や液晶自体の容量に影響を受けて、ゲートがOFFとなった時の表示画素の電位が所望の電圧とは異なってしまい、表示階調が所望の階調と異なるようになってしまうという問題が発生する。

[0003] すなわち、TFTに接続されている表示画素にはゲートハイの瞬間に所望の電圧が印加されているが、ゲートロー時において該画素は寄生容量を介して多くの周辺電気回路と接続している。そして、これら周辺電気回路の多くは、パネル設計に関わるものであるから、表示画素と周辺電気回路との間における寄生容量を考慮した駆動電圧を予め設定することが可能である。したがって、周辺電気回路との間に形成される寄生容量によるクロストークは、予め補償することができる。しかしながら、他の表示画素を駆動するソースラインの電位は、予め規定することができないため、他のソースラインが要因で発生するクロストークを予め補償することは困難である。

[0004] つまり、図7(a)に示すように、液晶表示装置において、ソースライン S_i (i は整数)とゲートライン G_j (j は整数)とが直交するように設けられており、各ソースラインと各ゲートラインとの交差部分に、表示画素100およびスイッチング素子200が設けられているとする。そして、表示画素100…のうち、表示画素(A)について、以下のように寄生容量 $C_{sda} \cdot C_{sdb} \cdot C_{gd} \cdot C_{cs}$ が形成されているとする。なお、表示画素(B)は、表示画素(A)とゲートラインの配設方向において隣接する表示画素の意味である。

[0005] すなわち、

寄生容量 C_{sda} …表示画素(A)を駆動するためのソースラインS2と表示画素(A)との間に形成される寄生容量

寄生容量 C_{sdb} …表示画素(B)を駆動するためのソースラインS3と表示画素(A)との間に形成される寄生容量

寄生容量 C_{gd} …表示画素(A)を駆動するためのゲートラインG2と表示画素(A)との間に形成される寄生容量

寄生容量 C_{cs} …共通電極線と表示画素(A)との間に形成される寄生容量である。

[0006] そして、表示画素(A)自体の容量を C_p とし、各ゲートラインに印加される電圧が図7(b)に示すように変化するとする。そして、表示画素(A)がG色を表示する一方、表示画素(B)がR色またはB色を表示しており、表示画素(A)の表示階調を LA 、表示画素(B)の表示階調を LB とした場合、 $LA \neq LB$ であるとする。

[0007] この場合、ゲートハイ時に、表示画素(A)の液晶部分にドレイン電圧が $+V(A)$ だけ印加されるとすると、表示画素(B)の液晶部分にはドレイン電圧が $-V(B)$ だけ印加される。そして、次のゲートラインがONになったとき、表示画素(A)を駆動するソースラインには $-V(A)$ が印加され、表示画素(B)を駆動するソースラインには $+V(B)$ が印加される。

[0008] しかしながら、実際に表示画素(A)には、上述のドレイン電圧がそのまま印加されるのではなく、寄生容量に影響されて変化したドレイン電圧が印加される。具体的には、表示画素(A)に印加される電圧の実効値を V_a とすると、

$$V_a = V(A) + (C_{sda} * V(A) + C_{gd} * V_g + C_{sdb} * V(B) + C_{cs} * V_c) / C_p \text{ となる。}$$

[0009] なお、 V_g はゲートラインに印加される電圧であり、 V_c は対向電極に印加される電圧である。

[0010] このように、表示画素(A)には、所望のドレイン電圧(A)と異なる電圧が印加されてしまう。

[0011] ここで、表示画素(A)との間に形成される寄生容量 $C_{sda} \cdot C_{gd} \cdot C_{cs}$ は、設計段階

で予測できるので、該寄生容量の値を考慮したドレイン電圧を設定することが可能である。すなわち、これらの寄生容量は、表示画素(A)の表示階調にはあまり影響しない。

- [0012] しかしながら、上記の実効電圧 V_a の計算式には、寄生容量 C_{sdb} 、ドレイン電圧 $V(B)$ が含まれている。すなわち、電圧 V_a は、表示画素(B)に接続しているソースラインにより影響されるので、表示画素(B)の表示階調によって表示画素(A)の階調が変化するカラークロストークが生じる。例えば特許文献1には、表示信号の補正によって、このようなカラークロストークの問題を解決する方法が開示されている。

特許文献1: 日本国公開特許公報「特開2005-202377号公報(2005年7月28日公開)」

発明の開示

- [0013] しかしながら、上記従来の構成では、補正にかかる回路や処理が複雑になるという問題を生じる。
- [0014] さらに、上述したカラークロストークは、全ての表示方向に対して同一の画像を表示する通常の表示形態においては、あまり顕著に発生することはない。その理由は、以下の通りである。すなわち、通常の表示形態では、隣接するソースラインの画像データ同士は同一の画像に関するものであり、その輝度に着目した場合、R, G, Bのそれぞれの色に関する画像データは互いに相関性の高いものとなる。したがって、クロストークが発生したとしても、視認画像においてその影響は現れにくい。
- [0015] 一方、近年では、表示パネルと視差バリアとを組み合わせたり、複数の表示方向に対してそれぞれ異なる画像を表示可能な表示形態(以下、デュアルビュー表示)が実現されている。このようなデュアルビュー表示においては、他のソースラインが要因で発生するクロストークの問題が特に顕著となる。
- [0016] すなわち、上記デュアルビュー表示においては、図8に示すように、表示パネル110にて生成される第1画像および第2画像に対して、表示パネル110外に設けられる視差バリア120によって特定の視野角が与えられる。これにより、図9に示すように、観察位置が異なる複数の観察者に対して異なる画像を表示することができる。
- [0017] 上記デュアルビュー表示においては、1ソースライン毎に異なる画像に関するデー

タを与え、これらの画像を視差バリアによって異なる方向に分離することによって表示が行われる。したがって、隣接するソースラインの画像データはそれぞれ異なる画像に関するものであって、上記クロストークの視認画像に対する影響が大きくなる。

[0018] 本発明は、上記の問題点に鑑みてなされたものであり、その目的は、デュアルビュー表示を行う液晶表示において、簡易な方法にてカラークロストークを低減することにある。

[0019] 本発明に係る液晶表示は、上記目的を達成するために、液晶パネルと視差バリアとを貼り合わせることで、複数の表示方向に対してそれぞれ異なる画像を表示可能な表示形態(デュアルビュー表示)を可能としており、上記液晶パネルは、複数のゲートラインと複数のソースラインとが交差する部分のそれぞれに対応してスイッチング素子および画素電極を含む表示画素が配置されている液晶表示装置であって、上記視差バリアは、ゲートラインの延設方向に配置されたR, G, Bの3画素を1単位としてそれぞれ異なる方向にて視認される表示画像を分離するものであり、上記1単位をなす3画素のうちゲートラインの延設方向の一方の端部に存在する画素を第1表示画素とし、上記第1表示画素に隣接すると共に上記第1表示画素とは異なる表示方向に分離される表示画像に属する画素を第2表示画素とする場合、上記第2表示画素に接続するソースラインが上記第1表示画素に隣接しており、上記第1表示画素が、B(青色)の表示画素であることを特徴としている。

[0020] 上記の構成によれば、上記第1表示画素以外では、(自画素にデータを供給するソースライン以外の)他のソースラインから受けるクロストークは、自画素と上記他のソースラインに接続される画素とが同一の画像に関し、互いに相関性の高いものであることから、その影響は現れにくい。一方、上記第1表示画素では、(自画素にデータを供給するソースライン以外の)他のソースラインから受けるクロストークは、自画素と上記他のソースラインに接続される画素とが互いに異なる画像に関し、相関性の無いものであることから、その影響は現れやすい。

[0021] すなわち、デュアルビュー表示を行う際に、視差バリアによる表示画像の分離をR, G, Bの3画素を1単位として行うことは、クロストークの影響を第1表示画素に集中させることになる。そして、上記第1表示画素を、輝度情報との相関性が低いB画素とす

ることでクロストークによるクロストークの影響を抑制し、表示画面への影響を低減することができる。

図面の簡単な説明

[0022] [図1(a)]本発明の実施形態を示すものであり、カラー液晶表示装置における絵素とR, G, Bの各画素との配置関係を示す平面図である。

[図1(b)]本発明の実施形態を示すものであり、バリア遮光層の配置によって、R, G, Bの3画素を1単位として分離を行う場合の構造例を示す図である。

[図2]上記カラー液晶表示装置の概略構成を示す断面図である。

[図3]上記カラー液晶表示装置の構成を示すブロック図である。

[図4]本発明の他の実施形態に係るカラー液晶表示装置の構成を示すブロック図である。

[図5]図3のカラー表示装置における表示パネルの構成を詳細に示す平面図である。

[図6(a)]本発明のCCT補正回路の処理工程を示すブロック図である。

[図6(b)]本発明のCCT補正回路の処理工程を示すブロック図である。

[図7(a)]従来の液晶表示装置における表示パネルの構成を示す図である。

[図7(b)]ゲートラインへ電圧を印加する状態を示す図である。

[図8]デュアルビュー表示において、視野バリアによる視野角の付与効果を示す図である。

[図9]デュアルビュー表示を行う場合の表示画面と観察者との関係を示す図である。

発明を実施するための最良の形態

[0023] 本発明の一実施形態について、図面に基づき説明する。

[0024] 先ずは、本実施の形態に係る液晶表示装置1の概略構成を図2に例示する。液晶表示装置1はデュアルビュー表示を行えるカラー液晶表示装置であり、図2に示すように、大略的に、表示パネル100、視差バリア110、バックライト120を備えている。

[0025] バックライト120は、光源121と反射部122とを備えており、光源121から照射された光を反射部122によって反射することで、表示パネル100に対して光を照射するようになっている。光源121としては、例えば、LED(light emitting diode; 発光ダイオード)、冷陰極管(CCFT; Cold Cathode Fluorescent Tube)、冷陰極型蛍光ランプ(CC

FL; Cold Cathode Fluorescent Lamp)などが用いられる。

- [0026] 表示パネル100は、対向して配置されたTFT (Thin Film Transistor) 基板101とCF (カラーフィルタ) 基板102との間に、ネマティック液晶からなる液晶層103が挟持されてなるアクティブマトリクス型の液晶表示パネルである。
- [0027] TFT基板101には、複数のソースラインと、各ソースラインにそれぞれ交差する複数のゲートラインとが設けられ、これらのソースラインおよびゲートラインの組み合わせ毎に、画素が設けられている。上記各画素は、図2に示したように、データ信号線(図示せず)の延在方向に沿って、左側への画像表示(表示装置の左側に対する画像表示)用の左絵素列と、右側への画像表示(表示装置の右側に対する画像表示)用の右絵素列とが交互に配置されている。ここで、左絵素および右絵素は、図1(a)に示すように、R画素、G画素、およびB画素を1組として形成されている。
- [0028] CF基板102上には、カラーフィルタ層(図示せず)が設けられている。カラーフィルタ層にはR、G、Bの各フィルタが各画素について設けられている。
- [0029] TFT基板101およびCF基板102における対向面には、互いに略直交する方向の配向処理が施された配向膜(図示せず)がそれぞれ設けられており、TFT基板101におけるバックライト120側の面には、偏光板104が備えられている。
- [0030] 視差バリア110は、バリアガラス111と、バリア遮光層112とからなる。バリア遮光層112は、バリアガラス111上に金属層または樹脂層をパターニングすることによって形成されている。バリアガラス111の表示面側(バックライト120とは反対側)には、偏光板23が設けられている。
- [0031] バリア遮光層112は、絵素列の延在方向に対して平行な方向に、例えばストライプ状の列をなすように配置されている。バリア遮光層112の材質は特に限定されるものではないが、例えば、黒色顔料を分散させた感光性樹脂を用いて形成したり、金属薄膜をパターニングして形成しても良い。
- [0032] また、バリア遮光層112の各列は、表示パネル100の各絵素列に対応するように設けられている。つまり、バリア遮光層112は、R、G、Bの3画素を1単位として右画像と左画像との分離を行う。バリア遮光層112の配置によって、R、G、Bの3画素を1単位として分離を行う場合の構造例を図1(b)に示す。

- [0033] このように、バリア遮光層112による右画像と左画像との分離を、図1(a)(b)に示すように、3画素(R, G, Bの画素に対応)を1単位として行った場合、各画素がその左側に存在するソースラインからデータを供給される構造であれば、他のソースラインが要因で発生するクロストークは上記1単位をなす3画素のうち、右端にある画素にのみ大きく影響する。
- [0034] すなわち、上記構造の場合、上記1単位をなす3画素のうち、左端にある画素(図1(a)(b)ではR画素)は、その右隣の画素(上記1単位をなす3画素のうち、中央にある画素:図1(a)(b)ではG画素)にデータを供給するソースラインからクロストークの影響を受けるが、この左端画素と中央画素とは同一の画像に関するものとなるため、互いに相関性の高いものとなり、クロストークが発生したとしても視認画像においてその影響は現れにくい。同様に、中央画素は、その右隣の右端画素(図1(a)(b)ではB画素)にデータを供給するソースラインからクロストークの影響を受けるが、そのクロストークは視認画像においてその影響は現れにくい。
- [0035] これに対し、右端画素は、その右隣の左端画素にデータを供給するソースラインからクロストークの影響を受ける。この時、上記右端画素と左端画素との関係は、異なる画像に関するものとなるため、その表示データの相関性は無く、右端画素におけるクロストークの影響は左端画素および中央画素に比べて大となる。
- [0036] 尚、上記説明においては、各画素がその左側に存在するソースラインからデータを供給される構造を仮定しているため、右端画素においてクロストークの影響が大となっている。しかしながら、本発明において、上記1単位をなす3画素のうちゲートラインの延設方向の一方の端部に存在する画素を第1表示画素とし、上記第1表示画素に隣接すると共に上記第1表示画素とは異なる表示方向に分離される表示画像に属する画素を第2表示画素とし、上記第1表示画素がクロストークの影響が大となる画素である場合、上記第2表示画素に接続するソースラインと隣接する側の端部画素が第1表示画素となる。
- [0037] ここで、本発明においては、第1表示画素におけるクロストークの影響を低減するために、図1(a)(b)に示すように、第1表示画素をB画素としていることに特徴を有する。

- [0038] すなわち、他のソースラインが要因で発生するクロストークは、そのクロストークによる輝度変動が大きいほど視認されやすい。一方で、R, G, Bの各色と輝度との相関性に着目した場合、R色, G色は輝度情報との相関性が高く、B色は輝度情報との相関性が低い。このため、クロストークの影響が大となりやすい第1表示画素を、輝度情報との相関性が低いB色画素とすることで、上記クロストークによる輝度変動を抑制し、表示画面への影響を低減することができる。
- [0039] 言い換えれば、本実施の形態に係る液晶表示装置1では、デュアルビュー表示を行う際に、視差バリアによる表示画像の分離をR, G, Bの3画素を1単位として行うことで、クロストークの影響を第1表示画素に集中させる。さらに、上記第1表示画素を、輝度情報との相関性が低いB画素とすることで輝度変動を抑制し、表示画面への影響を低減している。
- [0040] また、上記液晶表示装置1では、上記クロストークの影響が大となる第1表示画素においてクロストーク補正を行えば、さらにクロストークを抑制した表示が可能となる。この場合、R, G, Bの全ての画素について補正を行う場合に比べ、クロストーク補正に係る処理を低減でき、補正回路の構成も簡略化できる。
- [0041] 次に、上述したカラークロストークの補正を行うための構成について説明する。
- [0042] 図3は、本発明の液晶表示装置1の一実施形態である。同図に示されるように、液晶表示装置1は、CCT(カラークロストーク)補正回路2(補正回路)と、極性反転回路3と、タイミングコントローラ4と、ソースドライバ5と、ゲートドライバ6と、表示パネル7と、記憶部8とを備える。なお、図3においては、本発明に関係ない構成を大幅に省略してある。
- [0043] CCT補正回路2は、外部から入力されるB色の階調レベルを示す青色信号Bからなる入力信号階調(入力カラー信号)を補正し、表示パネル7におけるへの書き込み信号階調(出力カラー映像信号)B'を出力する。この補正レベルは、Bおよび他ソースバスラインを介して隣接する隣のRxにより決定する。具体的には1ドット1H反転駆動の場合、 $B < R_x$ の時、 $B' \leftarrow B - \alpha$ ($\alpha > 0$)、 $B > R_x$ の時、 $B' \leftarrow B + \alpha$ ($\alpha > 0$)のように修正する。なお、B、Rx、 α は階調信号として処理してもよいし、電圧になおした後処理してもよい。電圧として処理する場合、本構成の汎用性は高まるが、実数処

理、極性処理など回路が煩雑になるし、補正テーブルも複雑なものとなる。一方、階調数として処理すれば回路は簡単になるが、デバイスの階調設定ごとに補正を作成する必要があり、さらに極性を考慮できないために誤差を含むことになる。実際に発明者の測定によると、いずれの手段によっても十分な補正効果が得られたので、簡単に階調数としてデジタル処理し、補正量は16階調刻みのLUTを作成し、中間階調は補間した。

- [0044] なお、CCT補正回路2は彩度強調回路10に含まれるものであっても良い。また、R色またはG色の階調レベルを示す赤色信号Rおよび緑色信号Gに対しては、CCT補正処理は行われずに、そのまま表示パネル7への書き込み信号階調(出力カラー映像信号)R'、G'として出力される。
- [0045] 極性反転回路3は、CCT補正回路2から出力される書き込み信号階調R'、G'、B'(デジタルデータ)に基づいて、表示パネル7における各表示画素への書き込み電圧信号(アナログデータ)を決定する。
- [0046] 本液晶表示装置1(表示装置)では、図4に示すように、CCT補正回路を極性反転回路3の後段に設けることも可能である。すなわち、図4に示すCCT補正回路2は、極性反転回路3からの入力信号電圧(アナログデータ)を補正し、書き込み電圧信号(アナログデータ)を出力する。
- [0047] タイミングコントローラ4は、入力されたRGB同期信号に基づき、ソースドライバ5およびゲートドライバ6を駆動するためのソースドライバ用タイミング信号およびゲートドライバ用タイミング信号を生成する。なお、ソースドライバ用タイミング信号は、極性反転回路3を介してソースドライバ5に入力される。
- [0048] ソースドライバ5は、極性反転回路3にて決定された書き込み電圧が各表示画素に印加されるよう、表示パネル7に設けられる各表示画素にTFTを介して接続された各ソースラインを駆動する。なお、ソースドライバ5は、極性反転回路3と一体的に構成されていてもよい。また、ゲートドライバ6は、表示パネル7に設けられる各表示画素にTFTを介して接続された各ゲートラインを駆動するためのものである。
- [0049] 表示パネル7は、マトリクス状に配置された複数の表示画素を、複数のソースラインおよび複数のゲートラインによって駆動することにより画像表示を行うものである。具

体的には、図5に示すように、ソースライン S_i (i は整数)とゲートライン G_j (j は整数)とが直交するように設けられており、各ソースラインと各ゲートラインとの交差部分に、画素電極11とスイッチング素子12とを含む各表示画素が設けられている。

[0050] ここで、各表示画素のうち、同一のゲートライン G_2 により駆動される2つの表示画素について、図5のように、該第1表示画素(A)に接続するソースライン S_2 に隣接するとともに該第1表示画素(A)の画素電極との間に寄生容量を形成するソースライン S_3 が、上記第2表示画素(B)に接続している場合、すなわち、第1表示画素の画素電極と重畳(隣接)する2本のソースラインのうち該第1表示画素には接続されないソースラインに第2表示画素が接続されている場合、表示画素(A)の周辺には、以下のよう寄生容量 $C_{sda} \cdot C_{sdb} \cdot C_{gd} \cdot C_{cs}$ が形成される。

[0051] 寄生容量 C_{sda} …表示画素(A)を駆動するためのソースラインと表示画素(A)との間に形成される寄生容量

寄生容量 C_{sdb} …表示画素(B)を駆動するためのソースラインと表示画素(A)との間に形成される寄生容量

寄生容量 C_{gd} …表示画素(A)を駆動するためのゲートラインと表示画素(A)との間に形成される寄生容量

寄生容量 C_{cs} …蓄積容量電極(線)と表示画素(A)との間に形成される寄生容量。

[0052] このため、CCT補正回路2を介することなく従来のように各表示画素を駆動すると、注目表示画素の表示階調が、他の表示画素を駆動するソースラインへ印加される電圧の影響を受けて所望の階調と異なってしまうクロストークの問題が発生する。たとえば、図5に示す構成では、第1表示画素としての表示画素(A)に注目すると、表示画素(A)の表示階調が、第2表示画素としての表示画素(B)を駆動するソースライン S_3 への印加電圧に影響を受けることになる。

[0053] 本実施の形態の液晶表示装置1では、このように発生するクロストークの問題を改善すべく、CCT補正回路2(図2参照、図1参照)を設けている。但し、上記クロストークの問題は、上述したように、特にB色画素においてのみ顕著に発生するので、以下の説明では、表示画素(A)がB色画素、表示画素(B)がR色画素の関係にある。

[0054] ここで、図6を用いて、CCT補正回路2による書き込み信号の出力工程を説明する

。

- [0055] 図6は、CCT補正回路2を用いて、表示画素(A)の入力信号階調を表示画素(B)の入力信号階調に基づいて補正し、これを表示画素(A)の書き込み信号階調として極性反転回路3に出力する場合を説明するブロック図である。
- [0056] まず、表示画素(A)の入力信号階調が、1dotメモリに記憶されるとともにCCT補正回路2へ入力される(図6(a))。ついで、同図(b)に示されるように、表示画素(B)の入力信号階調が1dotメモリに記憶されるとともにCCT補正回路2へ入力されるが、このとき、1dotメモリからは先に記憶された表示画素(A)の入力信号階調が出力され、表示画素(B)の入力信号階調とともにCCT補正回路2に入力される。CCT補正回路2では、この1dotメモリからの表示画素(A)の入力信号階調を、表示画素(B)の入力信号階調に基づいて補正し、これを表示画素(A)の書き込み信号階調として極性反転回路3に出力する。
- [0057] 上述したように、CCT補正回路2により、表示画素(A)であるB色表示画素への書き込み信号階調を、表示画素(A)への入力信号階調を表示画素(B)であるR色表示画素の入力信号階調あるいは書き込み信号階調に基づいて補正した階調にしてやれば、クロストーク量を低減できるといえる。つまり、B色表示画素において、寄生容量Csdと表示画素との間で発生するクロストーク量を低減し、表示装置による表示のカラーバランスを適正化できる。
- [0058] 具体的には、デジタルデータにて示される表示画素(A)の階調レベルをLA、同じくデジタルデータにて示される表示画素(B)の階調レベルをLB、上記LAおよび上記LBを入力値とする関数をF(LA、LB)とした場合、
表示画素(A)への入力階調レベルが、 $L_{out} = LA + F(LA, LB)$ にて算出される階調レベルLoutに補正されるように補正する。
- [0059] このように階調レベルLAを補正すれば、デジタルデータである階調レベルを用いて表示画素(A)への入力信号階調を補正するので、簡略な処理においてクロストークを低減できる。つまり、印加電圧を示すアナログデータを用いて表示画素(A)への印加電圧を補正すると、デジタルデータを扱うよりも多くのビット数が処理に必要な場合があるので、処理が複雑化することがある。デジタルデータを用いた補正処理

では、このような処理の複雑化は回避できる。

- [0060] さらに、上記LAが所定のしきい値より小さい場合、 $F(LA, LB) = k(LA - LB)$ と定義され(ただし、 $k > 0$)、上記LAが当該しきい値より大きい場合、 $F(LA, LB)$ は一定値を出力する関数として定義されると好ましい。
- [0061] これは、クロストークを低減するためにLAに与えるべき補正值 $F(LA, LB)$ の値は、LAが所定のしきい値(128階調)に達するまでは、LAの値に応じて単調増加するためである。また、しきい値(128階調)を超えるLAについては、LAと $F(LA, LB)$ との間に明快な相関関係がなくなる。また、刺激値の誤差率が低くなるので、一定値をLAに加えてLoutを出力するというように、比較的ラフな補正でクロストークは低減される。
- [0062] したがって、上記のように $F(LA, LB)$ を定義すれば、簡略な処理においてLoutを求めることができる。
- [0063] さらに、0から最大階調レベルに含まれる整数から複数の整数を抽出し、該複数の整数のそれぞれをLAとした場合における $F(LA, 0)$ の値を、対応するLAの値と関連付けて予めルックアップテーブルに格納する一方、上記ルックアップテーブルに格納されていないLAを入力とする $F(LA, LB)$ の値を、該ルックアップテーブルに格納されたLAの値と、該LAの値に対応する $F(LA, 0)$ の値と、 $F(LA, LB) = 0$ を満たすLAおよびLBの値と、に基づき補間するようにすると、なお好ましい。
- [0064] 上記構成によれば、ルックアップテーブルを用いて $F(LA, LB)$ の値を求めることができるので、該ルックアップテーブルを表示装置の種類ごとに予め作成し、さらに記憶部8(図3参照)に格納しておけば、表示装置の種類に応じた適切な $F(LA, LB)$ の値を求めることができる。
- [0065] さらに、 $LA > LB$ の場合、上記補間を直線補間により行うことが好ましい。補間方法としては、直線による補間が最も簡略な方法だからである。
- [0066] $LA < LB$ の場合、通常のディスプレイにおけるカラークロストーク補正ではこの項を無視して補正值を0とする場合が多い。なぜならば、 $LA > LB$ の場合に比べて輝度変化量が小さいく、通常さらに隣の画素(Bに対するG)の輝度変化の中に埋もれてしまうためである。しかしながら本発明では、LAとLBとに映像的な相関がないためこの

部分も補正した方がよい。

[0067] また、上記の説明では、表示画素(A)の入力信号階調レベル L_A および表示画素(B)の階調(入力信号階調・書き込み信号階調)レベル L_B を用いて、表示画素(A)への書き込み信号階調を決定する方法について説明したが、必ずしもこの処理を用いなくてもよい。すなわち、表示画素(A)への書き込み信号電圧を示すアナログデータ、および、表示画素(B)への印加電圧(入力信号電圧・書き込み信号電圧)を示すアナログデータに基づき、表示画素(A)への書き込み信号電圧を決定してもよい。この補正手順について以下に説明する。なお、印加電圧を示すアナログデータを用いた補正は、階調レベルを示すデジタルデータを用いる補正と同様に、CCT補正回路により実行される。ただし、各画素への印加電圧を示すアナログデータをCCT補正回路に入力しなければならないので、図4に示すように、極性反転回路3をCCT補正回路の前段に設ける必要がある。

[0068] 印加電圧を示すアナログデータに基づく補正手順においては、表示画素(A)の容量を C_p 、表示画素(B)が接続されたソースライン S_3 と表示画素(A)の画素電極との間に形成された寄生容量の容量値を C_{sd} 、入力信号階調のレベルが g のときの表示画素(A)への入力信号電圧を $U(g)$ 、表示画素(B)への入力信号電圧または書き込み信号電圧を U_{gad} 、表示画素(A)(B)の画素電極に対向する共通電極への印加電圧(表示画素(A)に黒表示を行うときの表示画素(A)への入力信号電圧)を U_{bad} とすると、

$$F(g) = C_{sd} \cdot (U_{gad} - U_{bad}) / C_p \cdot (U(g+1) - U(g))$$

で示される $F(g)$ を補正值とし、この補正值 $F(g)$ に表示画素(A)の入力信号階調を加えたものを、表示画素(A)の書き込み信号階調として算出する。そして、この書き込み信号階調に対応する電圧を表示画素(A)の書き込み信号電圧とする。特に、 C_{sd}/C_p を0.020程度の小さな値に設定すれば、補正值 $F(g)$ も少なくできる。

[0069] なお、各電圧の基準電位は接地電位とすればよい。また、上記 C_p は、表示画素(A)の液晶容量に、 C_{cs} 、 C_{sda} 、 C_{sdb} および C_{gd} を加えたものである。もともと、液晶容量(容量値)が支配的であるため、液晶容量を C_p としても良いし、液晶容量に上記 C_{cs} 、 C_{sda} 、 C_{sdb} 、 C_{gd} および表示画素(A)内に形成される容量の少なくとも1つを

加えたものを C_p としても構わない。

[0070] または、所望の階調を表示するために表示画素(A)に電圧の実効値 V_a を印加する必要がある場合、表示画素(B)に対する入力信号電圧あるいは書き込み信号電圧を $V(B)$ 、表示画素(A)が接続されたソースライン S_2 と表示画素(A)の画素電極との間に形成された寄生容量の容量値を C_{sda} 、表示画素(B)が接続されたソースライン G_3 と表示画素(A)の画素電極との間に形成された寄生容量の容量値を C_{sdb} 、表示画素(A)に接続されたゲートライン G_2 と表示画素(A)の画素電極との間に形成された寄生容量の容量値を C_{gd} 、表示画素(A)に対応して設けられる蓄積容量電極 C_s と、表示画素(A)のスイッチング素子のドレイン電極との間に形成された寄生容量の容量値を C_{cs} 、上記ゲートライン G_2 への印加電圧を V_g 、上記蓄積容量電極 C_s への印加電圧を V_c 、表示画素(A)の容量値を C_p として、 $V(A) = (C_p * V_a - C_{gd} * V_g - C_{sdb} * V(B) + C_{cs} * V_c) / (C_p + C_{sda})$ で示される電圧 $V(A)$ を、表示画素(A)に対する書き込み信号電圧とする。

[0071] 上記の説明では、CCT補正回路2(彩度強調回路10)がハードウェアのみで実現されている場合を例にして説明したが、これに限るものではない。該部材の全部または一部を、上述した機能を実現するためのプログラムと、そのプログラムを実行するハードウェア(コンピュータ)との組み合わせで実現してもよい。一例として、液晶表示装置1に接続されたコンピュータにより、表示パネル7を駆動する際に使用されるデバイスドライバとして、CCT補正回路2または彩度強調回路10を実現してもよい。また、液晶表示装置1に外付けされる変換基板として、CCT補正回路2または彩度強調回路10が実現され、ソフトウェアなどのプログラムの書き換えによって、CCT補正回路2または彩度強調回路10を実現する回路の動作を変更できる場合には、当該ソフトウェアを配布して、当該回路の動作を変更することによって、当該回路を、上記実施形態のCCT補正回路2(彩度強調回路10)として動作させてもよい。

[0072] これらの場合は、上述した機能を実行可能なハードウェアが用意されていれば、当該ハードウェアに、上記プログラムを実行させるだけで、上記実施形態に係るCCT補正回路2(彩度強調回路10)を実現できる。

[0073] 上記説明におけるCCT補正処理は、特許文献1にも開示のある補正方法であり、

あくまで例示に過ぎない。本発明で使用可能なCCT補正処理はこれに限定されるものではない。すなわち、本発明では、クロストークの影響を輝度情報との相関性が低いB画素に集中することでクロストークの抑制効果が得られるため、上記CCT補正処理を行う場合でも、その処理は補正精度よりも処理の簡易さを重視しやすいといえる。

[0074] 例えば、表示データにおける輝度情報を視感度に基づくR, G情報(単純なもの)に分解し、上記R情報の強度に係数を付加したものをBに対する補正係数として渡すことで、B色のデータに対する簡易な補正処理が可能となる。ここで、R情報の強度に付加される係数は、ルックアップテーブルにて備えることが好ましい。

[0075] さらに、CCT補正回路2を簡略化できる変形例について説明する。

[0076] BとRxとの処理に特化して補正することが可能となった結果、さらにクロストーク補正を簡略化することができる。R情報はすでに述べたようにGとともに輝度情報Yとの相関が非常に高い。一方本発明のデバイスは、その使用目的から通常2系統の入力(Y, Pb, Prのように輝度信号と式差信号)が同時になされる。通常これらの入力信号はそれぞれ独立にデジタルRGBに変換され統合されて本デバイスに供給される。ところで本デバイスではクロストーク補正がBとRxとの間でのみ決定され、しかもRxとYとは相関が深く、変化するのはBのみである。従って、参照側のY値に基づいて青の式差信号Pbを修正してもほぼ同等の効果が得られる。この部分をデジタルYUVで補正してもよいが、使用目的からして比較的ラフな補正でも許容されると判断できるときは、Y値を参照値としてPbに加算するアナログ回路として実現することも可能であり、非常に簡単な回路構成で実現できる。

[0077] 以上のように、本発明に係る液晶表示は、液晶パネルと視差バリアとを貼り合わせることで、複数の表示方向に対してそれぞれ異なる画像を表示可能な表示形態(デュアルビュー表示)を可能としており、上記液晶パネルは、複数のゲートラインと複数のソースラインとが交差する部分のそれぞれに対応してスイッチング素子および画素電極を含む表示画素が配置されている液晶表示装置であって、上記視差バリアは、ゲートラインの延設方向に配置されたR, G, Bの3画素を1単位としてそれぞれ異なる方向にて視認される表示画像を分離するものであり、上記1単位をなす3画素のう

ちゲートラインの延設方向の一方の端部に存在する画素を第1表示画素とし、上記第1表示画素に隣接すると共に上記第1表示画素とは異なる表示方向に分離される表示画像に属する画素を第2表示画素とする場合、上記第2表示画素に接続するソースラインが上記第1表示画素に隣接しており、上記第1表示画素が、B(青)色の表示画素である。

[0078] 上記の構成によれば、上記第1表示画素以外では、(自画素にデータを供給するソースライン以外の)他のソースラインから受けるクロストークは、自画素と上記他のソースラインに接続される画素とが同一の画像に関し、互いに相関性の高いものであることから、その影響は現れにくい。一方、上記第1表示画素では、(自画素にデータを供給するソースライン以外の)他のソースラインから受けるクロストークは、自画素と上記他のソースラインに接続される画素とが互いに異なる画像に関し、相関性の無いものであることから、その影響は現れやすい。

[0079] すなわち、デュアルビュー表示を行う際に、視差バリアによる表示画像の分離をR, G, Bの3画素を1単位として行うことは、クロストークの影響を第1表示画素に集中させることになる。そして、上記第1表示画素を、輝度情報との相関性が低いB画素とすることでクロストークによるクロストークの影響を抑制し、表示画面への影響を低減することができる。

[0080] また、上記液晶表示装置においては、上記第1表示画素への入力信号を、該第1表示画素への入力信号と上記第2表示画素への入力信号とに基づいて補正し、上記第1表示画素への書込み信号として出力する補正部を備えている構成とすることができる。

[0081] 上記の構成によれば、クロストークの影響が集中された第1表示画素において、クロストーク補正を行うことができ、R, G, Bの全ての画素について補正を行う場合に比べ、クロストーク補正に係る処理を低減し、かつ、補正回路の構成も簡略化しながら、さらにクロストークを抑制した表示が可能となる。

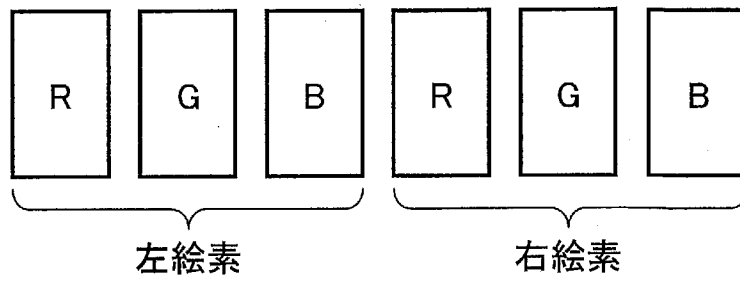
[0082] また、上記液晶表示装置においては、上記補正部は、上記第1表示画素への入力信号と上記第2表示画素への入力信号に基づいて、上記第1表示画素への書込み信号をルックアップテーブルから読み出すものであることが好ましい。

[0083] 上記の構成によれば、ルックアップテーブルからのデータ読み出しといった簡易な処理にて、第1表示画素のデータに対してクロストーク補正を行うことができる。

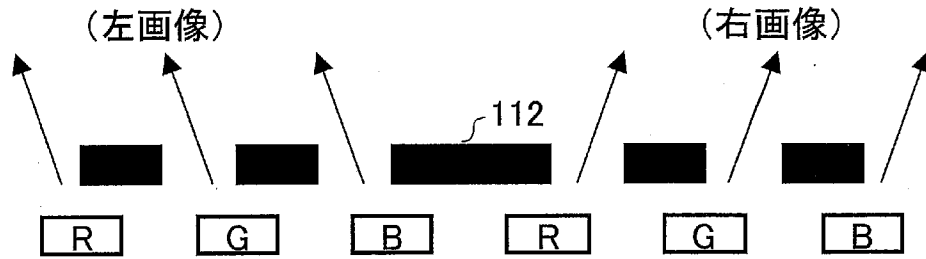
請求の範囲

- [1] 液晶パネルと視差バリアとを貼り合わせることで、複数の表示方向に対してそれぞれ異なる画像を表示可能な表示形態を可能としており、
- 上記液晶パネルは、複数のゲートラインと複数のソースラインとが交差する部分のそれぞれに対応してスイッチング素子および画素電極を含む表示画素が配置されている液晶表示装置であって、
- 上記視差バリアは、ゲートラインの延設方向に配置されたR、G、Bの3画素を1単位としてそれぞれ異なる方向にて視認される表示画像を分離するものであり、
- 上記1単位をなす3画素のうちゲートラインの延設方向の一方の端部に存在する画素を第1表示画素とし、上記第1表示画素に隣接すると共に上記第1表示画素とは異なる表示方向に分離される表示画像に属する画素を第2表示画素とする場合、
- 上記第2表示画素に接続するソースラインが上記第1表示画素に隣接しており、
- 上記第1表示画素が、B(青)色の表示画素であることを特徴とする液晶表示装置。
- [2] 上記第1表示画素への入力信号を、該第1表示画素への入力信号と上記第2表示画素への入力信号とに基づいて補正し、上記第1表示画素への書込み信号として出力する補正部を備えていることを特徴とする請求項1に記載の液晶表示装置。
- [3] 上記補正部は、上記第1表示画素への入力信号と上記第2表示画素への入力信号に基づいて、上記第1表示画素への書込み信号をルックアップテーブルから読み出すものであることを特徴とする請求項2に記載の液晶表示装置。

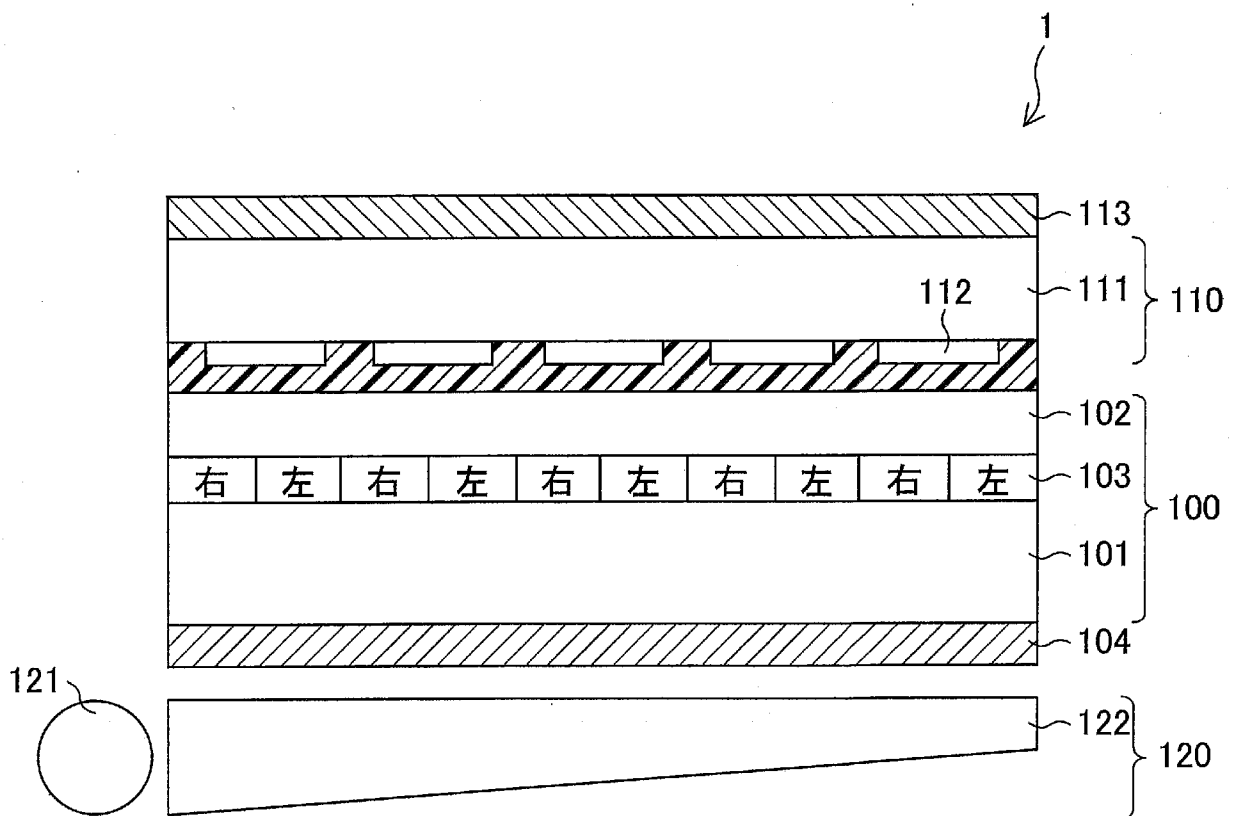
[図1(a)]



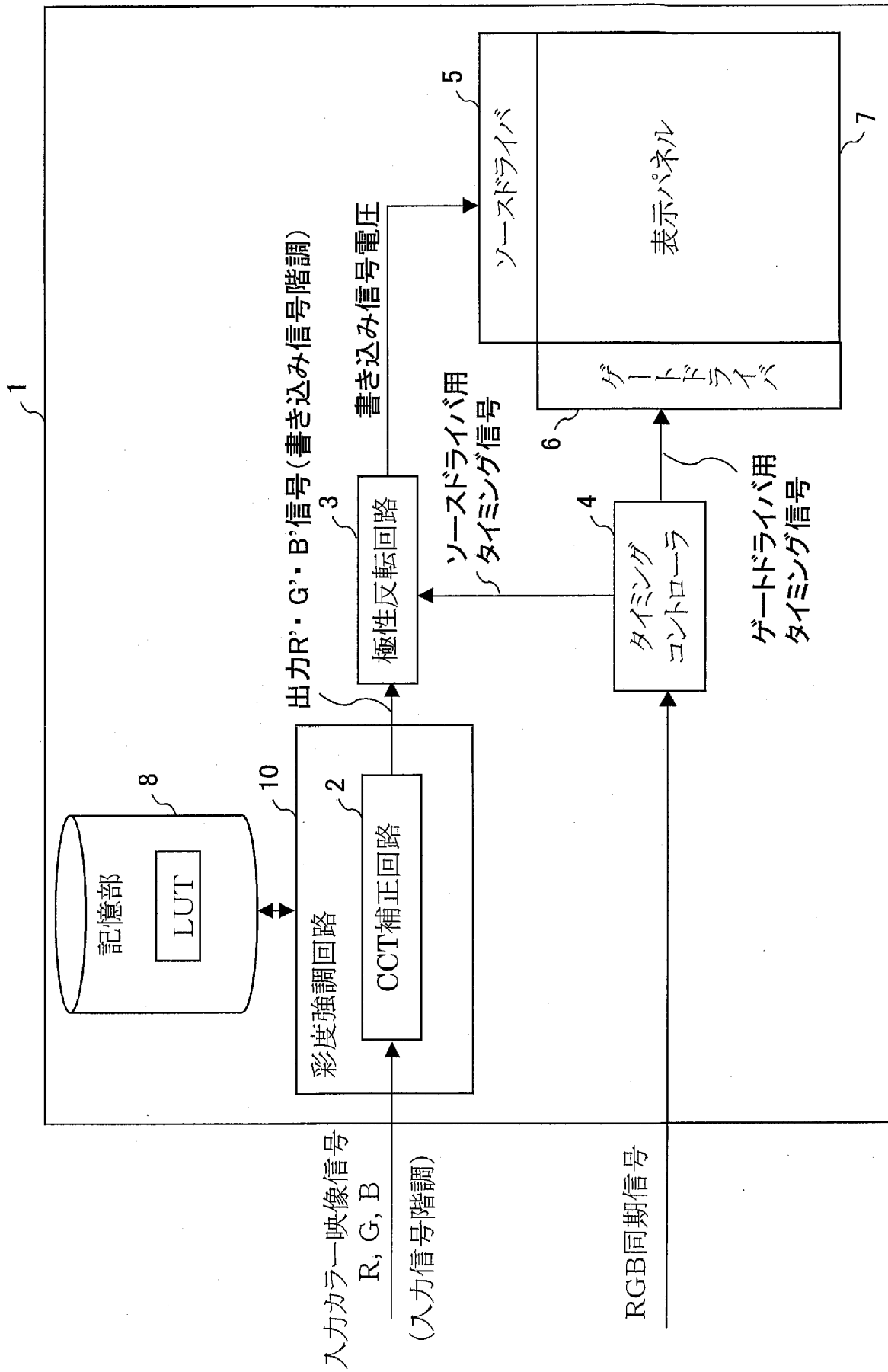
[図1(b)]



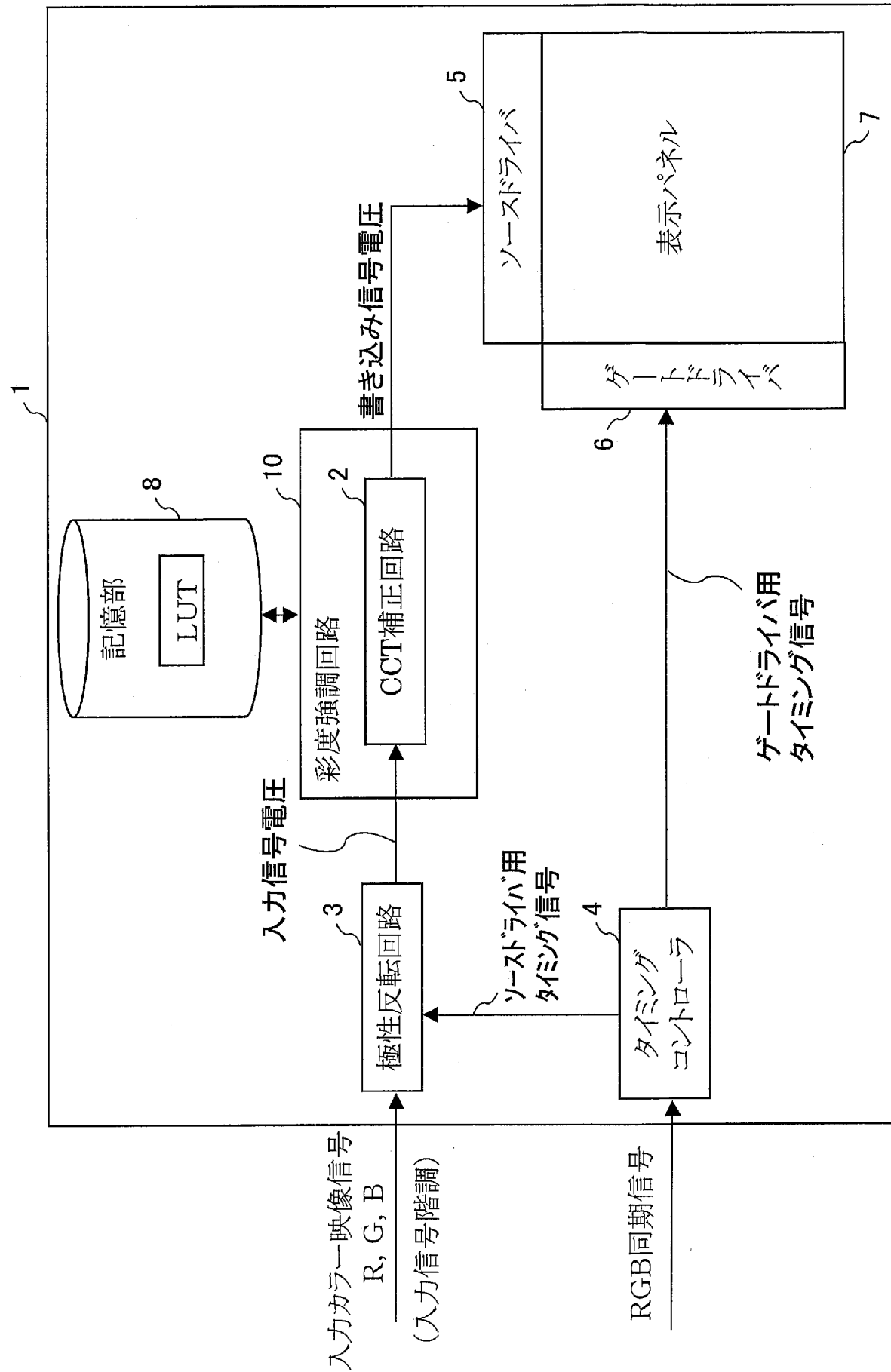
[図2]



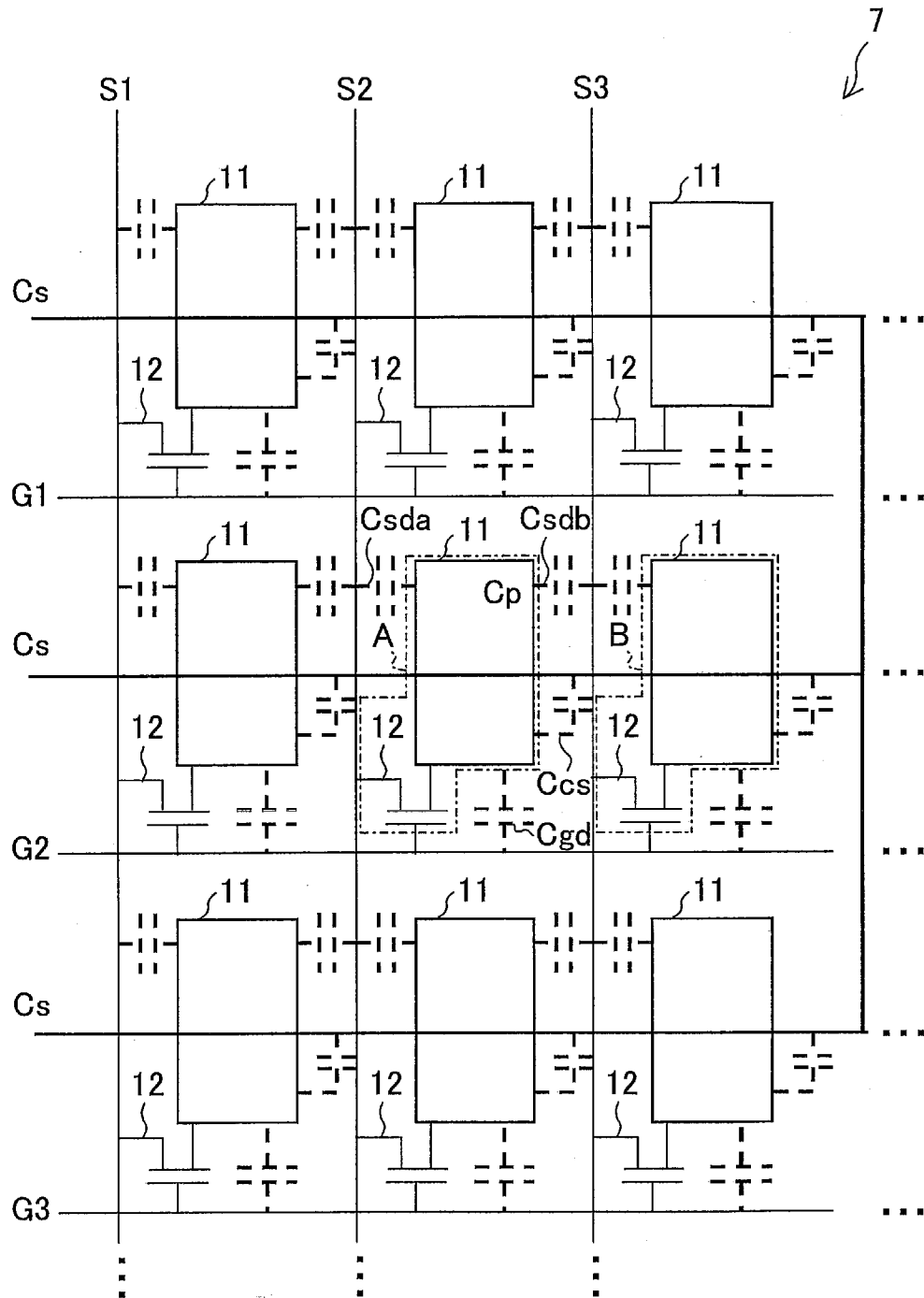
[図3]



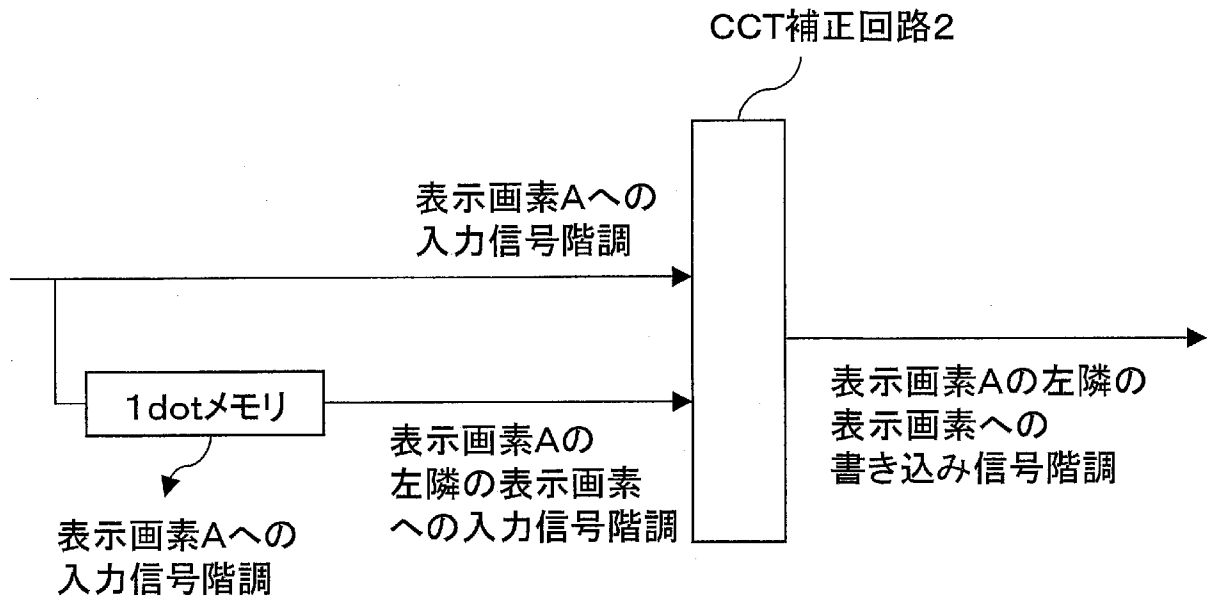
[図4]



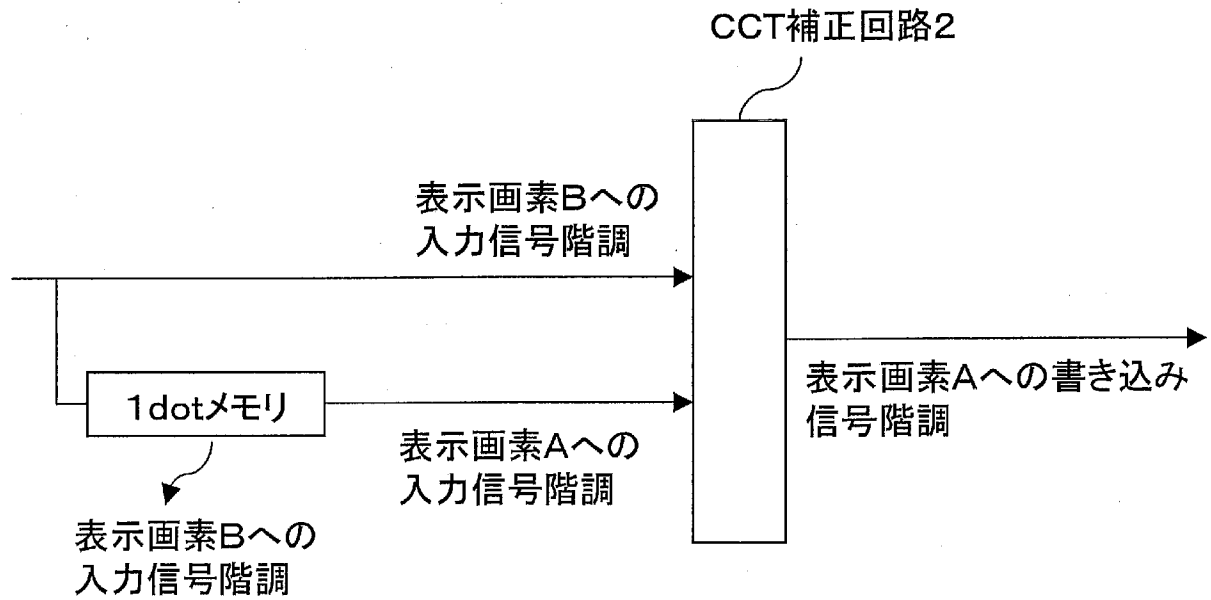
[図5]



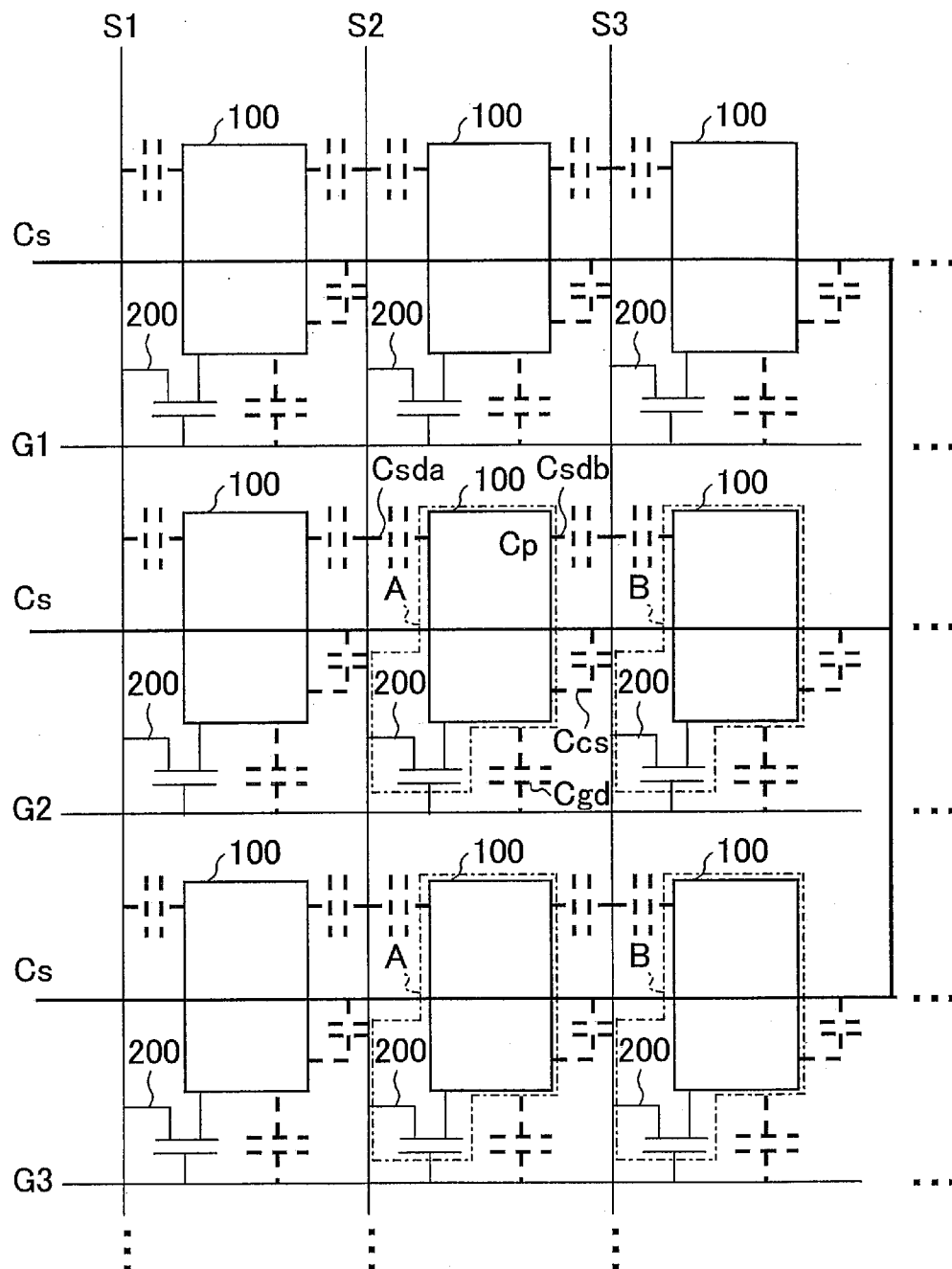
[図6(a)]



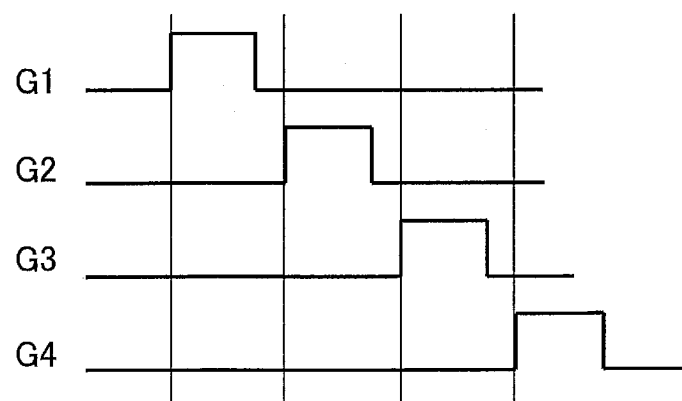
[図6(b)]



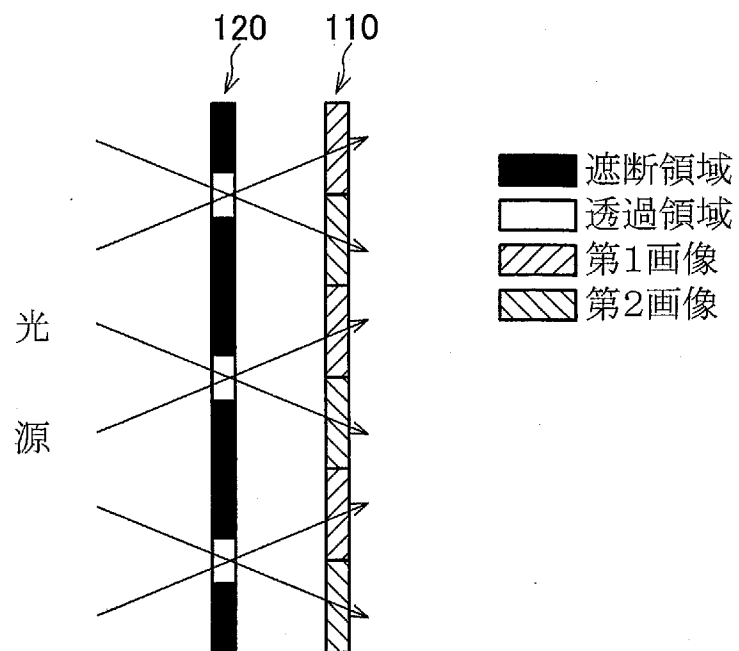
[図7(a)]



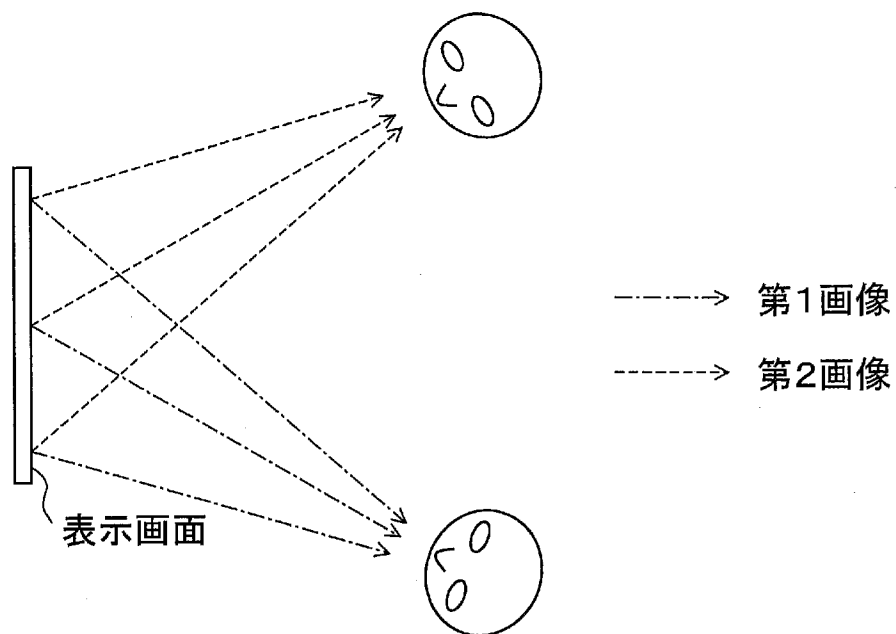
[図7(b)]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/324731

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1333(2006.01)i, G02F1/133(2006.01)i, G02F1/1335(2006.01)i,
G02F1/1343(2006.01)i, G02F1/1368(2006.01)i, G09F9/00(2006.01)i, G09F9/30
(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1333, G02F1/133, G02F1/1335, G02F1/1343, G02F1/1368, G09F9/00,
G09F9/30, G09G3/20, G09G3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-321449 A (Sharp Corp.), 17 November, 2005 (17.11.05), Full text; all drawings (Family: none)	1-3
A	JP 2001-75049 A (Sharp Corp.), 23 March, 2001 (23.03.01), Par. No. [0039] & US 6703989 B1 & GB 2351866 A & EP 1067805 A2	1-3
A	JP 5-203994 A (Toshiba Corp.), 13 August, 1993 (13.08.93), Par. No. [0135] & US 5459596 A1 & EP 592063 A3	1-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 January, 2007 (29.01.07)

Date of mailing of the international search report
06 February, 2007 (06.02.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/324731

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-22057 A (Alps Electric Co., Ltd.), 24 January, 2003 (24.01.03), Full text; all drawings & US 2003-6978 A1 & TW 231462 B & CN 1396582 A	1-3

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. G02F1/1333(2006.01)i, G02F1/133(2006.01)i, G02F1/1335(2006.01)i, G02F1/1343(2006.01)i, G02F1/1368(2006.01)i, G09F9/00(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. G02F1/1333, G02F1/133, G02F1/1335, G02F1/1343, G02F1/1368, G09F9/00, G09F9/30, G09G3/20, G09G3/36			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2－1 9 9 6年 日本国公開実用新案公報 1 9 7 1－2 0 0 7年 日本国実用新案登録公報 1 9 9 6－2 0 0 7年 日本国登録実用新案公報 1 9 9 4－2 0 0 7年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	J P 2 0 0 5－3 2 1 4 4 9 A（シャープ株式会社） 2 0 0 5. 1 1. 1 7, 全文、全図（ファミリーなし）	1－3	
A	J P 2 0 0 1－7 5 0 4 9 A（シャープ株式会社） 2 0 0 1. 0 3. 2 3, 第39段落 & U S 6 7 0 3 9 8 9 B 1 & G B 2 3 5 1 8 6 6 A & E P 1 0 6 7 8 0 5 A 2	1－3	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 2 9. 0 1. 2 0 0 7		国際調査報告の発送日 0 6. 0 2. 2 0 0 7	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号1 0 0－8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 右田 昌士 電話番号 0 3－3 5 8 1－1 1 0 1 内線 3 2 5 5	2 L 9 5 1 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 5 - 2 0 3 9 9 4 A (株式会社東芝) 1 9 9 3 . 0 8 . 1 3 , 第 1 3 5 段落 & U S 5 4 5 9 5 9 6 A 1 & E P 5 9 2 0 6 3 A 3	1 - 3
A	J P 2 0 0 3 - 2 2 0 5 7 A (アルプス電気株式会社) 2 0 0 3 . 0 1 . 2 4 , 全文、全図 & U S 2 0 0 3 - 6 9 7 8 A 1 & T W 2 3 1 4 6 2 B & C N 1 3 9 6 5 8 2 A	1 - 3