

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6280310号
(P6280310)

(45) 発行日 平成30年2月14日(2018.2.14)

(24) 登録日 平成30年1月26日(2018.1.26)

(51) Int.Cl.

F 1

H03B 7/08 (2006.01)

H03B 7/08

H03B 5/18 (2006.01)

H03B 5/18

H01P 7/08 (2006.01)

H01P 7/08

C

請求項の数 12 (全 10 頁)

(21) 出願番号 特願2013-97617 (P2013-97617)
 (22) 出願日 平成25年5月7日 (2013.5.7)
 (65) 公開番号 特開2014-14072 (P2014-14072A)
 (43) 公開日 平成26年1月23日 (2014.1.23)
 審査請求日 平成28年5月2日 (2016.5.2)
 (31) 優先権主張番号 特願2012-128509 (P2012-128509)
 (32) 優先日 平成24年6月6日 (2012.6.6)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100086483
 弁理士 加藤 一男
 (72) 発明者 関口 亮太
 東京都大田区下丸子3丁目30番2号 キ
 ャノン株式会社内
 審査官 石川 雄太郎

最終頁に続く

(54) 【発明の名称】発振器

(57) 【特許請求の範囲】

【請求項 1】

電磁波を発振する発振器であつて、
 接地電極及び導電層を有するマイクロストリップ型共振器と、
 前記接地電極と前記導電層との間に配置されている負性抵抗素子と、
 抵抗素子及び前記抵抗素子と電気的に並列に接続している容量素子を有する低インピーダンス回路と、

前記導電層と接続することにより、前記容量素子と前記マイクロストリップ型共振器とを接続するストリップ導体と、を備え、

前記ストリップ導体のインダクタンス L と前記マイクロストリップ型共振器における容量 C とで形成する共振周波数 $1 / \sqrt{LC}$ の等価波長の $1 / 4$ が、前記負性抵抗素子と前記抵抗素子との間の前記ストリップ導体を介する距離より大きくなるように構成することを特徴とする発振器。

【請求項 2】

前記負性抵抗素子に前記ストリップ導体を介して電流を供給する電源と配線とを含むバリアス回路をさらに備えることを特徴とする請求項 1 に記載の発振器。

【請求項 3】

前記ストリップ導体がメアンダ形状の部分を含むことを特徴とする請求項 1 または 2 に記載の発振器。

【請求項 4】

10

前記ストリップ導体は、ショート部を備えることを特徴とする請求項 1 から 3 の何れか一項に記載の発振器。

【請求項 5】

前記ショート部は、前記共振周波数と異なる分布定数型の共振周波数の発振を発振不可又は発振抑制するように構成されていることを特徴とする請求項 4 に記載の発振器。

【請求項 6】

前記容量素子は、MIM 構造を有し、

前記抵抗素子は、前記 MIM 構造の内部の位置に埋め込まれていることを特徴とする請求項 1 から 5 の何れか一項に記載の発振器。

【請求項 7】

前記抵抗素子は、前記ストリップ導体の途中に接続されていることを特徴とする請求項 1 から 5 の何れか一項に記載の発振器。

【請求項 8】

前記マイクロストリップ型共振器はパッチアンテナであり、

前記電磁波の周波数は、30 GHz 以上 30 THz 以下の周波数領域内であることを特徴とする請求項 1 から 7 の何れか一項に記載の発振器。

【請求項 9】

前記抵抗素子の抵抗値は、前記負性抵抗素子の負性抵抗の絶対値以下であることを特徴とする請求項 1 から 8 の何れか一項に記載の発振器。

【請求項 10】

前記ストリップ導体は、前記導電層から伸びていることを特徴とする請求項 1 から 9 の何れか一項に記載の発振器。

【請求項 11】

前記マイクロストリップ型共振器は、前記接地電極と前記導電層との間に配置されている絶縁体を有することを特徴とする請求項 1 から 10 の何れか一項に記載の発振器。

【請求項 12】

被検体からの電磁波を検出する測定装置であって、

前記被検体に電磁波を照射する請求項 1 から 11 の何れか一項に記載の発振器と、

前記被検体と相互作用した電磁波を検出する検出器と、を有することを特徴とする装置

。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、負性抵抗素子を用いた発振器に関し、特に、例えばミリ波帯からテラヘルツ帯まで（30 GHz 以上 30 THz 以下、以下同様な意味で用いる）の周波数領域内の周波数帯における電磁波発振器に関する。

【背景技術】

【0002】

広く認識されている様に、負性抵抗素子は、共振器を伴い、電磁波の発振器の応用分野で有用である。これまで、ミリ波帯からテラヘルツ波帯までの周波数帯域のうちの少なくとも一部の周波数成分を含む電磁波（以後、単にテラヘルツ波などと呼ぶ）を発生させることで知られている。その一つとして、負性抵抗素子を基板上にモノリシック（monolithic）化した発振器が非特許文献 1 に開示されている。負性抵抗素子を有する半導体基板上にスロットアンテナを集積し、共振器構造と利得媒質がモノリシックに構成されている。

【0003】

図 6 は、非特許文献 1 の発振器を示す図である。この発振器において、負性抵抗素子としては、コレクタ側にショットキー障壁（Schottky-barrier）を備えた共鳴トンネルダイオード（Resonant-Tunneling-Diode）S-RTD 1 1 を用いている。共振器としては、スロットアンテナを用いている。非特許文献 1 におけるスロットアンテナは、半導体基板上の金属パターン 1 2 で構成され、そのスロットの端部に容量 1 3、1 4 を備えている。非特許文

10

20

30

40

50

献1の発振器は、更に、整流ダイオード15も備えている。ここで、整流ダイオード15は、負性抵抗素子を用いた発振器で問題となる寄生発振を抑制するための安定化回路をなしている。寄生発振とは、所望の周波数とは異なる低周波側の周波数帯における寄生的な発振のことを指す。こうした寄生発振は所望の周波数における発振出力を著しく低下させるため、負性抵抗素子を用いた発振器において安定化回路の存在は非常に重要といえる。その詳細については、次の通りである。発振器の発振波長を λ_{osc} 、発振周波数を f_{osc} とすると、寄生発振を抑制するためには、DC以上 λ_{osc} 未満の周波数領域においてバイアス供給のための電源側のインピーダンスが低いことが必要である。そのための一つの方法として、S-RTDから見て電源側に向かって $\lambda_{osc}/4$ 以内の位置に低インピーダンス回路（例えば、シャント整流ダイオードなど）が配置されるべきである。それ故、図6では、こうした低インピーダンス回路として、S-RTD11から見て電源16側に向かって $\lambda_{osc}/4$ 以内の位置に整流ダイオード15を集積している。17は、電源16の内部抵抗及び接続線が持つ抵抗を合計したものである。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献1】IEEE Electron Device Letters, Vol 18, 218 (1997)

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、非特許文献1の発振器は、スロットアンテナを用いたスロット型共振器における回路構成を述べているに過ぎず、パッチアンテナなどのマイクロストリップ型共振器ではこれを適用することは出来なかった。具体的には、RTDなどの負性抵抗素子から見て電源側に向かって $\lambda_{osc}/4$ 以内の位置はパッチそのもの、あるいはパッチの周辺部の中でも共振電磁界に対する影響が大きな領域となるため、低インピーダンス回路を配置することが容易ではなかった。本発明はかかる課題を鑑みてなされたものである。その目的は、パッチアンテナなどのマイクロストリップ型共振器において、その発振周波数を λ_{osc} とすると、DC以上 λ_{osc} 未満の周波数領域において寄生発振を抑制するような回路構成を提案することである。

【課題を解決するための手段】

【0006】

本発明の発振器は、電磁波を発振する発振器であって、接地電極及び導電層を有するマイクロストリップ型共振器と、前記接地電極と前記導電層との間に配置されている負性抵抗素子と、抵抗素子及び前記抵抗素子と電気的に並列に接続している容量素子を有する低インピーダンス回路と、前記導電層と接続することにより、前記容量素子と前記マイクロストリップ型共振器とを接続するストリップ導体と、を備える。そして、前記ストリップ導体のインダクタンスLと前記マイクロストリップ型共振器における容量Cとで形成する共振周波数 $1/\sqrt{LC}$ の等価波長の $1/4$ が、前記負性抵抗素子と前記抵抗素子との間の前記ストリップ導体を介する距離より大きくなるように構成する。

【発明の効果】

【0007】

本発明の発振器によれば、マイクロストリップ型共振器における共振電磁界に対する影響が抑制された任意の位置に寄生発振を抑制するための低インピーダンス回路を配置することが可能である。それゆえ、マイクロストリップ型共振器を伴った負性抵抗素子において問題となる寄生発振を抑制することができる。

【図面の簡単な説明】

【0008】

【図1】実施形態1に係る発振器の構成を示す図。

【図2】実施形態1に係る発振器の構成の等価回路を示す図。

10

20

30

40

50

【図3】実施例1に係る発振器の構成を示す図。

【図4】実施例2に係る発振器の構成を示す図。

【図5】本発明の発振器を用いた測定装置を説明する図。

【図6】非特許文献1の発振器の構成を示す模式図。

【発明を実施するための形態】

【0009】

本発明は、マイクロストリップ型共振器を伴った負性抵抗素子と低インピーダンス回路をなす容量素子との間を導体で接続する。そして、導体のインダクタンスLとマイクロストリップ型共振器における容量Cとで形成する共振周波数 $1/2\pi LC$ ($\omega_{LC} = 1/\sqrt{LC}$)の等価波長 λ_{LC} ($= \lambda_C/2$)の $1/4$ が、距離dより大きい。容量Cはマイクロストリップ型共振器とその接地電極の間ににおける容量である。距離dは、負性抵抗素子と低インピーダンス回路をなす抵抗素子との間の導体を介する距離である。こうした構成によって、マイクロストリップ型共振器における電磁界に対する影響が抑制された任意の位置に低インピーダンス回路を配置することが可能となる。
10

【0010】

以下、図を用いて本発明の実施形態を説明する。

(実施形態1)

実施形態1に係る発振器について、図1、図2を用いて説明する。図1(a)は本実施形態の発振器を示す模式図であり、図2は本実施形態の発振器を説明する回路図である。本実施形態において、101は、負性抵抗素子である。負性抵抗素子101は、典型的には、共鳴トンネルダイオード(RTD)やエサキダイオード、ガンドダイオードが選ばれる。一端子を終端したトランジスタを用いてもよい。負性抵抗素子により励起される電磁波の発振周波数を規定するための共振器102は、パッチアンテナや有限な長さのマイクロストリップラインなどを用いたマイクロストリップ型共振器である。マイクロストリップ型共振器は、グランド上で電気的に浮いた金属板等の導電層を持つ共振器である。対応する回路を示す図2においては、発振周波数 ω_{osc} における共振回路102と、これ以下の周波数領域における容量C(1033)と、に素子を分けて書いてある。バイアス回路は、電源105と配線106から構成される。配線には必ず寄生的なインダクタンス成分106を伴うため、対応する回路を示す図2にはインダクタンスとして書いてある。
20

【0011】

電源105は、負性抵抗素子101の駆動に必要な電流を供給し、動作点電圧を調整する。動作点は、典型的には、負性抵抗領域から選択される。発振周波数 ω_{osc} の発振に対する寄生発振を防止するための低インピーダンス回路は、本実施形態では、抵抗104とこれと並列に接続されたデカップリング容量(バイパスコンデンサ)1032と、で構成される。これらは、寄生発振を防止したい各周波数領域で低インピーダンスを実現するための素子となっている。共振器102の発振周波数 ω_{osc} をテラヘルツ帯とすると、抵抗104はDCからミリ波帯までを作用域とし、容量1032は、例えばテラヘルツ帯といった帯域を作用域とする。抵抗104の値は、負性抵抗素子101の負性抵抗領域における負性抵抗の絶対値と等しいか少し小さい値が選択される。低インピーダンスを実現するための素子は容量素子でもよく、容量素子の場合も、抵抗の場合も、負性抵抗素子101の負性抵抗の絶対値より素子のインピーダンスが低くなれば低インピーダンス回路をなす素子と考えることができる。
40

【0012】

1031は、マイクロストリップラインである。マイクロストリップライン1031は、バイアス回路105、106から負性抵抗素子101にバイアスを供給する役割を持つ。発振周波数以下の周波数領域においてはインダクタンスLとして作用するため、対応する回路を示す図2においては、インダクタンスの記号を使って表示してある。上記デカップリング容量1032は、マイクロストリップライン1031と接続したデカップリング容量である。例えば、パッチと基板を共にしたMIM(Metal-insulator-Metal)構造を利用してもよい。本実施形態では、低インピーダンス回路の部品としてテラヘルツ帯(ω_{THz})
50

のみを作用域とするため 1 pF 以上 ($> 1 / \tau_{\text{Hz}}$ のオーダ) でもよい。一般には、容量 10 pF の値は大きいほうが好ましい。

【0013】

こうした構造において、低インピーダンス回路をなす抵抗素子 104 は、ストリップ導体（インダクタンス L ） 1031 の存在によって共振器 102 から引き出された好きな位置に配置できるようになる。一方で、ストリップ導体 1031 は、デカップリング容量 1032 を通じ、パッチアンテナなどのマイクロストリップ型共振器の容量 1033 とで LC 共振周波数 ω_{LC} の共振回路を形成する。これら（素子 104 の任意の位置への配置と LC 共振周波数の共振回路の形成）は通常はトレードオフの関係になるが、LC 共振は、次のように構成すると発振不可ないし発振抑制することができる。10

【0014】

それは、インダクタンス L を十分に大きくし、LC 共振周波数を十分に下げることで可能となる。例えば、抵抗 104 の担当する周波数帯まで LC 共振周波数を下げることで、発振不可ないし発振抑制することが可能である。負性抵抗素子 101 から見て電源側に向かって $\omega_{\text{LC}} / 4$ 未満の位置に抵抗 104 が配置されると、抵抗 104 が ω_{LC} を含む電磁波帯域での低インピーダンス素子として作用する。この作用を利用して、LC 共振周波数の等価波長 λ_{LC} の $1/4$ が、負性抵抗素子 101 と低インピーダンス回路をなす抵抗素子 104 との間の距離 d より大きくなるような構成とすることで、LC 共振は発振不可ないし発振抑制することが可能である。故に、パッチ型共振器などのマイクロストリップ型共振器でも DC 以上 ω_{osc} 未満の周波数領域において寄生発振を生じさせることがなく（ないし発振抑制され）、共振器の所望の発振周波数の発振出力を得ることができるようになる。20

【0015】

以上の構成によって、マイクロストリップ型共振器における電磁界に対する影響が抑制された任意の位置に低インピーダンス回路を配置することが可能となり、ストリップ導体のインダクタンスによって新たな寄生発振が生じることが抑制される。これにより、マイクロストリップ型共振器における所望の発振周波数を得ることができる。

【0016】

さらに具体的な発振器について、以下の実施例において説明する。

(実施例 1)

実施例 1 に係る発振器について、図 3 を用いて説明する。図 3 (a) は、本実施例の発振器を示す斜視図である。図 3 (b) はパッチアンテナ周辺の金属パターニングを示す上面図である。本実施例では負性抵抗素子として共鳴トンネルダイオード (RTD) を用いている。30

【0017】

図 3 は電磁波発振用の金属パターニングによるパッチアンテナとその周囲の回路構造を示す。本実施例のパッチアンテナは、およそ 0.5 THz を発振させるための発振器である。RTD 201 は、例えば、InP 基板 21 上の InGaAs / InAlAs、InGaAs / AlAs による多重量子井戸構造と n-InGaAs による電気的接点層を伴って構成される。多重量子井戸構造としては、例えば三重障壁構造を用いる。より具体的には、AlAs(1.3 nm) / InGaAs(7.6 nm) / InAlAs(2.6 nm) / InGaAs(5.6 nm) / AlAs(1.3 nm) の半導体多層膜構造で構成する。40

【0018】

このうち、InGaAs は井戸層、格子整合する InAlAs や非整合の AlAs は障壁層である。これらの層は意図的にキャリアドープを行わないアンドープとしておく。この様な多重量子井戸構造は、電子濃度が $2 \times 10^{18} \text{ cm}^{-3}$ の n-InGaAs による電気的接点層に挟まれる。こうした電気的接点層間の構造の電流電圧 I(V) 特性において、ピーク電流密度は 280 kA/cm^2 であり、約 0.7 V から約 0.9 V までが負性抵抗領域となる。RTD 201 が約 $2 \mu\text{m}$ のメサ構造の場合、ピーク電流 10 mA 、負性抵抗 -20Ω が得られる。

【0019】

パターニングの詳細は図 3 (b) のとおりである。パッチ 202 の共振方向の辺の長さは $150 \mu\text{m}$ である。パッチ 202 の下部に接続された直径 $2 \mu\text{m}$ の RTD のリアクタンスを考50

慮すると、発振周波数は約 0.5 THz となる。パッチと接続されたマイクロストリップライン 2031 は、パッチ 202 から 112.5 μm だけ伸び、さらに約 150 μm を 4 回折り曲げた途中のメアンダ形状を経て、MIM 容量 2032（図 2 の回路上は容量 1032 に対応する）まで配されている。メアンダを用いると、比較的小さな面積で大きなインダクタンスを得られるため好ましい。MIM パターン 2032 は、パッチアンテナの放射パターンに影響しないようにパッチ 202 からは 112.5 μm だけ離している。MIM 容量の大きさは本実施例では 10 pF である。

【0020】

こうしたパターニング構造において、ストリップ導体のインダクタンス約 0.4 nH とパッチアンテナの容量 0.16 pF とで形成された LC 共振周波数は 20 GHz 前後となる。本実施例において、20 GHz の等価波長は管内波長で定義され、約 9.7 mm である。故に、RTD 201 からその 4 分の 1 より小さい距離 d (< 2.4 mm) に抵抗 204 が配置される。本実施例の場合、2.4 mm 以内に容易に収納することのできる抵抗 204 を選択する。ストリップ導体 2031 の全長は 0.9 mm 以下であり、ストリップ導体を介した RTD との距離 d (< 2.4 mm) となる MIM 構造の内部の位置に抵抗体を埋め込めばこれを達成することができる。抵抗 204 は、MIM 構造の上金属と下金属を例えば 20 で接続する構造となっている。こうした構造において、20 GHz における電磁界はストリップ導体 2031 から MIM 構造へ漏れ出て抵抗 204 にまで及ぶため、抵抗 204 が低インピーダンス回路の素子として有效地に作用する。それゆえ、LC 共振周波数における発振が抑制される。こうして所望の発振周波数 0.5 THz のみの発振出力を得るとともに、RTD 201 と抵抗 204 との間の距離があることから、抵抗 204 におけるジュール発熱の RTD 201 への影響を比較的低減できる効果もある。そのため、CW 発振も可能な構造となっている。

【0021】

本実施例による発振素子は次の作製方法で作製することができる。まず、InP 基板 21 上に、分子ビームエピタキシー (MBE) 法や有機金属気相エピタキシー (MOVPE) 法などによって、次の層をエピタキシャル成長する。すなわち、順に、n-InP/n-InGaAs、InGaAs/InAlAs による共鳴トンネルダイオードをエピタキシャル成長する。InP 基板 21 として n 型の導電性基板を選択する場合は、n-InGaAs からエピタキシャル成長すればよい。つぎに、共鳴トンネルダイオード 201 を円形のメサ状にエッチングを行う。さらに、直径が 2 μm となるような円弧形状のメサ状にエッチングを行う。エッチングには EB (電子線) リソグラフィと ICP (誘導性結合プラズマ) によるドライエッチングを用いる。ホトリソグラフィを用いてもよい。続いて、エッチングされた面に、リフトオフ法により接地金属を形成する。共鳴トンネルダイオードにおける側壁の保護のためのバッシベーションを成膜してもよい。さらに絶縁体で埋め込みを行い、リフトオフ法により Ti/Pd/Au パターニング 202、2031、2032 を形成する。最後に、リフトオフ法により、抵抗体 204 となる部分にビスマスパターニングを行い、形成したビスマススルーホールによって Ti/Pd/Au 2032 と接地金属とを接続して本実施例の発振素子は完成する。

【0022】

発振素子への電力の供給はパッチ 202 の中央部に配したストリップ導体 2031 を介して適宜バイアス回路 205、206 から行えばよく、通常は負性抵抗領域におけるバイアス電圧を印加してバイアス電流を供給すると、発振器として動作する。

【0023】

(実施例 2)

実施例 2 に係る発振器について、図 4 を用いて説明する。図 4 は、実施例 1 の変形例に係る発振器を示す図で、本実施例でも負性抵抗素子として共鳴トンネルダイオードを用い、さらに発振周波数が高い場合の例を示すものである。図 4 (a) は、本実施例に係る発振器を示す斜視図である。図 4 (b) はパッチアンテナ周辺の金属パターニングを示す上面図である。

【0024】

10

20

30

40

50

本実施例のパッチアンテナは、およそ 0.9 THz を発振させるための発振器である。パターニングの詳細は図 4 (b) のとおりである。パッチ 302 は、共振方向の辺の長さが 75 μm である。パッチ 302 の下部に接続された直径 2 μm の RTD のリアクタンスを考慮すると、発振周波数は約 0.9 THz となる。共振器の辺の長さを半分にしても RTD のリアクタンスの影響で、発振周波数は二倍にはならない。マイクロストリップライン 3031 は、パッチ 302 から 56.25 μm だけ伸び、さらに約 150 μm を 6 回折り曲げた途中のメアンダ形状を経て MIM 容量 3032 まで配されている。この部分は、より高周波用に設計が変更されており、比較的小さなパッチの容量 3033 によって LC 共振周波数があまり大きくなり過ぎないようになっている。また、本実施例では、メアンダ 3031 の途中に、ストリップ導体の一部分を高周波ショートするための高周波ショート部 3034 を持たせている。これは、ストリップ導体 3031 が比較的長い場合にストリップ導体 3031 内に定在波が立つ、LC 共振周波数とは別の分布定数型の共振周波数を発振不可ないし発振抑制するための構造である。10

【 0025 】

こうしたパターニング構造において、ストリップ導体のインダクタンス約 0.5 nH とパッチアンテナの容量約 0.04 pF とで形成された LC 共振周波数は 35 GHz 前後となる。本実施例において、35 GHz の等価波長は約 5.4 mm であるから、ストリップ導体を介した RTD 301 からその 4 分の 1 より小さい距離 d ($< 1.4 \text{ mm}$) に抵抗 304 が配置される。本実施例のように、抵抗 304 はストリップ導体 3031 の途中に埋め込んでもよい。可能な限り RTD 301 の近い側に配置すると、抑制効果は効果的になる。さらには、本実施例では ω_{sc} 付近におけるパッチアンテナのインピーダンスに影響しないように、発振周波数 $\omega_{sc}/2$ における等価波長の 1/4 だけパッチ 302 から離したストリップ導体中に低インピーダンス回路をなす抵抗素子 304 を配置している。20

【 0026 】

また、メアンダ 3031 の途中のショート部 3034 を設けない場合の分布定数型の共振周波数は 150 GHz 付近に存在することがシミュレーションによって明らかになっている。しかし、高周波ショート部 3034 を設けることによって 150 GHz 付近のインピーダンスが低下し、発振不可ないし発振抑制される。したがって、DC 以上 ω_{sc} 未満の周波数領域において寄生発振を生じさせることができなく (ないし発振抑制され)、所望の発振周波数 0.9 THz のみの発振出力を得ることができる。30

【 0027 】

尚、発振周波数が 1 THz を超えるパッチでは、さらなるストリップ導体の長さが要求される。故に、分布定数型の 2 次の共振周波数が生じ得るが、ストリップ導体の途中に高周波ショート部を設ける方法でこれを発振不可ないし発振抑制することが可能である。

【 0028 】

これまで説明してきた発振器を用い、被検体の状態などを算出する演算部などと組合せた図 5 に示す装置を提供することができる。例えば、本発明の発振器を、マイクロストリップ型共振器 303 を有する発振器 300 として用い、ここからのテラヘルツ波などの電磁波 310 が照射される位置に被検体 600 を配置する。被検体 600 は電磁波 310 と相互作用するため、発振された電磁波は何らかの影響をうける。被検体 600 に照射された電磁波は反射や透過するため、その反射ないし透過波 710、810 を検出器 700、800 で検出する。その後、パソコン等の演算部で、検出した信号から被検体 600 の情報 (状態など) を算出する。具体的には、薬の状態などを検査する産業用検査装置などの応用が想定される。以上の様にして、発振器から射出した電磁波が照射された被検体からの電磁波を受信器で検出する測定装置を構成することができる。ここでは、発振器 300 が本発明の発振器であり、被検体と相互作用した電磁波を検出し、検出した信号から被検体の情報を取得する。40

【 0029 】

以上、本発明の実施形態と実施例について説明したが、本発明はこれらの実施形態と実施50

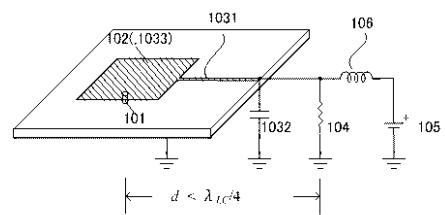
例に限定されず、その要旨の範囲内で種々の変形及び変更が可能である。

【符号の説明】

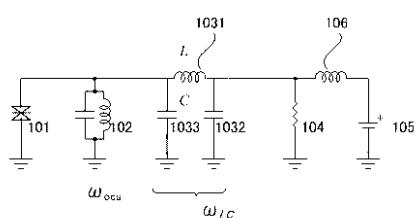
【0030】

101, 201, 301 . . . 負性抵抗素子、102 . . . マイクロストリップ型共振器
 、202, 302 . . . パッチ、1031, 2031, 3031 . . . ストリップ導体、
 1032, 2032, 3032 . . . 容量、1033, 2033, 3033 . . . マイク
 ロストリップ型共振器の容量、104, 204, 304 . . . 抵抗、105, 205, 3
 05 . . . 電源、106, 206, 306 . . . 配線

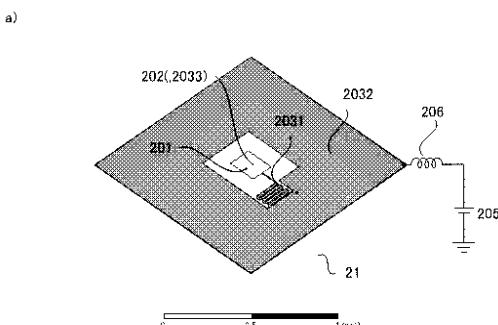
【図1】



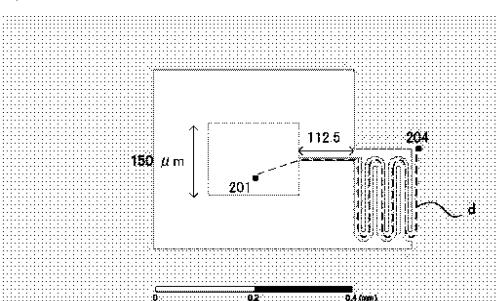
【図2】



【図3】

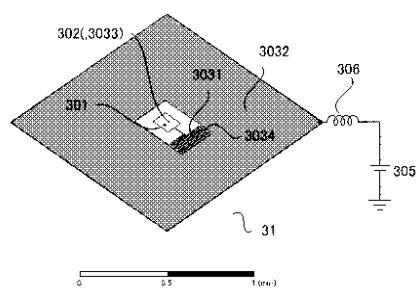


b)

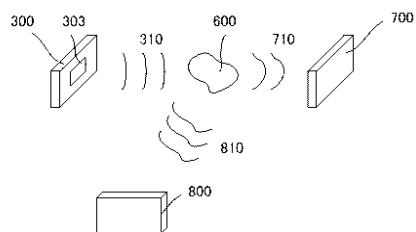


【図4】

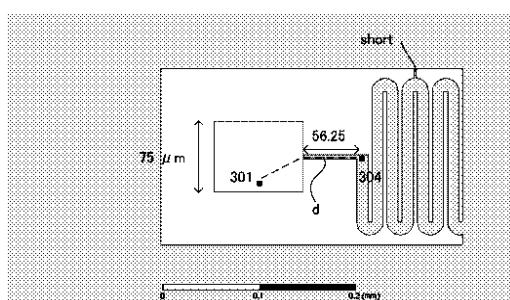
a)



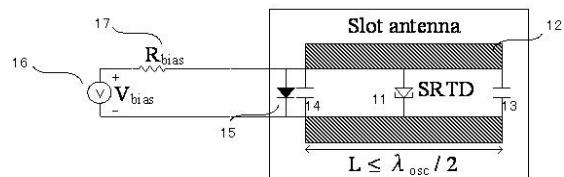
【図5】



b)



【図6】



フロントページの続き

(56)参考文献 特開2010-252299(JP,A)

特開2011-061276(JP,A)

特開2012-090255(JP,A)

特開2006-279350(JP,A)

Liquan Wang, A design procedure for tunnel diode microwave osci, INTERNATIONAL CONFERENCE ON MICROWAVE AND MILLIMET,米国, IEEE, 2008年4月21日, p832-834

(58)調査した分野(Int.Cl., DB名)

H03B 1/00 - 1/04

H03B 5/00 - 5/28

H03B 7/00 - 9/10

H03B 28/00

H01P 7/08