



(12) 发明专利申请

(10) 申请公布号 CN 104555893 A

(43) 申请公布日 2015. 04. 29

(21) 申请号 201310485975. 3

(22) 申请日 2013. 10. 17

(71) 申请人 上海华虹宏力半导体制造有限公司

地址 201203 上海市浦东新区张江高科技园
区祖冲之路 1399 号

(72) 发明人 孟鸿林 时挺

(74) 专利代理机构 上海浦一知识产权代理有限
公司 31211

代理人 丁纪铁

(51) Int. Cl.

B81C 1/00(2006. 01)

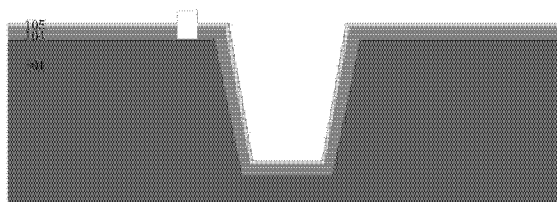
权利要求书1页 说明书4页 附图5页

(54) 发明名称

在深沟槽中形成感应材料膜的方法

(57) 摘要

本发明公开了一种在深沟槽中形成感应材料膜的方法,步骤包括:1)在硅衬底表面生长硬掩膜层;2)在硬掩膜层上涂布光刻胶,并形成深沟槽光刻窗口;3)光刻刻蚀形成深沟槽,然后去除光刻胶;4)湿法刻蚀,去除硬掩膜层;5)淀积感应材料;6)淀积氮氧化硅抗反射层;7)涂布有机抗反射层;8)涂布光刻胶;9)曝光显影,刻蚀形成最终图形;10)去除光刻胶和有机抗反射层。本发明在现有工艺基础上,通过优化膜层结构,使光刻胶能很容易地在后续制程中被有效去除,从而避免了光刻胶的残留,同时降低了去胶的成本和对器件的损伤。



1. 在深沟槽中形成感应材料膜的方法,步骤包括:
 - 1) 在硅衬底表面生长硬掩膜层;
 - 2) 在硬掩膜层上涂布光刻胶,并形成深沟槽光刻窗口;
 - 3) 光刻刻蚀形成深沟槽,然后去除光刻胶;
 - 4) 去除硬掩膜层;
 - 5) 淀积一层感应材料;
 - 6) 淀积氮氧化硅抗反射层;
 - 7) 涂布有机抗反射层;
 - 8) 涂布光刻胶;
 - 9) 曝光显影,刻蚀形成最终所需的图形;
 - 10) 去除光刻胶和有机抗反射层。
2. 根据权利要求1的方法,其中,步骤3),所述深沟槽的角度为85度。
3. 根据权利要求1的方法,其中,步骤4),采用湿法刻蚀去除硬掩膜层,湿法刻蚀液是氢氟酸和硫酸的混合物。
4. 根据权利要求1的方法,其中,步骤5),所述感应材料包括磁性材料,所述磁性材料包括镍铁和氮化钽。
5. 根据权利要求4的方法,其中,所述镍铁厚度为800埃米,所述氮化钽厚度1000埃米。
6. 根据权利要求1的方法,其中,步骤6),所述氮氧化硅抗反射层的厚度为10~1000埃米。
7. 根据权利要求6的方法,其中,所述氮氧化硅抗反射层的厚度为300埃米。
8. 根据权利要求1的方法,其中,步骤7),所述有机抗反射层的厚度为2000埃米。
9. 根据权利要求1的方法,其中,步骤8),所述光刻胶的粘度在5cp以上。
10. 根据权利要求1的方法,其中,步骤9),采用干法刻蚀,刻蚀气体为四氟化碳和纯氧。

在深沟槽中形成感应材料膜的方法

技术领域

[0001] 本发明涉及集成电路制造领域,特别是涉及在深沟槽中形成感应材料膜的方法。

背景技术

[0002] 微机电系统(MEMS)是在微电子技术基础上发展起来的多学科交叉前沿研究领域。就半导体产业来说, MEMS 与生产工艺技术的整合将为系统单芯片带来极大的跃进。未来的单芯片中可望整合音讯、光线、化学分析及压力、温度感测等子系统,发展出人体眼睛、鼻子、耳朵、皮肤等感官功能的芯片;如果再加入对电磁、电力的感应与控制能力,那就超越人体的能力了。

[0003] 目前,常用的制作 MEMS 器件的技术主要有三种:

[0004] 第一种是以日本为代表的利用传统机械加工手段,即利用大机器制造小机器,再利用小机器制造微机器的方法。这种加工方法可以用于加工一些在特殊场合应用的微机械装置,如微型机器人、微型手术台等。

[0005] 第二种是以美国为代表的利用化学腐蚀或集成电路工艺技术对硅材料进行加工,形成硅基 MEMS 器件。

[0006] 第三种是以德国为代表的 LIGA(即光刻、电铸和塑铸)技术,它是利用 X 射线光刻技术,通过电铸成型和塑铸形成深层微结构的方法,是进行非硅材料三维立体微细加工的首选工艺。

[0007] 以美国为代表的 MEMS 制造工艺主要是利用体硅工艺和表面牺牲层工艺,其典型的工艺流程是成膜-光刻-刻蚀-去除下层材料,释放机械结构等对此循环来实现,然后再采用特殊的检测和划片工艺释放保护出来的机械结构,随后在封装时暴露部分需要的零件,最后机电系统全部测试。体硅工艺和表面牺牲层工艺方法与传统 IC 工艺兼容,可以实现微机械和微电子的系统集成,而且适合于批量生产,已经成为目前 MEMS 的主流技术。

[0008] 硅基 MEMS 技术中,最关键的加工工艺主要包括深宽比大的各向异性腐蚀技术、键合技术和表面牺牲层技术等。

[0009] 各向异性腐蚀技术是体硅微机械加工的关键技术,最早采用的是湿法化学腐蚀,利用化学腐蚀得到的微机械结构的厚度可以达到整个硅片的厚度,具有较高的机械灵敏度,但该方法与集成电路工艺不兼容,难以与集成电路进行集成,且存在难以准确控制横向尺寸精度及器件尺寸较大等缺点,因此,目前主要采用干法等离子体刻蚀技术,例如采用感应耦合等离子体、高密度等离子体刻蚀设备等,都可以得到比较理想的深宽比大的硅槽。

[0010] 表面牺牲层技术是表面微机械技术的主要工艺,其基本思路为:首先在衬底上淀积牺牲层材料,并利用光刻、刻蚀形成一定的图形,然后淀积作为机械结构的材料并光刻出所需要的图形,最后再将支撑结构层的牺牲层材料腐蚀掉,这样就形成了悬浮的可动的微机械结构部件。常用的结构材料有多晶硅、单晶硅、氮化硅、氧化硅和金属等,常用的牺牲层材料主要有氧化硅、多晶硅、光刻胶等。

[0011] 在半导体产业中,用与集成电路工艺兼容的工艺技术对硅材料进行加工,形成硅

基 MEMS 器件是目前的主流技术。其主要工艺流程是生长牺牲氧化层,然后涂上一层光刻胶,曝光显影后,刻蚀形成深沟槽(深沟槽通常用于形成压力或者温度传感器的 Z 方向的感应连接),随后淀积感应材料(导电或者磁性材料,如铝、钨、氮化钽、镍、铁等,感应材料只要部分搭在深沟槽的底部和侧壁,同时表面也需要部分覆盖),再涂上一层光刻胶,并曝光显影,将感应材料需要留下的部分通过光刻定义出来,形成最终的图形。由于采用的是深沟槽工艺,在曝光将感应材料需要留下的部分通过光刻定义出来时,常常会遇到光刻无法一步完成的瓶颈,如果使用的是正性光刻胶(正性光刻胶曝光的区域溶解的快,理想情况下未曝光的区域保持不变,负性光刻胶则刚好相反),就会发生沟槽底部的的光刻胶无法被光曝开而在沟槽底部形成光刻胶残留的情况,如果使用的是负性光刻胶,则情况刚好相反,在沟槽内和侧壁无法保留光刻胶,究其原因主要是深沟槽底部的光强不够,目前仅仅通过提供能量或者是变动焦距都无法取得满意的效果。

[0012] Z 轴陀螺仪的机械结构包括驱动结构和检测结构两部分。其中,驱动结构包括驱动构架,驱动轴,与基座相连的刚性横梁,活动驱动梳齿和支撑整个活动结构的基座;检测结构包括质量块、检测轴、高长宽比的活动检测梳齿和固定监测梳齿。该陀螺仪的输入轴垂直于衬底表面。在固定的驱动梳齿上加载交变电压,使检测质量块沿 x 轴做简谐振动。当陀螺仪以角速度绕 z 轴相对惯性空间转动时,将形成沿 y 轴向加速度。在加速度的作用下,检测质量块沿 y 轴做简谐运动,其振幅与输入角速度成正比。由活动检测梳齿和固定监测梳齿构成的电容信号器检测 y 轴向的位移变化,并转换成电信号,经过信号处理后即可获得与输入角速度成正比的模拟信号。要形成这样一个 Z 轴陀螺仪的机械结构,我们需要先挖一个深沟槽,沿着沟槽侧壁形成 z 轴方向的图形。目前的技术方案是:1) 在半导体衬底表面形成硬掩膜层;2) 在所述的硬掩膜层上涂一层光刻胶,并曝光显影,形成深沟槽的光刻胶窗口;3) 以上述的光刻胶作为掩膜,利用干法加湿法的方法刻蚀深沟槽;4) 生长一层感应材料;5) 涂上一层有机抗反射层;6) 涂上一层光刻胶并曝光显影;7) 刻蚀并形成最终图形;8) 去除光刻胶。在步骤 8) 的去胶步骤中,不能使用化学酸碱液,只能使用纯氧将光刻胶灰化,这不仅需要花费较长的时间,而且往往去胶不完全,存在光刻胶残留的问题(如图 1、2 所示,在长时间去胶后,仍有光刻胶残留,这是因为光刻胶和感应材料是直接接触的,因此不管灰化多少时间,都无法将光刻胶去除干净),这导致后续的半导体工艺步骤无法进行。

发明内容

[0013] 本发明要解决的技术问题是提供一种深沟槽中感应材料的成膜方法,它可以有效避免光刻胶残留。

[0014] 为解决上述技术问题,本发明的在深沟槽中形成感应材料膜的方法,步骤包括:

[0015] 1) 在硅衬底表面生长硬掩膜层;

[0016] 2) 在硬掩膜层上涂布光刻胶,并形成深沟槽光刻窗口;

[0017] 3) 光刻刻蚀形成深沟槽,然后去除光刻胶;

[0018] 4) 去除硬掩膜层;

[0019] 5) 淀积一层感应材料;

[0020] 6) 淀积氮氧化硅抗反射层;

[0021] 7) 涂布有机抗反射层;

[0022] 8) 涂布光刻胶；

[0023] 9) 曝光显影, 刻蚀形成最终所需的图形；

[0024] 10) 去除光刻胶和有机抗反射层。

[0025] 本发明在现有工艺基础上, 通过优化膜层结构, 在涂布有机抗反射层前增加一层氮氧化硅抗反射层, 避免了光刻胶和感应材料直接接触, 如此使光刻胶能很容易地在后续制程中被有效去除, 从而避免了光刻胶的残留, 同时降低了去胶的成本和对器件的损伤。此外, 氮氧化硅抗反射层的存在还可以降低反射率, 减少光学的影响, 形成好的光刻胶形貌; 氮氧化硅和氧化硅还可以作为磁性材料的保护层, 减少刻蚀对器件的损伤。

附图说明

[0026] 图 1 ~ 2 是使用现有的用纯氧将光刻胶灰化去除的去胶方法, 在经过长时间去胶后, 沟槽的扫描电镜图。其中, 图 1 去胶 90 秒, 图 2 去胶 180 秒。从两图中可以看到, 沟槽内存在较多光刻胶残留。(常规的去胶时间是 45 秒, 通常 60 秒钟可以去除 $5\mu\text{m}$ 的光刻胶)。

[0027] 图 3 ~ 13 是本发明实施例的工艺流程图。

[0028] 图 14 是本发明实施例去胶后, 沟槽的扫描电镜图。从图中可以看到, 沟槽内没有光刻胶残留。

[0029] 图中附图标记说明如下：

[0030] 101 : 硅衬底

[0031] 102 : 硬掩膜

[0032] 103、107 : 光刻胶

[0033] 104 : 磁性材料

[0034] 105 : 氮氧化硅抗反射层

[0035] 106 : 有机抗反射层

[0036] 108 : 深沟槽

具体实施方式

[0037] 为对本发明的技术内容、特点与功效有更具体的了解, 现结合附图, 对本发明详述如下：

[0038] 本发明的在深沟槽中形成感应材料膜的方法, 其具体工艺流程如下：

[0039] 步骤 1, 在硅衬底 101 上生长一层硬掩膜 102, 如图 3 所示。硬掩膜 102 的材料可以是氧化硅或氮化硅等。

[0040] 步骤 2, 涂布一层光刻胶 103, 并形成深沟槽光刻窗口, 如图 4 所示。

[0041] 光刻胶 103 可以用正胶也可以用负胶, 本实施例用的光刻胶是 TOK 的 P6159。典型的烘烤温度是 90°C 60 秒。光刻机可以用任何一种型号的光刻机, 典型的光刻机是 Nikon I-14。

[0042] 步骤 3, 以光刻胶为 103 为掩膜, 刻蚀形成具有一定角度的深沟槽 108, 刻蚀完成后去除光刻胶 103, 如图 5 所示。

[0043] 深沟槽 108 的角度需要与后续光刻胶的厚度和淀积角度做综合考量并匹配, 典型值是 85° 。

[0044] 步骤 4,通过湿法刻蚀,去除硬掩膜 102,如图 6 所示。湿法刻蚀液是氢氟酸和硫酸的混合物。

[0045] 步骤 5,淀积一层磁性材料 104,如图 7 所示。可以通过将硅片旋转到一定的角度来淀积,也可以通过镀膜的方法来实现。典型的磁性材料是镍铁(厚度 800 埃米)和氮化钽(厚度 1000 埃米)。

[0046] 步骤 6,淀积一层厚度为 300 埃米的氮氧化硅抗反射层 105,如图 8 所示。

[0047] 氮氧化硅抗反射层 105 的厚度可以取 10 ~ 1000 埃米之间的任意值,具体取值取决于磁性材料的厚度和消光、吸光系数。淀积这层抗反射层的目的在于可以将来自于光刻胶底部的反射消除掉。

[0048] 在氮氧化硅的表面通常可以再生长一层 96 埃米的氧化膜作为氮氧化硅的隔离层,以避免氮氧化硅与后续要涂布的有机抗反射层直接接触。

[0049] 步骤 7,通过旋涂的方法涂上一层 2000 埃米的 EX1(日本东京应化工业株式会社生产)有机抗反射层 106,如图 9 所示。所用机台是 TEL 的 ACT8。

[0050] 利用有机抗反射层平坦化的特性,在晶片表面和沟槽中形成一层抗反射层,在沟槽中形成的有机抗反射层较厚。有机抗反射层可以起到平坦化和保护沟槽顶角的作用。

[0051] 步骤 8,通过旋涂的方法涂上一层光刻胶 107,如图 10 所示。

[0052] 该光刻胶 107 要求使用平坦化性质比较好(可以将沟槽填的比较平坦),而且粘度较高的光刻胶(粘度通常要在 5cp 以上)。

[0053] 步骤 9,曝光并显影,形成所需的光刻胶图形,如图 11 所示。

[0054] 所用的典型机台是 Nikon I-14,TEL ACT-8,所用的显影液是 2.38% 四甲基氢氧化胺(TMAH)。

[0055] 步骤 10,刻蚀并形成最终的图案,如图 12 所示。刻蚀气体是四氟化碳和纯氧,所用机台为 LEAM。

[0056] 步骤 11,去除光刻胶 107 和有机抗反射层 106,如图 13 所示。从去胶后沟槽的扫描电镜图(图 14)可以看到,沟槽内部没有光刻胶残留。

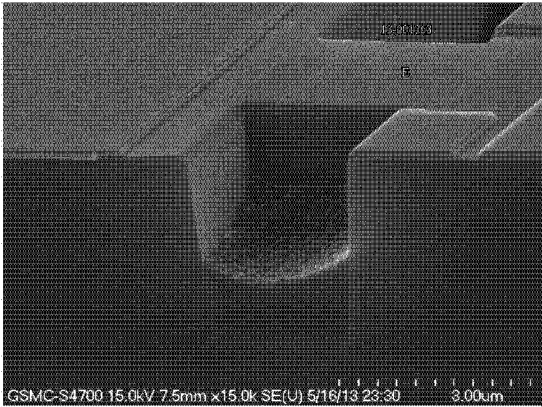


图 1

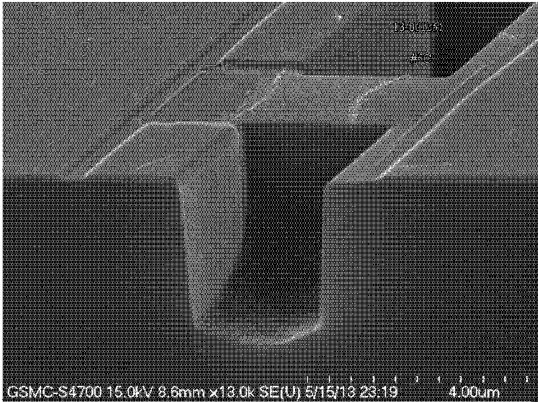


图 2

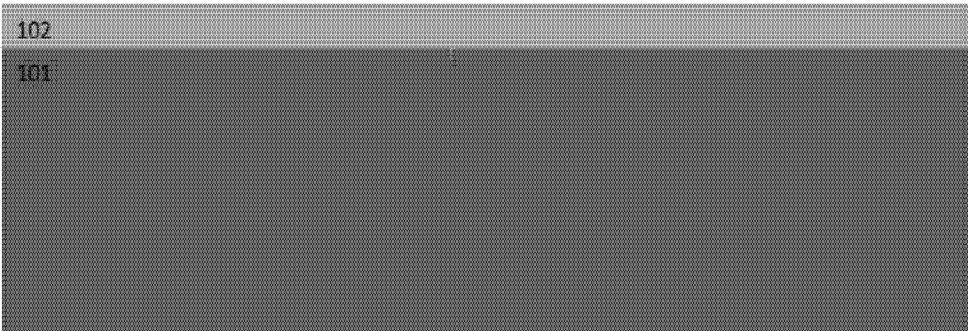


图 3

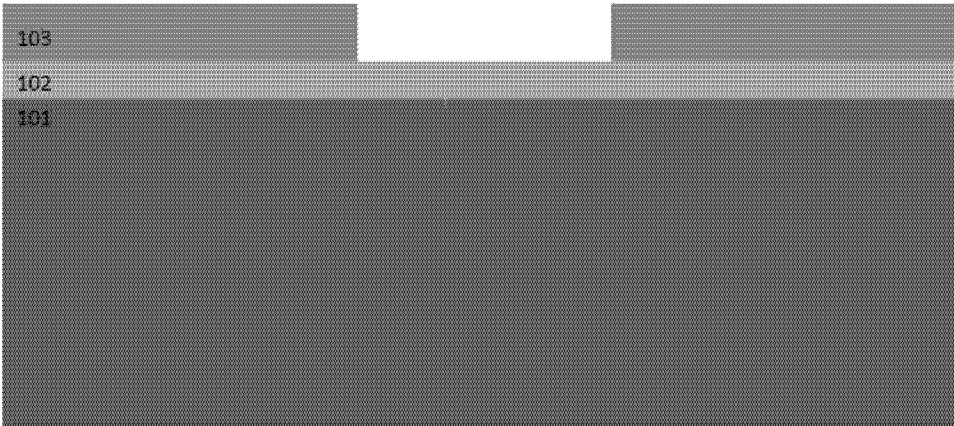


图 4

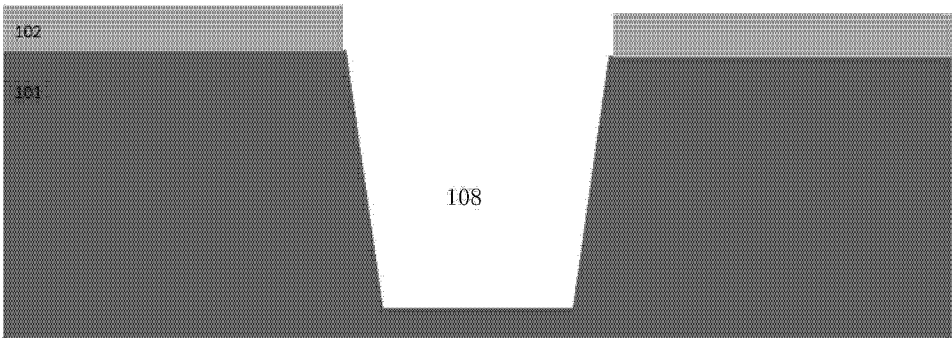


图 5

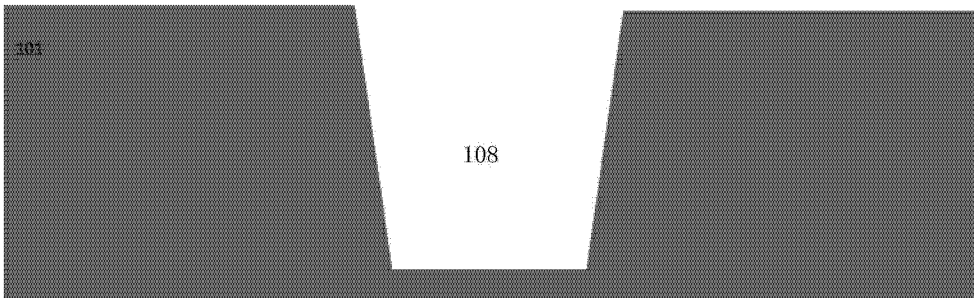


图 6

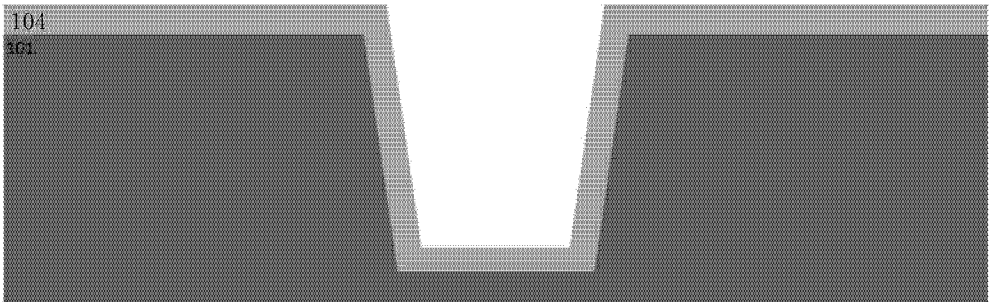


图 7

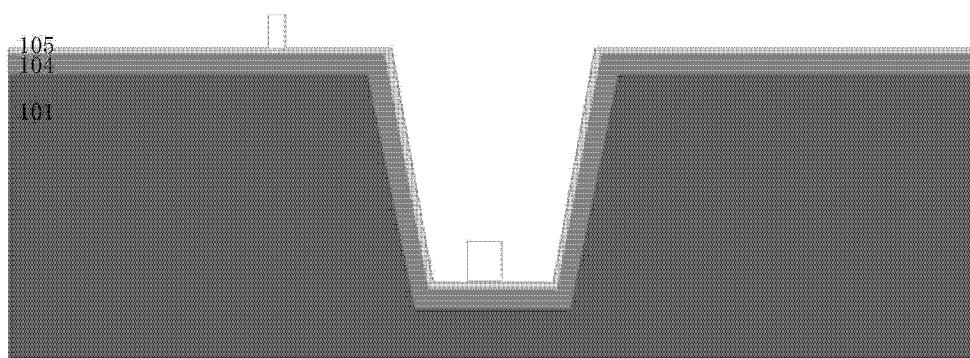


图 8

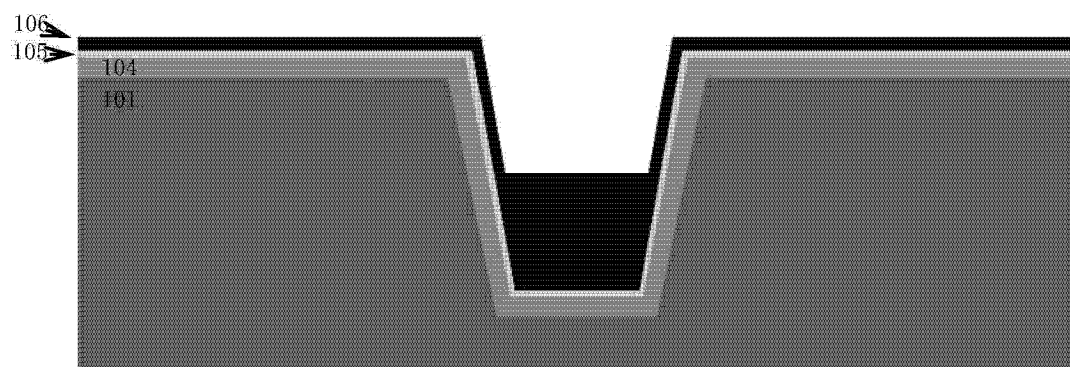


图 9

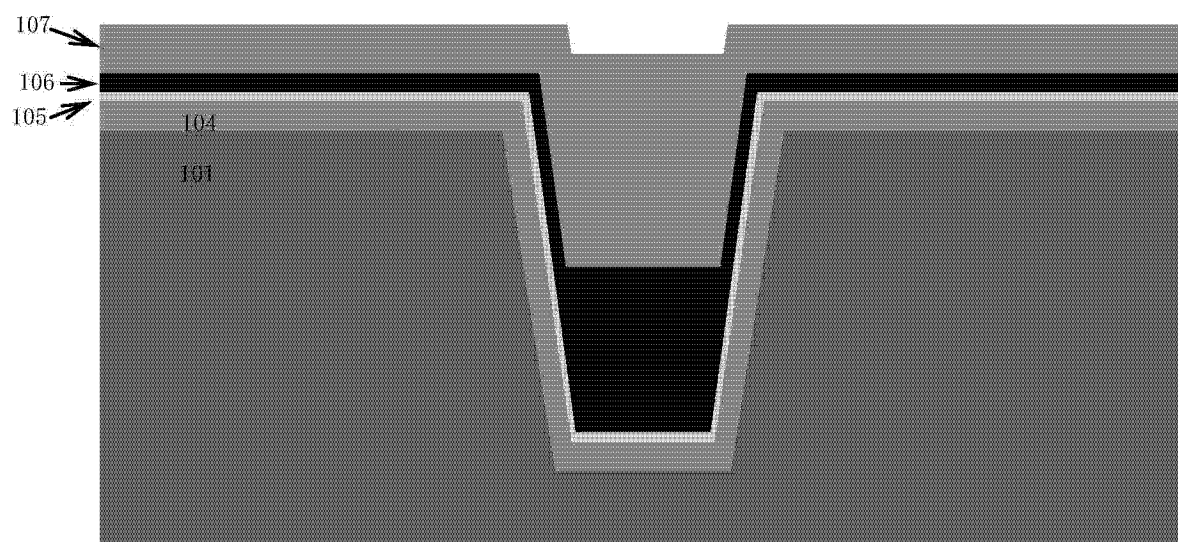


图 10

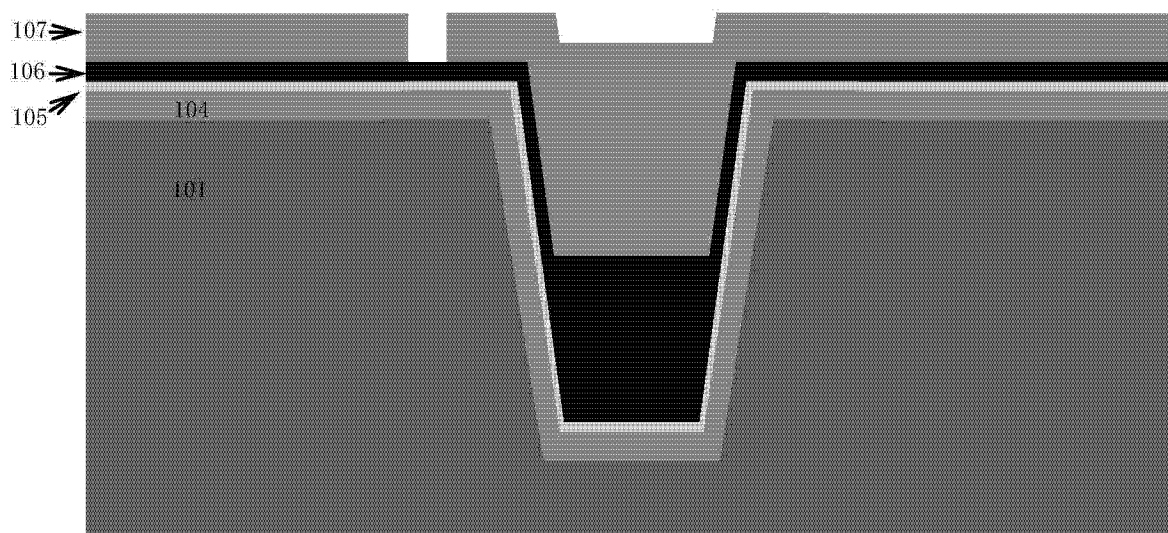


图 11

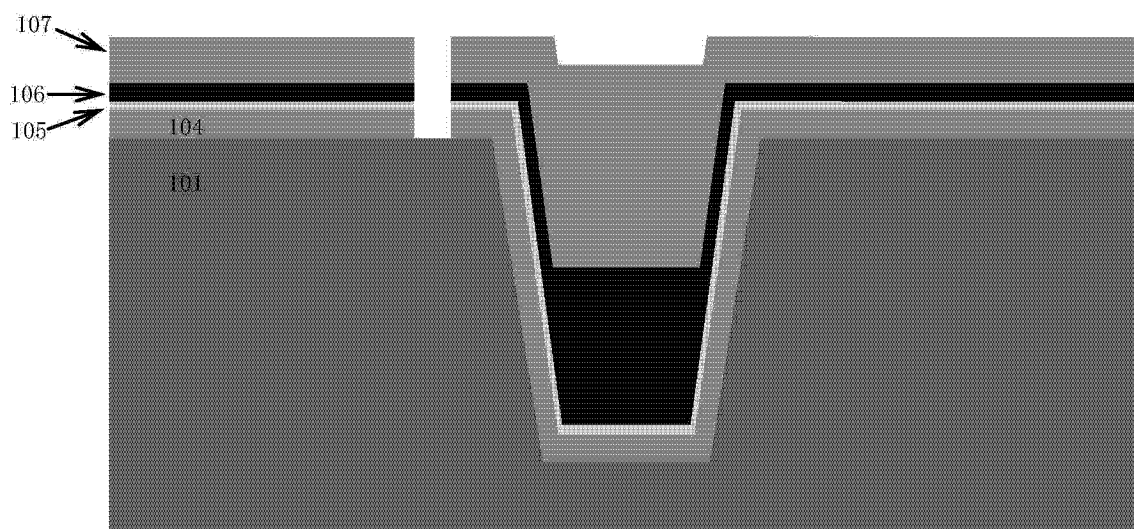


图 12

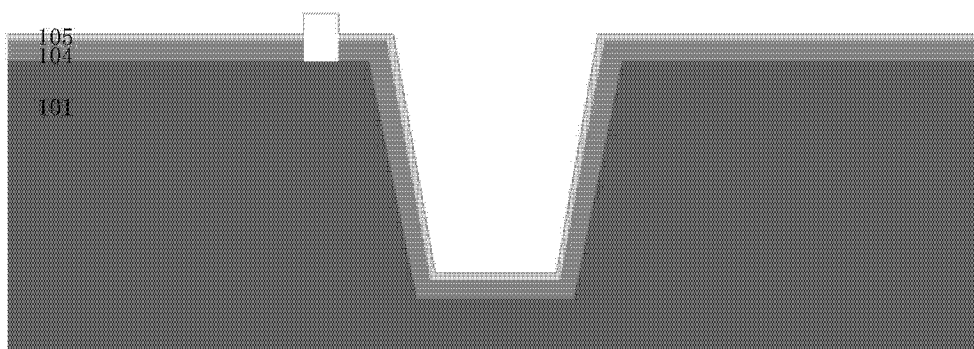


图 13

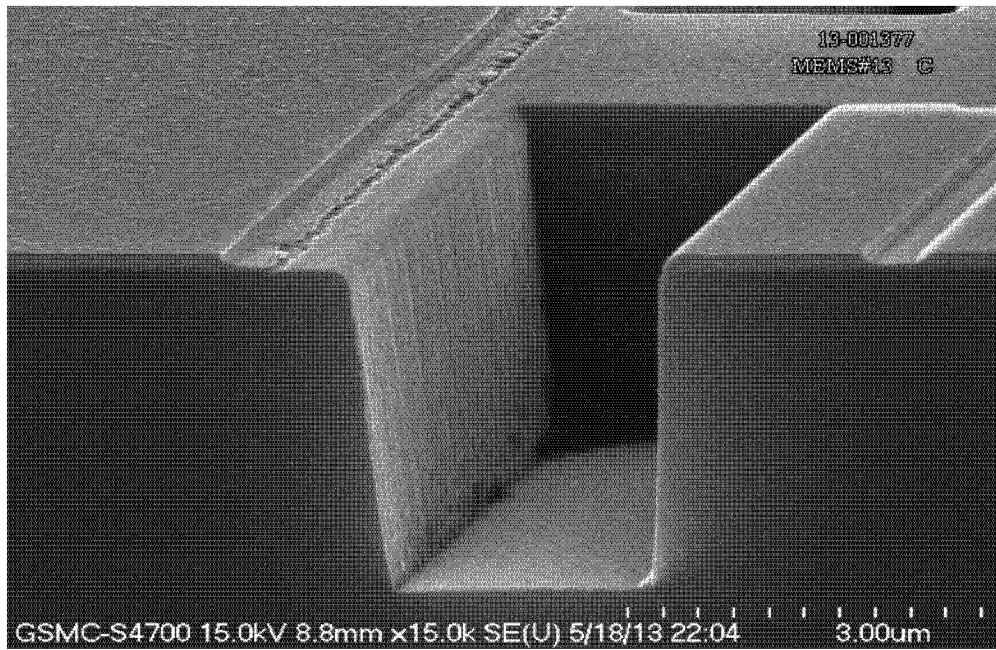


图 14