

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4210873号
(P4210873)

(45) 発行日 平成21年1月21日(2009.1.21)

(24) 登録日 平成20年11月7日(2008.11.7)

(51) Int.Cl. F I
HO3H 11/40 (2006.01) HO3H 11/40
HO4N 5/44 (2006.01) HO4N 5/44 K

請求項の数 8 (全 15 頁)

(21) 出願番号	特願平10-5716	(73) 特許権者	000002185
(22) 出願日	平成10年1月14日(1998.1.14)		ソニー株式会社
(65) 公開番号	特開平11-205087		東京都港区港南1丁目7番1号
(43) 公開日	平成11年7月30日(1999.7.30)	(74) 代理人	100102185
審査請求日	平成16年11月30日(2004.11.30)		弁理士 多田 繁範
		(72) 発明者	平林 敦志
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	藤田 幸祐
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	小森 健司
			東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 インピーダンス変換回路、映像機器、オーディオ機器及び通信装置

(57) 【特許請求の範囲】

【請求項1】

第1及び第2の端子を有する所定インピーダンスのインピーダンス回路と、
 エミッタ間を抵抗により接続し、第1及び第2の入力端の電圧に応じて、前記インピーダンス回路の第1及び第2の端子にそれぞれ駆動電流を供給する第1の差動対と、
 エミッタ間を抵抗により接続し、前記インピーダンス回路の第1及び第2の端子の電圧に応じて、それぞれ前記第2及び第1の入力端より電流を流出させる第2の差動対と、
 ベース電圧が所定電圧に保持され、それぞれ抵抗を介してエミッタ間を前記インピーダンス回路により接続することにより、前記インピーダンス回路の第1及び第2の端子を直流的に前記所定電圧で決まる電圧に保持する第3の差動対と、
 エミッタ間を抵抗により接続してそれぞれ定電流源に接続し、前記インピーダンス回路の第1及び第2の端子から電流を流出させる第4の差動対と、
 前記インピーダンス回路の第1及び第2の端子をそれぞれベースに接続し、前記インピーダンス回路の第1及び第2の端子電圧に応じてベース電圧をそれぞれ可変する第1及び第2のトランジスタとを有し、
 前記第1の差動対の1組のトランジスタのベースに、それぞれ前記第1及び第2の入力端が接続されると共に、前記第2の差動対の1組のトランジスタのコレクタがそれぞれ接続され、
 前記第2の差動対の1組のトランジスタのベースが、前記第2及び第1のトランジスタのエミッタ及び前記第4の差動対の1組のトランジスタのベースに接続された

10

20

ことを特徴とするインピーダンス変換回路。

【請求項 2】

エミッタ間を抵抗により接続し、第 3 及び第 4 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 5 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 4 及び第 3 の入力端より電流を流出させる第 6 の差動対とを有する

ことを特徴とする請求項 1 に記載のインピーダンス変換回路。

【請求項 3】

インピーダンス変換回路を有する映像機器であって、

前記インピーダンス変換回路は、

第 1 及び第 2 の端子を有する所定インピーダンスのインピーダンス回路と、

エミッタ間を抵抗により接続し、第 1 及び第 2 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 1 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 2 及び第 1 の入力端より電流を流出させる第 2 の差動対と、

ベース電圧が所定電圧に保持され、それぞれ抵抗を介してエミッタ間を前記インピーダンス回路により接続することにより、前記インピーダンス回路の第 1 及び第 2 の端子を直流的に前記所定電圧で決まる電圧に保持する第 3 の差動対と、

エミッタ間を抵抗により接続してそれぞれ定電流源に接続し、前記インピーダンス回路の第 1 及び第 2 の端子から電流を流出させる第 4 の差動対と、

前記インピーダンス回路の第 1 及び第 2 の端子をそれぞれベースに接続し、前記インピーダンス回路の第 1 及び第 2 の端子電圧に応じてベース電圧をそれぞれ可変する第 1 及び第 2 のトランジスタとを有し、

前記第 1 の差動対の 1 組のトランジスタのベースに、それぞれ前記第 1 及び第 2 の入力端が接続されると共に、前記第 2 の差動対の 1 組のトランジスタのコレクタがそれぞれ接続され、

前記第 2 の差動対の 1 組のトランジスタのベースが、前記第 2 及び第 1 のトランジスタのエミッタ及び前記第 4 の差動対の 1 組のトランジスタのベースに接続された

ことを特徴とする映像機器。

【請求項 4】

エミッタ間を抵抗により接続し、第 3 及び第 4 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 5 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 4 及び第 3 の入力端より電流を流出させる第 6 の差動対とを有する

ことを特徴とする請求項 3 に記載の映像機器。

【請求項 5】

インピーダンス変換回路を有するオーディオ機器であって、

前記インピーダンス変換回路は、

第 1 及び第 2 の端子を有する所定インピーダンスのインピーダンス回路と、

エミッタ間を抵抗により接続し、第 1 及び第 2 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 1 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 2 及び第 1 の入力端より電流を流出させる第 2 の差動対と、

ベース電圧が所定電圧に保持され、それぞれ抵抗を介してエミッタ間を前記インピーダンス回路により接続することにより、前記インピーダンス回路の第 1 及び第 2 の端子を直流的に前記所定電圧で決まる電圧に保持する第 3 の差動対と、

エミッタ間を抵抗により接続してそれぞれ定電流源に接続し、前記インピーダンス回路の第 1 及び第 2 の端子から電流を流出させる第 4 の差動対と、

前記インピーダンス回路の第 1 及び第 2 の端子をそれぞれベースに接続し、前記インピーダンス回路の第 1 及び第 2 の端子電圧に応じてベース電圧をそれぞれ可変する第 1 及び第 2 のトランジスタとを有し、

前記第 1 の差動対の 1 組のトランジスタのベースに、それぞれ前記第 1 及び第 2 の入力端が接続されると共に、前記第 2 の差動対の 1 組のトランジスタのコレクタがそれぞれ接続され、

前記第 2 の差動対の 1 組のトランジスタのベースが、前記第 2 及び第 1 のトランジスタのエミッタ及び前記第 4 の差動対の 1 組のトランジスタのベースに接続された

ことを特徴とするオーディオ機器。

【請求項 6】

エミッタ間を抵抗により接続し、第 3 及び第 4 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 5 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 4 及び第 3 の入力端より電流を流出させる第 6 の差動対とを有する

ことを特徴とする請求項 5 に記載のオーディオ機器。

【請求項 7】

インピーダンス変換回路を有する通信装置であって、

前記インピーダンス変換回路は、

第 1 及び第 2 の端子を有する所定インピーダンスのインピーダンス回路と、

エミッタ間を抵抗により接続し、第 1 及び第 2 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 1 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 2 及び第 1 の入力端より電流を流出させる第 2 の差動対と、

ベース電圧が所定電圧に保持され、それぞれ抵抗を介してエミッタ間を前記インピーダンス回路により接続することにより、前記インピーダンス回路の第 1 及び第 2 の端子を直流的に前記所定電圧で決まる電圧に保持する第 3 の差動対と、

エミッタ間を抵抗により接続してそれぞれ定電流源に接続し、前記インピーダンス回路の第 1 及び第 2 の端子から電流を流出させる第 4 の差動対と、

前記インピーダンス回路の第 1 及び第 2 の端子をそれぞれベースに接続し、前記インピーダンス回路の第 1 及び第 2 の端子電圧に応じてベース電圧をそれぞれ可変する第 1 及び第 2 のトランジスタとを有し、

前記第 1 の差動対の 1 組のトランジスタのベースに、それぞれ前記第 1 及び第 2 の入力端が接続されると共に、前記第 2 の差動対の 1 組のトランジスタのコレクタがそれぞれ接続され、

前記第 2 の差動対の 1 組のトランジスタのベースが、前記第 2 及び第 1 のトランジスタのエミッタ及び前記第 4 の差動対の 1 組のトランジスタのベースに接続された

ことを特徴とする通信装置。

【請求項 8】

エミッタ間を抵抗により接続し、第 3 及び第 4 の入力端の電圧に応じて、前記インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 5 の差動対と、

エミッタ間を抵抗により接続し、前記インピーダンス回路の第 1 及び第 2 の端子の電圧に応じて、それぞれ前記第 4 及び第 3 の入力端より電流を流出させる第 6 の差動対とを有する

ことを特徴とする請求項 7 に記載の通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、インピーダンス変換回路、映像機器、オーディオ機器及び通信装置に関し、例えばラジオ受信機、テレビジョン受像機、衛星放送受信機、ビデオテープレコーダ、移動

10

20

30

40

50

体通信機等に適用することができる。本発明は、第1及び第2の入力端電圧に応じてインピーダンス回路の第1及び第2の端子に駆動電流を供給すると共に、この第1及び第2の端子電圧に応じて第2及び第1の入力端より電流を流出させることにより、従来に比して高い周波数で使用でき、かつ集積回路化に適したインピーダンス変換回路と、このインピーダンス変換回路を用いた映像機器等を提案する。

【0002】

【従来の技術】

従来、オーディオ機器等の比較的周波数の低い信号を処理する機器においては、図5に示すようなインピーダンス変換回路1により所望の特性によるインピーダンスが作成され、この作成したインピーダンスによりオーディオ信号等を信号処理するようになされている。

10

【0003】

すなわちインピーダンス変換回路1は、5つのインピーダンス回路2～6が直列接続され、これらインピーダンス回路2～6間に演算増幅回路7及び8が接続される。ここで5つのインピーダンス回路2～6は、必要とするインピーダンスに応じてそれぞれ所定のインピーダンスZA～ZEに設定される。また第1の演算増幅回路7は、第2及び第3のインピーダンス回路3及び4の接続中点に反転入力端が接続され、第4及び第5のインピーダンス回路5及び6の接続中点に非反転入力端が接続され、出力端が第1及び第2のインピーダンス回路2及び3の接続中点に接続される。また第2の演算増幅回路8は、このインピーダンス変換回路の入力端Vinに非反転入力端が接続され、第2及び第3のインピーダンス回路3及び4の接続中点に反転入力端が接続され、出力端が第3及び第4のインピーダンス回路4及び5の接続中点に接続される。

20

【0004】

これによりインピーダンス変換回路1は、入力端Vinから見た入力インピーダンスZinを次式により表すことができ、これによりインピーダンス回路2～6を種々に設定して入力インピーダンスZinを所望の値に設定できるようになされている。

【0005】

【数1】

$$Z_{in} = \frac{Z_A \times Z_E \times Z_C}{Z_B \times Z_D} \quad \dots\dots (1)$$

30

【0006】

【発明が解決しようとする課題】

ところでこのインピーダンス変換回路1は、演算増幅回路7及び8により動作周波数が1〔MHz〕以下に限られる問題がある。これによりビデオ帯域等の周波数帯では信号処理回路に適用することが困難であった。

【0007】

また他の信号処理回路と一体に集積回路化する場合、演算増幅回路7及び8を集積回路化することになり、その分素子数が増大し、これにより集積回路化に不向きな問題もあった。

40

【0008】

本発明は以上の点を考慮してなされたもので、従来に比して高い周波数で使用でき、かつ集積回路化に適したインピーダンス変換回路と、このインピーダンス変換回路を用いた映像機器、オーディオ機器及び通信装置を提案しようとするものである。

【0009】

【課題を解決するための手段】

かかる課題を解決するため本発明においては、第1及び第2の入力端の電圧に応じて、

50

インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給し、またこの第 1 及び第 2 の端子の電圧に応じて、それぞれ第 2 及び第 1 の入力端より電流を流出させる。

【 0 0 1 0 】

第 1 及び第 2 の入力端の電圧に応じて、インピーダンス回路の第 1 及び第 2 の端子にそれぞれ駆動電流を供給し、またこの第 1 及び第 2 の端子の電圧に応じて、それぞれ第 2 及び第 1 の入力端より電流を流出させれば、第 1 及び第 2 の入力端より見たインピーダンスにおいては、インピーダンス回路によるインピーダンスの逆数に所定の抵抗値を乗算したインピーダンスになる。これによりインピーダンス回路のインピーダンスを変換してなる入力インピーダンスを得ることができる。このとき差動対の組み合わせによりインピーダンス変換回路が作成されることにより、演算増幅回路による場合のような周波数の制限を受けることなく、動作周波数を拡大でき、また簡易な構成により容易に集積回路化することができる。

10

【 0 0 1 1 】

【発明の実施の形態】

以下、適宜図面を参照しながら本発明の実施の形態を詳述する。

【 0 0 1 2 】

(1) 第 1 の実施の形態

図 1 は、本発明の第 1 の実施の形態に係るインピーダンス変換回路を示す接続図である。このインピーダンス変換回路 1 0 は、前段に配置された所定の信号処理回路と一体に集積回路を構成し、例えばオーディオ信号の信号処理に適用される。

20

【 0 0 1 3 】

このインピーダンス変換回路 1 0 において、トランジスタ Q 1 及び Q 2 は、差動対を構成する。すなわちトランジスタ Q 1 及び Q 2 は、コレクタが電源 V C C に接続され、ベースにバイアス電源 V e が接続される。またトランジスタ Q 1 及び Q 2 は、それぞれエミッタに抵抗 R 1 1 及び R 1 2 が接続され、この抵抗 R 1 1 及び R 1 2 の他端間に、所定のインピーダンス回路 1 1 が接続される。さらにトランジスタ Q 1 及び Q 2 は、この抵抗 R 1 1 及び R 1 2 の他端がそれぞれトランジスタ Q 3 及び Q 4 を介して接地される。

【 0 0 1 4 】

これらトランジスタ Q 3 及び Q 4 は、それぞれエミッタに電流源 1 2 及び 1 3 が接続され、またエミッタ間が抵抗 R 1 3 により接続され、トランジスタ Q 5 及び Q 6 にベース電圧が設定されるようになされている。

30

【 0 0 1 5 】

トランジスタ Q 5 及び Q 6 は、それぞれ電流源 1 4 及び 1 5 によりエミッタが接地され、またコレクタが電源 V C C に接続される。またトランジスタ Q 5 及び Q 6 は、インピーダンス回路 1 1 より、それぞれトランジスタ Q 2 側及びトランジスタ Q 1 側の端子電圧をベースに受け、このベースの接続とは逆に、各エミッタをそれぞれトランジスタ Q 1 及び Q 2 側に対応するトランジスタ Q 3 及び Q 4 のベースに接続する。

【 0 0 1 6 】

これによりトランジスタ Q 1 及び Q 2 は、電源 V e 、電流源 1 2 ~ 1 5 、トランジスタ Q 3 ~ Q 6 、抵抗 R 1 1 ~ R 1 3 と共に、インピーダンス回路 1 1 をバイアス電源 V e により決まる電圧により直流バイアスするハイインピーダンスのバイアス回路を構成する。

40

【 0 0 1 7 】

ここで抵抗 R 1 1 及び R 1 2 は、等しい抵抗値 R 0 に設定され、抵抗 R 1 3 は、抵抗 R 1 1 及び R 1 2 の抵抗値 R 0 の 2 倍の抵抗値 2 R 0 に設定されるようになされている。

【 0 0 1 8 】

トランジスタ Q 7 及び Q 8 は、それぞれエミッタに電流源 1 6 及び 1 7 が接続され、またエミッタ間が抵抗 R 1 4 により接続される。また前段の信号処理回路より入力信号 V 1 及び - V 1 の入力を受ける第 1 及び第 2 の入力端がそれぞれベースに接続され、各コレクタがインピーダンス回路 1 1 の各端子に接続されるようになされている。ここで抵抗 R 1 4 は、抵抗値 2 R 1 に設定される。

50

【 0 0 1 9 】

これによりトランジスタ Q 7 及び Q 8 は、第 1 及び第 2 の入力端の電圧 V 1 及び - V 1 に応じて、インピーダンス回路 1 1 の第 1 及び第 2 の端子にそれぞれ駆動電流を供給する第 1 の差動対を構成する。

【 0 0 2 0 】

これに対してトランジスタ Q 9 及び Q 1 0 は、それぞれエミッタに電流源 1 8 及び 1 9 が接続され、またエミッタ間が抵抗 R 1 5 により接続される。またそれぞれコレクタを第 2 及び第 1 の入力端に接続し、各ベースをトランジスタ Q 5 及び Q 6 のエミッタに接続する。これによりトランジスタ Q 9 及び Q 1 0 は、トランジスタ Q 5 及び Q 6、電流源 1 4、1 5、1 8、1 9、抵抗 R 1 5 と共に、インピーダンス回路 1 1 の第 1 及び第 2 の端子の電圧に応じて、それぞれ第 2 及び第 1 の入力端より電流を流出させる第 2 の差動対を構成する。ここで抵抗 R 1 5 は、抵抗値 2 R 2 に設定される。

10

【 0 0 2 1 】

以上の構成において、前段の信号処理回路より入力される入力信号 V 1 及び - V 1 は、トランジスタ Q 7 及び Q 8 に入力され、このトランジスタ Q 7 及び Q 8 の電流駆動により、インピーダンス回路 1 1 に駆動電流が供給される。

【 0 0 2 2 】

ここでインピーダンス回路 1 1 の端子電圧をそれぞれ V 2 及び - V 2 とし、インピーダンス回路 1 1 のトランジスタ Q 1 側端においてキルヒホッフの定理を適用すると、このインピーダンス変換回路 1 0 においては、次式の関係式を得ることができる。なおここで i 1 は、抵抗 R 1 1 の電流であり、i 2 は、インピーダンス回路 1 1 の電流である。また i 3 は、トランジスタ Q 3 のコレクタ電流であり、i 4 は、トランジスタ Q 8 のコレクタ電流である。また Z は、インピーダンス回路 1 1 のインピーダンス 2 Z の 1 / 2 の値である。

20

【 0 0 2 3 】

【 数 2 】

$$i_2 + i_3 = i_1 + i_4 \quad \dots\dots (2)$$

30

【 0 0 2 4 】

【 数 3 】

$$i_1 = \frac{-V_2}{R_0} \quad \dots\dots (3)$$

【 0 0 2 5 】

【 数 4 】

40

$$i_2 = \frac{V_2}{Z} \quad \dots\dots (4)$$

【 0 0 2 6 】

【 数 5 】

$$i_4 = \frac{V_1}{R_1} \quad \dots (5)$$

【 0 0 2 7 】

ここでトランジスタQ 5及びQ 6のベースにインピーダンス回路1 1の両端が接続され、これらトランジスタQ 5及びQ 6のエミッタが、他方のトランジスタQ 2及びQ 1に接続されたトランジスタQ 4及びQ 3のベースに接続されるようになされていることにより、(2) 式の電流 i_3 は、次式により表される。

10

【 0 0 2 8 】

【 数 6 】

$$i_3 = \frac{-V_2 - (+V_2)}{2R_0}$$

$$= -\frac{V_2}{R_0} \quad \dots (6)$$

20

【 0 0 2 9 】

これら(3) ~ (6) 式を(2) 式に代入すれば、次式の関係式を得ることができる。

【 0 0 3 0 】

【 数 7 】

$$\frac{V_2}{Z} - \frac{V_2}{R_0} = \frac{V_1}{R_1} - \frac{V_2}{R_0}$$

30

$$\therefore V_2 = \frac{V_1 \times Z}{R_1} \quad \dots (7)$$

【 0 0 3 1 】

ここでトランジスタQ 9及びQ 1 0のベースがそれぞれトランジスタQ 5及びQ 6のエミッタに接続されていることにより、インピーダンス変換回路1 0は、このトランジスタQ 9及びQ 1 0により、インピーダンス回路1 1の端子電圧に応じて、第1及び第2の入力端より、次式で表される電流 i_X を流出させることになる。

40

【 0 0 3 2 】

【 数 8 】

$$i_X = \frac{V_2 - (-V_2)}{2R_2} = \frac{V_2}{R_2} \quad \dots\dots (8)$$

【 0 0 3 3 】

ここで (7) 式を (8) 式に代入すれば、次式の関係式を得ることができる。

【 0 0 3 4 】

【 数 9 】

10

$$i_X = \frac{V_1 \times Z}{R_1 \times R_2} \quad \dots\dots (9)$$

【 0 0 3 5 】

これにより入力端よりインピーダンス変換回路 1 0 を見たインピーダンス Z_1 は、次式により表され、図 2 に示すように、入力端の両端に、インピーダンス Z_1 が接続されていることが分かる。すなわちこのインピーダンス変換回路 1 0 の入力端より見たインピーダンス Z_1 においては、インピーダンス回路 1 1 のインピーダンス $2Z$ の $1/2$ の逆数に、差動対に配置された抵抗 $2R_1$ 、 $2R_2$ の半分の抵抗値 R_1 、 R_2 を乗算した値となる。またこのインピーダンス Z_1 の中点においては、接地されていることになる。

20

【 0 0 3 6 】

【 数 1 0 】

$$Z_1 = \frac{V_1}{i_X} = \frac{R_1 \cdot R_2}{Z} \quad \dots\dots (10)$$

30

【 0 0 3 7 】

これによりこのインピーダンス変換回路 1 0 においては、インピーダンス回路 1 1 のインピーダンスを変換することができ、インピーダンス回路 1 1 に種々の素子を配置して、集積回路全体として所望の特性を実現できることが分かる。

【 0 0 3 8 】

すなわちインピーダンス回路 1 1 に容量 C のコンデンサを接続すれば、インピーダンス回路 1 1 のインピーダンス Z は、 $1/SC$ と表し得ることにより、(1 0) 式に代入して、このインピーダンス変換回路 1 0 の入力インピーダンス Z_1 を次式により表すことができる。なおここで、 S は、ラプラス演算子である。

40

【 0 0 3 9 】

【 数 1 1 】

$$Z_1 = SC \cdot R_1 \cdot R_2 \quad \dots\dots (11)$$

【 0 0 4 0 】

これによりインピーダンス回路 1 1 にコンデンサを配置して、集積回路内に、値 $C \cdot R_1$

50

・ R 2 のインダクタンスを形成できることが分かる。また抵抗値 R 1 及び R 2 を選択して、小容量のコンデンサにより所望のインダクタンスを形成できることが分かる。

【 0 0 4 1 】

またこれとは逆に、インピーダンス回路 1 1 に値 L のインダクタンスを接続すれば、インピーダンス回路 1 1 のインピーダンス Z は、 S L と表し得ることにより、(1 0) 式に代入して、このインピーダンス変換回路 1 0 の入力インピーダンス Z 1 を次式により表すことができる。

【 0 0 4 2 】

【 数 1 2 】

$$Z_1 = \frac{R_1 \cdot R_2}{S L} \quad \dots\dots (12)$$

10

【 0 0 4 3 】

これによりインピーダンス回路 1 1 にインダクタンスを配置して、容量 L / R 1 R 2 によるコンデンサを形成できることが分かる。また抵抗値 R 1 及び R 2 を選択して、小容量のインダクタンスにより所望の容量によるコンデンサを形成できることが分かる。

【 0 0 4 4 】

またインダクタンス及びコンデンサの並列接続回路をインピーダンス回路 1 1 に配置すると、このインピーダンス回路 1 1 においては、インピーダンス Z を $1 / (S C + 1 / S L)$ で表し得ることにより、(1 0) 式に代入して、このインピーダンス変換回路 1 0 の入力インピーダンス Z 1 を次式により表すことができる。

【 0 0 4 5 】

【 数 1 3 】

$$Z_1 = \frac{R_1 \cdot R_2}{\frac{1}{S C + \frac{1}{S L}}} \quad \dots\dots (13)$$

$$= S C \cdot R_1 \cdot R_2 + \frac{R_1 \cdot R_2}{S L}$$

20

30

【 0 0 4 6 】

これによりこの場合には、容量 L / R 1 R 2 によるコンデンサと、値 C R 1 R 2 によるインダクタンスの直列接続回路によるインピーダンス Z 1 を形成できることが分かる。

【 0 0 4 7 】

またインダクタンス及びコンデンサの直列接続回路をインピーダンス回路 1 1 に配置すると、このインピーダンス回路 1 1 においては、インピーダンス Z を $1 / S C + S L$ で表し得ることにより、(1 0) 式に代入して、このインピーダンス変換回路 1 0 の入力インピーダンス Z 1 を次式により表すことができる。

【 0 0 4 8 】

【 数 1 4 】

40

$$\begin{aligned}
 Z_1 &= \frac{R_1 \cdot R_2}{S L + \frac{1}{S C}} \\
 &= \frac{1}{\frac{S L}{R_1 \cdot R_2} + \frac{1}{S C \cdot R_1 \cdot R_2}} \quad \dots\dots (14)
 \end{aligned}$$

10

【 0 0 4 9 】

これによりこの場合には、容量 $L / R_1 R_2$ によるコンデンサと、値 $C R_1 R_2$ によるインダクタンスの並列接続回路によるインピーダンス Z_1 を形成できることが分かる。

【 0 0 5 0 】

以上の構成によれば、第 1 及び第 2 の入力端電圧 V_1 及び $-V_1$ に応じてインピーダンス回路 11 の第 1 及び第 2 の端子に駆動電流を供給すると共に、この第 1 及び第 2 の端子電圧に応じて第 2 及び第 1 の入力端より電流を流出させることにより、複数対の差動対によりインピーダンス変換回路を構成することができる。これにより従来に比して高い周波数で使用でき、かつ集積回路化に適したインピーダンス変換回路を得ることができる。

20

【 0 0 5 1 】

また NPN 型トランジスタの差動対により構成することにより、全体構成を簡略化でき、また従来に比して動作可能な電源電圧 V_{CC} を低減することができる。

【 0 0 5 2 】

(2) 第 2 の実施の形態

図 3 は、本発明の第 2 の実施の形態に係るインピーダンス変換回路を示す接続図である。この実施の形態においては、このインピーダンス変換回路 20 が所定の信号処理回路と共に集積回路化される。なおこの図 3 に示す構成において、図 1 について上述した構成と同一の構成は、対応する符号を付して示し、重複した説明は省略する。

30

【 0 0 5 3 】

このインピーダンス変換回路 20 は、前段の信号処理回路より入力信号 V_1 及び $-V_1$ の入力を受ける第 1 及び第 2 の入力端に対応して、後段の信号処理回路に出力信号 V_3 及び $-V_3$ を送出する出力端が配置される。さらにこの入力端に対する出力端の配置に対応するように、トランジスタ Q_7 及び Q_8 の差動対に対応するトランジスタ Q_{17} 及び Q_{18} による差動対、このトランジスタ Q_{17} 及び Q_{18} の各エミッタを接地する電流源 26、27、トランジスタ Q_{17} 及び Q_{18} のエミッタ間を接続する抵抗 R_{24} が配置される。これらトランジスタ Q_{17} 及び Q_{18} は、トランジスタ Q_7 及び Q_8 に対応するように、出力端、インピーダンス回路 11 等に接続され、抵抗 R_{24} の抵抗値が抵抗 R_{14} と等しい抵抗値に設定される。

40

【 0 0 5 4 】

またインピーダンス変換回路 20 は、この入力端に対する出力端の配置に対応するように、トランジスタ Q_9 及び Q_{10} の差動対に対応するトランジスタ Q_{19} 及び Q_{20} による差動対、このトランジスタ Q_{19} 及び Q_{20} の各エミッタを接地する電流源 28、29、トランジスタ Q_{19} 及び Q_{20} のエミッタ間を接続する抵抗 R_{25} が配置される。これらトランジスタ Q_{19} 及び Q_{20} は、トランジスタ Q_9 及び Q_{10} に対応するように、出力端、インピーダンス回路 11 等に接続され、また抵抗 R_{25} の抵抗値が抵抗 R_{15} と等しい抵抗値に設定される。

【 0 0 5 5 】

50

図 3 に示す構成において、第 1 の実施の形態と同様に、インピーダンス回路 11 の一端についてキルヒホッフの定理を適用すると、次式の関係式を得ることができる。なおここで i_5 は、トランジスタ Q18 のコレクタ電流である。

【 0 0 5 6 】

【数 1 5】

$$i_2 + i_5 + i_3 = i_1 + i_4 \quad \dots (15)$$

10

【 0 0 5 7 】

【数 1 6】

$$i_5 = \frac{V_3}{R_1} \quad \dots (16)$$

【 0 0 5 8 】

この (16) 式を (3) ~ (6) 式と共に (15) 式に代入すれば、次式の関係式を得ることができる。

20

【 0 0 5 9 】

【数 1 7】

$$\frac{V_2}{Z} + \frac{V_3}{R_1} - \frac{V_2}{R_0} = \frac{V_1}{R_1} - \frac{V_2}{R_0}$$

$$\therefore V_2 = \frac{(V_1 - V_3) \times Z}{R_1} \quad \dots (17)$$

30

【 0 0 6 0 】

この場合、トランジスタ Q9 及び Q10 は、(8) 式について上述した電流値 i_X に代えて、次式により表される電流 i_{X1} を第 1 及び第 2 の出力端より流出させ、トランジスタ Q19 及び Q20 は、同様に電流 i_{X2} を出力端より流出させることになる。

【 0 0 6 1 】

【数 1 8】

40

$$\begin{aligned}
 i_{X1} &= \frac{V_2}{R_2} \\
 &= \frac{Z(V_1 - V_3)}{R_1 R_2} \quad \dots\dots (18)
 \end{aligned}$$

10

【 0 0 6 2 】

【 数 1 9 】

$$\begin{aligned}
 i_{X2} &= \frac{-V_2}{R_2} \\
 &= \frac{-Z(V_1 - V_3)}{R_1 R_2} \\
 &= -i_{X1} \quad \dots\dots (19)
 \end{aligned}$$

20

【 0 0 6 3 】

これによりこの実施の形態においては、入力電圧 V_1 となる第 1 の入力端と、対応する出力電圧 V_3 となる第 1 の出力端においては、異なる向きにより等しい電流値 i_{X1} (i_{X2}) が流れ、また同様に入力電圧 $-V_1$ となる第 2 の入力端と、対応する出力電圧 $-V_3$ となる第 2 の出力端においても、異なる向きにより等しい電流値 i_{X1} (i_{X2}) が流れることが分かる。

30

【 0 0 6 4 】

これは第 1 及び第 2 の入力端間で入出力する電流値と等しい電流値が第 1 及び第 2 の出力端間で入出力することを意味し、これにより図 4 に示すように、このインピーダンス変換回路 20 においては、入力端及び出力端間に所定インピーダンス Z_2 による 2 端子対の回路網が形成されることを意味する。

【 0 0 6 5 】

これにより入力電圧 V_1 及び出力電圧 V_3 間の電位差 ($V_1 - V_3$) について、次式の関係式により、これら 2 端子対回路網によるインピーダンス Z_2 を計算することができる。

40

【 0 0 6 6 】

【 数 2 0 】

$$Z_2 = \frac{(V_1 - V_3)}{i_{X1}} = \frac{R_1 \cdot R_2}{Z} \quad \dots\dots (20)$$

【 0 0 6 7 】

すなわちこのインピーダンス変換回路 20 においては、入力端及び出力端間に所定インピ

50

ーダンス Z_2 が接続され、このインピーダンス Z_2 が、インピーダンス回路11のインピーダンス Z_1 の $1/2$ の逆数に、差動対に配置された抵抗 $2R_1$ 、 $2R_2$ の半分の抵抗値 $R_1/4$ 、 $R_1/5$ の抵抗値 R_1 、 R_2 を乗算した値となる。

【0068】

またこの(20)式によるインピーダンス Z_2 は、(10)式について説明したインピーダンス Z_1 と等しいことにより、この実施の形態においても、(11)～(14)式の関係が成立し、インピーダンス回路11にキャパシタンス、インダクタンスを適用した場合には、インダクタンス、キャパシタンスをそれぞれ配置した場合と同様のインピーダンス Z_2 を得ることができ、またキャパシタンス、インダクタンスの並列接続、直列接続の場合には、これらを直並列変換ができることがわかる。

10

【0069】

図3に示す構成によれば、第1の実施の構成に加えて、第3及び第4の入力端となる第1及び第2の出力端の電圧に応じて、インピーダンス回路11の第1及び第2の端子にそれぞれ駆動電流を供給する第3の差動対と、インピーダンス回路11の第1及び第2の端子の電圧に応じて、それぞれ第2及び第1の入力端より電流を流出させる第4の差動対とを配置することにより、所望のインピーダンスによる2端子対回路網を形成して、第1の実施の形態と同様の効果を得ることができる。

【0070】

また従来困難であったインダクタンスとキャパシタンスとの梯子型伝送網をIC内に構築することができ、これにより楕円関数を用いたT型の回路を実現することができる。また同時に少ない素子数で高いQ値のフィルターを2端子対回路網で実現することができる。

20

【0071】

また2端子対を形成できることにより、インピーダンス変換回路を完全差動で動作させることができる。これにより従来のアクティブフィルターでは実現困難な差動動作のアクティブフィルターを構築することができる。さらにこのような差動動作型によって、回路内に信号電流のループを形成することができ、インピーダンス変換回路として安定度を向上することができる。また消費電力を低減し、チップ面積を縮小することができる。

【0072】

(3)他の実施の形態

なお上述の実施の形態においては、本発明をオーディオ信号の信号処理回路に適用する場合について述べたが、本発明はこれに限らず、種々のオーディオ機器、ビデオテープレコーダ等の映像機器、さらには携帯電話等の無線通信装置、ケーブルテレビ等の有線による通信装置に広く適用することができる。

30

【0073】

【発明の効果】

上述のように本発明によれば、第1及び第2の入力端電圧に応じてインピーダンス回路の第1及び第2の端子に駆動電流を供給すると共に、この第1及び第2の端子電圧に応じて第2及び第1の入力端より電流を流出させることにより、従来に比して高い周波数で使用でき、かつ集積回路化に適したインピーダンス変換回路と、このインピーダンス変換回路を用いた映像機器等を得ることができる。

40

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るインピーダンス変換回路を示す接続図である。

【図2】図1のインピーダンス変換回路の等化回路を示す接続図である。

【図3】本発明の第2の実施の形態に係るインピーダンス変換回路を示す接続図である。

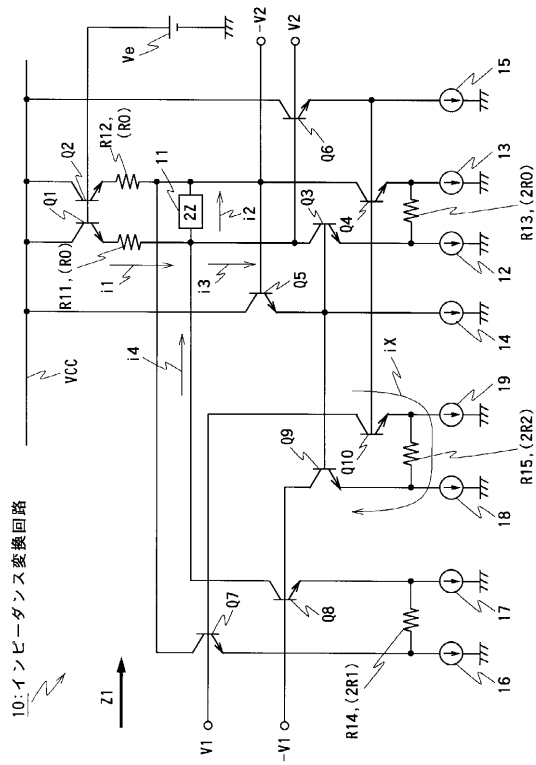
【図4】図3のインピーダンス変換回路の等化回路を示す接続図である。

【図5】従来のインピーダンス変換回路を示すブロック図である。

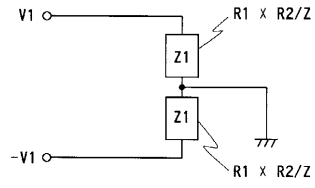
【符号の説明】

1、10、20……インピーダンス変換回路、Q1～Q20……トランジスタ、R11～R25……抵抗

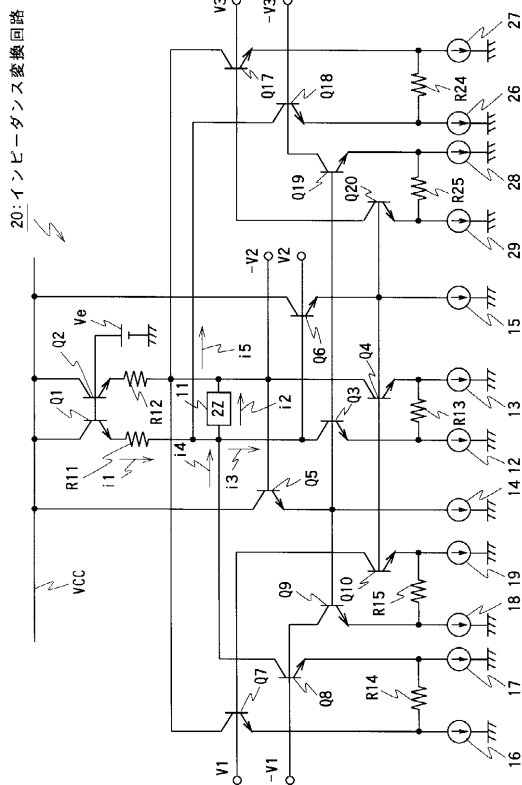
【図1】



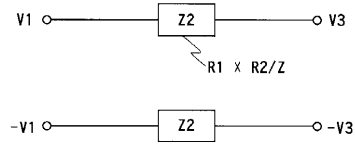
【図2】



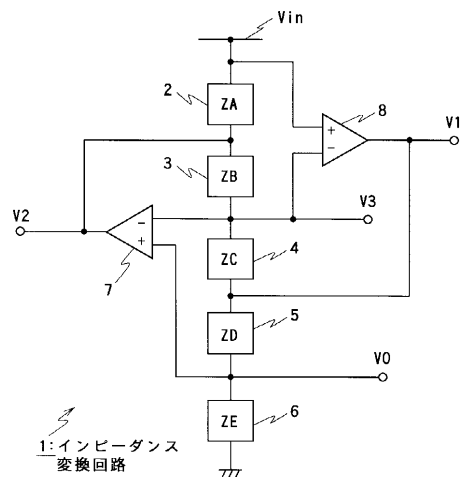
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 村山 宜弘
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 崎間 伸洋

(56)参考文献 特開平02-283116(JP,A)
特開昭63-027912(JP,A)
特開平04-051555(JP,A)
特開平06-164314(JP,A)

(58)調査した分野(Int.Cl., DB名)
H03H11/00-11/54、H04N 5/44