

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97103086

※ 申請日期： 97.1.28

※IPC 分類：H01L 21/20, 21/02

一、發明名稱：(中文/英文)

摻雜奈米粒子半導體電荷傳送層

DOPED NANOPARTICLE SEMICONDUCTOR CHARGE TRANSPORT
LAYER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商柯達公司

EASTMAN KODAK COMPANY

代表人：(中文/英文)

馬克 G 波克伽帝

BOCCHETTI, MARK G.

住居所或營業所地址：(中文/英文)

美國紐約州羅徹斯特市史谷特街343號

343 STATE STREET ROCHESTER, N.Y. 14650, U. S. A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓 名：(中文/英文)

凱司 B 卡漢

KAHEN, KEITH B.

國 籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年01月29日；11/668,041

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭露一種用於製造一摻雜半導體傳送層以用在一電子裝置內之方法，其包含：在一膠狀溶液內生長原位摻雜半導體奈米粒子；將該等原位摻雜半導體奈米粒子沈積於一表面上；及將該等沈積之原位摻雜半導體奈米粒子退火，使該有機配體蒸掉該等原位摻雜半導體奈米粒子之表面。

六、英文發明摘要：

A method is disclosed for making a doped semiconductor transport layer for use in an electronic device comprising: growing in-situ doped semiconductor nanoparticles in a colloidal solution; depositing the in-situ doped semiconductor nanoparticles on a surface; and annealing the deposited in-situ doped semiconductor nanoparticles so that the organic ligands boil off the surface of the in-situ doped semiconductor nanoparticles.

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

200	半 導 體 核 心
205	無 機 奈 米 粒 子
210	有 機 配 體

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明關於無機半導體裝置，其包括由無機奈米粒子組成之電荷傳送層。

【先前技術】

含有n型或p型半導體之電荷傳送層可用於製造多種裝置，例如場效電晶體、雙極電晶體、p-n二極體、發光二極體(LEDs)、雷射、感測器、太陽電池及其他。今日使用之大部分半導體裝置(有機和無機二者)部分或全部利用昂貴之真空沈積程序形成。迄今仍致力於尋求一低成本製造程序，但是目前為止，裝置性能尚未達市場需要。因此，仍需要一種形成高品質無機電荷傳送層以用在半導體裝置內之低成本技術。

一般而言，n型及p型二者材料可被視為電荷傳送材料，且一含有此材料之裝置之若干層可被視為電荷傳送層。一n型材料典型上具有過量之傳導帶電子，其亦被視為電子傳送材料。再者，一n型半導體係一主要因為電子移動而導電之半導體。一p型材料典型上具有過量之「電洞」，其亦被視為電洞傳送材料。再者，一p型半導體係一主要因為正電洞移動而導電之半導體。電荷傳送層之摻雜量典型上被設定使其在該等層與金屬接觸時呈最高(以利於協助形成歐姆接觸)。為了方便該等層與陽極或陰極接觸，電荷傳送層典型上亦被稱為接觸層。

半導體二極體裝置從十九世紀末使用至今。大部分之時

下二極體技術皆基於半導體 p-n 接面、或 p 型與 n 型半導體之間之接觸。然而，許多類型電子元件卻得利於較低成本之電荷傳送層。因此，多種類型接面可以使用本發明之電荷傳送層形成。例如，除了 p/n 接面，該接面也可以是一 p/p 接面、一 n/n 接面、一 p/i 接面（其中 i 係關於一本質半導體）、一 n/i 接面、一 i/i 接面、或類似者。一接面也可以係一半導體/半導體接面、一半導體/金屬接面（一特肖基 (Schottky) 接面）、或一半導體/絕緣體接面。該接面也可以係二種不同半導體材料之一接面（一異質接面）、一摻雜半導體對一摻雜或未摻雜半導體、或具有不同摻雜物濃度之區域間之一接面。該接面也可以係一缺陷區對一無瑕單晶體、一非晶區對一晶體、一晶體對另一晶體、一非晶區對另一非晶性區、一缺陷區對另一缺陷區、一非晶區對一缺陷區、或類似者。

在光伏打裝置領域中，目前之裝置採用半導體材料之薄層，例如，結晶矽、砷化鎵、或類似者，其併入一 p-n 接面以將太陽能轉換成直流電。儘管這些裝置有助於某些應用，其效率卻也有限，而產生轉換效率，例如典型上太陽能轉換成電力之最低限度僅比 10-20% 好些而已。儘管這些裝置的效率已透過裝置結構之高價改良而提昇，但是這些元件之較無效率連同其較高之成本已使得太陽能電力在消費者市場上之廣泛採用受到抑制。取而代之的係，此等系統已主要用在無法取得以習知方式產生電力之處、或與以習知方式產生之電力至需要用电地區相關之成本緊密匹配

光伏打系統成本之處。

無論目前之光伏技術如何，對於擴展太陽能電力之使用仍為吾人所想要及需要者。特別係，一般需要一種具有以下一或多者之改良式光伏打電池：增加能量轉換效率、降低製造成本、較大彈性及/或適當耐久性及/或壽命。事實上，如 Scher 等人之美國專利 7,087,832 揭露在光伏打裝置所用之一聚合物黏結劑中使用可塗布之奈米粒子。然而，此些裝置的性能未作成報告，且此一混合式光活性層之導電率預期會因為聚合物黏結劑之高電阻率而變低。具有這些混合式吸收器層之裝置性能之一範例係在 AM 1.5 激發下大約 1.5% 之效率 (請參閱 J. Liu 等人之 JACS 126, 6550 (2004))。近年來，一全無機溶液處理之太陽電池係由 CdSe 及 CdTe 量子棒奈米粒子形成，但是其效率同樣低到只有 3%，即使是在以 400°C 燒結該膜 15 分鐘之後 (請參閱 I. Gur 等人之 Science 310, 462 (2005))。低效率之一大部分毫無疑問地是因該等膜缺乏摻雜而變成絕緣體所致 (即使是在燒結之後)。針對 CdTe 及 $\text{CuIn}_{1-x}\text{Ga}_x\text{Se}_{2-y}\text{S}$ (CIGSS) 二種太陽電池而言，視窗層典型上為 n-CdS (請參閱 N. G. Dhere 等人之 J. Vac. Sci. Technol. A23, 1208 (2005))。CdS 之摻雜及未摻雜二種形式皆已使用在裝置中，且一較佳沈積技術為化學浴沈積 (CBD)。即使是一溶液處理技術，CBD 仍牽涉到將整個晶圓浸泡在一浸池內，它可能是酸性或鹼性，且週期長達數小時。此外，該程序因為相對於其起始材料之使用而欠缺效率。

圖1係一併入電荷傳送層之典型先前技術LED裝置105之示意圖。所有裝置層皆沈積於一基板100上。在基板100上方為一p接觸層110、一p傳送層120、一本質發射器層130、一n傳送層140、及一n接觸層150。一陽極160係與p接觸層110進行歐姆接觸，而一陰極170則與n接觸層150進行歐姆接觸。如此技術中所熟知者，LED結構典型上含有摻雜之n及p型傳送層，及較重度摻雜之n及p型接觸層。其用於幾項不同用途。如果該半導體已摻雜，則將歐姆接觸形成於該半導體較單純。因為發射器層典型上為純質或輕度摻雜，其相當容易與摻雜之傳送層進行歐姆接觸。由於表面電漿子效應之故(請參閱K. B. Kahen之Appl. Phys. Lett. 78, 1649(2001))，令金屬層緊鄰於發射器層會造成一損失發射器效率。因此，較佳為藉由夠厚(至少150 nm)之傳送層將該等發射器層間隔於金屬接點。其次較佳為採用傳送層，不僅可以輕易將電荷注入發射器層，亦可防止載體回漏出發射器層。因此，傳送層將有最大之裝置層帶隙。如此技術中所熟知者，重度摻雜之寬帶隙半導體係因自動補償效應而有所困難。因此，將歐姆接觸形成於此些層可保證其同屬不易。因此，偶而或可將歐姆接觸添加至其帶隙小於傳送層者之裝置。除了這些優點，將傳送層摻雜也減輕歐姆加熱效應(這對於雷射裝置極為重要)及導致n與p準費米能階(Fermi level)之較大分離(其亦有助於雷射、PIN二極體、及光伏打裝置)。以上探討說明具有產生摻雜傳送層之能力將對許多半導體電子裝置產生無數效

益。

LED元件早自1960年代初期開始製造且目前已廣泛使用在消費者及商業應用等範圍。包含LED在內之層通常係基於結晶性半導體材料，其需要超高真空技術以供生長，例如分子有機化學沈積(MOCVD)。此外，該等層典型上必須生長在幾乎晶格匹配之基板上，以利於形成無缺陷層。此些以結晶為主之無機LED具有亮度高(因為該等層有高導電率)、壽命長、良好環境穩定性、及良好外部量子效率等優點。傳送層之高導電率來自高遷移率(因為膜之結晶性質)及容易摻雜具有施體與受體結晶層之能力。結晶半導體層的使用產生所有這些優點，其亦造成多項缺失。主要是高製造成本、難以從同一晶片組合多色輸出、及需要高成本且堅硬之基板。

形成低成本LED之一方式係隨著有機發光二極體(OLED)之引入而啟始於1980年代(請參閱Tang等人之Appl. Phys. Lett. 51, 913(1987))。此些裝置之傳送層係相較於結晶LED中所用者而呈高電阻性(10^8 ohm-cm)。最近對於摻雜諸層之嘗試(請參閱J. Huang等人之Appl. Phys. Lett. 80, 139(2002))已令層電阻率來到 10^4 - 10^6 ohm-cm範圍內。然而，這些摻雜物中之多數者並不穩定且電阻率高出結晶LED者許多，大約為0.1 ohm-cm。採用這些電阻層的結果是遭受到歐姆加熱效應；難以製造歐姆接觸；及因為裝置之驅動電流有限，所以裝置之整體亮度也受到限制。

上述範例說明較高性能半導體裝置可以由結晶半導體材料產生；但是會有高製造成本的缺點。藉由使用有機材料以降低製造成本之嘗試則產生較低性能之裝置，其規格有時候還會明顯不符市場要求(例如以有機為主之光伏打元件)。二種降低結晶半導體材料成本之方法為使用非晶性或多晶性無機半導體材料；然而，這二種方法仍有熟知缺點。以非晶Si所形成裝置之例子而言，薄膜電晶體與光伏打(PV)元件二者皆因低遷移率(及PVs之Staebler-Wronski效應)而有明顯降低之性能。多晶裝置之性能可因為裝置由例如濺鍍及CBD程序形成而改善。然而，濺鍍係一高成本、以真空為主之沈積程序，而CBD雖以化學為主，但是其需長時間沈積且其起始材料之使用上較無效率，如前所述。

用於產生低成本半導體裝置之最新方式係以無機半導體奈米粒子形成該等層。為了取得結晶粒子之所有優點以用在半導體傳送層內，奈米粒子應摻雜(以增加其本質載子濃度)且其表面上無有機配體(因其阻制電荷傳送)。儘管已有太多關於摻雜奈米粒子以修正其發射與磁性特徵之報告(請參閱S. C. Erwin等人之Nature 436, 91(2005))，但是致力於修正奈米粒子載子濃度之研究卻極有限(請參閱D. Yu等人之Science 300, 1277(2003))。在Yu等人之成果中(請參閱D. Yu等人之Science 300, 1277(2003))，即使其摻雜奈米粒子膜，仍是透過一高真空、後沈積、真空蒸發程序添加鉀來達成。一般而言，即使奈米粒子是藉由一退火程序剝

離其絕緣之有機配體，且不添加雜質原子來修正施體或受體濃度，但是生成之奈米粒子之導電率仍有限(請參閱I. Gur等人之Science 310, 462 (2005))。

【發明內容】

本發明係藉由一適當之摻雜方案修正一奈米粒子之施體或受體濃度。當被併入一半導體傳送層內時，生成之奈米粒子顯示增強之電子或電洞導電率。將摻雜奈米粒子之能力與以奈米粒子為主之電子元件之固有低成本特徵組合產生低成本之無機半導體裝置，其具有指示摻雜以多晶為主之裝置之性能特徵。

本發明之一目的係提供一種無機半導體裝置，其電荷傳送層係由摻雜之無機奈米粒子形成。此目的係由製造一摻雜半導體傳送層以用在一電子裝置內之方法達成，其包含：

- (a) 在一膠狀溶液內生長原位摻雜半導體奈米粒子；
- (b) 將該等原位摻雜半導體奈米粒子沈積於一表面上；及
- (c) 將該等沈積之原位摻雜半導體奈米粒子退火，使該有機配體蒸掉該等原位摻雜半導體奈米粒子之表面。

本發明之一優點在於致能一種形成摻雜半導體奈米粒子之簡易方法。該等半導體奈米粒子係在膠狀奈米粒子之合成生長程序期間以摻雜物材料原地摻雜。由無機奈米粒子組成之無機裝置層典型上係高電阻性，其限制此些裝置之實用性而無關於其低成本。藉由將原位摻雜之無機奈米粒子併入裝置之傳送層內，即可低成本地產生該等裝置，同

時仍保有良好之裝置性能。此外，分開之熱退火步驟係用於降低電荷傳送層之電阻率。摻雜之傳送層可因增加n與p準費米能階之分離而有助於裝置性能，其減少歐姆加熱，及有助於形成歐姆接觸。藉由原位摻雜之無機奈米粒子形成傳送層，該等裝置層可以藉由低成本程序沈積，例如液滴塗布、旋塗或噴墨。生成之以奈米粒子為主之裝置亦可形成於一系列之基板上。

【實施方式】

需形成不僅具有良好性能、且低成本及可在任意基板上沈積之裝置。使用膠狀奈米粒子作為半導體電子裝置之建構塊會產生具備這些優點之裝置，只要該等層被適當地摻雜即可。一典型膠狀無機奈米粒子205顯示於圖2中。在圖式中，無機奈米粒子205係由一半導體核心200組成，在其表面上則為黏結之有機配體210。有機配體210則賦予該生成之膠液(無機奈米粒子205及一適當溶劑)穩定性。即使圖2所示之無機奈米粒子205呈球形，該等奈米粒子也可經合成而形狀從量子棒與線到四腳形，以及其他顯示量子局限效應之多數連接奈米粒子。

半導體膜可以藉由多種方式摻雜。其中有些是外質程序，亦即，該摻雜發生在含有該層之材料已生長或合成後。例如，外質之施體與受體可以藉由離子植入及擴散程序而引入一層內(請參閱P. J. George等人之Appl. Phys. Lett. 66, 3624(1995))。針對該擴散程序，摻雜物材料源可以是一固體源(即層表面上之金屬)、一液體源(含適當之金

屬離子)、及一氣體源(例如含一昇華金屬源之封閉管擴散)。即使半導體產業具有實施這些外質摻雜程序之長久歷史,其係牽涉額外之處理步驟,例如當擴散程序完成時立即將固體擴散源移除。另一用於產生施體與受體之方式為藉由天然缺陷之產生。在複合物半導體中,其可藉由在適當過壓力狀況下將該等層退火而產生。一般而言此方法並不適宜。較佳摻雜方法被稱為原位摻雜,其發生於當施體或受體在其合成期間被引入材料內時。針對結晶半導體,原位摻雜已相當成功,特別是使用超高真空程序,例如MOCVD及分子束磊晶(MBE)。

採用原位摻雜於無機奈米粒子²⁰⁵會有許多相關聯之挑戰性課題。首先是摻雜量典型上1組份在 10^4 - 10^5 範圍內的問題,而一個4 nm球形奈米粒子僅含有1000個原子(請參閱C. B. Murray等人之JACS 115,8706(1993))。結果,許多奈米粒子並未含有一摻雜物原子³¹⁰。這個狀況造成許多問題,因為如果大部分奈米粒子未摻雜,則這些奈米粒子會呈高電阻性,造成元件層係高電阻性。解決這個問題的唯一方法為將奈米粒子一起燒結至分離奈米粒子個體皆被移除的程度。另一課題為將雜質併入奈米粒子內已顯示出難以用在某些晶體結構上(請參閱S. C. Erwin等人之Nature 436, 91(2005)),例如閃鋅礦。

吾人解決這些課題之策略為使用量子線300作為摻雜平台(請參閱圖3)。量子線300具有1-10 nm直徑且長達1-2 μm 。採用一具有3 nm直徑及1 μm 長度之量子線300例子,

則其含有 $\sim 3 \times 10^5$ 原子。給定上述之典型摻雜量，這表示每一量子線300會含有許多雜質原子且，因此，會顯示出合理之傳導特性。關於晶體結構問題，許多複合物半導體之量子線300呈現纖維鋅礦結構(請參閱N. Pradhan等人之Nano Letters 6, 720(2006))，且不計具有閃鋅礦結構之相對應點(例如CdSe)。

膠狀量子線300可以利用幾個不同程序生長。具有較大直徑之量子線300可以利用溶液-液體-固體法(請參閱H. Yu等人之JACS 125, 16168(2003))及奈米孔樣板(請參閱D. J. Pena等人之J. Phys. Chem B106, 7558(2002))生長。具有較小直徑之膠狀量子線300(此為較佳者，因為其可在較低溫度下熔合)可以利用定向接附方式生長。此方式之命名是因為其關於藉由沿著一給定結晶方向而接附現有球形奈米粒子以產生量子線300之現象。所接附之奈米粒子可以在一分離反應中預先生長(請參閱Z. Tang等人之Science 297,237(2002))或在定向接附程序期間生長(請參閱N. Pradhan等人之Nano Letters 6, 720 (2006))。

為了形成原位摻雜之半導體奈米粒子305，吾人將以該半導體為一II-VI化合物舉例說明。利用III元素摻雜，例如鋁、鎵、及銦，將產生II-VI半導體之n型摻雜。在選擇一適當化學前驅物用於n型摻雜物原子310時，其較佳為匹配於陽離子前驅物之反應性。例如，如果該陽離子為Cd且其前驅物為醋酸鎘，則一適當匹配之摻雜物原子310前驅物即為醋酸銦。迄今為止在吾人之實驗中摻雜物原子310前

驅物係與陽離子前驅物同時添加，然而，如此技術中眾所周知者，摻雜物原子310前驅物亦可在量子線300生長程序期間間隔添加或連續地滴入。應該注意的係，選擇具有不同反應性之陽離子及摻雜物原子310前驅物也可以成功地實施。用於替代性摻雜物之其他三個例子為用於取代陽離子之受體(例如Li用於II-VI化合物)、取代陰離子之施體(例如Cl用於II-VI化合物)及取代陰離子之受體(例如N用於II-VI化合物)。在這三個例子之各者中，類似之考量也存在於摻雜物前驅物之反應性與陽離子/陰離子前驅物之反應性之間。最後，無機奈米粒子205可以是量子線300以外之其他種類，只要其原子尺寸可以使其每一奈米粒子平均含有超過摻雜物種類。可行之奈米粒子種類可以分成奈米結晶體及其他顯示量子局限效應之多數連接奈米粒子。

一般組成摻雜電荷傳送層之材料可以選自II-VI、III-V、IV-VI、或IV半導體材料。特定類型之IV半導體為Si、Ge、及Sn。特定類型之III-V半導體為AlN、AlP、AlAs、及AlSb；GaN、GaP、GaAs、及GaSb；及InN、InP、InAs、及InSb。特定之II-VI半導體為ZnS、ZnSe、及ZnTe；CdS、CdSe、及CdTe、HgS、HgSe、及HgTe。特定之IV-VI半導體為PbS、PbSe、及PbTe。這些不同半導體材料可以藉由以下材料摻雜。針對IV半導體，摻雜物原子310可以選自III或V族材料。針對III-V列半導體，摻雜物原子310可以選自IIa、IIb、IV或VI族材料。針對II-VI列半導體，摻雜物原子310可以選自Ia、Ib、III、V或VII族材

料。針對IV-VI列半導體，摻雜物原子310可以選自III、V或VII族材料。

生長原位摻雜之半導體奈米粒子305後，接著必須產生一由其組成之摻雜半導體傳送層。如此技術中眾所周知者，用於形成奈米粒子膜之三種低成本技術為藉由液滴塗布、旋塗及噴墨將原位摻雜半導體奈米粒子305之膠液沈積。用於液滴塗布原位摻雜半導體奈米粒子305之普遍溶劑為己烷:辛烷之一9:1混合物(請參閱C. B. Murray等人之Annu. Rev. Mater. Sci. 30, 545(2000))。有機配體210需經選擇以致使原位摻雜半導體奈米粒子305可溶於非極性之溶劑中。依此，含有烴基尾之該有機配體是個好選擇，例如烷基胺。使用此技術中之習知前驅物時，來自生長程序之該配體(例如三辛基氧化膦)可以交換用於選擇之有機配體210(請參閱C. B. Murray等人之Annu. Rev. Mater. Sci. 30, 545(2000))。當旋塗原位摻雜半導體奈米粒子305之一膠液時，溶劑之規定為其應容易在沈積表面上散佈開，且該溶劑在旋塗期間是以一中等速率蒸發。經發現醇基之極性溶劑為一良好選擇；例如，將一低沸點之醇(如乙醇)與較高沸點之醇(如一丁醇-己醇混合物或1-丙醇)組合產生一良好之膜形成。同樣地，配體交換可用於接附一有機配體210(至原位摻雜之半導體奈米粒子305)，其尾部可溶於極性之溶劑中，吡啶即為一可溶性配體之範例。由這三種沈積程序產生之該摻雜半導體傳送層係電阻性，因為非導電性有機配體210將原位摻雜之半導體奈米粒子305分隔。為

了增進該摻雜半導體傳送層之導電率，較佳為接附於原位摻雜半導體奈米粒子305之有機配體210係因為藉由在一惰性氣體環境中將該摻雜半導體傳送層退火而蒸發。藉由選擇有機配體210以具有一低沸點(低於 200°C)，其即可在一退火程序期間從該膜蒸發(請參閱C. B. Murray等人之Annu. Rev. Mater. Sci. 30, 545(2000))，其中退火溫度低於 220°C 。因此，針對由非極性溶劑液滴塗布形成之膜，則以較短鏈之伯胺為佳，例如己胺，而針對由極性溶劑旋塗形成之膜，吡啶係一較佳配體。

退火步驟後接著將有機配體210蒸掉，該摻雜半導體傳送層仍呈電阻性，因為原位摻雜半導體奈米粒子305與電子及電洞之間之不良連接會因奈米粒子的表面狀態而捕獲。不良連接的問題可以利用奈米粒子在遠比其龐大配對物低之溫度下熔化而解決(請參閱A. N. Goldstein等人之Science 256, 1425(1992))。因此，吾人需要原位摻雜半導體奈米粒子305具有小於5 nm直徑，以利於增進燒結程序，且較佳尺寸為1-3 nm。典型之退火溫度在250與 500°C 之間。退火可以在一管形熔爐或一快速熱退火器內進行，多種氣體(例如，氮、氫、氧、氫、或形成氣體)可以依據所需之結果而使用。在此技術中所熟知的是，其他加熱裝置也可以用於將該摻雜半導體傳送層退火。由表面狀態造成之捕獲也可以一部分藉由燒結程序而消除；然而，在典型退火後，許多表面狀態仍存在。

以下之範例被提供作為本發明之進一步瞭解，且不應被

解釋為對其之限制。

範例 1

摻雜與未摻雜之半導體傳送層形成於玻璃基板上。測試系統為CdSe，且有及無In摻雜(在陽離子位置替換之CdSe之一施體)。未摻雜之CdSe量子線300係由一相似於Pradhan等人者之程序形成。(請參閱N. Pradhan等人之Nano Letters 6, 720 (2006))。在吾人之版本中，鎘前驅物為醋酸鎘及硒前驅物為硒脲，其中相等分子(1.27×10^{-4} 莫耳)量用於合成。用於生長之配位溶劑為辛胺(OA)，其在使用前先在30℃下脫氣30分鐘。在一乾燥箱中之一小玻璃瓶內，0.03 g醋酸鎘添加至4 ml之OA。在不斷旋轉下將此混合物緩緩加熱後，溶液在5-10分鐘內呈現透明。隨後，將此混合物放入一三頸形燒瓶內及放置於一惰性環境裝置(Schlenk line)上。在室溫時，內容物進行三次抽真空循環，接著再填裝氬氣。第三次循環後，燒瓶內容物升溫至120℃。為了製備Se前驅物，在一乾燥箱中之一小玻璃瓶內將0.016 g硒脲添加至550 μ l之OA。在緩緩加熱且不斷攪拌後，溶液在大約25-30分鐘內呈現透明。隨後將內容物轉移至一注射器且在120℃時注入該三頸形燒瓶內。燒瓶之內容物在注入之幾秒內轉變成深紅色。在緩慢攪拌下CdSe量子線300之生長即在120℃時持續4-6小時，最後以140℃退火20分鐘。

無任何尺寸選擇性沈澱下，除了CdSe量子線300外，TEM分析也揭露CdSe預連線聚集之形成。未純化線溶液之

吸收光譜給定於圖4中，其揭露在540 nm時有一隆起，其於446即416 nm具有一陡峭峰值。對應之冷光反應(400 nm激發)則顯示於圖5中，其顯示出二峰值，一陡峭峰值在450 nm處(對應於吸收特性之416 nm)及一較寬之峰值中央在530 nm處(其可能為460 nm及540之吸收特性的集合)。在室內照明下線發射清晰可見，儘管其不如典型之CdSe量子點明亮。

為了形成原位摻雜之半導體奈米粒子305，吾人添加醋酸鉬作為該等合成前驅物之一。醋酸鉬水合物是在一小玻璃瓶內添加至OA，以製造一 6.2×10^{-4} M溶液。在緩緩加熱且不斷攪拌後，混合物在幾分鐘後變成透明。不同之溶液量從混合物擷取出，以取得正確摻雜數量。例如，欲在量子線前驅物溶液中具有0.1% (克分子量)之鉬前驅物，則200 μ l之 6.2×10^{-4} M溶液即隨著鎘前驅物溶液添加至該三頸形燒瓶內。其餘合成程序相同於未摻雜合成程序。在0.1%摻雜濃度位準時，未純化摻雜線之吸收及發射光譜二者看起來皆分別相似於圖4及5中之未摻雜線的報告。

已形成摻雜(0.01%、0.1%、及1%之摻雜濃度)及未摻雜之粗製溶液後，以醇作為溶劑即可產生膠液。較明確地說，在一離心管內將大約~1-2 ml之粗製溶液添加至3 ml己烷與10 ml甲醇。在離心作用數分鐘後，上層液變透明。傾析後加入3-4 ml吡啶。插塞迅速溶於吡啶中而產生一透明溶液。該溶液在持續攪拌24小時下以80°C加熱，以利交換OA有機配體210成吡啶有機配體210。多餘之吡啶

有些在添加大約~15 ml己烷於吡啶液之前先利用真空移除。此溶液隨後進行離心作用，將上層液傾析，及將1-丙醇與乙醇之一混合物添加至插塞，以取得一透明膠液。鏡用以奈米粒子為主之膜即在將該膠液旋塗於乾淨之硼矽酸鹽玻璃上後取得。請注意，該膜係在空氣中旋塗。該膜隨後在一管形熔爐內(含有流動之氫氣)以160°C退火30分鐘，接著以300°C進行45分鐘，以利於分別蒸掉吡啶配體及燒結CdSe量子線300。隨後，歐姆接觸透過一接觸遮罩而沈積於該奈米粒子膜上，以致能二點式及四點式探針量測。歐姆金屬(依沈積順序)係由50 nm之In、40 nm之Cr、及350 nm之Au組成。銅係一已知用於CdSe之歐姆接觸，而Au沈積以協助探測歐姆接觸。金屬係在一大約 $\sim 10^{-6}$ Torr真空位準下以熱蒸發沈積。在金屬蒸發之前，該膜先以丙酮、甲醇、及水清潔，接著以氮氣吹乾。該等接觸係在一管形熔爐內之流動氫氣下以240°C退火20分鐘。

為了量測該膜之電阻率，使用一Keithley 6220精密電流源及一Keithley 6514電流計之一組合。二點式及四點式探針量測二者皆採用。可以確定的是金屬形成的具量子線300膜之歐姆接觸可用於所有摻雜濃度(包括0%)。圖6顯示針對0.1%摻雜樣品而進行之二點式探針量測之IV特徵。歐姆接觸形成之證明為IV迹線在正及負電流時之大動態範圍上確實呈線性。下列表I顯示In摻雜濃度對於IV迹線之斜率(R)與對應膜電阻率(ρ)成函數關係。從表中可以看出，膜電阻率在0.1%摻雜濃度時最低。針對0及0.01%摻雜量，

表 I

摻雜濃度	0%	0.01%	0.1%	1%
R(GΩ)	>210	>210	4	115
$\rho(\text{ohm-cm})$	$>9.5 \times 10^6$	$>9.5 \times 10^6$	1.8×10^5	5.2×10^6

量測到之膜電阻在電流計規格(210 GΩ)以外。依此，電阻被記錄為>210 GΩ。針對大於0.1%之摻雜量(1%)，假設電阻率並未繼續下降，因為大的銦位準透過散射而開始衝擊到電子遷移率。由於0.1%之摻雜量也很大，可以推論出大量In原子並非活性施體，或者發生某些類型之自動補償。例如，如果In原子不在量子線300內，而是被發現在量子線300表面上，則在空氣中旋塗該膜的結果，這些銦原子會因為逐漸氧化而呈非活性。根據相同理由，氧化在表面In原子上之衝擊(使其呈非活性)對於原位摻雜確實產生了CdSe量子線300所用施體In原子之假設給予最佳支持。也有幾項實驗被進行用於確定300°C是否為最佳之燒結溫度。結果針對燒結溫度250°、350°及400°C時其層電阻分別為>210 GΩ、60 GΩ及>210 GΩ。即使較高溫度導致改善之電子遷移率，但是其也會導致較多缺陷形成(例如Cd空位)，其可產生自動補償效應。另經證實在0.1%摻雜量時之結果為可重製，吾人在重覆多次後得到其相互間有一在因數1.5以內之電阻率值。整體而言，這些結果顯示CdSe量子線300係透過一原位摻雜程序而以In施體摻雜，及較佳燒結溫度係在300°C範圍內。

【圖式簡單說明】

圖1顯示一先前技術無機發光裝置之示意側視圖；

圖2顯示一膠狀無機奈米粒子之示意圖；

圖3顯示一原位摻雜之量子線奈米粒子之示意圖；

圖4顯示一未純化且未摻雜之CdSe量子線膠液之UV-VIS吸收光譜；

圖5顯示一未純化且未摻雜之CdSe量子線膠液在400 nm激發之發射光譜；及

圖6揭示針對CdSe量子線之0.1%In摻雜之膜電阻二點式探針量測時之IV反應。

【主要元件符號說明】

100	基板
105	發光二極體裝置
110	p接觸層
120	p傳送層
130	本質發射器層
140	n傳送層
150	n接觸層
160	陽極
170	陰極
200	半導體核心
205	無機奈米粒子
210	有機配體
300	量子線
305	原位摻雜半導體奈米粒子
310	摻雜物原子

102年10月8日修正本

第097103096號專利申請案

中文申請專利範圍替換本(102年10月)

十、申請專利範圍：

1. 一種製造一摻雜半導體傳送層之方法，該摻雜半導體傳送層用在一電子裝置內，該方法包含：
 - (a) 在一膠狀溶液內生長原位摻雜(in-situ doped)半導體奈米粒子；
 - (b) 將該等原位摻雜半導體奈米粒子沈積於一表面上，以形成該摻雜半導體傳送層；及
 - (c) 將該等沈積之原位摻雜半導體奈米粒子退火，使有機配體自該等原位摻雜半導體奈米粒子之表面蒸發(boiled off)。
2. 如請求項1之方法，其中該等沈積之原位摻雜半導體奈米粒子係藉由一退火程序熔合，因而形成一連續性摻雜半導體傳送層。
3. 如請求項1之方法，其中該半導體係選自IV、III-V、II-VI、或IV-VI半導體材料。
4. 如請求項3之方法，其中該半導體係一類II-VI之化合物及該摻雜物原子係—Ia、Ib、III、V、或VII族材料。
5. 如請求項3之方法，其中該半導體係一類III-V之化合物及該摻雜物原子係—IIa、IIb、IV、或VI族材料。
6. 如請求項3之方法，其中該半導體係一類IV材料及該摻雜物原子係—III或V族材料。
7. 如請求項3之方法，其中該半導體係一類IV-VI材料及該摻雜物原子係—III、V、或VII族材料。
8. 如請求項1之方法，其中該原位摻雜半導體奈米粒子係

一量子線或顯示量子局限效應之多數連接奈米粒子。

9. 如請求項1之方法，其中該摻雜半導體傳送層係在220°C以下之溫度退火。
10. 如請求項2之方法，其中該摻雜半導體傳送層係在250°C與500°C之間之溫度退火。
11. 如請求項10之方法，其中該摻雜半導體傳送層係使用一管形熔爐或一快速熱退火器退火。
12. 一種製造一摻雜半導體傳送層之方法，該摻雜半導體傳送層用在一電子裝置內，該方法包含：
 - (a) 在一膠狀溶液內生長原位摻雜半導體奈米粒子；
 - (b) 執行一配體交換，以利用一沸點低於200°C之有機配體覆蓋該等原位摻雜半導體奈米粒子之表面；
 - (c) 製造一含有已交換之該配體(the exchanged ligand)之該等原位摻雜奈米粒子與一有機溶劑之膠液；
 - (d) 塗布該膠液以形成一原位摻雜半導體奈米粒子層；及
 - (e) 將沈積之該原位摻雜半導體奈米粒子層退火，使已交換之該有機配體自該等原位摻雜半導體奈米粒子之表面蒸發。
13. 如請求項12之方法，其中在步驟(e)之後，該等塗布之原位摻雜半導體奈米粒子係藉由一退火程序熔合，因而形成一連續性摻雜半導體傳送層。
14. 如請求項12之方法，其中已交換之該配體係吡啶。
15. 如請求項12之方法，其中該溶劑係呈極性。

16. 如請求項12之方法，其中該膠液係藉由旋塗、液滴塗布、或噴墨而塗布。
17. 如請求項12之方法，其中該摻雜半導體傳送層係在220℃以下之溫度退火。
18. 如請求項13之方法，其中該摻雜半導體傳送層係在250℃與500℃之間之溫度退火。

十一、圖式：

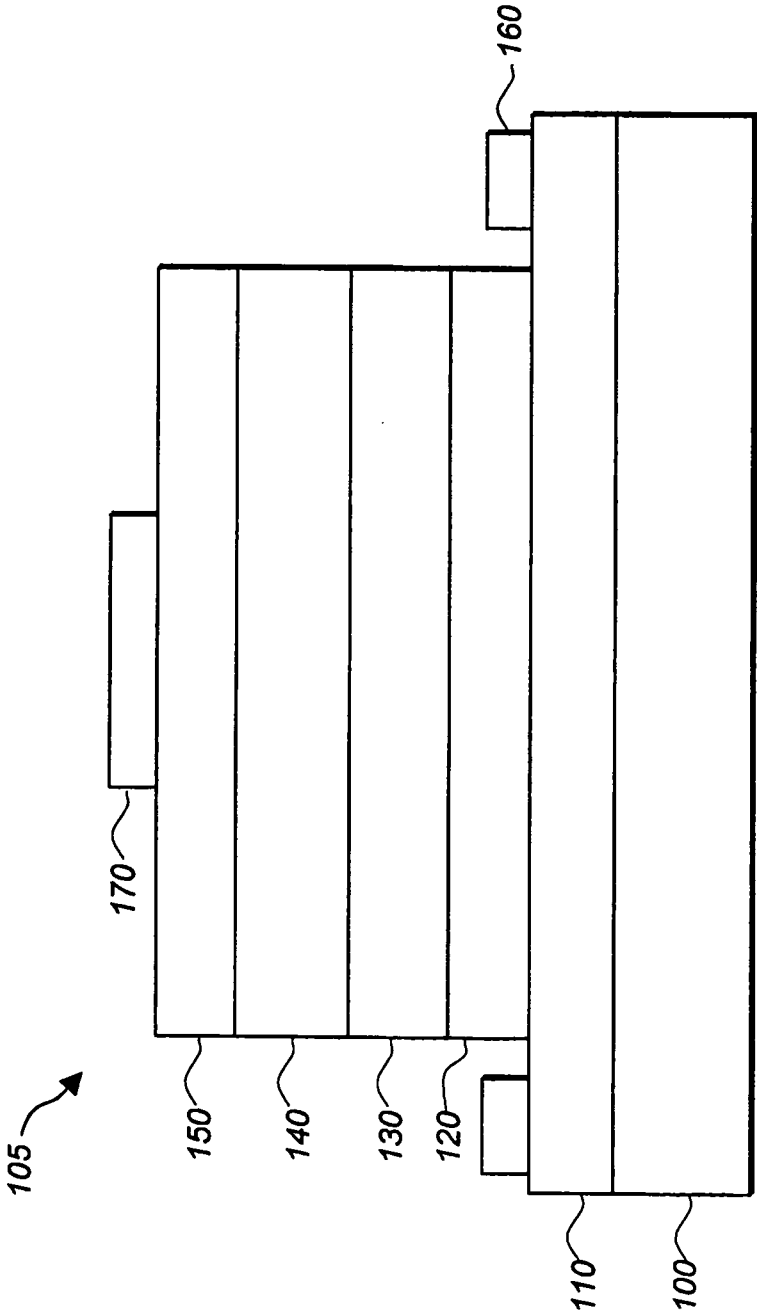


圖 1

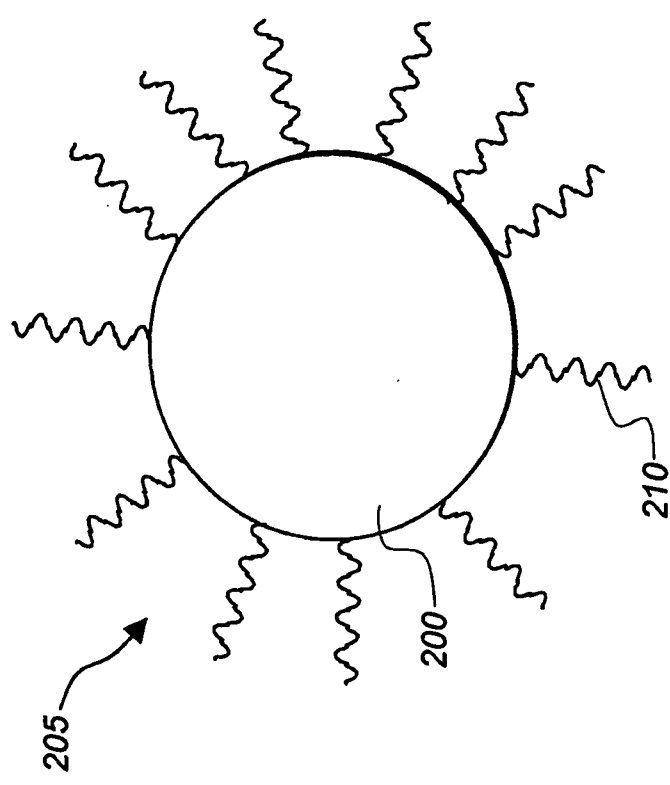


圖 2

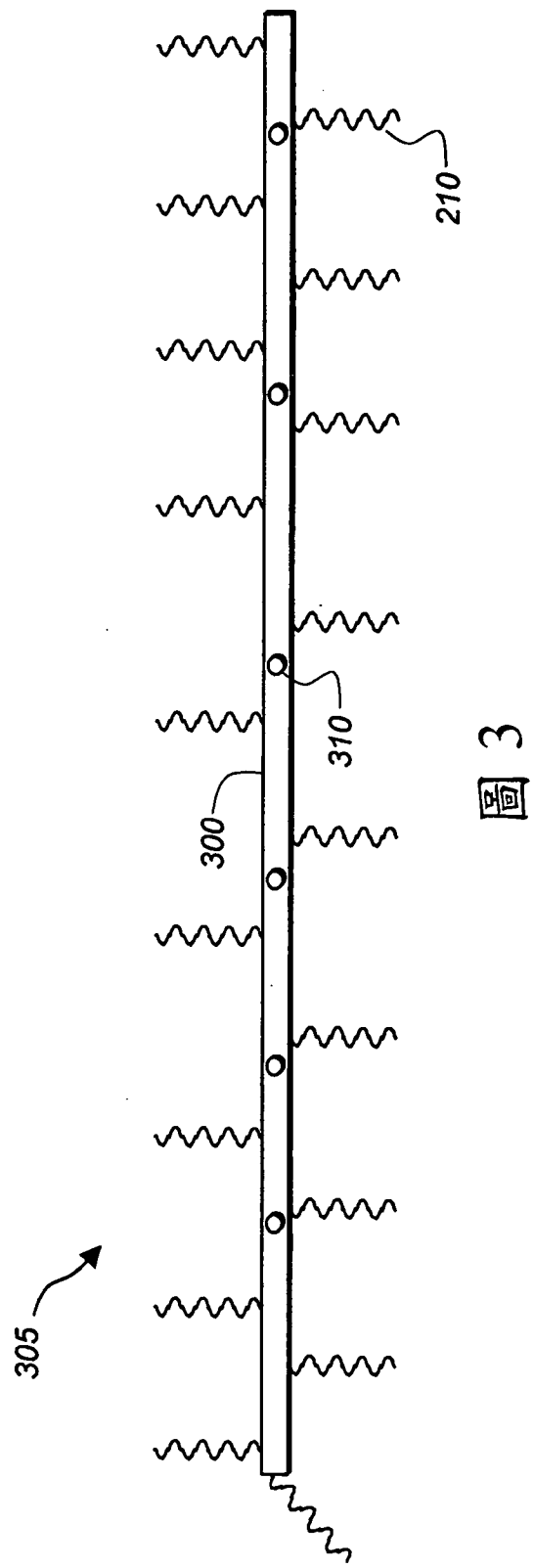


圖 3

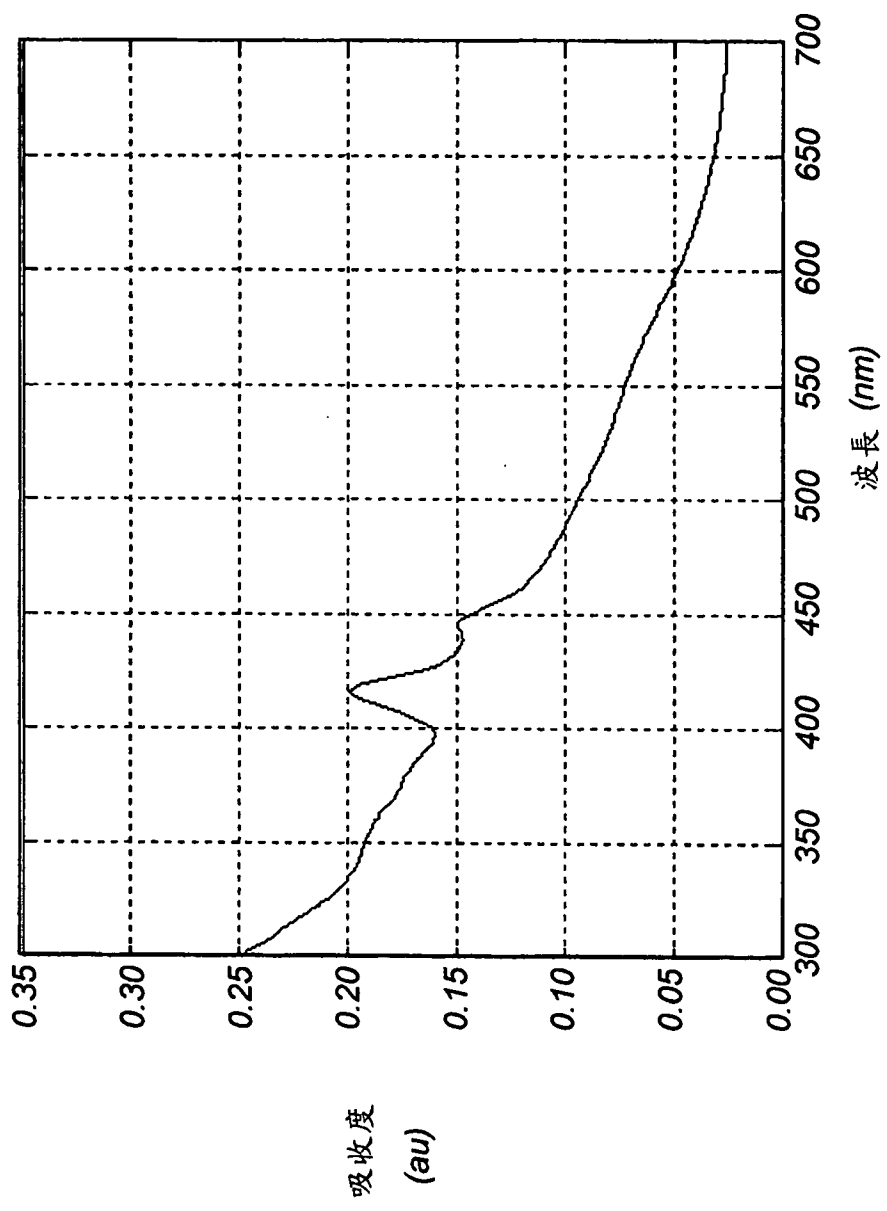


圖 4

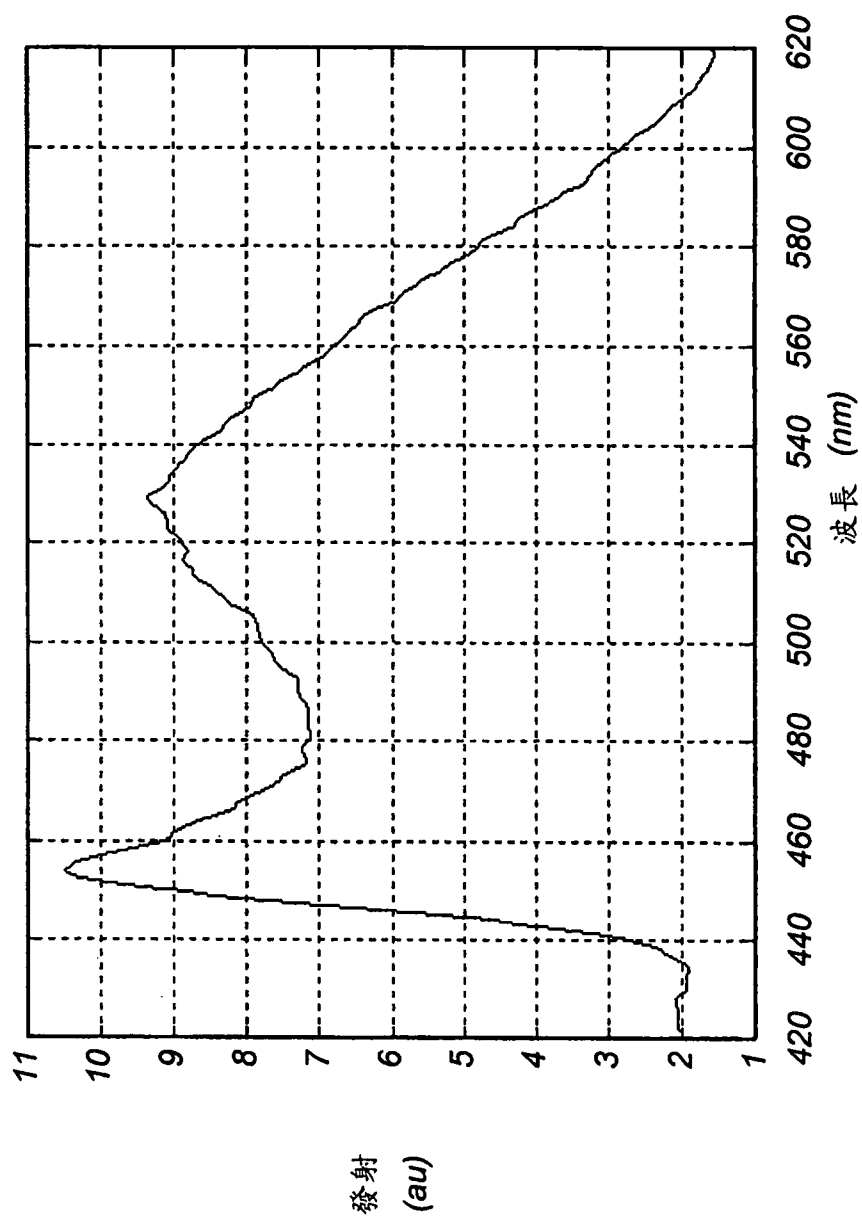


圖 5

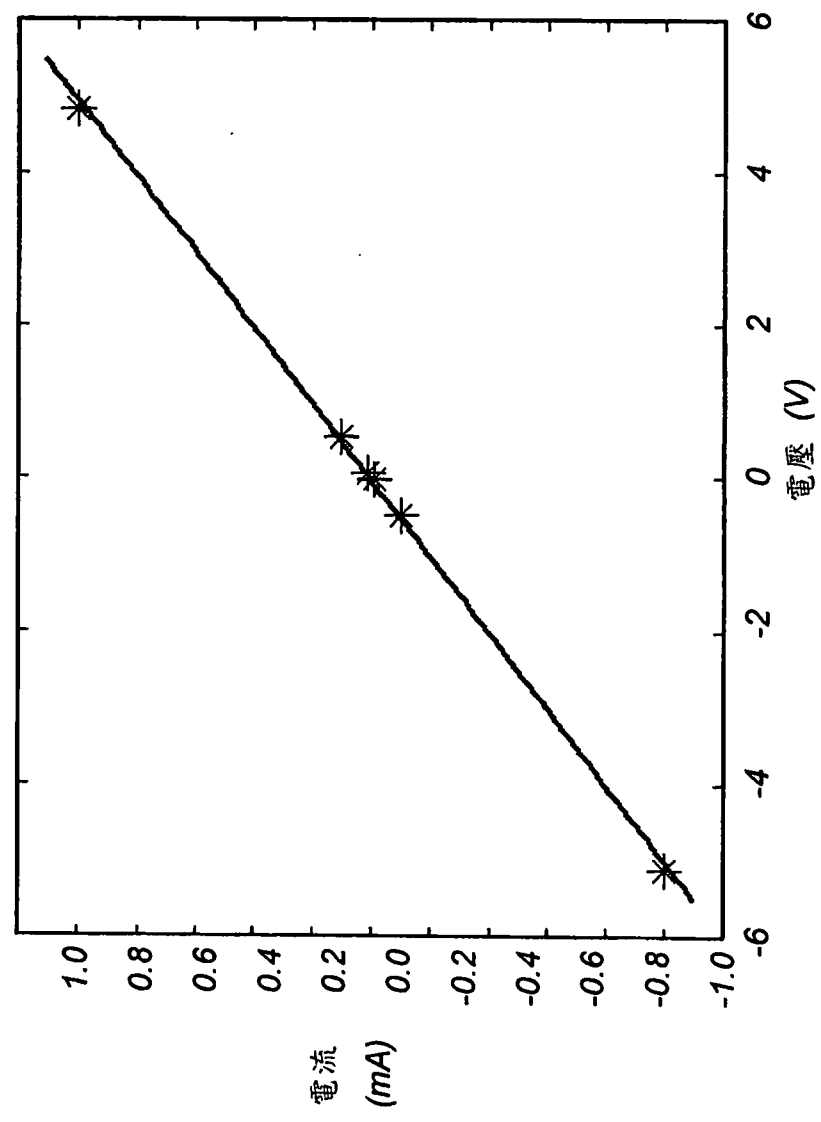


圖 6