(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年12月1日(01.12.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/249227 A1

(51) 国際特許分類:
H02M 3/155 (2006.01)

(21) 国際出願番号： PCT/JP2021/019537

(22) 国際出願日： 2021年5月24日(24.05.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人: サンケン電気株式会社 (**SANKEN ELECTRIC CO., LTD.**) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目６番３号 Saitama (JP).

(72) 発明者: 麻生 真司 (**Aso Shinji**); 〒3528666 埼玉県新座市北野三丁目６番３号サンケン電気株式会社内 Saitama (JP).

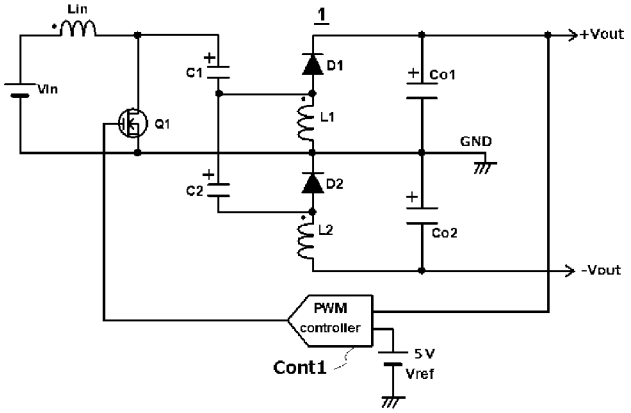
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,

(54) **Title:** MULTI-OUTPUT SEPIC CONVERTER

(54) 発明の名称： マルチ出力ＳＥＰＩＣコンバータ

[図1]



(57) **Abstract:** The purpose of the present invention is to enhance the cross regulation accuracy of a DC-DC converter comprising a SEPIC circuit adapted for multiple outputs for supplying positive and negative output voltages. [Solution] In a multi-output SEPIC circuit 1 comprising: reactors Lin, L1, L2; a switching element Q1; coupling capacitors C1, C2; rectifying elements D1, D2; and output capacitors Co1, Co2, the connection of the coupling capacitor C2 and the reactor Lin is changed. The present invention is characterized by changing the connection of the coupling capacitor C2 so that the coupling capacitor C2 is connected to a node of the coupling capacitor C1, the anode of the rectifying element D1, and the reactor L1.

(57) 要約：正負出力電圧を供給するマルチ出力に対応させたＳＥＰＩＣ回路で構成されたＤＣ－ＤＣコンバータのクロスレギュレーション精度を向上させる。【解決手段】リアクトルＬｉｎ、Ｌ１、Ｌ２、スイッチング素子Ｑ１、結合コンデンサＣ１、Ｃ２整流素子Ｄ１、Ｄ２、出力コンデンサＣｏ１、Ｃｏ２で構成されたマルチ出力ＳＥＰＩＣ回路１において、結合コンデンサＣ２とリアクトルＬｉｎとの接続を変更する。結合コンデンサＣ２の接続を結合コンデンサＣ１、整流素子Ｄ１アノード、リアクトルＬ１の接続点に変更して接続することを特徴とする。

WO 2022/249227 A1

［続葉有］

ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ： マルチ出力ＳＥＰＩＣコンバータ

技術分野

[0001] 本発明は、ＳＥＰＩＣ回路で構成されたＤＣ／ＤＣコンバータに関する。

背景技術

[0002] 自動車のバッテリーなどの不安定な入力電源から安定した出力電圧を生成する手段として、昇降圧コンバータが使用されている。自動車の安全運転に係るセンサーへの電源が複数個必要になるが、例えば、図４に示すようにＳＥＰＩＣ回路で構成された３チャンネル出力のＤＣ－ＤＣコンバータが特許文献１に開示されている。特許文献１は、１コンバータで昇圧×１出力と昇降圧×２出力の計３出力の異なる出力電圧を供給することができる。

[0003] 図４は、通常のＳＥＰＩＣ回路である、入力リアクトルＬｉｎ、スイッチング素子Ｑ１、デカップリングコンデンサＣ１、正極リアクトルＬ１、ダイオードＤ１、コンデンサＣｏ１による正極出力電圧＋Ｖｏｕｔに加えて、出力整流ダイオードの極性を反転させ、ＧＮＤを正極にして電圧をシフトさせた構成で、デカップリングコンデンサＣ２、負極リアクトルＬ２、ダイオードＤ２、コンデンサＣｏ２による負極出力電圧－Ｖｏｕｔを構成する。
また、入力電圧Ｖｉｎに入力リアクトルＬｉｎの回生エネルギーを重畳させて整流することで昇圧電圧＋Ｖｏｕｔ３を得ている。
なお、スイッチング素子Ｑ１のオンオフ駆動信号は、ＰＷＭ信号生成部Ｃｏｎｔ１にて、基準電圧Ｖｒｅｆと正極出力電圧＋Ｖｏｕｔとの誤差信号を演算してフィードバック制御を行っている。

[0004] ここで、図４の昇降圧×２出力である正極出力電圧＋Ｖｏｕｔと負極出力電圧－Ｖｏｕｔに限定して説明する。ここで、入力リアクトルＬｉｎ、正極リアクトルＬ１、負極リアクトルＬ２は同じインダクタンス値とし、ＳＥＰＩＣ回路の入力リアクトルＬｉｎとスイッチング素子Ｑ１を共通化した回路構成とすることで正極出力電圧＋Ｖｏｕｔ（コンデンサＣｏ１の電圧ＶＣｏ１

）と負極出力電圧－Ｖｏｕｔ（コンデンサＣｏ２の電圧ＶＣｏ２）が同じ電圧になる。

この理由は、下記のように入力電圧とデューティーＤの関係が同様になるためである。

上記の関係を数式で表すと、まず正極出力電圧＋Ｖｏｕｔ側は定常状態では入力リアクトルＬｉｎの充電・放電が等しくなることから下記の関係式が成り立つ。

Ｖｉｎ・D=（ＶＣｏ1+Ｖｃ1-Ｖｉｎ）・（1-D）

Ｄ／（1-D）=（ＶＣｏ1+Ｖｃ1-Ｖｉｎ）／Ｖｉｎ　　（1）

正極リアクトルＬ１も同様に充電・放電が等しくなることから

Ｖｃ１・Ｄ＝ＶＣｏ１・（１－Ｄ）

Ｄ／（１－Ｄ）＝ＶＣｏ１／Ｖｃ１　　（2）

式（1）、（2）から

（Ｖｏｕｔ＋Ｖｃ１－Ｖｉｎ）/Ｖｉｎ＝ＶＣｏ１/Ｖｃ１

Ｖｃ１・（Ｖｏｕｔ＋Ｖｃ１－Ｖｉｎ）－ＶＣｏ１・Ｖｉｎ＝０

Ｖｃ１・（Ｖｏｕｔ＋Ｖｃ１）－Ｖｃ１・Ｖｉｎ－ＶＣｏ１・Ｖｉｎ＝０

Ｖｃ１・（Ｖｏｕｔ＋Ｖｃ１）－（Ｖｃ１＋ＶＣｏ１）・Ｖｉｎ＝０

（Ｖｃ１－Ｖｉｎ）・（Ｖｃ１＋ＶＣｏ１）＝０

∴　Ｖｃ１＝Ｖｉｎ

（ただし、Ｖｃ１＝－ＶＣｏ１はダイオードＤ１のブレークダウンのため、成立しない）

したがって、デカップリングコンデンサＣ１の電圧はＶｉｎとなる。

また、式（1）から

Ｄ／（１－Ｄ）Ｖｉｎ＝（ＶＣｏ１＋Ｖｃ１－Ｖｉｎ）

ＶＣｏ１＝Ｖｉｎ・（Ｄ／（１－Ｄ））＋Ｖｉｎ－Ｖｃ１

＝（ＶｉｎＤ＋Ｖｉｎ－ＶｉｎＤ）/（１－Ｄ）－Ｖｃ１

＝（Ｖｉｎ）/（１－Ｄ）－Ｖｃ１

ここで、Ｖｃ１＝Ｖｉｎから、

ＶＣｏ１＝Ｖｉｎ・Ｄ/（１－Ｄ）

となる。

また、同様に負極出力電圧－Ｖｏｕｔ側は、定常状態では入力リアクトルＬｉｎの充電・放電が等しくなることから下記の関係式が成り立つ。

Ｖｉｎ・Ｄ＝（Ｖｃ２－Ｖｉｎ）・（１－Ｄ）

Ｄ／（１－Ｄ）＝（Ｖｃ２－Ｖｉｎ）／Ｖｉｎ　　（３）

負極出力リアクトルＬ２も同様に充電・放電が等しくなることから

（Ｖｃ２－ＶＣｏ２）・Ｄ＝ＶＣｏ２・（１－Ｄ）

Ｄ／（１－Ｄ）＝ＶＣｏ２／（Ｖｃ２－ＶＣｏ２）　　（４）

式（３）、（４）から

（Ｖｃ２－Ｖｉｎ）／Ｖｉｎ＝ＶＣｏ２／（Ｖｃ２－ＶＣｏ２）

（Ｖｃ２－Ｖｉｎ）・（Ｖｃ２－ＶＣｏ２）＝Ｖｉｎ・ＶＣｏ２

$Ｖｃ２^{2}$－Ｖｃ２・ＶＣｏ２－Ｖｉｎ・Ｖｃ２＋Ｖｉｎ・ＶＣｏ２－Ｖｉｎ・ＶＣｏ２＝０

$Ｖｃ２^{2}$ －Ｖｃ２・ＶＣｏ２－Ｖｉｎ・Ｖｃ２＝０

Ｖｃ２（Ｖｃ２－ＶＣｏ２－Ｖｉｎ）＝０

Ｖｃ２＝Ｖｉｎ＋ＶＣｏ２

デカップリングコンデンサＣ２の電圧は入力電圧Ｖｉｎ＋負極出力電圧ＶＣｏ２となる。

また、式（３）から

Ｄ／（１－Ｄ）＝（Ｖｃ２－Ｖｉｎ）／Ｖｉｎ

Ｖｉｎ・Ｄ／（１－Ｄ）＝Ｖｃ２－Ｖｉｎ

Ｖｉｎ・Ｄ／（１－Ｄ）＋Ｖｉｎ＝Ｖｃ２

（Ｖｉｎ・Ｄ＋Ｖｉｎ－Ｖｉｎ・Ｄ）／（１－Ｄ）＝Ｖｃ２

Ｖｉｎ／（１－Ｄ）＝Ｖｃ２　　（５）

式（４）から

Ｄ／（１－Ｄ）＝ＶＣｏ２／（Ｖｃ２－ＶＣｏ２）

Ｄ・（Ｖｃ２－ＶＣｏ２）＝ＶＣｏ２（１－Ｄ）

Ｄ・Ｖｃ２－Ｄ・ＶＣｏ２＝ＶＣｏ２－Ｄ・ＶＣｏ２

Ｄ・Ｖｃ２＝ＶＣｏ２

Ｖｃ２＝ＶＣｏ２／Ｄ　　（６）

式（５）、（６）から

Ｖｉｎ／（１－Ｄ）＝ＶＣｏ２/Ｄ

ＶＣｏ２＝Ｖｉｎ・Ｄ／（１－Ｄ）

となる。従って、正極出力電圧＋Ｖｏｕｔ（＝ＶＣｏ１）と負極出力電圧－Ｖｏｕｔ（＝ＶＣｏ２）は同じ電圧が出力される。

先行技術文献

特許文献

[0005] 特許文献1：ＣＮ１０９４５０２５２Ａ公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、図４の構成にすることで、表１に示すようにスイッチング素子Ｑ１がオフの時には、正極リアクトルＬ１の放電経路は正極リアクトルＬ１→ダイオードＤ１→コンデンサＣｏ１→正極リアクトルＬ１の放電経路ｆの他に、正極リアクトルＬ１→デカップリングコンデンサＣ１→デカップリングコンデンサＣ２→ダイオードＤ２→正極リアクトルＬ１の経路ｈが形成される。

また、 負極リアクトルＬ２の放電経路は負極リアクトルＬ２→ダイオードＤ２→コンデンサＣｏ２→負極リアクトルＬ２の放電経路ｇの他に、負極リアクトルＬ２→デカップリングコンデンサＣ２→デカップリングコンデンサＣ１→ダイオードＤ１→コンデンサＣｏ１→コンデンサＣｏ２→負極リアクトルＬ２の経路ｉが形成される。

[0007]

[表1]

Q1動作	D1、D2動作	経路		状態
ＯＮ	D1:OFF D2:OFF	a	Vin→Lin→Q1→Vin	VLin=Vin
		b	C1→Q1→L1→C1	VL1=-Vc1
		c	C2→Q1→Co2→L2→C2	VL2=-Vc2+VCo2
ＯＦＦ	D1:ON D2:ON	d	Vin→Lin→C1→D1→Co1→Vin	Vin+VLin-Vc1-VCo1=0
		e	Vin→Lin→C2→D2→Vin	Vin+VLin-Vc2=0
		f	L1→D1→Co1→L1	VL1-VCo1=0
		g	L2→D2→Co2→L2	VL2-VCo2=0
		h	L1→C1→C2→D2→L1	VL1+Vc1-Vc2=0
		i	L2→C2→C1→D1→Co1→Co2→L2	VL2+Vc2-Vc1-VCo1-VCo2=0

[0008] したがって、

ＶＣｏ１=Ｖｃ２-Ｖｃ１

ＶＣｏ２=ＶＣｏ１+ＶＣｏ２+Ｖｃ１-Ｖｃ２

の関係式が成り立つ。

デカップリングコンデンサＣ１とＣ２の静電容量が出力電流に対して十分に大きければ、

デカップリングコンデンサＣ１の電圧Ｖｃ１は入力電圧Ｖｉｎとなり、

デカップリングコンデンサＣ２の電圧Ｖｃ２はＶｉｎ+ＶＣｏ２となるので、

ＶＣｏ１=Ｖｉｎ+ＶＣｏ２－Ｖｉｎ=ＶＣｏ２

となる。

しかしながら、デカップリングコンデンサＣ１とＣ２の静電容量を大きくすると、デカップリングコンデンサＣ１とＣ２の初期電圧が電源動作前はゼロボルトなので、デカップリングコンデンサＣ１の電圧が入力電圧ＶｉｎとデカップリングコンデンサＣ２の電圧がＶｉｎ+ＶＣｏ２と等しくなるまでに時間を要したり、過渡的な応答速度が遅くなったりする。このため、デカップリングコンデンサＣ１とＣ２は小さい容量を選択することが望ましい。

しかし、デカップリングコンデンサＣ１とＣ２の静電容量を小さくすると、デカップリングコンデンサＣ１とＣ２のリップル電圧△Ｖｃ１、△Ｖｃ２が大きくなる。その結果、デカップリングコンデンサＣ１の電圧はＶｉｎ+△Ｖｃ１、デカップリングコンデンサＣ２の電圧はＶｉｎ+ＶＣｏ２+△Ｖｃ２となる。

したがって、デカップリングコンデンサＣ１の負荷電流が多く、デカップリングコンデンサＣ２の負荷電流が少ない場合、またはその逆の時にデカップリングコンデンサＣ１、Ｃ２のリップル電圧△Ｖｃ１、△Ｖｃ２が負荷電流の少ない方に加算されるため、正極出力電圧ＶＣｏ１と負極出力電圧ＶＣｏ２のクロスレギュレーションが悪化するという課題が発生する。

すなわち、図５に示すクロスレギュレーション特性図のように、正負極出力電圧±Ｖｏｕｔのクロス負荷電流の条件になると、負荷電流の大きいほうの出力電圧が低下し、反面、負荷電流の小さいほうの出力電圧が上昇し、クロスレグレーションの精度が悪くなる問題がある。

[0009] 上記問題に鑑み、本発明は、クロス負荷電流によらずクロスレギュレーションの精度の良いマルチ出力のＳＥＰＩＣ回路を提供することを課題とする。

課題を解決するための手段

[0010] 上記課題を解決するために、本発明の一態様によれば、正負出力電圧を供給するマルチ出力ＳＥＰＩＣコンバータであって、前記ＳＥＰＩＣコンバータの正極出力は、入力側リアクトルと第１の結合コンデンサと正極整流ダイオードとを介して接続され、正極出力とＧＮＤ間には第１の平滑コンデンサが接続され、また、前記第１の結合コンデンサと前記正極整流ダイオードとの接続点とＧＮＤ間に正極出力側リアクトルが接続され、前記ＳＥＰＩＣコンバータの負極出力は、前記前記第１の結合コンデンサと前記正極整流ダイオードと前記正極出力側リアクトルとの接続点に、第２の結合コンデンサと負極出力側リアクトルとを介して接続され、負極出力とＧＮＤ間には第２の平滑コンデンサが接続され、また、前記第２の結合コンデンサと負極出力側リアクトルとの接続点とＧＮＤ間に前記負極整流ダイオードが接続されたことを特徴とする。

発明の効果

[0011] 本発明によると、クロス負荷電流にかかわらずにクロスレギュレーションの精度を保つことができる。

図面の簡単な説明

[0012] [図1]図１は、本発明の実施形態に係るＳＥＰＩＣ回路で構成されたＤＣ／ＤＣコンバータを示す図である。

[図2]図２は、図１に示す本発明の実施形態において、クロスレギュレーション特性を示す図である。

[図3]図３は、本発明の実施形態の応用例として同期整流回路で構成されたＳＥＰＩＣ回路のＤＣ／ＤＣコンバータを示す図である。

[図4]図４は、従来技術のＳＥＰＩＣ回路を示す図である。

[図5]図５は、図４に示す従来技術において、クロスレギュレーション特性を示す図である。

発明を実施するための形態

[0013] （実施形態）

図１の実施例は、従来技術の回路からダイオードＤ３とコンデンサＣｏ３を削除して正負極の２出力のみに整理したもので、機能に対する構成部品は同じ構成部品点数からなる。

しかし、デカップリングコンデンサＣ１とＣ２の接続を直列接続した点で異なる。すなわち、デカップリングコンデンサＣ２の正極端子を入力リアクトルＬｉｎとスイッチング素子Ｑ１のドレインとの接続点から、デカップリングコンデンサＣ１とダイオードＤ１アノード端子と正極リアクトルＬ１との接続点に接続する。

[0014] 図１の実施例において、正極出力電圧を数式で表すと以下のように示せる。

まず正極出力電圧＋Ｖｏｕｔ側は、定常状態では入力リアクトルＬｉｎの充電・放電が等しくなることから

Ｖｉｎ・Ｄ＝（Ｖｃｏ１＋Ｖｃ１－Ｖｉｎ）・（１－Ｄ）

Ｄ／（１－Ｄ）＝（Ｖｃｏ１＋Ｖｃ１－Ｖｉｎ）／Ｖｉｎ　　（７）

正極リアクトルＬ１も同様に充電・放電が等しくなることから

Ｖｃ１・Ｄ＝ＶＣｏ１・（１－Ｄ）

Ｄ／（１－Ｄ）＝ＶＣｏ１／Ｖｃ１　　（８）

ここで式（７）、（８）から

（Ｖｃｏ１＋Ｖｃ１－Ｖｉｎ）／Ｖｉｎ＝ＶＣｏ１／Ｖｃ１

Ｖｃ１・（Ｖｃｏ１＋Ｖｃ１－Ｖｉｎ）－Ｖｃｏ１・Ｖｉｎ＝０

Ｖｃ１・（Ｖｃｏ１＋Ｖｃ１）－Ｖｃ１・Ｖｉｎ－ＶＣｏ１・Ｖｉｎ＝０

Ｖｃ１・（Ｖｃｏ１＋Ｖｃ１）－（Ｖｃ１＋ＶＣｏ１）・Ｖｉｎ＝０

（Ｖｃ１－Ｖｉｎ）・（Ｖｃ＋ＶＣｏ１）＝０

∴　Ｖｃ1＝Ｖｉｎ

（Ｖｃ１＝－ＶＣｏ1はダイオードＤ１のブレークダウンのため、成立しない。）

したがって、デカップリングコンデンサＣ１の電圧は入力電圧Ｖｉｎとなる。

また、式（７）から

Ｄ／（１－Ｄ）・Ｖｉｎ＝（ＶＣｏ１＋Ｖｃ１－Ｖｉｎ）

ＶＣｏ１＝Ｖｉｎ（Ｄ／（１－Ｄ））＋Ｖｉｎ－Ｖｃ１

＝（Ｖｉｎ・Ｄ＋Ｖｉｎ－Ｖｉｎ・Ｄ）／（１－Ｄ）－Ｖｃ１

＝（Ｖｉｎ）／（１－Ｄ）－Ｖｃ１

Ｖｃ１＝Ｖｉｎから、

Ｖｃｏ１＝Ｖｉｎ・Ｄ／（１－Ｄ）

と正極出力電圧＋Ｖｏｕｔは表せられる。

次に、負極出力電圧－Ｖｏｕｔ側も同様に、定常状態では入力リアクトルＬｉｎの充電・放電が等しくなることから、

Ｖｉｎ・Ｄ＝（Ｖｃ１＋Ｖｃ２－Ｖｉｎ）・（Ｄ－１）

Ｄ／（Ｄ－１）＝（Ｖｃ１＋Ｖｃ２－Ｖｉｎ）／Ｖｉｎ　　（９）

負極リアクトルＬ２も同様に充電・放電が等しくなることから

（Ｖｃ１＋Ｖｃ２－ＶＣｏ２）・Ｄ＝ＶＣｏ２・（Ｄ－１）

Ｄ／（Ｄ－１）＝ＶＣｏ２／（Ｖｃ１＋Ｖｃ２－ＶＣｏ２）　　（１０）

ここで、式（９）、（１０）から

（Ｖｃ１＋Ｖｃ２－Ｖｉｎ）／Ｖｉｎ＝ＶＣｏ２／（Ｖｃ１＋Ｖｃ２－ＶＣｏ２）

（Ｖｃ１＋Ｖｃ２－Ｖｉｎ）・（Ｖｃ１＋Ｖｃ２－ＶＣｏ２）＝Ｖｉｎ・ＶＣｏ２

Ｖｃ１＋Ｖｃ２＝Ｖｉｎ＋ＶＣｏ２

となり、デカップリングコンデンサＣ１とＣ２の電圧は入力電圧＋出力電圧となる。

デカップリングコンデンサＣ１の電圧Ｖｃ１は、前述のＳＥＰＩＣの動作よりＶｃ１＝Ｖｉｎなので、デカップリングコンデンサＣ１の電圧Ｖｃ１は入力電圧、デカップリングコンデンサＣ２の電圧Ｖｃ２はＶＣｏ２となることが分かる。

[0015] また、式（７）から

Ｄ／（１－Ｄ）＝（Ｖｃ１＋Ｖｃ２－Ｖｉｎ）／Ｖｉｎ

Ｖｉｎ・Ｄ／（１－Ｄ）＝Ｖｃ１＋Ｖｃ２－Ｖｉｎ

Ｖｉｎ・Ｄ／（１－Ｄ）＋Ｖｉｎ＝Ｖｃ１＋Ｖｃ２

（Ｖｉｎ・Ｄ＋Ｖｉｎ－Ｖｉｎ・Ｄ）／（１－Ｄ）＝Ｖｃ１＋Ｖｃ２

Ｖｉｎ／（１－Ｄ）＝Ｖｃ１＋Ｖｃ２ （１１）

また、式（８）から

Ｄ／（１－Ｄ）＝Ｖｃｏ２／（Ｖｃ１＋Ｖｃ２－ＶＣｏ２）

Ｄ（Ｖｃ１＋Ｖｃ２－Ｖｃｏ２）＝ＶＣｏ２（１－Ｄ）

Ｄ・Ｖｃ１＋Ｄ・Ｖｃ２－Ｄ・Ｖｃｏ２＝ＶＣｏ２－Ｄ・Ｖｃｏ２

Ｄ・Ｖｃ１＋Ｄ・Ｖｃ２＝Ｖｃｏ２

Ｖｃ１＋Ｖｃ２＝ ＶＣｏ２/Ｄ （１２）

式（１１）、（１２）から

Ｖｉｎ／（１－Ｄ）＝ ＶＣｏ２／Ｄ

ＶＣｏ２＝Ｖｉｎ・Ｄ／（１－Ｄ）

ＶＣｏ１とＶＣｏ２は同じ電圧が出力される。

従って、正極出力電圧＋Ｖｏｕｔ（＝ＶＣｏ１）と負極出力電圧－Ｖｏｕｔ（＝ＶＣｏ２）は同じ電圧が出力される。

[0016] 表２に示すように、本発明である図１の構成にすることで、スイッチング素

子Ｑ１がオフの時には、正極リアクトルＬ１の放電経路は正極リアクトルＬ１→ダイオードＤ１→コンデンサＣｏ１→正極リアクトルＬ１の放電経路ｆの他に正極リアクトルＬ１→デカップリングコンデンサＣ２→ダイオードＤ２→正極リアクトルＬ１の経路ｈが形成される。

また、 負極リアクトルＬ２の放電経路は負極リアクトルＬ２→ダイオードＤ２→コンデンサＣｏ２→負極リアクトルＬ２の放電経路ｇの他に負極リアクトルＬ２→デカップリングコンデンサＣ２→ダイオードＤ１→コンデンサＣｏ１→コンデンサＣｏ２→負極リアクトルＬ２の経路ｉが形成される。

従来回路構成では２つの追加経路にデカップリングコンデンサＣ１を通る経路が形成されていたが、本発明ではデカップリングコンデンサＣ１を通る経路がなくなった。

ゆえに、

ＶＣｏ１＝Ｖｃ２

ＶＣｏ２＝ＶＣｏ１+ＶＣｏ２-Ｖｃ２

となる。

ここで、デカップリングコンデンサＣ２の静電容量が出力電流に対して十分に大きければ、デカップリングコンデンサＣ２の電圧Ｖｃ２はＶＣｏ２となるので、

ＶＣｏ１＝ＶＣｏ２＝Ｖｃ２

となる。

したがって、デカップリングコンデンサＣ１の静電容量を小さくし、デカップリングコンデンサＣ２を大きな静電容量にすることで、クロスレギュレーションが改善される。

すなわちデカップリングコンデンサの静電容量はＣ１のみとなるので、起動時間の改善、負荷応答性の改善は同時に達成できるメリットがある。

[0017]

[表2]

Q1 動作	D1、D2 動作	経路		状態
ＯＮ	D1:OFF D2:OFF	a	Vin→Lin→Q1→Vin	VLin=Vin
		b	C1→Q1→L1→C1	VL1=-Vc1
		c	C2→Q1→Co2→L2→C2	VL2=-Vc2+VCo2
ＯＦＦ	D1:ON D2:ON	d	Vin→Lin→C1→D1→Co1→Vin	Vin+VLin-Vc1-VCo1=0
		e	Vin→Lin→C1→C2→D2→Vin	Vin+VLin-Vc1-Vc2=0
		f	L1→D1→Co1→L1	VL1-VCo1=0
		g	L2→D2→Co2→L2	VL2-VCo2=0
		h	L1→C2→D2→L1	VL1-Vc2=0
		i	L2→C2→D1→Co1→Co2→L2	VL2+Vc2-VCo1-VCo2=0

[0018] 以上、本発明の実施形態を説明したが、上記実施形態は、本発明の技術的思想を具体化するための例示であって、個々の構成、組合せ等を上記のものに特定するものではない。本発明は、要旨を逸脱しない範囲内で種々変更して実施できる。

例えば、図３に示すようにダイオードＤ１、Ｄ２の代わりにＰチャンネルＭＯＳＦＥＴ

Ｑ２、Ｑ３の同期整流素子に置き換えてもよい。ダイオードを同期整流素子に置き換えることで整流素子の損失低減が得られる。また、出力電流の変動に対するダイオードの順方向電圧特性とＰチャンネルＭＯＳＦＥＴのＯＮ抵抗による電圧降下を比較すると、ＯＮ抵抗による電圧降下値が小さいので、クロスレギュレーション精度を向上する効果が得られる。

産業上の利用可能性

[0019] 以上のように、本発明に係るＳＥＰＩＣコンバータは、正負極のマルチ出力を得るのに好適である。従って、これを用いた車載装置の電源などに利用可能である。

符号の説明

[0020] １、１ａ、１０　ＳＥＰＩＣコンバータ

Ｃ１、Ｃ２　デカップリングコンデンサ

Ｃｏ１、Ｃｏ２、Ｃｏ３　コンデンサ

Ｃｏｎｔ１　ＰＷＭ信号生成部

Ｄ１、Ｄ２、Ｄ３　ダイオード

Ｌｉｎ　入力リアクトル

Ｌ１　正極リアクトル

Ｌ２　負極リアクトル

Ｑ１　スイッチング素子

Ｑ２、Ｑ３　ＰチャネルＭＯＳＦＥＴ

請求の範囲

[請求項1] 正負出力電圧を供給するマルチ出力ＳＥＰＩＣコンバータであって、

前記ＳＥＰＩＣコンバータの正極出力は、入力側リアクトルと第１の結合コンデンサと正極整流ダイオードとを介して接続され、正極出力とＧＮＤ間には第１の平滑コンデンサが接続され、

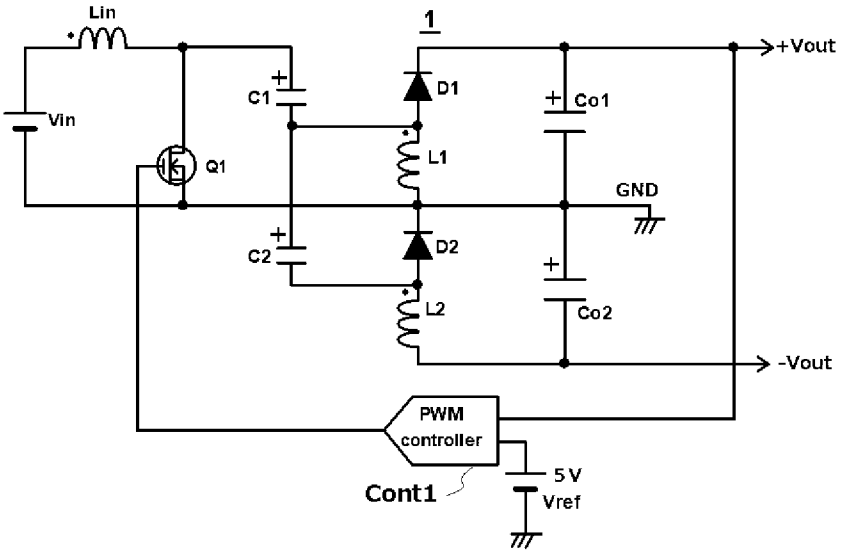
また、前記第１の結合コンデンサと前記正極整流ダイオードとの接続点とＧＮＤ間に正極出力側リアクトルが接続され、

前記ＳＥＰＩＣコンバータの負極出力は、前記前記第１の結合コンデンサと前記正極整流ダイオードと前記正極出力側リアクトルとの接続点に、第２の結合コンデンサと負極出力側リアクトルとを介して接続され、負極出力とＧＮＤ間には第２の平滑コンデンサが接続され、

また、前記第２の結合コンデンサと負極出力側リアクトルとの接続点とＧＮＤ間に前記負極整流ダイオードが接続されたことを特徴とする正負出力電圧を供給するマルチ出力ＳＥＰＩＣコンバータ。

[請求項2] 前記正極整流ダイオードおよび前記負極整流ダイオードは、同期整流素子からなることを特徴とする請求項１記載の正負出力電圧を供給するマルチ出力ＳＥＰＩＣコンバータ。

[図1]



[図2]

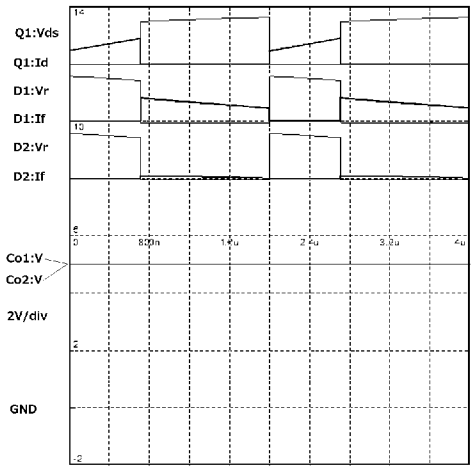


図2-5 図1のIo(P)=100mA,Io(M)=10mA動作波形

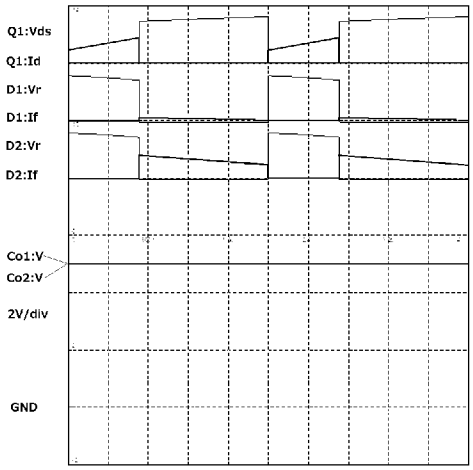
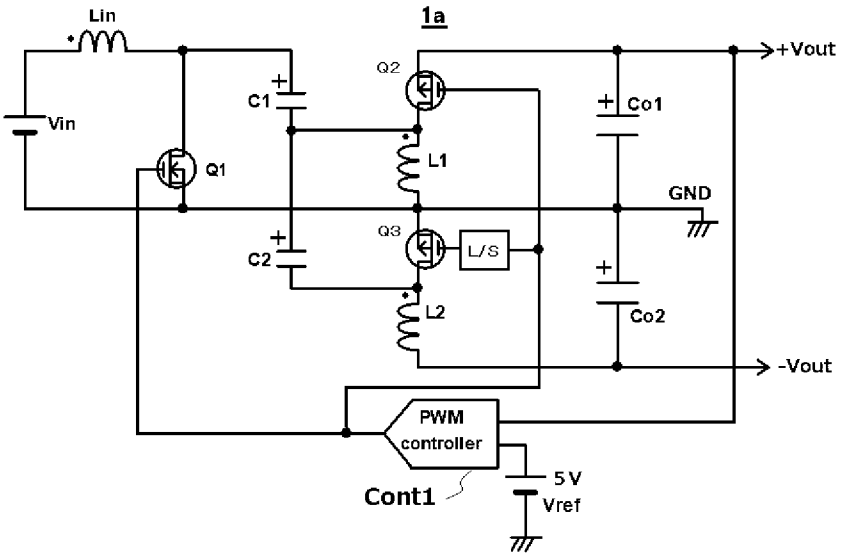
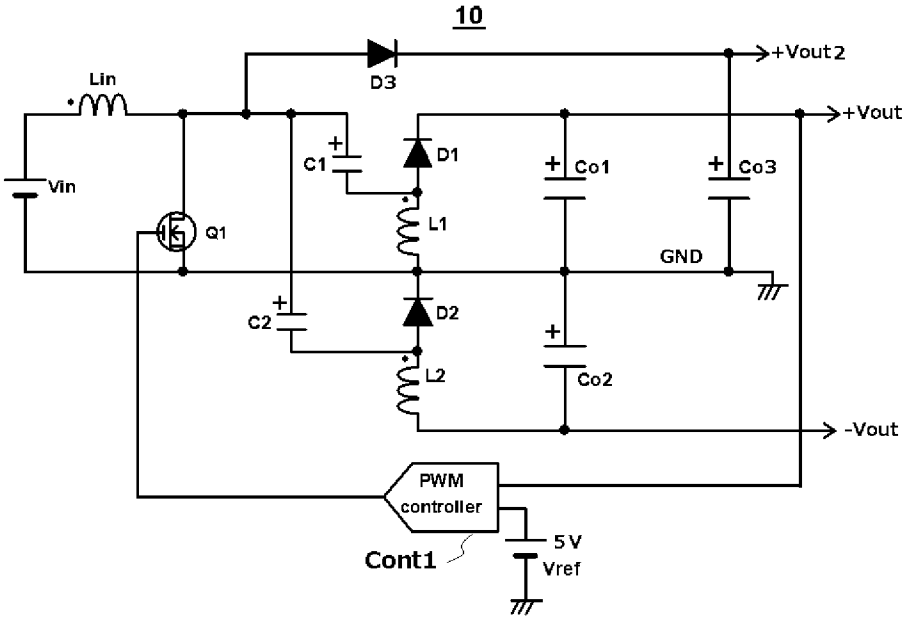


図2-6 図1のIo(P)=10mA,Io(M)=100mA動作波形

[図3]



[図4]



[図5]

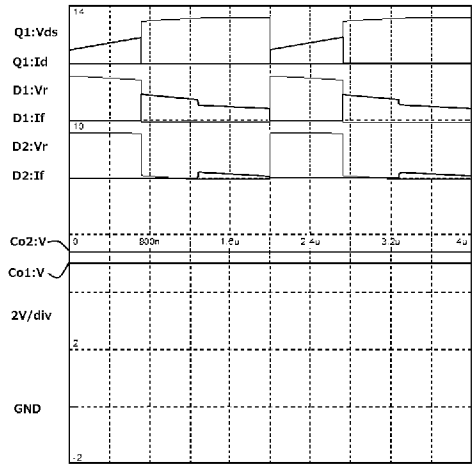


図1-5 図1①Io(P)=100mA,Io(M)=10mA動作波形

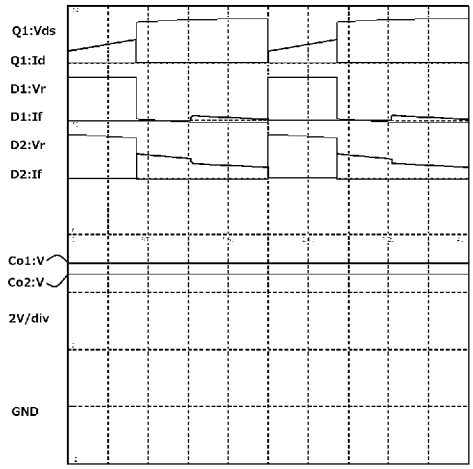


図1-6 図1①Io(P)=10mA,Io(M)=100mA動作波形

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/019537

A. CLASSIFICATION OF SUBJECT MATTER
H02M 3/155(2006.01)i
FI: H02M3/155 V

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5477946 B2 (GE MEDICAL SYSTEMS GLOBAL TECHNOLOGY CO LLC) 23 April 2014 (2014-04-23) entire text, all drawings	1, 2
A	CN 109450252 A (XI'AN KEYWAY TECHNOLOGY CO., LTD.) 08 March 2019 (2019-03-08) entire text, all drawings	1, 2
A	US 2017/0331368 A1 (ROBERT BOSCH GMBH) 16 November 2017 (2017-11-16) entire text, all drawings	1, 2
A	JP 2014-17931 A (ASAHI KASEI ELECTRONICS CO LTD) 30 January 2014 (2014-01-30) entire text, all drawings	1, 2

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 09 July 2021 (09.07.2021)	Date of mailing of the international search report 20 July 2021 (20.07.2021)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/019537

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2017/0302176 A1 (INFINEON TECHNOLOGIES AUSTRIA AG) 19 October 2017 (2017-10-19) entire text, all drawings	1, 2

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/019537

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 5477946 B2	23 Apr. 2014	US 2010/0019833 A1 entire text, all drawings CN 101632984 A	
CN 109450252 A	08 Mar. 2019	(Family: none)	
US 2017/0331368 A1	16 Nov. 2017	WO 2016/091424 A1 entire text, all drawings DE 102014225195 A1 CN 107005162 A	
JP 2014-17931 A	30 Jan. 2014	(Family: none)	
US 2017/0302176 A1	19 Oct. 2017	DE 102017108091 A1	

国際調査報告

国際出願番号
PCT/JP2021/019537

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H02M 3/155(2006.01)i
FI: H02M3/155 V

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H02M3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 5477946 B2 (ジーイー・メディカル・システムズ・グローバル・テクノロジー・カンパニー・エルエルシー) 23.04.2014 (2014-04-23) 全文，全図	1,2
A	CN 109450252 A (XI'AN KEYWAY TECHNOLOGY CO., LTD.) 08.03.2019 (2019-03-08) 全文，全図	1,2
A	US 2017/0331368 A1 (ROBERT BOSCH GMBH) 16.11.2017 (2017-11-16) 全文，全図	1,2
A	JP 2014-17931 A (旭化成エレクトロニクス株式会社) 30.01.2014 (2014-01-30) 全文，全図	1,2
A	US 2017/0302176 A1 (INFINEON TECHNOLOGIES AUSTRIA AG) 19.10.2017 (2017-10-19) 全文，全図	1,2

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
09.07.2021	20.07.2021

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）

佐藤　匡 5G 9650

電話番号 03-3581-1101 内線 3526

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/019537

引用文献	公表日	パテントファミリー文献	公表日
JP 5477946 B2	23.04.2014	US 2010/0019833 A1 全文，全図 CN 101632984 A	
CN 109450252 A	08.03.2019	（ファミリーなし）	
US 2017/0331368 A1	16.11.2017	WO 2016/091424 A1 全文，全図 DE 102014225195 A1 CN 107005162 A	
JP 2014-17931 A	30.01.2014	（ファミリーなし）	
US 2017/0302176 A1	19.10.2017	DE 102017108091 A1	