I851889

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I851889 B**

(45)公告日： 中華民國 113 (2024) 年 08 月 11 日

(21)申請案號：110113340 (22)申請日： 中華民國 110 (2021) 年 04 月 14 日

(51)Int. Cl.： *G03F7/20 (2006.01)* *G03F9/00 (2006.01)*
H01L21/68 (2006.01) *H01L23/544 (2006.01)*

(30)優先權：2020/04/15 美國 63/010,096
2020/06/25 世界智慧財產權組織 PCT/US20/39475

(71)申請人：美商科磊股份有限公司 (美國) KLA CORPORATION (US)
美國

(72)發明人：弗克維奇 羅伊 VOLKOVICH, ROIE (IL)；葉魯夏米 里蘭 YERUSHALMI, LIRAN (IL)；優哈納 瑞維 YOHANAN, RAVIV (IL)；吉納渥克 馬克 GHINOVKER, MARK (IL)

(74)代理人：陳長文

(56)參考文獻：

TW 201409648A US 2016/0266505A1
US 2020/0057388A1

審查人員：呂燦

申請專利範圍項數：19 項 圖式數：8 共 36 頁

(54)名稱

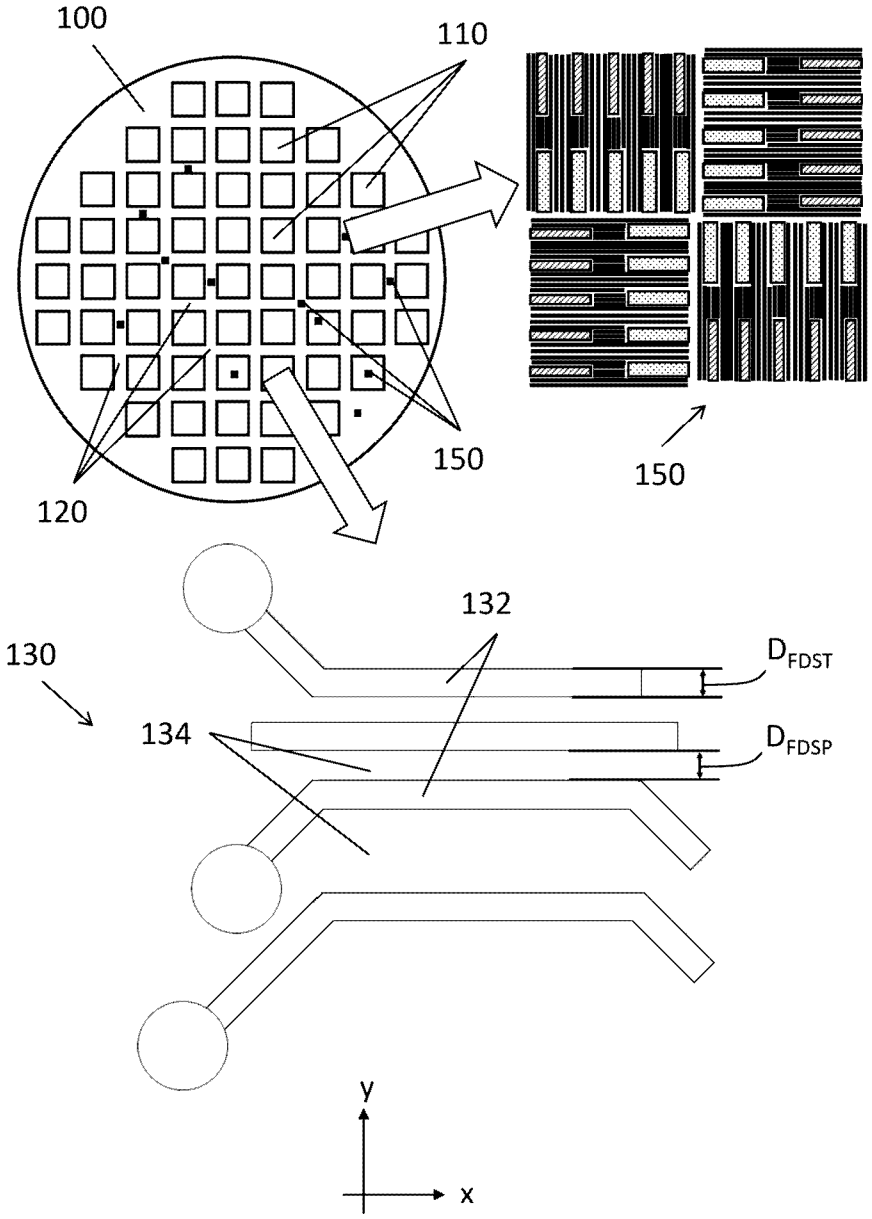
可用於量測半導體裝置之偏移之具有裝置級特徵的偏移目標以及量測該偏移之方法

(57)摘要

本發明揭示一種用於在於一晶圓上製造功能性半導體裝置時量測形成於該晶圓上之至少一第一層與一第二層之間的偏移之目標及其使用方法，該等功能性半導體裝置包含功能性裝置結構(FDST)，該目標包含：複數個量測結構(MST)，該複數個 MST 係該第一層及該第二層之部分；及複數個類裝置結構(DLST)，該複數個 DLST 係該第一層及該第二層之至少一者之部分，該等 DLST 與該等 FDST 共用至少一個特性且該等 MST 不與該等 FDST 共用該至少一個特性。

A target and method for using the same in the measurement of misregistration between at least a first layer and a second layer formed on a wafer in the manufacture of functional semiconductor devices on the wafer, the functional semiconductor devices including functional device structures (FDSTs), the target including a plurality of measurement structures (MSTs), the plurality of MSTs being part of the first layer and the second layer and a plurality of device-like structures (DLSTs), the plurality of DLSTs being part of at least one of the first layer and the second layer, the DLSTs sharing at least one characteristic with the FDSTs and the MSTs not sharing the at least one characteristic with the FDSTs.

指定代表圖：



【圖1】

符號簡單說明：

100:晶圓

110:晶粒

120:切割道

130:功能性半導體裝置

132:功能性裝置結構(FDST)

134:功能性裝置空間(FDSP)

150:目標

D_{FDST}:典型最小FDST 尺寸

D_{FDSP}:典型最小FDSP 尺寸

I851889

【發明摘要】

【中文發明名稱】

可用於量測半導體裝置之偏移之具有裝置級特徵的偏移目標以及量測該偏移之方法

【英文發明名稱】

MISREGISTRATION TARGET HAVING DEVICE-SCALED FEATURES USEFUL IN MEASURING MISREGISTRATION OF SEMICONDUCTOR DEVICES AND METHOD OF MEASURING THE MISREGISTRATION

【中文】

本發明揭示一種用於在於一晶圓上製造功能性半導體裝置時量測形成於該晶圓上之至少一第一層與一第二層之間的偏移之目標及其使用方法，該等功能性半導體裝置包含功能性裝置結構(FDST)，該目標包含：複數個量測結構(MST)，該複數個MST係該第一層及該第二層之部分；及複數個類裝置結構(DLST)，該複數個DLST係該第一層及該第二層之至少一者之部分，該等DLST與該等FDST共用至少一個特性且該等MST不與該等FDST共用該至少一個特性。

【英文】

A target and method for using the same in the measurement of misregistration between at least a first layer and a second layer formed on a wafer in the manufacture of functional semiconductor devices on the wafer, the functional semiconductor devices including functional device structures (FDSTs), the target including a plurality of measurement structures (MSTs), the plurality of MSTs being part of the first layer and the second layer and a plurality of device-like structures

(DLSTs), the plurality of DLSTs being part of at least one of the first layer and the second layer, the DLSTs sharing at least one characteristic with the FDSTs and the MSTs not sharing the at least one characteristic with the FDSTs.

【指定代表圖】

圖1

【代表圖之符號簡單說明】

100: 晶圓

110: 晶粒

120: 切割道

130: 功能性半導體裝置

132: 功能性裝置結構(FDST)

134: 功能性裝置空間(FDSP)

150: 目標

D_{FDST}: 典型最小FDST尺寸

D_{FDSP}: 典型最小FDSP尺寸

【發明說明書】

【中文發明名稱】

可用於量測半導體裝置之偏移之具有裝置級特徵的偏移目標以及量測該偏移之方法

【英文發明名稱】

MISREGISTRATION TARGET HAVING DEVICE-SCALED FEATURES USEFUL IN MEASURING MISREGISTRATION OF SEMICONDUCTOR DEVICES AND METHOD OF MEASURING THE MISREGISTRATION

【技術領域】

【0001】 本發明大體上係關於半導體裝置製造時之偏移量測。

【先前技術】

【0002】 已知用於量測半導體裝置製造時之偏移之各種方法及系統。

【發明內容】

【0003】 本發明尋求提供用於量測半導體裝置製造時之偏移之改良方法及系統。

【0004】 因此，根據本發明之一較佳實施例提供一種用於在於一晶圓上製造功能性半導體裝置時量測形成於該晶圓上之至少一第一層與一第二層之間的偏移之目標，該等功能性半導體裝置包含功能性裝置結構(FDST)，該目標包含：複數個量測結構(MST)，該複數個MST係該第一層及該第二層之部分；及複數個類裝置結構(DLST)，該複數個DLST係該第一層及該第二層之至少一者之部分，該等DLST與該等FDST共用至少一個特性且該等MST不與該等FDST共用該至少一個特性。

【0005】 根據本發明之一較佳實施例，該至少一個特性包含一典型

最小尺寸之一量級程度、一形狀及填充密度之一量級程度之至少一者。

【0006】 在本發明之一實施例中，在該第一層及該第二層兩者上形成該等DLST。較佳地，在該等MST之間形成該等DLST。在本發明之一較佳實施例中，其中該等DLST之一填充密度大於0.5。

【0007】 根據本發明之一較佳實施例，該特性係典型最小尺寸之一量級程度，且其中該等MST之一典型最小尺寸對該等FDST之一典型最小尺寸之一比係至少1.7，且該等DLST之一典型最小尺寸對該等FDST之該典型最小尺寸之一比在0.5與1.5之間。

【0008】 根據本發明之一較佳實施例，該特性係填充密度之一量級程度，且其中該等MST界定形成於其等之間的量測空間(MSP)，該等FDST界定形成於其等之間的功能性裝置空間(FDSP)且該等DLST界定形成於其等之間的類裝置空間(DLSP)，且其中該等MSP之一典型最小尺寸對該等FDSP之一典型最小尺寸之一比係至少1.7，且該等DLSP之一典型最小尺寸對該等FDSP之該典型最小尺寸之一比在0.5與1.5之間。

【0009】 在本發明之一實施例中，該等DLST在大體上平行於藉由該第一層界定之一平面之一平面中相對於該等MST旋轉。

【0010】 在本發明之一實施例中，該等MST之各者包含複數個區段及複數個對應區段空間。較佳地，該等區段之一典型最小尺寸對該等DLST之一典型最小尺寸之一比係至少1.1，且該等區段之間的空間之一典型最小尺寸對該等DLST之間的空間之一典型最小尺寸之一比係至少1.1。在本發明之一較佳實施例中，該等DLST在大體上平行於藉由該第一層界定之一平面之一平面中相對於該等區段旋轉。

【0011】 根據本發明之一較佳實施例，在該晶圓之一晶粒內形成該

目標，該晶粒包含該等功能性半導體裝置。替代地，根據本發明之一較佳實施例，在該晶圓之一切割道中形成該目標，該切割道大體上不含該等功能性半導體裝置。

【0012】 在本發明之一較佳實施例中，該等MST形成為一先進成像度量晶粒中(AIMid)目標、一先進成像度量(AIM)目標、一框中框(BiB)目標、一blossom目標、一疊紋目標、一散射量測目標、一電子束目標、一混合散射量測電子束目標、一混合成像電子束目標及可用於量測形成於該晶圓上之三個或更多層之間的偏移之一目標之至少一者之部分。

【0013】 根據本發明之另一較佳實施例亦提供一種用於在製造功能性半導體裝置時量測形成於一晶圓上之至少一個第一層與至少一個第二層之間的偏移之方法，該等功能性半導體裝置包含功能性裝置結構(FDST)，該方法包含：提供其上形成一目標之該晶圓，該目標包含複數個量測結構(MST)及複數個類裝置結構(DLST)，該複數個MST係該第一層及該第二層之部分，該複數個DLST係該第一層及該第二層之至少一者之部分，且該等DLST與該等FDST共用至少一個特性且該等MST不與該等FDST共用該特性；用一偏移量測工具量測該目標，藉此產生一輸出信號；及分析該輸出信號，藉此產生該目標之該等層之間的一偏移值。

【0014】 較佳地，該等MST可藉由該偏移度量工具解析，且該等MST之間的空間可藉由該偏移度量工具解析。在本發明之一實施例中，該等DLST無法藉由該偏移度量工具解析，且該等DLST之間的空間無法藉由該偏移度量工具解析。

【圖式簡單說明】

【0015】 將自結合圖式進行之下列詳細描述更完整地理解及瞭解本

發明，在圖式中：

圖1係包含本發明之目標之一晶圓之一簡化大體上俯視平面繪示；

圖2A及圖2B分別係本發明之一目標之一實施例之簡化大體上俯視平面及放大繪示，圖2B對應於圖2A中由圓B指示之區域；

圖3係本發明之一目標之一額外實施例之一簡化大體上俯視平面繪示；

圖4係本發明之一目標之另一實施例之一簡化大體上俯視平面繪示；

圖5係本發明之一目標之一進一步實施例之一簡化大體上俯視平面繪示；

圖6係本發明之一目標之又一額外實施例之一簡化大體上俯視平面繪示；

圖7係本發明之一目標之又另一實施例之一簡化大體上俯視平面繪示；及

圖8係本發明之一目標之一進一步實施例之一簡化大體上俯視平面繪示。

【實施方式】

相關申請案之參考

【0016】 特此參考2020年4月15日申請且標題為INDIE OVERLAY TARGETS FOR ACCURACY AND DEVICE CORRELATION之美國臨時專利申請案第63/010,096號，該案之揭示內容藉此以引用之方式併入本文且藉此主張其優先權。

【0017】 亦參考與本申請案之標的物相關之申請人之下列專利及專利申請案，該等案之揭示內容藉此以引用之方式併入本文中：

標題為APPARATUS AND METHODS FOR DETERMINING OVERLAY AND USES OF SAME之美國專利案第7,608,468號；

標題為OVERLAY METROLOGY AND CONTROL METHOD之美國專利案第7,804,994號；

標題為MULTI-LAYER OVERLAY METROLOGY TARGET AND COMPLIMENTARY OVERLAY METROLOGY MEASUREMENT SYSTEMS之美國專利案第9,927,718號；

標題為COMPOUND IMAGING METROLOGY TARGETS之美國專利案第10,527,951號；

標題為APPARATUS AND METHODS FOR DETECTING OVERLAY ERRORS USING SCATTEROMETRY之歐洲專利案第1,570,232號；

2019年4月10日申請之且標題為MOIRÉ TARGET AND METHOD FOR USING THE SAME IN MEASURING MISREGISTRATION OF SEMICONDUCTOR DEVICES之PCT專利申請案第PCT/US2019/026686號；及

2019年6月4日申請且標題為MISREGISTRATION MEASUREMENTS USING COMBINED OPTICAL AND ELECTRON BEAM TECHNOLOGY之PCT申請案第PCT/US2019/035282號。

【0018】下文參考圖1至圖8描述之本發明之目標較佳地用於用於量測形成於一晶圓上之半導體裝置之不同層之間的偏移的一系統及方法中，且通常形成用於半導體裝置之一製造程序之部分。藉由下文參考圖1至圖8描述之系統及方法量測之偏移可用於調整半導體裝置之製造程序之部分

(諸如微影術)，以改善所製造之半導體裝置之各種層之間的偏移。

【0019】 下文參考圖1至圖8描述之目標包含較佳地在於晶圓上形成半導體裝置期間用一晶圓之至少兩個層形成之量測結構。形成目標之層可為相互鄰近層，但不需要如此，且可分離達在自50 nm至超過10 μm之範圍中之一高度。在一合適偏移工具輻射源與各層之間的任何材料對由輻射源產生之輻射至少部分透明。

【0020】 通常，一偏移度量工具量測目標，如下文參考圖1至圖8描述，且返回經量測目標之一偏移值。假設經量測目標之偏移值幾乎等同於形成於其上形成目標之晶圓上之半導體裝置之偏移。因此，目標之偏移值用於調整用於形成目標及半導體裝置兩者之製造工具，從而使層更緊密配準。

【0021】 現在參考圖1，其係包含本發明之目標之一晶圓之一簡化大體上俯視平面繪示。應瞭解，圖1中展示之大體上平坦表面界定一x-y平面，且下文參考圖1描述之所有尺寸係大體上平行於x-y平面之一平面中之尺寸。進一步應瞭解，圖1並未按比例繪製。進一步應瞭解，在本發明之一較佳實施例中，所展示之至少一些特徵可且通常由亦形成於晶圓上之其他結構覆蓋。

【0022】 尤其在圖1中所見，一晶圓100被劃分為複數個晶粒110，該複數個晶粒110由切割道120分開。通常，在晶粒110內形成全功能性或部分功能性半導體裝置130，特別諸如電晶體、跡線、二極體及微機電系統(MEMS)裝置。功能性半導體裝置130由功能性裝置結構(FDST) 132形成。FDST 132藉由一典型最小FDST尺寸D_{FDST}特性化，其通常在2 nm與200 nm之間，且更通常地在5 nm與80 nm之間。FDST 132可為週期性

的，但不需要如此。此外，FDST 132具有一典型FDST形狀，特別諸如一矩形、一圓形、一三角形、一十字形、一正方形或以各種角度結合在一起之複數個桿。

【0023】 FDST 132較佳地界定複數個對應功能性裝置空間(FDSP) 134。FDSP 134藉由一典型最小FDSP尺寸D_{FDSP}特性化，其通常在2 nm與200 nm之間，且更通常地在5 nm與80 nm之間。

【0024】 在下文參考圖2A至圖8進行詳細描述之目標150可形成於包含功能性半導體裝置130之晶粒110及大體上不含功能性半導體裝置130之切割道120之任一者或兩者內。

【0025】 現參考圖2A至圖8，其等係目標150之各種實施例之簡化大體上俯視平面繪示。應瞭解，圖2A至圖8中展示之大體上平坦表面各界定一x-y平面，且下文參考圖2A至圖8描述之所有尺寸係大體上平行於x-y平面之一平面中之尺寸。進一步應瞭解，圖2A至圖8並未按比例繪製。進一步應瞭解，在本發明之一較佳實施例中，所展示之至少一些特徵可且通常由亦形成於晶圓上之其他結構覆蓋。

【0026】 各目標150通常具有在2,500 μm^2與10,000 μm^2之間的一面積。如圖2A至圖8中所見，各目標150較佳地包含複數個量測結構(MST) 202。MST 202較佳地界定複數個對應量測空間(MSP) 204。

【0027】 MST 202包含複數個第一MST 210及複數個第二MST 220，該複數個第一MST 210形成為形成於晶圓100上之一第一層212之部分，該複數個第二MST 220形成為形成於晶圓100上之一第二層222之部分。應瞭解，第一層212界定大體上平行於圖2A至圖8中展示之x-y平面之一平面。各MST 202具有一典型最小MST尺寸D_{MST}。較佳地，典型最小

MST尺寸D_{MST}在10 nm與1800 nm之間。典型最小MST尺寸D_{MST}之值對於各MST 202可相同或對於各MST 202可不同。較佳地，複數個第一MST 210全部具有相同典型最小MST尺寸D_{MST}值且複數個第二MST 220全部具有相同典型最小MST尺寸D_{MST}值。若典型最小MST尺寸D_{MST}對於所有MST 202並不相同，則應理解，如與其他尺寸(諸如D_{FDST})相比所參考之典型最小MST尺寸D_{MST}之值係指典型最小MST尺寸D_{MST}之一平均值。

【0028】 在本發明之一項實施例中，MST 202及FDST 132藉由典型最小尺寸之不同量級程度特性化，其特性化一結構之典型最小尺寸之大小尺度。在此一實施例中，典型最小MST尺寸D_{MST}對典型最小FDST尺寸D_{FDST}之一比較佳地在1.7與5之間，且更佳地在2與4.5之間，且更佳地在2.5與4之間，且又更佳地在3與3.5之間。

【0029】 此外，MST 202具有一典型MST形狀，特別諸如一矩形、一圓形、一三角形、一十字形或一正方形。在本發明之一項實施例中，典型MST形狀及典型FDST形狀係不同的。

【0030】 類似地，MSP 204包含複數個第一MSP 224及複數個第二MSP 226，該複數個第一MSP 224形成形成於晶圓100上之第一層212之部分，該複數個第二MSP 226形成形成於晶圓100上之第二層222之部分。各MSP 204具有一典型最小MSP尺寸D_{MSP}。較佳地，D_{MSP}在10 nm與1800 nm之間。典型最小MSP尺寸D_{MSP}之值對於各MSP 204可相同或對於各MST 202可不同。較佳地，複數個第一MSP 224全部具有相同典型最小MSP尺寸D_{MSP}值且複數個第二MSP 226全部具有相同典型最小MSP尺寸D_{MSP}值。若典型最小MSP尺寸D_{MSP}對於所有MSP 204並不相同，則應理解，如與其他尺寸(諸如D_{FDSP})相比所參考之典型最小MSP尺寸D_{MSP}之值

係指典型最小MSP尺寸D_{MSP}之一平均值。

【0031】 應理解，典型最小MST尺寸D_{MST}及典型最小MSP尺寸D_{MSP}一起判定MST 202之一填充密度，其特性化一給定區域內形成多少MST 202。類似地，典型最小FDST尺寸D_{FDST}及典型最小FDSP尺寸D_{FDSP}一起判定FDST 132之一填充密度，其特性化一給定區域內形成多少FDST 132。類似地，填充密度之一量級程度特性化一給定區域內形成的結構之數目之大小尺度。

【0032】 在本發明之一項實施例中，MST 202及FDST 132藉由填充密度之不同量級程度特性化。在此一實施例中，典型最小MSP尺寸D_{MSP}對典型最小FDSP尺寸D_{FDSP}之一比較佳地在1.7與5之間，且更佳地在2與4.5之間，且更佳地在2.5與4之間，且又更佳地在3與3.5之間。

【0033】 本發明之一特定特徵係在MSP 204內較佳地形成複數個類裝置結構(DLST) 230。在本發明之一項實施例中，尤其如圖4及圖6中所見，DLST 230僅形成於第一MSP 224內。在本發明之另一實施例中，尤其如圖3中所見，DLST 230僅形成於第二MSP 226內。在本發明之又另一實施例中，尤其如圖2A、圖5、圖7及圖8中所見，DLST 230形成於第一MSP 224及第二MSP 226兩者中。應瞭解，儘管目標150之特定實施例在本文中被展示且描述為包含形成於複數個MSP 224及226之特定一者或兩者內，但本文描述之目標150之任何實施例可用僅在MSP 224內形成、僅在MSP 226內形成或在MSP 224及226兩者內形成之DLST 230形成。應瞭解，DLST 230可為週期性的，但不需要如此。另外應瞭解，在MSP 224內形成的DLST 230不需要與在MSP 226內形成之DLST 230相同。

【0034】 各DLST 230具有一典型最小DLST尺寸D_{DLST}。較佳地，

典型最小DLST尺寸D_{DLST}在2 nm與200 nm之間，且更通常地在5 nm與80 nm之間。典型最小DLST尺寸D_{DLST}之值對於各DLST 230可相同或對於各DLST 230可不同。若典型最小DLST尺寸D_{DLST}對於所有DLST 230並不相同，則應理解，如與其他尺寸(諸如D_{FDST})相比所參考之典型最小DLST尺寸D_{DLST}之值係指典型最小DLST尺寸D_{DLST}之一平均值。

【0035】 在本發明之一較佳實施例中，DLST 230及FDST 132藉由典型最小尺寸之相同量級程度特性化，其特性化一結構之典型最小尺寸之大小尺度。在此一實施例中，典型最小DLST尺寸D_{DLST}對典型最小FDST尺寸D_{FDST}之一比較佳地在0.5與1.5之間，且更佳地在0.6與1.4之間，且更佳地在0.7與1.3之間，且更佳地在0.8與1.2之間，且又更佳地在0.9與1.1之間。

【0036】 此外，DLST 230具有一典型DLST形狀，特別諸如一矩形、一圓形、一三角形、一十字形或一正方形。在本發明之一較佳實施例中，典型DLST形狀尤其類似於典型FDST形狀。因此，例如，若FDST 132具有一大體上圓形FDST形狀，則在本發明之一較佳實施例中，DLST 230具有一大體上圓形DLST形狀。類似地，若(例如) FDST 132具有類似於一字母E之一FDST形狀，則在本發明之一較佳實施例中，DLST 230具有類似於一字母E之一DLST形狀。

【0037】 在本發明之一較佳實施例中，如尤其在圖4及圖7中所見，DLST 230在大體上平行於藉由第一層212界定之平面之一平面中相對於MST 202旋轉。因此，在此一實施例中，DLST 230在圖2A至圖8中展示之x-y平面中相對於MST 202旋轉。應瞭解，儘管僅在圖4及圖7中展示之目標150之實施例在本文中被展示且描述為包含在大體上平行於x-y平面之

一平面中相對於MST 202旋轉之DLST 230，但本文描述之目標150之任何實施例可用在大體上平行於x-y平面之一平面中相對於MST 202旋轉之DLST 230形成。類似地，本文描述之目標150之任何實施例(包含圖4及圖7中展示之該等實施例)可用在大體上平行於x-y平面之一平面中不相對於MST 202旋轉之DLST 230形成。

【0038】 DLST 230較佳地界定複數個對應類裝置空間(DLSP) 240。各DLSP 240具有一典型最小DLSP尺寸D_{DLSP}。較佳地，典型最小DLSP尺寸D_{DLSP}在2 nm與200 nm之間，且更通常地在5 nm與80 nm之間。典型最小DLSP尺寸D_{DLSP}之值對於各DLSP 240可相同或對於各DLSP 240可不同。若典型最小DLSP尺寸D_{DLSP}對於所有DLSP 240並不相同，則應理解，如與其他尺寸(諸如D_{FDSP})相比所參考之典型最小DLSP尺寸D_{DLSP}之值係指典型最小DLSP尺寸D_{DLSP}之一平均值。

【0039】 應瞭解，典型最小DLST尺寸D_{DLST}及典型最小DLSP尺寸D_{DLSP}一起判定DLST 230之一填充密度，其特性化一給定區域內形成多少DLST 230。較佳地，DLST 230之填充密度大於0.5。

【0040】 在本發明之一較佳實施例中，DLST 230及FDST 132藉由填充密度之不同量級程度特性化。在此一實施例中，典型最小DLSP尺寸D_{DLSP}對典型最小FDSP尺寸D_{FDSP}之一比較佳地在0.5與1.5之間，且更佳地在0.6與1.4之間，且更佳地在0.7與1.3之間，且更佳地在0.8與1.2之間，且又更佳地在0.9與1.1之間。因此，DLST 230之填充密度之量級程度大體上與FDST 132之填充密度之量級程度相同。

【0041】 在本發明之一項實施例中，如尤其圖6、圖7及圖8中所見，各MST 202係一大體上單體元件。在本發明之另一實施例中，如尤其

圖2B、圖3及圖5中所見，各MST 202由複數個區段252形成。區段252較佳地界定複數個對應區段空間254。此外，如尤其圖4中所見，一些MST 202可為大體上單體的，而其他MST 202可由區段252形成。應瞭解，儘管目標150之特定實施例在本文中被展示且描述為具有單體MST 202，目標150之特定實施例在本文中被展示且描述為包含區段252，且目標150之一特定實施例被展示為包含單體MST 202及區段252兩者，但本文中描述之目標150之任何實施例可用單體MST 202、區段252或單體MST 202及區段252之一組合形成。

【0042】 在本發明之一些實施例中，如尤其圖3中所見，DLST 230形成於區段空間254中。

【0043】 各區段252具有一典型最小區段尺寸D_{SEG}。較佳地，典型最小區段尺寸D_{SEG}在10 nm與300 nm之間，且更通常地在50 nm與100 nm之間。典型最小區段尺寸D_{SEG}之值對於各區段252可相同或對於各區段252可不同。若典型最小區段尺寸D_{SEG}對於所有區段252並不相同，則應理解，如與其他尺寸(諸如D_{DLST})相比所參考之典型最小區段尺寸D_{SEG}之值係指典型最小區段尺寸D_{SEG}之一平均值。較佳地，典型最小區段尺寸D_{SEG}對典型最小DLST尺寸D_{DLST}之一比係至少1.1，且更佳地係至少2。

【0044】 此外，區段252具有一典型區段形狀，特別諸如一矩形、一圓形、一三角形、一十字形或一正方形。在本發明之一較佳實施例中，典型區段形狀尤其不同於典型DLST形狀。更特定言之，在本發明之此一較佳實施例中，用於量測目標150之一合適偏移工具可容易在典型DLST形狀與典型區段形狀之間辨別。合適偏移量測工具可體現為(例如)一Archer™ 750、一ATL™ 100或一eDR7380™，所有其等可從美國加利福

尼亞州Milpitas的KLA Corporation購得。

【0045】 因此，例如，若DLST 230具有一大體上圓形DLST形狀，則在本發明之一較佳實施例中，區段252較佳地具有一圓形以外之一區段形狀，諸如一正方形，如圖3中所見。類似地，若(例如) DLST 230具有一大體上矩形DLST形狀，則在本發明之一較佳實施例中，區段252具有並非矩形之一區段形狀；例如，區段252可具有大體上三角形之一區段形狀。

【0046】 在本發明之一較佳實施例中，如尤其在圖4中所見，DLST 230在大體上平行於藉由第一層212界定之平面之一平面中相對於區段252旋轉。因此，DLST 230在大體上平行於圖2A至圖8中展示之x-y平面之一平面中相對於區段252旋轉。應瞭解，儘管僅在圖4中展示之目標150之實施例在本文中被展示且描述為包含在大體上平行於x-y平面之一平面中相對於區段252旋轉之DLST 230，但本文描述之目標150之任何實施例可用在大體上平行於x-y平面之一平面中相對於區段252旋轉之DLST 230形成。類似地，本文描述之目標150之任何實施例(包含圖4中展示之實施例)可用在大體上平行於x-y平面之一平面中不相對於區段252旋轉之DLST 230形成。

【0047】 較佳地，各區段空間254具有一典型最小區段空間尺寸D_{SEGSP}。較佳地，典型最小區段空間尺寸D_{SEGSP}在10 nm與300 nm之間，且更通常地在50 nm與100 nm之間。典型最小區段空間尺寸D_{SEGSP}之值對於各區段空間254可相同或對於各區段空間254可不同。若典型最小區段空間尺寸D_{SEGSP}對於所有區段空間254並不相同，則應理解，如與其他尺寸(諸如D_{DLSP})相比所參考之典型最小區段空間尺寸D_{SEGSP}之值係指典型最

小區段空間尺寸D_{SEGSP}之一平均值。較佳地，典型最小區段空間尺寸D_{SEGSP}對典型最小DLSP尺寸D_{DLSP}之一比係至少1.1，且更佳地係至少2。

【0048】 在本發明之一較佳實施例中，MST 202及MSP 204可藉由合適偏移量測工具解析，而DLST 230、DLSP 240、區段252及區段空間254可能無法藉由合適之偏移量測工具解析。合適偏移量測工具可體現為(例如)一Archer™ 750、一ATL™ 100或一eDR7380™，所有其等可從美國加利福尼亞州Milpitas的KLA Corporation購得。

【0049】 目標150經設計以使用合適偏移量測工具來量測，藉此產生一輸出信號，且分析輸出信號較佳地產生目標150之層212與214之間之一偏移值。目標150之層212與214之間的偏移值較佳地用作至少一些功能性半導體裝置130之對應層212與214之間的一偏移值，且較佳地用於調整用於功能性半導體裝置130之製造程序之部分(諸如微影術)，以改善層212與214之間的偏移。

【0050】 較佳地，如與習知目標相比，在目標150中包含DLST 230改良形成目標150之層之間的實體偏移與形成功能性半導體裝置130之對應層之間的實體偏移之相似性。此外，與習知目標相比，在目標150中包含DLST 230較佳地改良在其量測時輸出之偏移值之精度。因此，在目標150之第一層212與第二層214之間量測之偏移值尤其適合用作功能性半導體裝置130之對應層之間的偏移值及其調整。

【0051】 更特定言之，形成DLST 230所藉由之製造步驟與形成FDST 132所藉由之製造步驟本質上相同。此等製造步驟可特別包含蝕刻、沈積及平坦化程序。由於目標150及功能性半導體裝置130經歷本質上相同之製造步驟，包含其中所包含之任何處理誤差，故形成目標150之

層之間的偏移與形成功能性半導體裝置130之對應層之間的偏移尤其類似。因此，在目標150之第一層212與第二層214之間量測之偏移值尤其適合用作功能性半導體裝置130之對應層之間的偏移值及其調整。

【0052】 根據本發明之一較佳實施例，在晶圓100上形成多個目標150。在本發明之一項實施例中，使用一製造工具之參數來製造晶圓(典型地為一實驗設計(DOE)晶圓)上之一些目標150，該等參數有意地不同於用於在DOE晶圓上製造其他目標150之製造工具之參數。例如，DOE上之一些目標150在典型最小MST尺寸D_{MST}、典型最小MSP尺寸D_{MSP}、典型最小DLST尺寸D_{DLST}、典型最小DLSP尺寸D_{DLSP}、典型最小區段尺寸D_{SEG}、典型最小區段空間尺寸D_{SEGSP}、典型MST形狀、典型DLST形狀、典型區段形狀、大體上平行於x-y平面之一平面中之一MST定向、大體上平行於x-y平面之一平面中之一DLST定向或大體上平行於x-y平面之一平面中之一區段定向之至少一者上彼此不同。因此，DOE晶圓上之各種目標150之第一層212與第二層214之間的偏移之適當量測提供與製造程序變化相關之資料，且因此容許一使用者更佳地調整用於形成DOE晶圓之製造工具之參數。

【0053】 另外，應瞭解，在目標150中包含DLST 230產生偏移資料輸出，其可以一有意義方式依據由適當偏移量測工具使用之量測參數(諸如入射輻射之波長)而變化。因此，在量測目標150之第一層212與第二層214之間的偏移時提供之偏移值相對於在量測習知目標之層之間的偏移時提供之偏移值尤其穩健，且因此尤其適用於用作功能性半導體裝置130之對應層之間的實際偏移值及其調整。

【0054】 此外，如相較於與習知目標一起形成之功能性半導體裝置

130之製造良率，在目標150中包含DLST 230較佳地增大功能性半導體裝置130及形成於晶圓100上之目標150兩者之製造良率。更特定言之，在目標150中包含DLST 230減小與目標150相關聯之尺寸及節距同與功能性半導體裝置130相關聯的尺寸及節距之間的不匹配。減小之尺寸及節距不匹配改良複雜之製造設計，諸如光學近接性校正(OPC)。因此，如相較於與習知目標一起形成之功能性半導體裝置130之製造良率，功能性半導體裝置130及形成於晶圓100上之目標150兩者較佳地具有一改良之製造良率。

【0055】 如尤其圖2A及圖2B中所見，目標150可體現為一先進成像度量(AIM)目標，其類似於標題為COMPOUND IMAGING METROLOGY TARGETS之美國專利案第10,527,951號中描述之目標。當目標150體現為一AIM目標時，目標特徵202一起形成一AIM目標，且類裝置特徵230形成於通常存在於此一習知AIM目標中之空間214及224中。

【0056】 如尤其圖3中所見，目標150可體現為一AIM晶粒中(AIMid)目標，其類似於標題為COMPOUND IMAGING METROLOGY TARGETS之美國專利案第10,527,951號中描述之目標。當目標150體現為一AIMid目標時，目標特徵202一起形成一AIMid目標，且類裝置特徵230形成於通常存在於此一習知AIMid目標中之空間214及224中。

【0057】 如尤其圖4中所見，目標150可體現為一框中框(BiB)目標，其類似於標題為OVERLAY METROLOGY AND CONTROL METHOD之美國專利案第7,804,994號中描述之目標。當目標150體現為一BiB目標時，目標特徵202一起形成一BiB目標，且類裝置特徵230形成於通常存在於此一習知BiB目標中之空間214及224中。

【0058】如尤其圖5中所見，目標150可體現為一blossom或一微blossom目標，其類似於C. P. Ausschnitt、J. Morningstar、W. Muth、J. Schneider、R. J. Yerdon、L. A. Binns、N. P. Smith之「Multilayer overlay metrology」，Proc. SPIE 6152，Metrology, Inspection, and Process Control for Microlithography XX，615210 (2006年3月24日)中描述之目標。當目標150體現為一blossom或一微blossom目標時，目標特徵202一起形成一blossom或一微blossom目標，且類裝置特徵230形成於通常存在於此一習知blossom或微blossom目標中之空間214及224中。

【0059】如尤其圖6中所見，目標150可體現為一疊紋目標，其類似於2019年4月10日申請且標題為MOIRÉ TARGET AND METHOD FOR USING THE SAME IN MEASURING MISREGISTRATION OF SEMICONDUCTOR DEVICES之PCT專利申請案第PCT/US2019/026686號中描述之目標。當目標150體現為一疊紋目標時，目標特徵202一起形成一疊紋目標，且類裝置特徵230形成於通常存在於此一習知疊紋目標中之空間214及224中。

【0060】如尤其圖7中所見，目標150可體現為一散射量測目標，其類似於標題為APPARATUS AND METHODS FOR DETECTING OVERLAY ERRORS USING SCATTEROMETRY之歐洲專利案第1,570,232號中描述之目標。當目標150體現為一散射量測目標時，目標特徵202一起形成一散射量測目標，且類裝置特徵230形成於通常存在於此一習知散射量測目標中之空間214及224中。

【0061】如尤其圖8中所見，目標150可體現為一電子束目標，其類似於標題為APPARATUS AND METHODS FOR DETERMINING

OVERLAY AND USES OF SAME之美國專利案第7,608,468號中描述之目標。當目標150體現為一電子束目標時，目標特徵202一起形成一電子束目標，且類裝置特徵230形成於通常存在於此一習知電子束目標中之空間214及224中。

【0062】 應瞭解，目標150可另外體現為除圖2A至圖8中展示之目標之外的一目標。在此一情況中，目標特徵202一起形成額外實施例之目標，且類裝置特徵230形成於通常存在於如在額外實施例中使用之此一習知目標中之空間214及224中。此一目標可特別包含一混合成像電子束目標及一混合散射量測電子束目標，類似於2019年6月4日申請且標題為MISREGISTRATION MEASUREMENTS USING COMBINED OPTICAL AND ELECTRON BEAM TECHNOLOGY之PCT申請案第PCT/US2019/035282號中描述之目標，且包含可用於量測形成於晶圓100上之三個或更多層之間的偏移之一目標，類似於標題為MULTI-LAYER OVERLAY METROLOGY TARGET AND COMPLIMENTARY OVERLAY METROLOGY MEASUREMENT SYSTEMS之美國專利案第9,927,718號中描述之目標。

【0063】 熟習此項技術者將瞭解，本發明不限於在上文中已特定展示及描述之內容。本發明之範疇包含上文描述之各種特徵之組合及子組合兩者以及其等之修改，其等全部不在先前技術中。

【符號說明】

【0064】

100: 晶圓

110: 晶粒

120: 切割道

130: 功能性半導體裝置

132: 功能性裝置結構(FDST)

134: 功能性裝置空間(FDSP)

150: 目標

202: 量測結構(MST)

204: 量測空間(MSP)

210: 第一MST

212: 第一層

220: 第二MST

222: 第二層

224: 第一MSP

226: 第二MSP

230: 類裝置結構(DLST)

240: 類裝置空間(DLSP)

252: 區段

254: 區段空間

D_{DLSP}: 典型最小DLSP尺寸

D_{DLST}: 典型最小DLST尺寸

D_{SEG}: 典型最小區段尺寸

D_{SEGSP}: 典型最小區段空間尺寸

D_{MSP}: 典型最小MSP尺寸

D_{MST}: 典型最小MST尺寸

D_{FDST}: 典型最小FDST尺寸

D_{FDSP}: 典型最小FDSP尺寸

【發明申請專利範圍】

【請求項1】

一種用於在於一晶圓上製造功能性半導體裝置時量測形成於該晶圓上之至少一第一層與一第二層之間的偏移之目標，該等功能性半導體裝置包含功能性裝置結構(FDST)，該目標包括：

複數個量測結構(MST)，該複數個MST係該第一層及該第二層之部分；及

複數個類裝置結構(DLST)，該複數個DLST係該第一層及該第二層之至少一者之部分，

該等DLST與該等FDST共用至少一個特性；及

該等MST不與該等FDST共用該至少一個特性，其中該目標形成於該晶圓之一晶粒內，該晶粒包括該等功能性半導體裝置。

【請求項2】

如請求項1之目標，且其中該至少一個特性包含以下之至少一者：

一典型最小尺寸之一量級程度；

一形狀；及

填充密度之一量級程度。

【請求項3】

如請求項1之目標，且其中該等DLST形成於該第一層及該第二層之兩者上。

【請求項4】

如請求項1之目標，且其中該等DLST形成於該等MST之間。

【請求項5】

如請求項1之目標，且其中該等DLST之一填充密度大於0.5。

【請求項6】

如請求項1之目標，且其中該特性係典型最小尺寸之一量級程度，且其中：

該等MST之一典型最小尺寸對該等FDST之一典型最小尺寸之一比係至少1.7；及

該等DLST之一典型最小尺寸對該等FDST之該典型最小尺寸之一比在0.5與1.5之間。

【請求項7】

如請求項1之目標，且其中該特性係填充密度之一量級程度，且其中該等MST界定在其等之間形成之量測空間(MSP)，該等FDST界定在其等之間形成之功能性裝置空間(FDSP)，且該等DLST界定在其等之間形成之類裝置空間(DLSP)，且其中：

該等MSP之一典型最小尺寸對該等FDSP之一典型最小尺寸之一比係至少1.7；及

該等DLSP之一典型最小尺寸對該等FDSP之該典型最小尺寸之一比在0.5與1.5之間。

【請求項8】

如請求項1之目標，且其中該等DLST在大體上平行於藉由該第一層界定之一平面之一平面中相對於該等MST旋轉。

【請求項9】

如請求項1之目標，且其中該等MST之各者包括：

複數個區段；及

複數個對應區段空間。

【請求項10】

如請求項9之目標，且其中該等區段之一典型最小尺寸對該等DLST之一典型最小尺寸之一比係至少1.1。

【請求項11】

如請求項7之目標，且其中該等區段之間的空間之一典型最小尺寸對該等DLSP之間的空間之一典型最小尺寸之一比係至少1.1。

【請求項12】

如請求項9之目標，且其中該等DLST在大體上平行於藉由該第一層界定之一平面之一平面中相對於該等區段旋轉。

【請求項13】

如請求項1之目標，且其中該目標形成於該晶圓之一切割道中，該切割道大體上不含該等功能性半導體裝置。

【請求項14】

如請求項1之目標，且其中該等MST形成為以下之至少一者之部分：

一先進成像度量晶粒中(AIMid)目標；

一先進成像度量(AIM)目標；

一框中框(BiB)目標；

一blossom目標；

一疊紋目標；

一散射量測目標；

一電子束目標；

一混合散射量測電子束目標；

一混合成像電子束目標；及

一目標，其可用於量測形成於該晶圓上之三個或更多層之間的偏移。

【請求項15】

一種在製造功能性半導體裝置時量測形成於一晶圓上之至少一個第一層與至少一個第二層之間的偏移之方法，該等功能性半導體裝置包含功能性裝置結構(FDST)，該方法包括：

提供其上形成一目標之該晶圓，其中該目標形成於該晶圓之一晶粒內，該晶粒包括該等功能性半導體裝置，該目標包括：

複數個量測結構(MST)，該複數個MST係該第一層及該第二層之部分；及

複數個類裝置結構(DLST)，該複數個DLST係該第一層及該第二層之至少一者之部分，且該等DLST與該等FDST共用至少一個特性且該等MST不與該等FDST共用該特性；

用一偏移量測工具量測該目標，藉此產生一輸出信號；及

分析該輸出信號，藉此產生該目標之該等層之間的一偏移值。

【請求項16】

如請求項15之方法，且其中該等MST可藉由該偏移度量工具解析。

【請求項17】

如請求項15之方法，且其中該等MST之間的空間可藉由該偏移度量工具解析。

【請求項18】

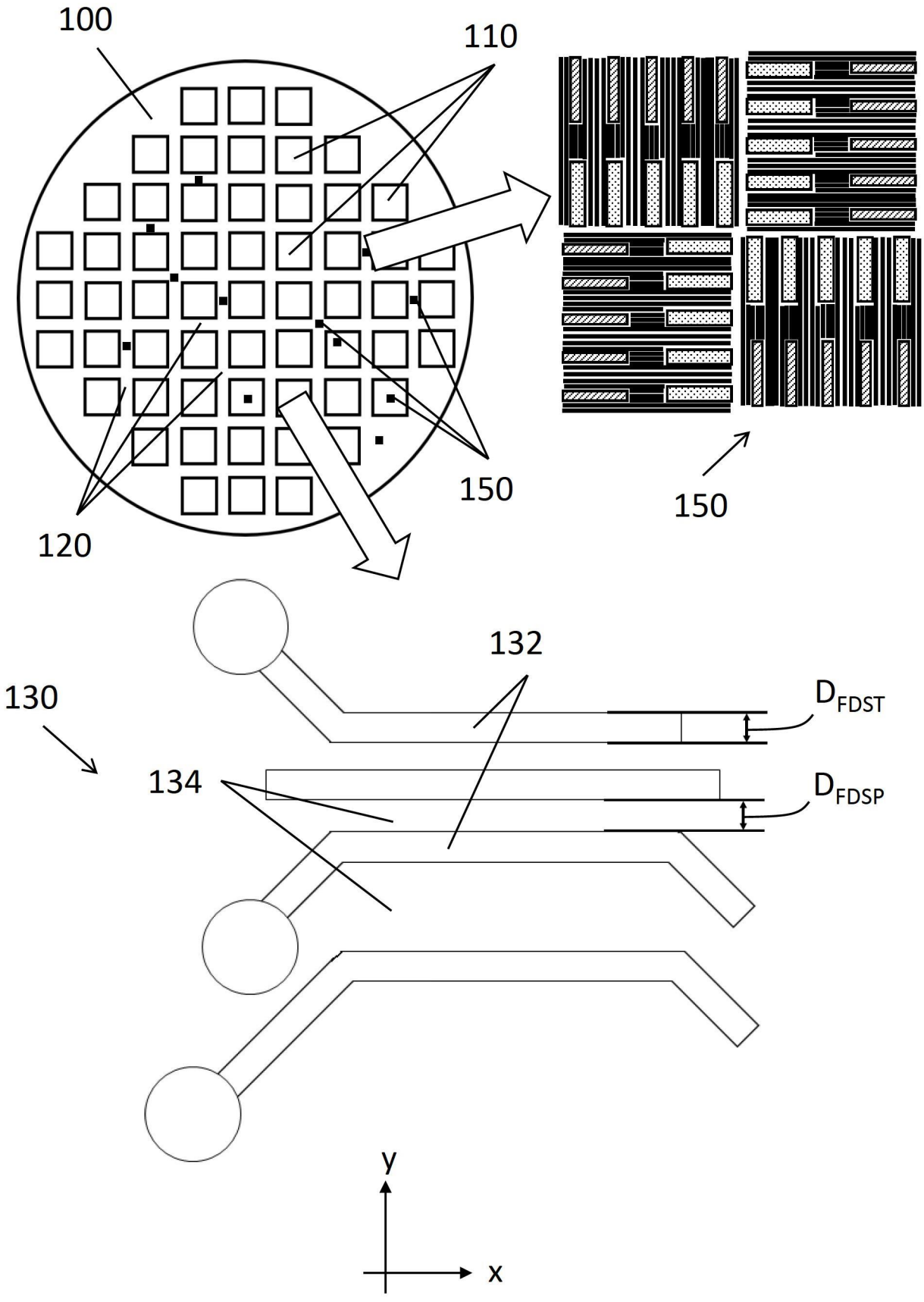
如請求項15之方法，且其中該等DLST無法藉由該偏移度量工具解

析。

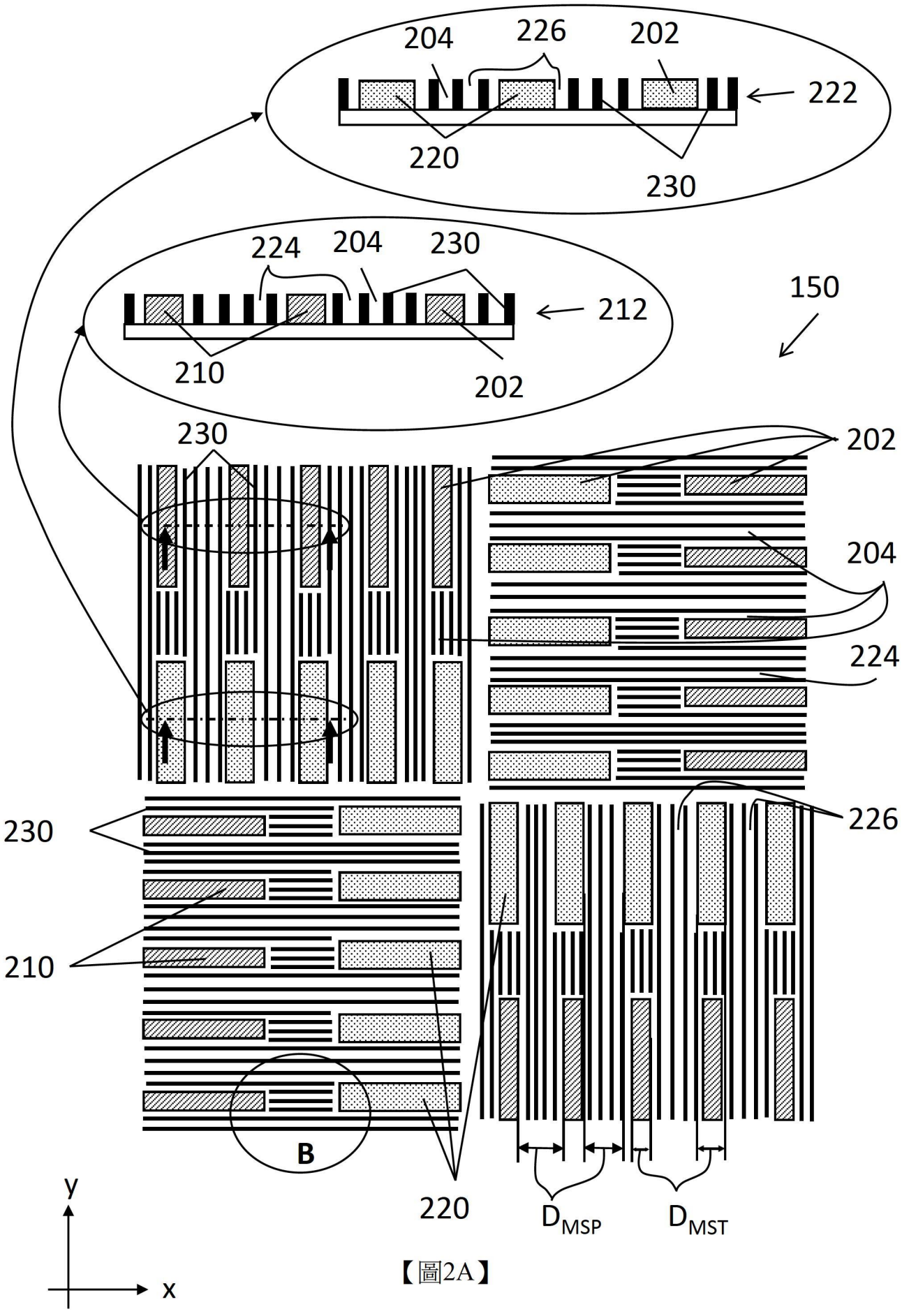
【請求項19】

如請求項15之方法，且其中該等DLST之間的空間無法藉由該偏移度量工具解析。

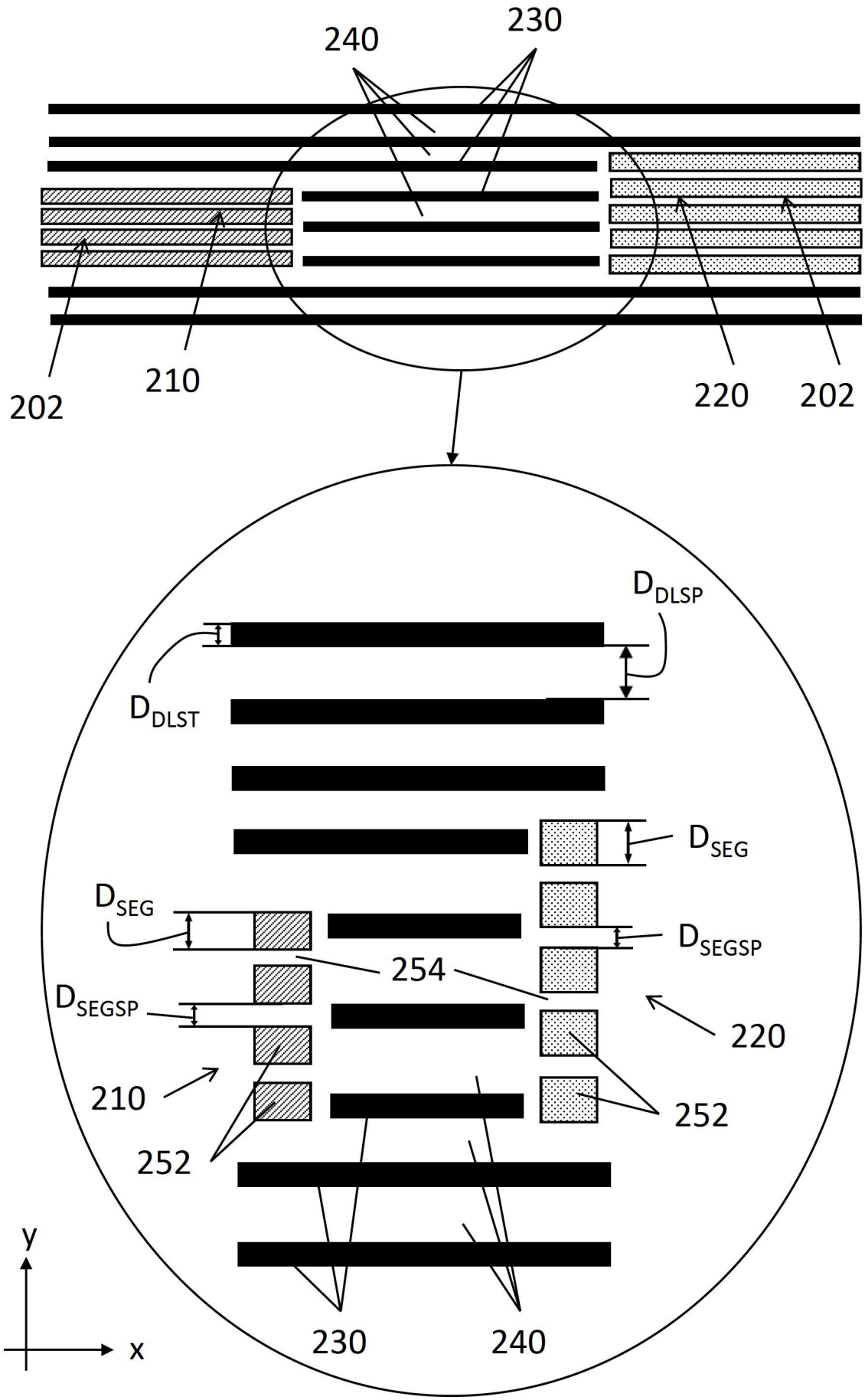
【發明圖式】



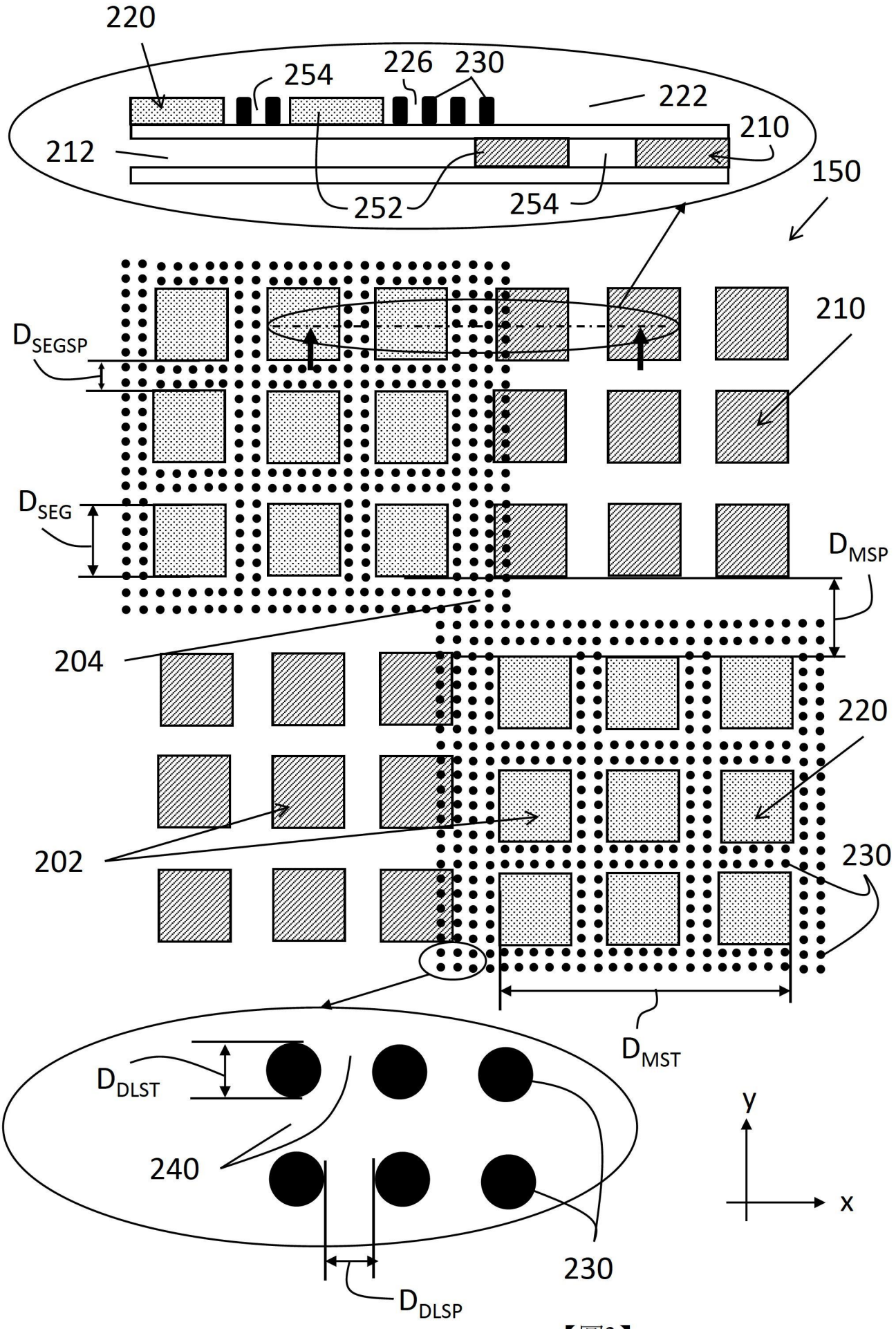
【圖1】


204
226
202
222
220
230
224
204
230
212
210
202
150
230
202
204
224
230
226
210
B
220
D_{MSP}
D_{MST}
y
x

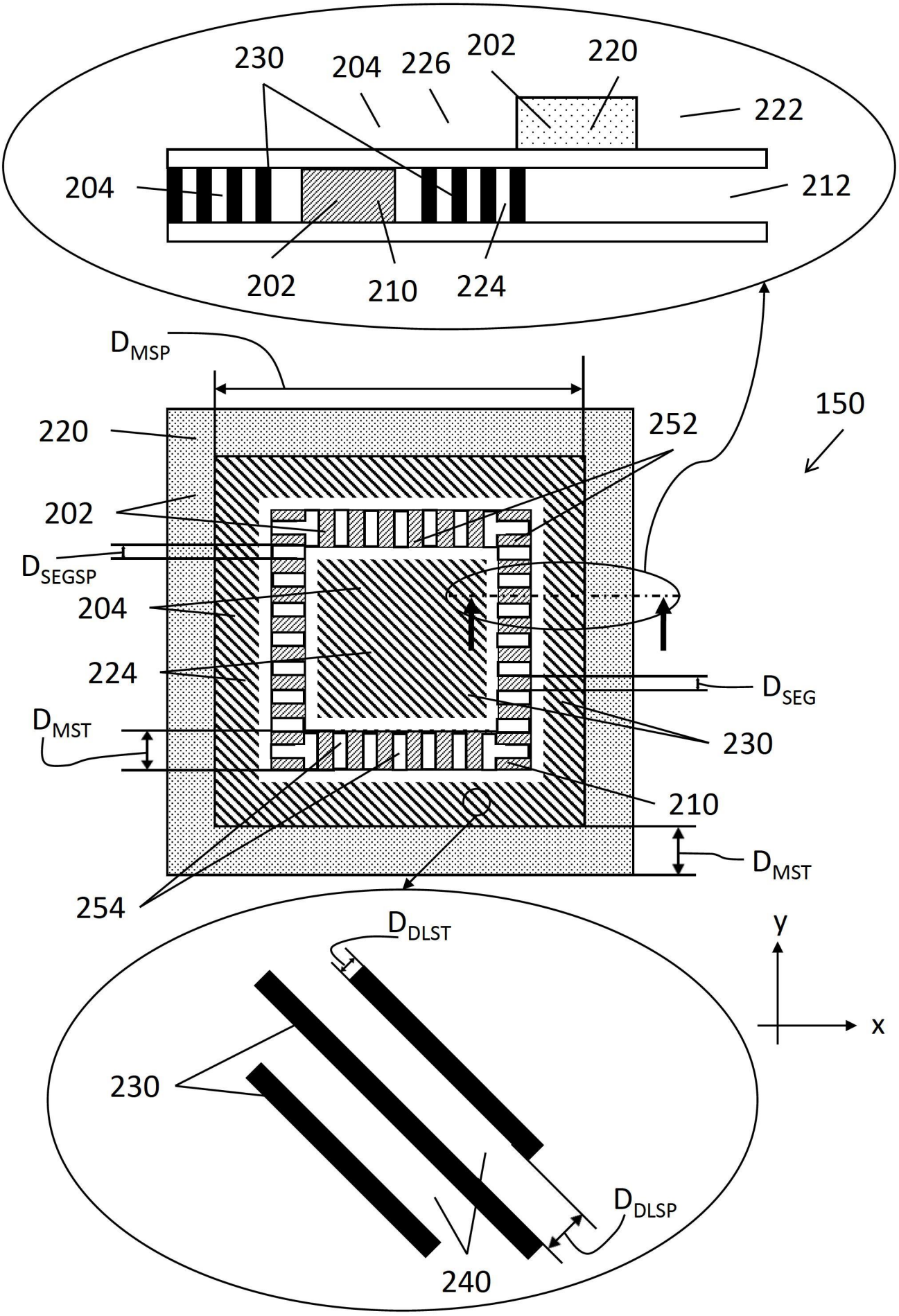
【圖2A】


240
230
202
210
220
202
D_{DLSP}
D_{DLST}
D_{SEG}
D_{SEG}
D_{SEGSP}
D_{SEGSP}
254
220
210
252
252
y
x
230
240

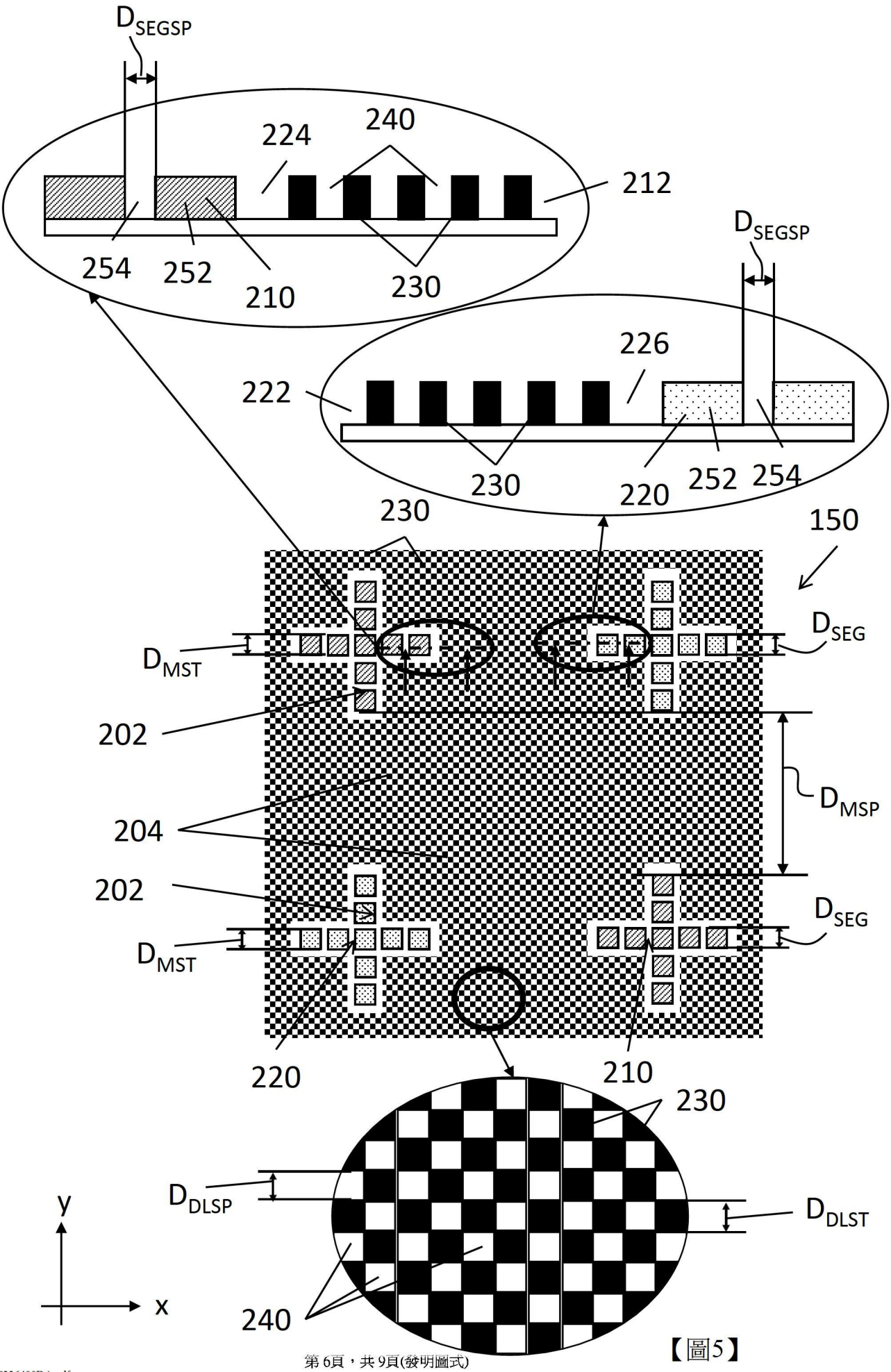
【圖2B】


220
254
226
230
222
210
212
252
254
150
210
D_{SEGSP}
D_{SEG}
D_{MSP}
204
220
202
230
D_{MST}
D_{DLST}
240
y
x
230
D_{DLSP}

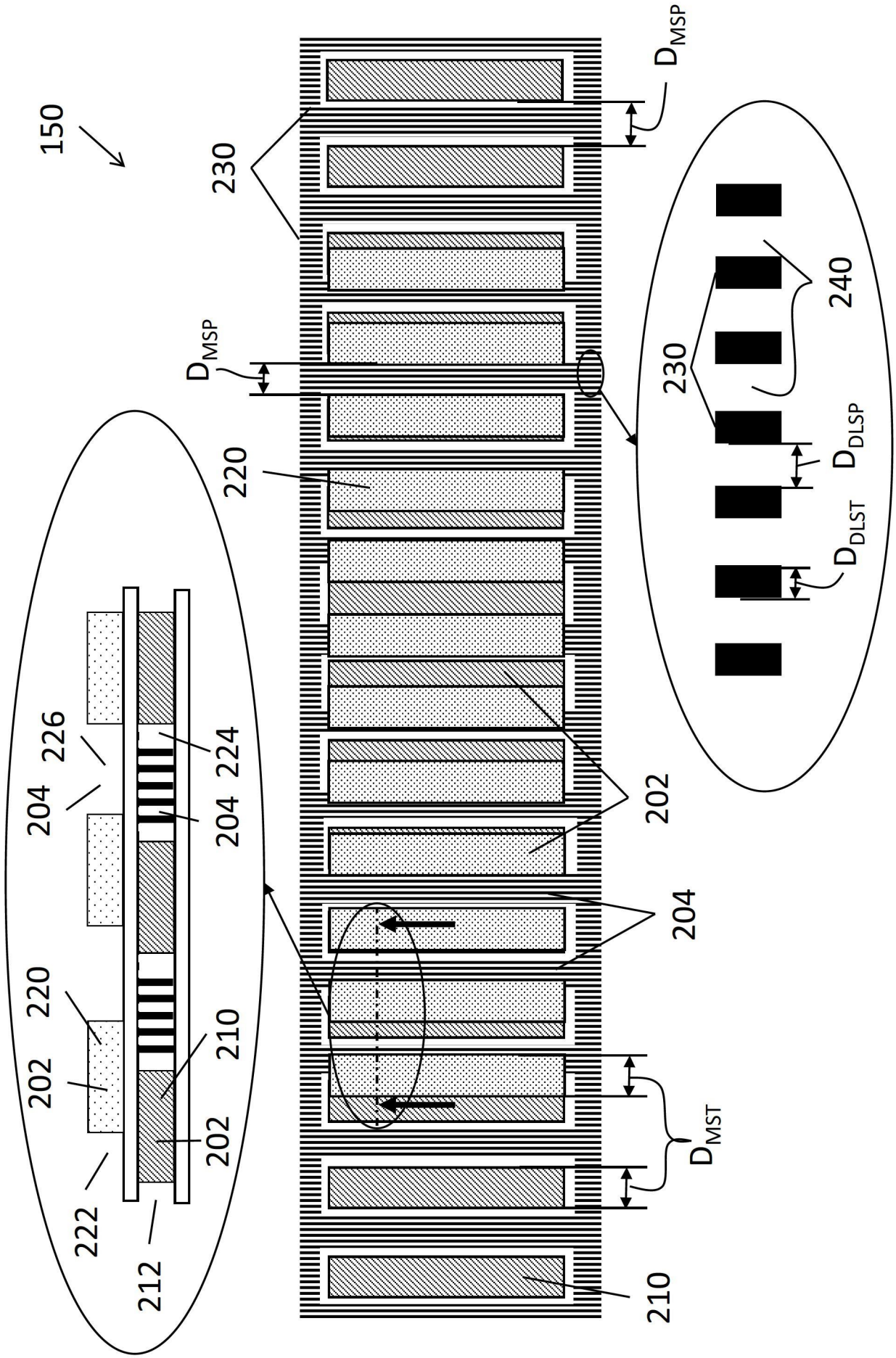
【圖3】


230
204
226
202
220
222
204
212
202
210
224
D_{MSP}
150
220
252
202
D_{SEGSP}
204
224
D_{SEG}
D_{MST}
230
210
D_{MST}
254
D_{DLST}
y
x
230
D_{DLSP}
240

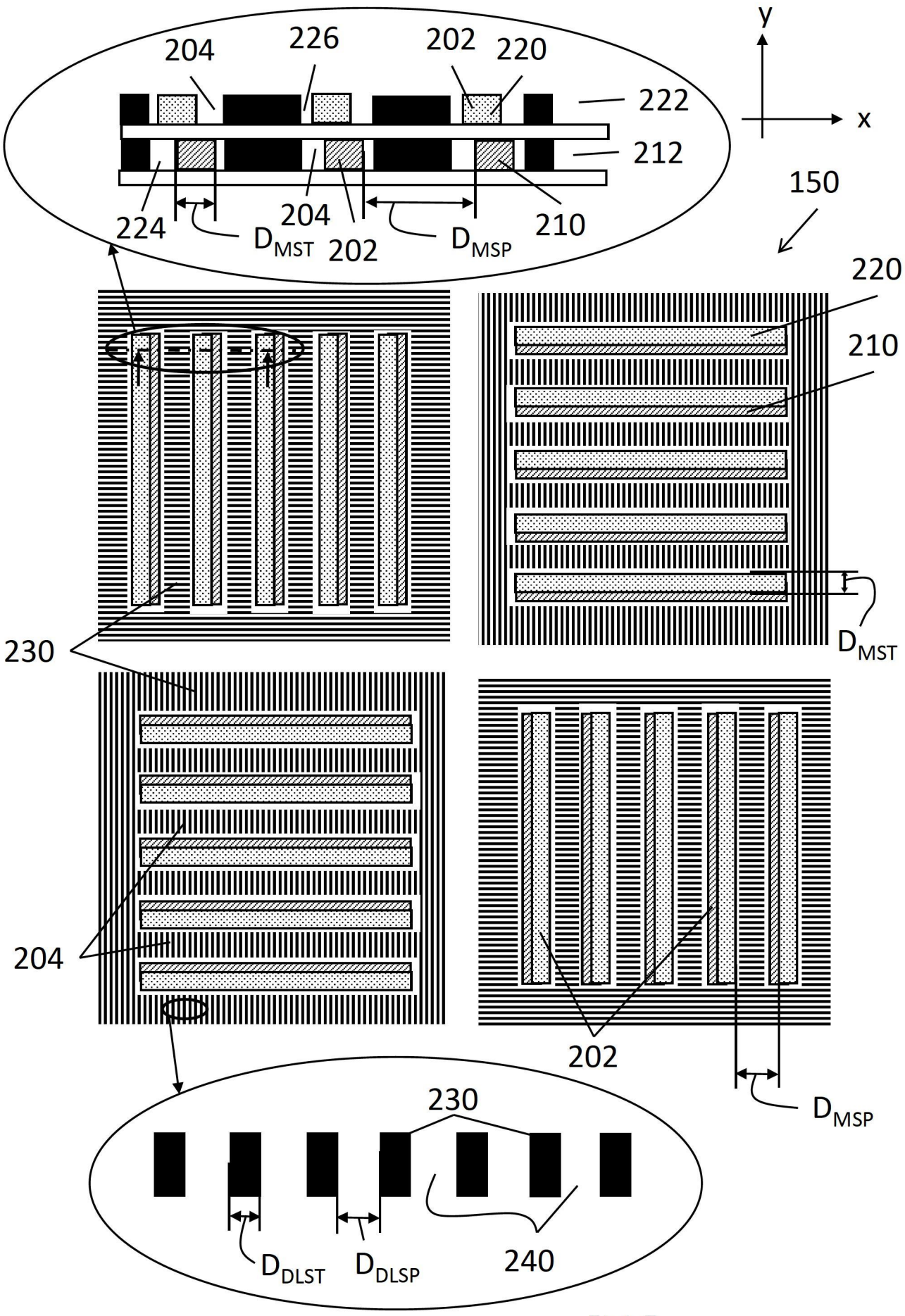
【圖4】


D_SEGSP
224
240
212
254
252
210
230
D_SEGSP
226
222
230
220
252
254
230
150
D_SEG
D_MST
202
D_MSP
204
202
D_SEG
D_MST
220
210
230
D_DLSP
D_DLST
y
x
240

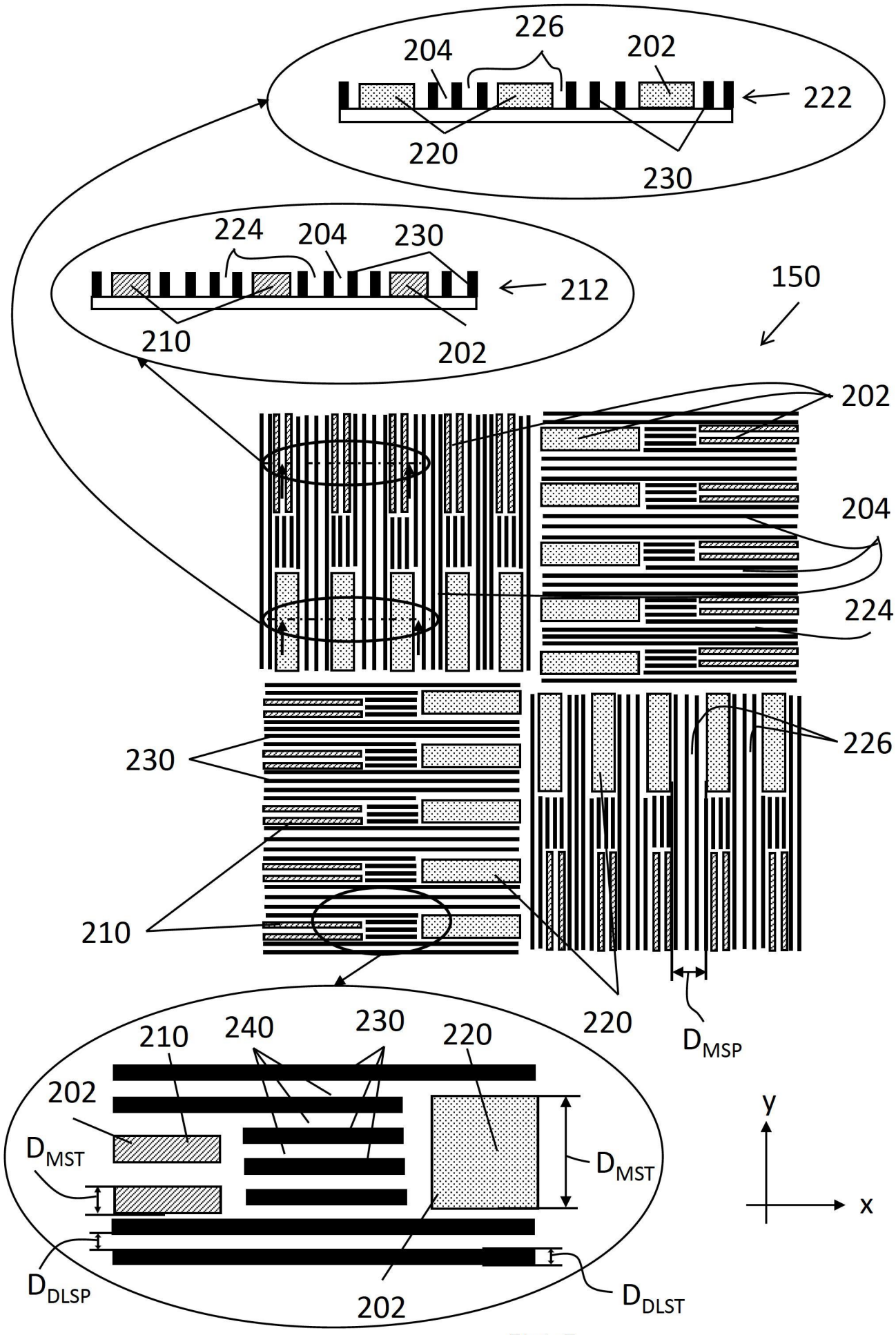
【圖5】


150
230
D_{MSP}
220
240
D_{DLSP}
D_{DLST}
202
204
D_{MST}
210
226
224
222
212

【圖6】


204
226
202
220
222
212
224
204
202
210
D_{MST}
D_{MSP}
y
x
150
220
210
230
D_{MST}
204
202
D_{MSP}
230
D_{DLST}
D_{DLSP}
240

【圖7】


226
204
202
222
220
230
224
204
230
212
210
202
150
202
204
224
230
226
210
220
D_{MSP}
210
240
230
220
202
D_{MST}
D_{MST}
y
x
D_{DLSP}
202
D_{DLST}

【圖8】