

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-349342
(P2004-349342A)

(43) 公開日 平成16年12月9日(2004.12.9)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 21/66	HO 1 L 21/66	2 G 0 0 3
GO 1 R 27/26	GO 1 R 27/26	2 G 0 2 8
GO 1 R 31/26	GO 1 R 31/26	4 M 1 0 6

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号	特願2003-142322 (P2003-142322)	(71) 出願人	000190149 信越半導体株式会社 東京都千代田区丸の内1丁目4番2号
(22) 出願日	平成15年5月20日 (2003.5.20)	(74) 代理人	100080230 弁理士 石原 詔二
		(72) 発明者	江原 幸治 群馬県安中市磯部2丁目13番1号 信越半導体株式会社半導 体磯部研究所内
		Fターム(参考)	2G003 AA10 AB00 AB07 AG03 AH05 2G028 AA03 BB11 HM04 MS03 4M106 AA01 CA12 CB02

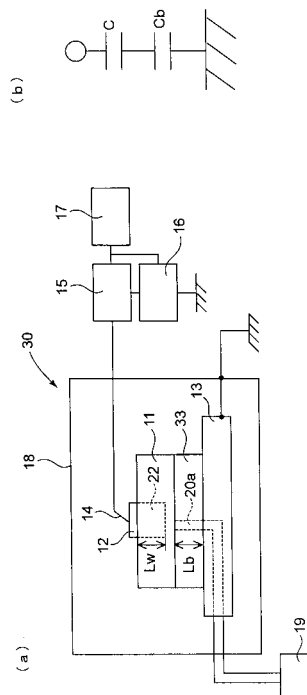
(54) 【発明の名称】 空乏層容量測定方法

(57) 【要約】

【課題】 ウェーハの主裏面への金属汚染と主裏面に発生するキズを防ぐとともに、該ウェーハの主表面に形成された空乏層の容量を、ウェーハと裏面電極の間に生ずる接触抵抗の影響を受けないで正確に測定する方法を提供する。

【解決手段】 ウェーハ主表面の空乏層容量を測定する方法であって、ウェーハの主裏面と該ウェーハを載置する裏面電極の間に誘電体を介在させた状態で空乏層容量を測定するようにした。前記誘電体の静電容量は、前記ウェーハ主表面の空乏層容量の100倍以上である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ウェーハ主表面の空乏層容量を測定する方法であって、ウェーハの主裏面と該ウェーハを載置する裏面電極の間に誘電体を介在させた状態で空乏層容量を測定することを特徴とする空乏層容量測定方法。

【請求項 2】

前記誘電体の静電容量は、前記ウェーハ主表面の空乏層容量の 100 倍以上であることを特徴とする請求項 1 に記載の空乏層容量測定方法。

【請求項 3】

前記誘電体は、前記ウェーハよりも硬度の小さい材料であることを特徴とする請求項 1 又は 2 に記載の空乏層容量測定方法。 10

【請求項 4】

前記誘電体は、前記ウェーハの主裏面上に形成される熱酸化膜又は CVD 酸化膜であることを特徴とする請求項 1 又は 2 に記載の空乏層容量測定方法。

【請求項 5】

前記裏面電極が、その表面に誘導体薄膜を形成したものであることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の空乏層容量測定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ウェーハ、例えば、半導体ウェーハの主表面に形成された空乏層の容量を測定する方法に関し、特にウェーハの主裏面に対する裏面電極からの金属汚染を防止し、かつ、精度の良い空乏層の容量測定を行う評価方法に関する。 20

【0002】

【関連技術】

ウェーハ、例えば、半導体ウェーハの電気特性を評価するため、ウェーハ主表面に空乏層を形成させて該空乏層の容量（以下空乏層容量ともいう）を測定する方法が一般的に行われている。例えば、前記電気特性のひとつである抵抗率は、半導体ウェーハのドーパント濃度を測定し換算することによって得られるが、そのドーパント濃度の深さ方向分布は、空乏層容量の印加電圧依存性（以下 CV 特性という）を測定することによって得られる（ 30 非特許文献 1 ）。

【0003】

図 4 は従来 CV 特性測定装置の一例を示す模式的説明図である。この図を用いて従来の CV 特性の測定方法を説明する。図 4 において、10 は従来 CV 特性測定装置で、裏面電極となる金属製のステージ 13 を有している。まず、測定対象のウェーハ 11 を該ステージ 13 に載置する。該ステージ 13 には真空ポンプ 19 に接続された真空吸着穴 20 が形成されており、ウェーハ 11 は真空吸着穴 20 に真空吸着されることにより固定される。測定対象のウェーハ 11 は鏡面ウェーハ、エピタキシャルウェーハなどいずれであってもよく、ここでは通常鏡面ウェーハを測定対象ウェーハとした場合を示している。ウェーハ 11 の表面にはショットキー電極 12 が形成されている。 40

【0004】

ショットキー電極 12 は、p 型シリコンウェーハの場合には、一般に市販されている真空蒸着装置を用いて、例えば、サマリウムを真空蒸着することにより形成できる。なお、本測定を行う測定装置 10 は、測定中に発生する電氣的ノイズを防止するために、非測定物がアース電位になるように設定したシールドボックス 18 内に設置する。次に、ウェーハ 11 の主表面に形成されたショットキー電極 12 に測定用プローブ 14 を接触させる。プローブ 14 にはキャパシタンスメータ 15 とパルス電圧発生器 16 が接続されており、該キャパシタンスメータ 15 と該パルス電圧発生器 16 は制御用コンピュータ 17 に接続されている。

CV 特性はパルス電圧発生器 16 で階段状に変化する電圧を発生させ、該電圧をショット 50

キー電極 12 に接触するプローブ 14 を通してウェーハ 11 に印加することによりキャパシタンスメータ 15 で空乏層容量を測定できる。一般に印加電圧と容量の変化量には以下の関係式 (1) 及び (2) が成り立つ (非特許文献 2)。

【0005】

【数 1】

$$N(W) = \frac{2}{(q \epsilon_{Si} A^2)} \{d(C^{-2}) / dV\}^{-1} \dots \dots (1)$$

$$W = A \epsilon_{Si} / C \dots \dots (2)$$

10

【0006】

上記式 (1) 及び (2) において、 $N(W)$ は深さ W におけるシリコンウェーハ中のドーパント濃度、 q は電荷素量、 ϵ_{Si} はシリコンの誘電率、 V は印加電圧、 C は空乏層容量、 A はショットキー電極面積である。すなわち、印加電圧 V に対して $d(C^{-2}) / dV$ をプロットすることにより、シリコンウェーハ中のドーパント濃度の深さ方向プロファイルを測定することができる。その際、印加する電圧はショットキー接合に対して逆バイアスになるようにする。

【0007】

すなわち、 p 型シリコン単結晶ウェーハの場合は正の電圧を印加することによりシリコン内部に空乏層が広がる。空乏層の深さ方向の幅は印加する電圧に比例して大きくなるため、印加電圧を変化させることで深さ方向の情報を得る事ができる。なお、この測定はウェーハ表面に酸化膜を形成し、その上に電極を形成した、いわゆる、MOS (Metal Oxide Semiconductor) 構造のウェーハに対しても適用可能である。図 5 にショットキー接合のウェーハの概略説明図、図 6 に MOS 構造のウェーハの概略説明図を示す。図 5 及び図 6 において、図 4 と同一部材は同一符号で示される。図 6 において、24 は酸化膜である。

20

【0008】

上記測定方法はウェーハ 11 上の電極 12 にプローブ 14 を接触させる破壊評価であるが、それに対して非破壊で CV 特性を評価する装置も開示されている (例えば、特許文献 1) 。この非接触 CV 測定装置の測定原理を、図 7 をもとに説明する。図 7 において、図 4 と同一部材は同一符号で示される。図 7 において、10a は従来の非接触 CV 測定装置で、裏面電極となる金属製のステージ 13 を有している。電極を形成していないウェーハ 11 を該ステージ 13 に載置する。

30

そして、前記プローブ 14 の代わりとなる測定用電極 12a とウェーハ 11 を、空気を介して非接触の状態に対向保持してウェーハ 11 の上下に位置する該ステージ (電極) 13、及び測定用電極 12a 間に電圧をかけ CV 測定を行う。このとき、測定用電極 12a とステージ 13 によって測定される静電容量 C_t は、ウェーハ 11 の静電容量 C_s と、測定用電極 12a とウェーハ 11 の間に存在する空気の静電容量 C_g とが直列接続されていると考える。すなわち、 C_s 、 C_g の関係は以下の式 (3) で表される。

【0009】

【数 2】

$$1 / C_t = 1 / C_s + 1 / C_g \dots \dots (3)$$

【0010】

式 (3) において、 C_g は下記の式 (4) で表されるように、測定用電極 12a とウェーハ 11 の主表面との距離 G_e およびプローブ面積 S 、真空誘電率 ϵ_0 から算出できるため、 C_s は C_t から算出することができる。

【0011】

【数 3】

$$C_g = \epsilon_0 \cdot S / G_e \dots \dots (4)$$

【0012】

50

【特許文献1】

特開平4-132236号公報

【非特許文献1】

宇佐美晶編集「半導体デバイス工程評価技術」リアライズ社(1990年9月11日発行)、p38-p44

【非特許文献2】

S. M. Sze 著「Physics Of Semiconductor Devices」John Wiley & Sons社(1969年発行)p. 372

【0013】

【発明が解決しようとする課題】

しかしながら、上記いずれの測定装置であっても、シリコンウェーハ11は裏面電極である金属製のステージ13と強い圧力で直接接触するため金属の汚染を受けると共に、シリコンウェーハ11より固い材質と接触するためにウェーハ裏面にキズが発生する。また、ウェーハ11の抵抗率が高い場合には、裏面電極13とウェーハ11の接触がオーミック接触とはならないため接触抵抗が大きくなり、正確な空乏層容量が測定できない。

10

【0014】

この接触抵抗の影響についてショットキー接合を例にとり、図8によって説明する。図8(a)において、図4と同一部材は同一符号で示される。図8(a)においてウェーハ11の主表面にはショットキー電極12が形成されている。この電極12に逆バイアスを印加するとウェーハ11の内部に向かって空乏層22が形成される。図8(a)で表されるウェーハ構造の容量に関する等価回路は図8(b)のように示すことができる。ここで、Cはウェーハの空乏層22の静電容量であり、Gは空乏層のコンダクタンスである。また、Rsは直列抵抗である。この場合、実際に測定される容量CmとコンダクタンスGmは以下の式(5)及び(6)で示される。

20

【0015】

【数4】

$$C_m = C / ((1 + R_s \cdot G)^2 + (\omega \cdot R_s \cdot C)^2) \dots \dots (5)$$

$$G_m = \frac{G(1 + R_s \cdot G) + R_s(\omega \cdot C)^2}{(1 + R_s \cdot G)^2 + (\omega \cdot R_s \cdot C)^2} \dots \dots (6)$$

30

【0016】

ここで $\omega = 2\pi f$ であり、fは測定周波数である。通常Gは極めて小さい値であり、 $R_s \cdot G$ は無視できるので(5)式は以下のように変形できる。

【0017】

【数5】

$$C_m = C / (1 + (\omega \cdot R_s \cdot C)^2) \dots \dots (5')$$

【0018】

したがって、 $R_s \cdot C$ が大きくなると、 C_m が小さくなる。この直列抵抗 R_s が大きくなる最大の原因はウェーハ11と裏面電極13の接触がオーミックでない場合である。ウェーハ11の抵抗率が 0.1 cm 以上になると、裏面電極13とウェーハ11との接触はオーミックにはならず、大きな直列抵抗 R_s を生じてしまうため、正確な空乏層容量が測定できないという問題点があった。

40

【0019】

本発明はこれらの問題点に鑑みなされたものであり、ウェーハの主裏面への金属汚染と主裏面に発生するキズを防ぐとともに、該ウェーハの主表面に形成された空乏層の容量を、ウェーハと裏面電極の間に生ずる接触抵抗の影響を受けないで正確に測定する方法を提供するものである。

【0020】

【課題を解決するための手段】

50

上記問題を解決するため、本発明の空乏層容量測定方法は、ウェーハ主表面の空乏層容量を測定する方法であって、ウェーハの主裏面と該ウェーハを載置する裏面電極の間に誘電体を介在させた状態で空乏層容量を測定することを特徴とする。このようにすれば、前記ウェーハ主裏面への裏面電極からの金属汚染と該ウェーハ主裏面に発生するキズを防止できる。また、ウェーハの抵抗率が $0.1 \cdot \text{cm}$ 以上の高抵抗の場合、ウェーハ主裏面と裏面電極の接触はオーミック接触とならず大きな抵抗になってしまうが、この方法によれば、この抵抗の影響を受けないで正確に空乏層容量を測定することができる。

【0021】

このとき、前記誘電体の静電容量は、ウェーハ主表面の空乏層容量の100倍以上であることが好ましい。このようにすれば、ウェーハ主表面の空乏層容量を測定する際、ウェーハ主裏面と裏面電極間の容量を無視することができる。

【0022】

さらに、前記誘電体はウェーハよりも硬度の小さい材料とすることが望ましい。このようなウェーハよりも硬度の小さい誘電体をウェーハと裏面電極の間に介在させることで、ウェーハ裏面におけるキズの発生をさらに防止することができる。

【0023】

また、前記誘電体は、前記ウェーハの主裏面上に形成される熱酸化膜またはCVD酸化膜であることが好適である。このようにすれば、ウェーハを裏面電極である金属製のステージに載置する際、ウェーハ主裏面や裏面電極から誘電体がずれない上、測定終了後に該ウェーハをフッ酸で洗浄することにより酸化膜を除去して、裏面電極からの金属汚染とキズの両方を除去することができる。

【0024】

前記裏面電極となるステージは、その表面に誘電体薄膜を形成したものであってもよい。このようなステージを用いれば、誘電体のステージとのズレや浮き上がりを防止できるとともに、主裏面に酸化膜が形成されていないウェーハの空乏層容量も良好に測定することができる。

【0025】

【発明の実施の形態】

以下に本発明の実施の形態を添付図面に基づいて説明するが、図示例は例示的に示されるもので、本発明の技術思想から逸脱しない限り種々の変形が可能なことはいうまでもない。

【0026】

図1は本発明方法による空乏層容量測定を行うための装置の構造の一例を示す図面で、(a)は模式的説明図、(b)はプローブと裏面電極の間の静電容量を示す等価回路である。図1(a)において、図4と同一部材は同一符号で示される。図1(a)において、30は本発明方法を実施するための装置で、裏面電極となる金属製のステージ13を有している。シリコンウェーハ11は該ステージ13上に誘電体33を介して載置される。ステージ13上に固定された誘電体33には、ウェーハ11を真空吸着するための穴20aが設けられている。この穴20aは誘電体33とステージ13を貫通して真空ポンプ19に接続されている。誘電体33の材質としては、シリコンウェーハ11より硬度が小さく、十分大きな絶縁抵抗を有するとともに金属汚染のない材料であればどのようなものでもよいが、例えば、ポリエステルフィルムやポリエチレンテレフタレートなどのプラスチックシートを使用するとよい。また、誘電体33の厚さと面積は、シリコンウェーハ11の主表面に形成される空乏層22の容量に対して100倍以上の容量になるように設定する。

【0027】

上述のように、シリコンウェーハ11と裏面電極13は誘電体33を介して密着するため、ウェーハ11と裏面電極13の間に電流は流れない。そのため、ウェーハ11と裏面電極13の間の接続は、従来のような抵抗接続ではなく容量接続となる。したがって、プローブ14と裏面電極13の間の静電容量 C_m は、図1(b)に示すように、シリコンウェーハ11の空乏層容量 C と、シリコンウェーハ11と裏面電極13の間の静電容量 C_b と

の直列接続で表され、次式(7)で与えられる。

【0028】

【数6】

$$1/C_m = 1/C + 1/C_b \cdots (7)$$

【0029】

ここで、誘電体33の誘電率を ϵ_b 、厚さを L_b 、シリコンウェーハとの接触面積を S_b とすると C_b は次式(8)で与えられる。

【0030】

【数7】

$$C_b = \epsilon_b \cdot S_b / L_b \cdots (8)$$

10

【0031】

また、シリコンウェーハ主表面の深さ方向の空乏層22の幅を L_w とすれば空乏層容量 C は次式(9)で与えられる。

【0032】

【数8】

$$C = \epsilon_{si} \cdot S / L_w \cdots (9)$$

【0033】

ここで ϵ_{si} はシリコンの誘電率である。

【0034】

ウェーハ主表面に形成されるショットキー電極12は、通常半径1mmの円形であり、面積 S は 3.14 mm^2 程度である。これに対して裏面の接触面積 S_b は、例えば150mmのシリコンウェーハの場合、裏面全面で裏面電極と接触するので、その電極面積は約 $17,671 \text{ mm}^2$ となり、主表面に形成される測定用電極の面積 S の5,625倍となる。そして、シリコンの誘電率は12、誘電体として使用するプラスチックシートの誘電率は約3.0、CV測定で測定する深さ方向の空乏層幅 L_w は $2 \sim 20 \mu\text{m}$ であるとき、誘電体の厚さ L_b は、 $C_b = 100C$ であればよいから、誘電体の厚さ L_b が $28 \mu\text{m}$ 以下であれば、 $1/C$ に対して $1/C_b$ は十分小さくなり、無視することができる。したがって、測定された空乏層容量 C_m をウェーハ主表面に形成される空乏層容量 C とみなすことができる。

20

【0035】

図2は、本発明方法による空乏層容量測定を行うための装置の構造の他の例、換言すれば、ウェーハ主表面に形成された空乏層容量を非破壊で測定するための装置の構造の例を示す図面で、(a)は模式的説明図、(b)は測定用電極と裏面電極の間の静電容量を示す等価回路である。図2(a)において、図7と同一部材は同一符号で示される。図2(a)において、30aは本発明方法を実施するための装置で、裏面電極となる金属製のステージ13を有している。シリコンウェーハ11は誘電体33を介して該ステージ(裏面電極)13上に載置される。該ステージ13上に固定された誘電体33には、ウェーハ11を真空吸着するための穴20aが設けられている。この穴20aは誘電体33とステージ13を貫通して真空ポンプ19に接続されている。そして、ウェーハ11の主表面に対向して測定用電極12aが非接触の状態で配置されている。誘電体33の材料としては、前述の場合と同じくシリコンウェーハ11より硬度が小さく、十分大きな絶縁抵抗を有するとともに金属汚染のない材料であればどのようなものでもよく、誘電体材料33の厚さと面積はシリコンウェーハ11の主表面に形成される空乏層22の容量に対して100倍以上の容量になるように設定する。なお、測定用電極12aはシリコンウェーハ11に平行に配置し、かつ上下方向に可動できる構造となっている。

30

40

【0036】

図2(b)は測定用電極12aと裏面電極13の間の静電容量 C_m を示す等価回路である。ここで C_{air} は測定用電極12aとシリコンウェーハ11間のエアギャップ L の静電容量であり、 C はシリコンウェーハの空乏層容量、 C_b は誘電体33の静電容量である。この方法においてもシリコンウェーハ11と裏面電極13は誘電体33を介して密着す

50

るため、ウェーハ 11 と裏面電極 13 の間に電流は流れない。そのため、ウェーハ 11 と裏面電極 13 の間の接続は、やはり従来のような抵抗接続ではなく容量接続となる。したがって、 C_{air} 、 C 、 C_b は直列接続となり、測定用電極 12a と裏面電極 13 の間の静電容量 C_m は次式 (10) で与えられる。

【0037】

【数 9】

$$1 / C_m = 1 / C_{air} + 1 / C + 1 / C_b \cdots \cdots (10)$$

【0038】

測定用電極 12a の面積を S 、測定用電極 12a とシリコンウェーハ 11 との距離を L とすると、 C_{air} は次式 (11) で与えられる。

10

【0039】

【数 10】

$$C_{air} = \epsilon_0 \cdot S / L \cdots \cdots (11)$$

【0040】

ここで ϵ_0 は真空誘電率である。また、誘電体 33 の誘電率を ϵ_b 、厚さを L_b 、誘電体 33 とシリコンウェーハ 11 との接触面積を S_b とすると、 C_b は次式 (12) で与えられる。

【0041】

【数 11】

$$C_b = \epsilon_b \cdot S_b / L_b \cdots \cdots (12)$$

20

【0042】

さらに、シリコンウェーハ 11 に形成される空乏層 22 の深さ方向の幅を L_w とすれば空乏層容量 C は次式 (13) で与えられる。

【0043】

【数 12】

$$C = \epsilon_{si} \cdot S / L_w \cdots \cdots (13)$$

【0044】

ここで、 ϵ_{si} はシリコンの誘電率である。測定用電極 12a が半径 1 mm の円形である場合、面積 S は 3.14 mm^2 である。これに対して、例えば 150 mm のシリコンウェーハ 11 がその裏面全面で誘電体 33 と接触する場合、裏面の接触面積 S_b は測定用電極面積 S の $5,625$ 倍となる。そして、シリコンの誘電率は 12 、誘電体として使用するプラスチックシートの誘電率は約 3.0 、 CV 測定で測定する深さ方向の空乏層幅 L_w は $2 \sim 20 \mu\text{m}$ であるとき、誘電体の厚さ L_b は、 $C_b \approx 100 C$ であればよいから、誘電体の厚さ L_b が $28 \mu\text{m}$ 以下であれば、 $1 / C$ に対して $1 / C_b$ は十分小さくなり、無視することができる。したがって、 C_m は次式 (14) で与えられる。

30

【0045】

【数 13】

$$1 / C_m = 1 / C_{air} + 1 / C \cdots \cdots (14)$$

【0046】

C_{air} の制御方法については、例えば特許文献 1 に記載されている従来の方法によれば良く、測定用電極 12a とシリコンウェーハ 11 との距離 L を $1 \mu\text{m}$ 以下にすれば、 C_{air} は C に対してあまり小さくすることなく測定できる。

40

【0047】

図 3 は本発明方法の空乏層容量測定を行うための装置の構造の別の例を示す図面で、(a) は模式的説明図、(b) は裏面電極上に載置したシリコンウェーハとピンの位置関係を示す上面概略説明図である。図 3 (a) において、30b は本発明方法を実施するための装置で、裏面電極となる金属製のステージ 13 を有している。シリコンウェーハ 11 は裏面電極 (ステージ) 13 に設けたピン 34 上に載置されている。該ピン 34 は金属汚染がなく、シリコンより硬度の小さい絶縁材料で形成されており、図 3 (b) に示すように、裏面電極 13 上に 3 点配置されている。これによりシリコンウェーハ 11 と裏面電極 13

50

は空気を介して接続する形となる。このとき、シリコンウェーハ11と裏面電極13の間に介在するピン34と空気の合計容量 C_b がシリコンウェーハ11の主表面側に形成される空乏層22の容量 C の100倍以上となるよう設定することにより、 C_b を C に対して無視できる程度に小さくすることができる。ここで、空気の静電容量を C_a 、ピン34の静電容量を C_p とすると、 C_a と C_p は並列接続なので、 C_b と C_a 、 C_p の関係は次式(15)で示される。

【0048】

【数14】

$$C_b = C_a + C_p \cdots \cdots (15)$$

【0049】

また、 C_a 、 C_p は次式(16)及び(17)であらわされる。

【0050】

【数15】

$$C_a = \epsilon_0 \cdot S_a / L_p \cdots \cdots (16)$$

$$C_p = \epsilon_p \cdot S_p / L_p \cdots \cdots (17)$$

【0051】

ここで、 L_p はシリコンウェーハ11と裏面電極13の距離、すなわちピン高さである。 S_a はシリコンウェーハ11の裏面と空気の接触面積である。また、 ϵ_p はピン34の誘電率、 S_p はピン34とシリコンウェーハ11の接触面積である。

【0052】

$\epsilon_0 = 1$ 、 $\epsilon_p = 3$ の場合、式(16)、及び式(17)を式(15)に代入すると

【0053】

【数16】

$$C_b = (S_a + 3S_p) / L_p \cdots \cdots (18)$$

【0054】

となる。シリコンウェーハ11の面積 S_b は S_a と S_p の和であるから、式(18)は以下のように変形できる。

【0055】

【数17】

$$C_b = (S_b + 2S_p) / L_p \cdots \cdots (18')$$

【0056】

$C_b < 100C$ であればよいので、ピン34の半径を5mm、シリコンウェーハの直径を150mm、 $\epsilon_{Si} = 12$ 、 $L_w = 2 \sim 20 \mu m$ 、とすると、ピン高さ L_p が9 μm 以下になるようすれば、空隙により発生するシリコンウェーハ裏面と裏面電極間の静電容量は測定したい静電容量 C の1/100以下となり、無視できる大きさになる。

【0057】

この場合、シリコンウェーハ11はピン34にのみ接触することになるが、ピン34がシリコンよりも硬度が小さいため、キズの発生を防止することができる。なお、図示例ではピン34を3つとしたが、シリコンウェーハ11を保持できればよいので、ピン34の数はこれに限ることはなく、4つ以上であっても差し支えない。

【0058】

【実施例】

以下に実施例をあげて本発明をさらに具体的に説明するが、これらの実施例は例示的に示されるもので限定的に解釈されるべきでないことはいうまでもない。

【0059】

(実施例1)

あらかじめ測定された抵抗率が $10.0 \cdot cm$ であるp型150mmシリコン単結晶ブロックから作製されたシリコンウェーハを準備し、鏡面化された主表面に真空蒸着機で半径1mmのサマリウム電極を形成した。このシリコンウェーハを図1(a)に示したものと同様の装置の裏面電極上に誘電率3、厚さ25 μm のポリスチレンフィルムを介して

10

20

30

40

50

載置し、真空吸着により固定した。そして、プローブをサマリウム電極に接触させ、ウェーハ主表面に深さ $5 \mu\text{m}$ の空乏層を形成するよう電圧を印加して、そのときの静電容量を測定したところ、 $9.98 \cdot \text{cm}$ であった。また、CV測定後のウェーハ裏面を集光灯下で観察したが、キズの発生は見られなかった。

【0060】

(実施例2)

実施例1と同じインゴットから作製されたシリコンウェーハに電極を形成せず、図2(a)に示した装置の裏面電極上に誘電率3、厚さ $25 \mu\text{m}$ のポリスチレンフィルムを介して載置し、真空吸着により固定した。そして、ウェーハ主表面から $0.5 \mu\text{m}$ の位置にウェーハ主表面と平行となるように測定用電極を固定し、ウェーハ主表面に深さ $5 \mu\text{m}$ の空乏層を形成するよう電圧を印加して、そのときの静電容量を測定したところ、 $9.99 \cdot \text{cm}$ であった。また、CV測定後のウェーハ裏面を集光灯下で観察したが、キズの発生は見られなかった。

10

【0061】

(比較例1)

実施例1と同じインゴットから作製されたシリコンウェーハの鏡面化された主表面に真空蒸着機で半径 1mm のサマリウム電極を形成した。このシリコンウェーハを図1(a)に示した装置の裏面電極上に直接載置し、真空吸着により固定した。そして、プローブをサマリウム電極に接触させ、ウェーハ主表面に深さ $5 \mu\text{m}$ の空乏層を形成するよう電圧を印加して、そのときの静電容量を測定したところ、 $10.8 \cdot \text{cm}$ であった。また、CV測定後のウェーハ裏面を集光灯下で観察したところ、裏面電極の真空吸着穴に沿ったキズが観察できた。

20

【0062】

実施例1及び2と比較例1を比較すると、実施例1及び2のシリコンウェーハの抵抗率はどちらもシリコン単結晶ブロックとほぼ同じ値であるのに対して、比較例1のウェーハの抵抗率は高抵抗側にズレており、シリコンウェーハと裏面電極の間に存在する接触抵抗の影響が見られる。また、比較例1のウェーハ裏面にのみ、裏面電極との接触によるキズが観察された。

【0063】

【発明の効果】

以上述べたごとく、本発明によれば、シリコンウェーハの抵抗率が $0.1 \cdot \text{cm}$ 以上であってもシリコンウェーハと裏面電極との間の接触抵抗の影響を受けずにシリコンウェーハ主表面の空乏層容量を測定でき、また、主裏面にキズを発生させることもないため、特にシリコンウェーハ主表面の空乏層容量を、電極を形成せずに非接触で測定する場合には金属汚染もなく、測定済のウェーハを製品として出荷することができる。

30

【図面の簡単な説明】

【図1】本発明方法の空乏層容量測定を行うための装置の一例を示す図面で、(a)は模式的説明図、(b)はプローブと裏面電極の間の静電容量を示す等価回路である。

【図2】本発明方法の空乏層容量測定を行うための装置の他の例を示す図面で、(a)は模式的説明図、(b)は測定用電極と裏面電極の間の静電容量を示す等価回路である。

40

【図3】本発明方法の空乏層容量測定を行うための装置の別の例を示す図面で、(a)は模式的説明図、(b)は裏面電極上に載置したシリコンウェーハとピンの位置関係を示す上面概略説明図である。

【図4】従来空乏層容量測定装置の一例を示す模式的説明図である。

【図5】ショットキー接合のウェーハの概略説明図である。

【図6】MOS構造のウェーハの概略説明図である。

【図7】従来空乏層容量測定装置の他の例を示す模式的説明図である。

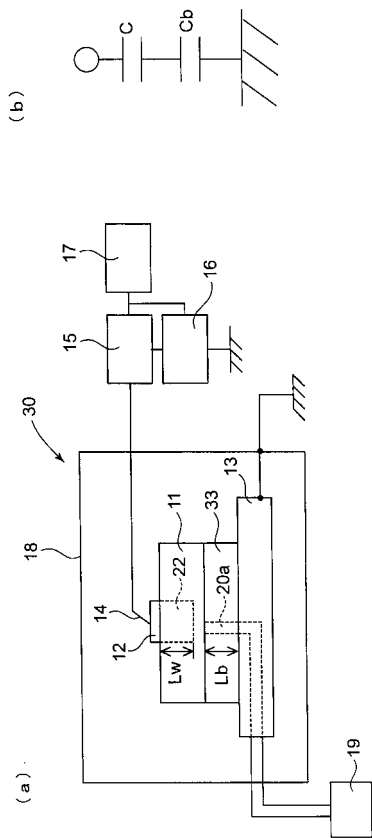
【図8】ウェーハと裏面電極の接触状態を示す図面で、(a)は接触状態についての概念図、及び(b)はウェーハ構造の容量に関する等価回路である。

【符号の説明】

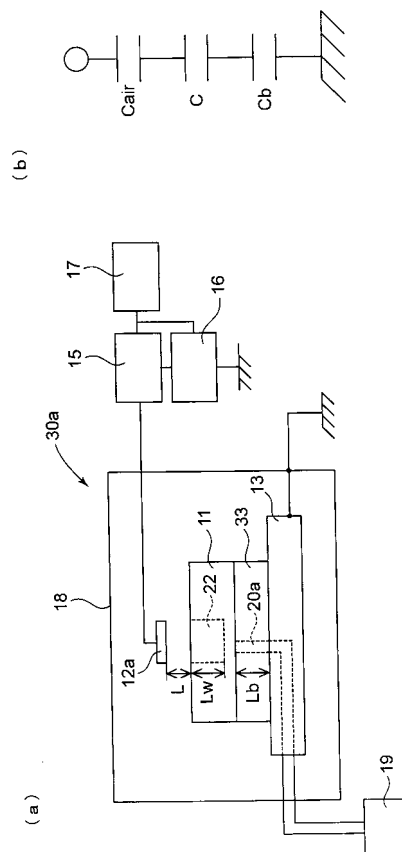
50

10 : 従来のCV特性測定装置、10a : 従来の非接触CV測定装置、11 : ウェーハ、
12 : ショットキー電極、12a : 測定用電極、13 : ステージ(裏面電極)、14 : 測定用プローブ、
15 : キャパシタンスメーター、16 : パルス電圧発生器、17 : 制御用コンピュータ、18 : シールドボックス、19 : 真空ポンプ、20, 20a : 真空吸着穴、
22 : 空乏層、24 : 酸化膜、30, 30a, 30b : 本発明方法を実施するための装置、33 : 誘電体材料、34 : ピン、L : エアギャップ、Lb : 誘電体の厚さ、Lp :
ピン高さ、Lw : 空乏層の幅。

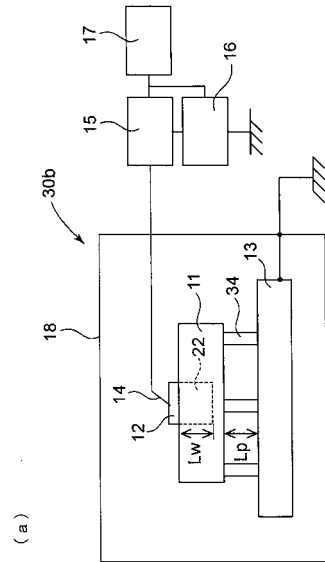
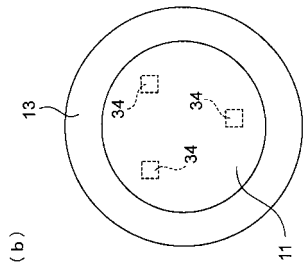
【図1】



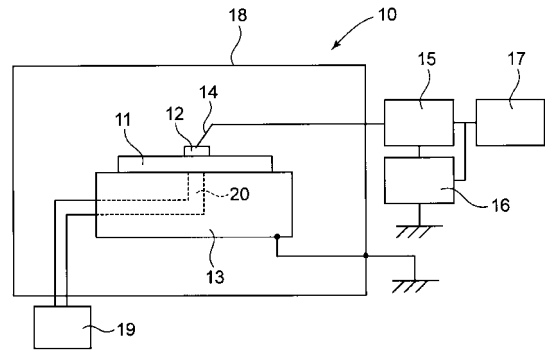
【図2】



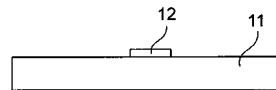
【 図 3 】



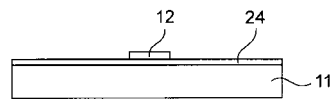
【 図 4 】



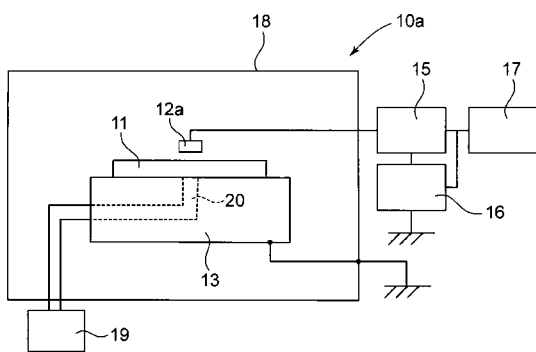
【 図 5 】



【 図 6 】

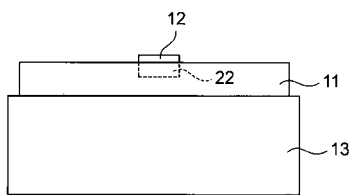


【 図 7 】



【 図 8 】

(a)



(b)

