

公告本

FP12046C

申請日期	90.9.11
案 號	90122461
類 別	G11C 17/62

(以上各欄由本局填註)

548655

發明專利說明書

一、發明 名稱	中 文	磁性隨機存取記憶體(MRAM)-模組配置
	英 文	MRAM-Module arrangement
二、發明 創作人	姓 名	1.波姆湯瑪斯(BOEHM, Thomas) 2.鉤格迪特瑪(GOGL, Dietmar) 3.弗雷塔馬丁(FREITAG, Martin) 4.拉孟斯史帝(LAMMERS, Stefan)
	國 籍	1.-4.皆屬德國
	住、居所	1.德國宗尼丁 85604 荷州-海尼契路 5 號 2.美國佛蒙特州 05452 艾斯克斯站雪伍德廣場#125 號 3.德國慕尼黑 80337 哈伯爾街 11 號 4.美國紐約州 12533 瓦平格斯瀑布雪伍德福斯特 7F 號
三、申請人	姓 名 (名稱)	印芬龍科技股份有限公司 Infineon Technologies AG
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 D-81669 聖馬丁街 53 號
	代 表 人 姓 名	1.麥可勾威什(Michael Gollwitzer) 2.荷斯特卻佛(Dr. Horst Schäfer)

(由本局填寫)	承辦人代碼:
	大 類:
	I P C 分類:

本案已向：

德
國 (地區) 申請專利，申請日期： 案號： 2000 年 9 月 12 日 10045042.3 號，☒有 ☐無主張優先權

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

五、發明說明(1)

本發明是有關於一種磁性隨機存取記憶體(MRAM)配置，其由多個記憶胞陣列所構成，此記憶胞陣列各由具有多個記憶胞之記憶體陣列，以及圍繞此記憶體陣列之面上之外圍電路所構成，其中此外圍(periphery)電路須圍繞此記憶體陣列，使得在俯視中每一個記憶體陣列在基本上具有十字形的結構。

在磁阻式記憶體(MRAM= magnetoresistiver memory)中存在所熟知的記憶胞之磁性可變電阻中之儲存效應。第2圖顯示在字元線 WL 與此在基本上垂直並且隔絕相交之位元線 BL 之間的 MRAM 記憶胞。在字元線 WL 與位元線 BL 之間的相交位置上是一多層系統，其由固定的或硬磁性層 HML 與自由可變的或軟磁性層 WML 以及位於 HML 與 WML 之間的隧道阻障層 TL 所構成。此硬磁性層 HML、隧道阻障層 TL 以及軟磁性層 WML 形成"磁性隧道界面胞"(MTJ: Magnetic Tunnel Junction cell)。

在此 MTJ 胞中以此方式實施資訊之儲存，即，係軟磁性層 WML 的磁化方向相對於硬磁性層 HML 的磁化方向改變。對此所須的磁場藉由在字元線 WL 中的電流 I_{WL} 與在位元線 BL 中的電流 I_{BL} 產生。此磁場在字元線 WL 與位元線 BL 之相交位置上，因此在 MTJ 胞的區域中重疊。若此兩個磁性層 HML 與 WML 的磁化方向相同，因此，此 MTJ 胞具有低的電阻 R_c ，如同在第3圖中所說明者。反之，在磁性層 HML 與 WML 之不同或反平行之的磁化方向中產生高的電阻值，如此在第4圖中所說明

五、發明說明(2)

者。

特別是電流 I_{WL} 與 I_{BL} 之接通，其在程式所控制過程中在各個 MTJ 胞中用於產生磁場所需要，由於相當高一直至數毫安 (mA)，而需要由特別大的電晶體所構成耗費面積之外圍電路圍繞各個記憶體陣列周圍。此外圍電路必須在每個記憶體陣列的側面邊緣上提供有效之佈線與短的信號路徑，如同此在第 5 圖中所示者。在此處的記憶體陣列 A 在其側面邊緣上由四個外周電路 P 圍繞。此記憶體陣列 A 在不同的平面上上下下堆疊得愈多，則此外圍電路 P 愈大。在足夠多的記憶體平面中因此形成此在第 5 圖中所顯示之十字形結構。

此外圍電路(periphery circuit)除了包括用於控制電流的元件外，在程式控制過程中還包括像是例如用於控制讀取電壓等之切換單元。

此在第 5 圖中所顯示之由記憶體陣列 A 與四個圍繞此記憶體陣列之外圍電路 P 所構成之記憶體陣列，是足以儲存數個 MB 的資訊。具有更大容量之 MRAM 模組配置，則須要將多個此種記憶胞陣列組合。

如同由第 5 圖而明顯，此具有十字形結構之記憶體陣列不是以 DRAM (DRAM=動態之 RAM) 以及其他標準記憶體之所熟悉的方式簡單地彼此組合至記憶體晶片中之 MRAM 模組配置。藉由此在十字形結構角落上未使用的自由平面，在晶片表面上造成高度的浪費，這是適宜避免的。

五、發明說明(3)

可以看出，此記憶體陣列沒有必要必須具有正方形的結構，此在角落上的未使用之自由表面亦不須要如此理想地自由如同在第 5 圖中所顯示者。因此在"十字形結構"下應被理解為一種結構，其中在記憶體陣列的角落上無論如何至少存在一個自由的表面。

本發明的目的是說明一種 MRAM 模組配置，其中在使用自由角落表面的情況下達成記憶胞儘可能高之封裝密度。

此目的是在一開始所提到特性之 MRAM 模組配置中根據本發明以此方式達成，即，須將此等記憶體陣列彼此交錯嵌入，使得在使用十字形結構之自由角落表面的情況下，達成模組配置之高的封裝密度。

因此須設計十字形記憶體陣列，使得它可以彼此交錯嵌入(interleave)因而達成明確提高的封裝密度。

當沒有理想的十字形結構存在，而是每一個記憶體陣列之至少一個角落具有自由表面時，此亦適用。

本發明有利的其他發展由申請專利範圍附屬項產生。

本發明以下根據圖式作進一步說明。

圖式之簡單說明

第 1 圖為根據本發明實施例之 MRAM 模組配置之概要俯視圖。

第 2 圖為在字元線 WL 與位元線 BL 之間之 MTJ 胞之概要圖式說明。

第 3 圖為概要圖式說明用以描述磁性層之平行磁化定

五、發明說明(4)

向。

第 4 圖為概要圖式說明用以描述磁性層之反平行磁化定向。

第 5 圖具有記憶體陣列 A 與外圍電路 P 之記憶體陣列之概要俯視圖。

第 2 至 5 圖已經在一開始就說明過。

在圖中彼此對之構件各具有相同的參考號碼。

如同在第 1 圖中顯示，在此根據本發明之 MRAM 模組配置中，各個由記憶體陣列 A 所構成之記憶體陣列，以及其所配置之外圍電路 P 須彼此交錯嵌入，使得在使用十字形結構之自由角落表面的情況下，存在模組配置之高的封裝密度。在此 MRAM 模組配置之列(row)1、2、3 是彼此交錯地設置，因此例如在列 2 中，此鄰接列 1 或 3 的週邊電路 P 被準確地嵌入列 1 與 3 之記憶體陣列之角落表面中。

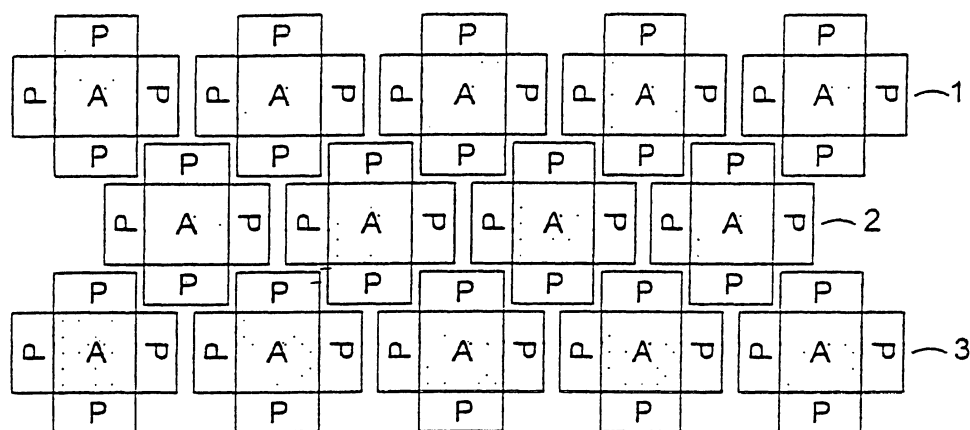
此各個記憶體陣列沒有必要使用具有第 1 圖實施例之理想十字形的結構，更正確地說，當此記憶體陣列大致具有此種十字形的結構，其允許不同列之各個記憶體陣列彼此交錯嵌入時就足夠。

同樣的外圍電路 P 並不絕對須要具有理想的矩形結構，此記憶體陣列在基本上較佳是配置成正方形。然而它還可以具有長方形的邊緣或以其他方式實施。當須配置此外圍電路 P 與記憶體陣列 A，使得它們可以彼此交錯嵌入以節省晶片面積時，則足以完全實現本發明。

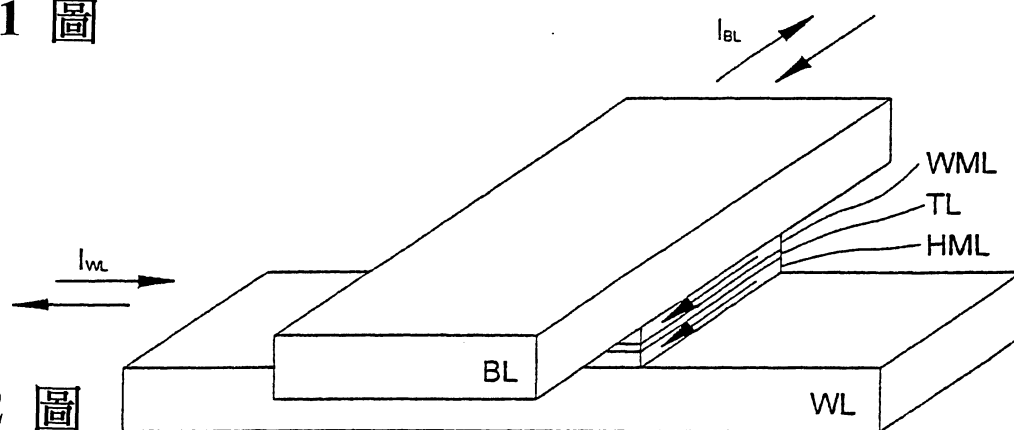
五、發明說明(5)

本發明因此使得可以現高封裝密度之 MRAM 模組配置。其基本的優點是獨自藉由記憶體陣列之各個列之交錯嵌入之配置而達成，其與截止目前為止的習知技術例如 DRAM 與快閃式記憶體在基本上不同。

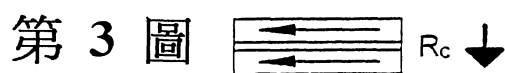
1/1



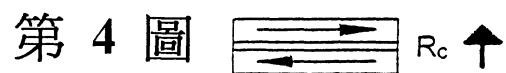
第 1 圖



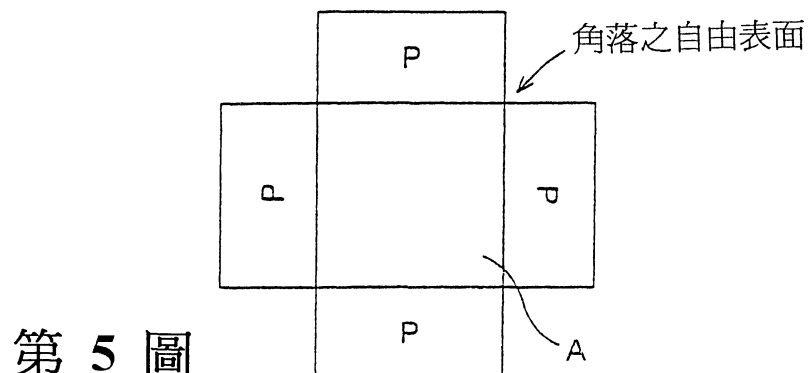
第 2 圖



第 3 圖



第 4 圖



第 5 圖

四、中文發明摘要 (發明之名稱：磁性隨機存取記憶體 (MRAM))

-模組配置

本發明是有關於磁性隨機存取記憶體 (MRAM)-模組配置，其中爲了提高封裝密度，而將記憶胞陣列（其由記憶體陣列 (A) 與外圍電路 (P) 所構成）彼此交錯嵌入。

英文發明摘要 (發明之名稱：

MRAM-Module arrangement

The present invention relates to a MRAM-module-arrangement, wherein in order to increase the packaging density, to make the memory-cell-arrays (composed of the memory array (A) and the periphery-circuit (P) interlace among themselves.

六、申請專利範圍

第 90122461 號「磁性隨機存取記憶體(MRAM)-模組配置」
專利案

(92 年 3 月修正)

六、申請專利範圍：

1. 一種由多個記憶胞陣列(A,P)所構成之磁性隨機存取記憶體(MRAM)-模組配置，其各由具有多個記憶胞(WML,TL,HML)之記憶體陣列(A)，以及由在此記憶體陣列(A)之面上所圍繞之外圍電路(P)所構成，其特徵為此外圍電路(P)須圍繞此記憶體陣列(A)，使得在俯視中各記憶胞陣列(A,P)在基本上具有十字形的結構，並且此等記憶胞陣列(A,P)因此彼此交錯嵌入；此記憶胞陣列(A,P)在各列(1,2,3)中彼此交錯設置。
2. 如申請專利範圍第 1 項之磁性隨機存取記憶體(MRAM)-模組配置，其中記憶胞陣列(A,P)之例如列(2)之外圍電路(P)突入於例如相鄰列(1,3)之記憶胞陣列(A,P)之自由角落表面中。
3. 如申請專利範圍第 1 或 2 項之磁性隨機存取記憶體(MRAM)-模組配置，其中外圍電路(P)在基本上具有長方形結構。
4. 如申請專利範圍第 1 或 2 項之磁性隨機存取記憶體(MRAM)-模組配置，其中記憶體陣列(A)在基本上是正方形或長方形。