



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0145801  
(43) 공개일자 2016년12월20일

(51) 국제특허분류(Int. Cl.)

*H01L 21/48* (2006.01) *C03C 15/00* (2006.01)  
*H01L 21/683* (2006.01) *H01L 23/15* (2006.01)  
*H01L 23/498* (2006.01)

(52) CPC특허분류

*H01L 21/486* (2013.01)  
*C03C 15/00* (2013.01)

(21) 출원번호 10-2016-7032591

(22) 출원일자(국제) 2015년04월29일

심사청구일자 **없음**

(85) 번역문제출일자 2016년11월22일

(86) 국제출원번호 PCT/US2015/028200

(87) 국제공개번호 WO 2015/168236

국제공개일자 2015년11월05일

(30) 우선권주장

61/986,370 2014년04월30일 미국(US)

(71) 출원인

코닝 인코포레이티드

미국 뉴욕 (우편번호 14831) 코닝 원 리버프론트  
플라자

(72) 별명자

차이, 치-웨이

대만, 105, 타이페이 시티, 송산, 베이드 알디.,  
에스이씨. 4, 엘엔. 91, 엔오. 1, 5에프.

왕, 보르 카이

대만, 25172, 뉴 타이페이 시티, 탐수이, 씬시 1  
에스티 알디., 에스이씨. 3, 엘엔. 101, 엔오.  
116, 9에프.

(74) 대리인

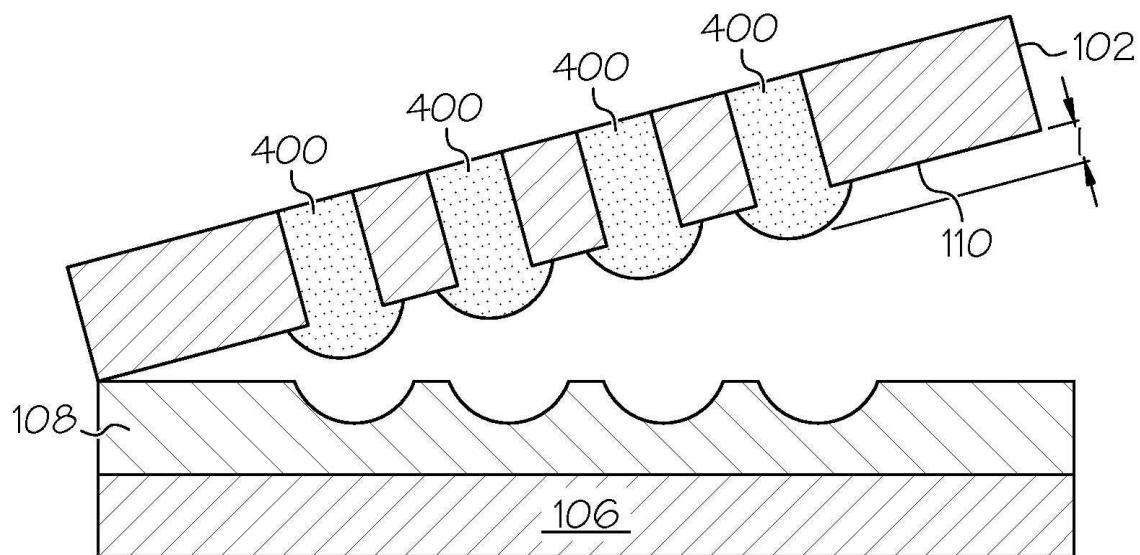
청운특허법인

전체 청구항 수 : 총 20 항

(54) 발명의 명칭 관통-유리 비아의 제조를 위한 본딩 재료의 엣칭 백 공정

**(57) 요 약**

유리 기판에 비아를 제조하는 방법은 복수의 구멍을 포함한 상기 유리 기판의 제1 면을, 본딩 층을 통해 유리 캐리어의 제1 면에 본딩하는 단계를 포함한다. 본딩 층은 유리 기판의 제1 면과 유리 캐리어의 제1 면 사이의 두께(t)를 갖고, 그리고 상기 유리 기판의 상기 제1 면으로부터 깊이(h)까지 복수의 구멍 중 적어도 수개의 구멍으로 뻗어있다. 본 방법은 유리 기판의 복수의 구멍을 통해 깊이(d)로 본딩 층을 엣칭 백하는 단계를 포함한다. 깊이(d)는 두께(t) 및 깊이(h)의 합보다 더 작다. 본 방법은 전기 전도성 재료로써 복수의 구멍을 충전하는 단계와, 본딩 층 및 유리 캐리어로부터 유리 기판을 디-본딩하는 단계를 포함할 수 있다.

**대 표 도** - 도5a

(52) CPC특허분류

*H01L 21/6835* (2013.01)  
*H01L 23/15* (2013.01)  
*H01L 23/49827* (2013.01)  
*H01L 23/49838* (2013.01)  
*H01L 23/49866* (2013.01)  
*H01L 23/49894* (2013.01)  
*H01L 2221/68345* (2013.01)  
*H01L 2221/68359* (2013.01)  
*H01L 2221/68381* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

기판에 복수의 비아를 제조하는 방법으로서,

본딩 충으로써 캐리어의 제1 면에 복수의 구멍을 포함한 상기 기판의 제1 면을 본딩하는 단계; 및

상기 기판에서의 복수의 구멍을 통해 깊이(d)로 본딩 충을 엣칭하는 단계; 및

복수의 비아를 형성하도록 재료로써 복수의 구멍을 충전하는 단계;를 포함하고,

상기 본딩 충은 상기 기판의 제1 면과 상기 캐리어의 상기 제1 면 사이의 두께(t)를 갖고 그리고 복수의 구멍 중 적어도 수개의 구멍으로 뻗어있어 유리 기판의 상기 제1 면으로부터 높이(h)를 갖는 접착제 플러그를 형성하고,

상기 깊이(d)는 상기 두께(t)와 상기 높이(h)의 합보다 작거나 상기 합과 동일한, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 2

청구항 1에 있어서,

펄스 레이저 빔을 사용하여 드릴링함으로써, 상기 기판에 복수의 구멍을 형성하는 단계를 더 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 3

청구항 1 또는 2에 있어서,

본딩 충을 엣칭하는 단계는 습식 엣칭 공정을 사용하는 단계를 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 4

청구항 1 또는 2에 있어서,

상기 본딩 충을 엷칭하는 단계는 건식 엷칭 공정을 사용하는 단계를 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 5

청구항 1 내지 4 중 어느 한 항에 있어서,

상기 재료는 상기 본딩 충으로 길이(1)로 뻗어있는 전기 전도성 재료이고, 상기 길이(1)는 상기 깊이(d)와 상기 높이(h)의 차이와 동일하며, 그리고

상기 기판에 복수의 비아를 제조하는 방법은 상기 캐리어 및 상기 본딩 충으로부터 복수의 비아를 포함한 상기 기판을 디-본딩하는 단계를 더 포함하며, 상기 복수의 비아를 형성하는 전기 전도성 재료의 일부가 상기 기판의 상기 제1 면으로부터 돌출하는, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 6

청구항 5에 있어서,

상기 깊이(d)는, 상기 길이(1)가 상기 두께(t)와 동일하도록, 상기 본딩 충의 두께(t) 및 상기 높이(h)의 합과 동일한, 기판에 복수의 비아를 제조하는 방법.

#### 청구항 7

기판에 복수의 비아를 제조하는 방법으로서,

본딩 층을 갖는 캐리어의 제1 면에, 복수의 구멍을 포함한 상기 기판의 제1 면을 본딩하는 단계;

습식 엣칭 공정을 사용하여, 상기 기판의 복수의 구멍을 통해 깊이(d)로 상기 본딩 층을 엣칭하는 단계;

복수의 비아를 유리에 형성하도록 전기 전도성 재료로써 복수의 구멍을 충전하는 단계; 및

상기 캐리어 및 상기 본딩 층으로부터 복수의 비아를 포함한 상기 기판을 디-본딩하는 단계;를 포함하고,

상기 본딩 층은 상기 캐리어의 상기 제1 면과 상기 기판의 상기 제1 면 사이의 두께(t)를 갖고,

상기 전기 전도성 재료는 길이(1) 만큼 상기 본딩 층으로 뻗어있고, 그리고 상기 길이(1)는 상기 두께(t)보다 더 작으며,

상기 전기 전도성 재료는 상기 기판의 상기 제1 면으로부터 돌출하는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 8**

청구항 7에 있어서,

상기 기판은 100  $\mu\text{m}$  이하의 두께를 갖는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 9**

청구항 8에 있어서,

상기 기판의 상기 두께는 100  $\mu\text{m}$  보다 작은, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 10**

청구항 7 내지 9 중 어느 한 항에 있어서,

상기 습식 엣칭 공정은 HF 및 아세톤으로부터 선택된 솔벤트에 상기 본딩 층을 노출시키는 단계를 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 11**

청구항 10에 있어서,

상기 본딩 층은, 상기 기판이 상기 엣칭 공정용 경질의 마스크이도록, 상기 기판을 통해 솔벤트에 노출되는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 12**

청구항 11에 있어서,

상기 기판은 100  $\mu\text{m}$  이하의 두께를 갖는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 13**

청구항 7 내지 12 중 어느 한 항에 있어서,

상기 전기 전도성 재료는 구리 재료를 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 14**

청구항 7 내지 13 중 어느 한 항에 있어서,

3차원 스택된 집적 회로에 복수의 비아를 포함한 상기 기판을 통합하는 단계를 더 포함하는, 기판에 복수의 비아를 제조하는 방법.

#### **청구항 15**

기판에 복수의 비아를 제조하는 방법으로서,

본딩 층을 사용하여 캐리어의 제1 면에, 복수의 구멍을 포함한 상기 기판의 제1 면을 본딩하는 단계;  
 건식 엣칭 공정을 사용하여, 상기 기판의 복수의 구멍을 통해 깊이(d)로 상기 본딩 층을 엣칭하는 단계;  
 상기 기판에 복수의 비아를 형성하도록 전기 전도성 재료로써 복수의 구멍을 충전하는 단계; 및  
 상기 캐리어 및 상기 본딩 층으로부터 복수의 비아를 포함한 상기 기판을 디-본딩하는 단계;를 포함하고,  
 상기 본딩 층은 상기 캐리어의 상기 제1 면과 상기 기판의 상기 제1 면 사이의 두께(t)를 갖고,  
 상기 깊이(d)는 엣칭이 상기 기판의 상기 제1 면으로부터 상기 본딩 층으로 뻗어있는 길이(1)와, 복수의 구멍  
 중 적어도 수개의 구멍으로 뻗어있는 본딩 층에 의해 형성된 접착제 플러그의 높이(h)의 합과 동일하며, 상기  
 길이(1)는 상기 두께(t)와 동일하고, 상기 캐리어의 상기 제1 면은 상기 전식 엣칭 공정을 위한 정지 층이고,  
 상기 전기 전도성 재료는 상기 본딩 층을 통해 상기 캐리어의 상기 제1 면으로 뻗어있고,  
 상기 전기 전도성 재료는 유리 기판의 상기 제1 면으로부터 상기 길이(1)로 뻗어있는 기둥을 형성하는, 기판에  
 복수의 비아를 제조하는 방법.

### 청구항 16

청구항 15에 있어서,

상기 건식 엣칭 공정은  $O_2$  또는 아르곤-함유 가스 중 어느 하나로부터 발생된 플라즈마에 상기 본딩 층을 노출시키는 단계를 포함하는, 기판에 복수의 비아를 제조하는 방법.

### 청구항 17

청구항 15 또는 16에 있어서,

상기 전기 전도성 재료는 구리를 포함하는, 기판에 복수의 비아를 제조하는 방법.

### 청구항 18

청구항 15 내지 17 중 어느 한 항에 있어서,

상기 기둥 중 각각의 기둥은 상기 기판의 상기 제1 면으로부터 뻗어있는 실린더를 포함하고, 그리고 상기 기판  
 의 상기 제1 면과 실질적으로 수직인 방향으로 뻗어있는, 기판에 복수의 비아를 제조하는 방법.

### 청구항 19

청구항 15 내지 18 중 어느 한 항에 있어서,

상기 기판은 100  $\mu m$  이하의 두께를 갖는, 기판에 복수의 비아를 제조하는 방법.

### 청구항 20

청구항 19에 있어서,

상기 기판의 상기 두께는 100  $\mu m$  보다 작은, 기판에 복수의 비아를 제조하는 방법.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 2014년 04월 30일에 미국특허청에 35 U.S.C. § 119하에서 출원된 미국 특허 가출원번호 제 61/986,370호를 우선권 주장하고 있으며, 이 특허문헌은 참조를 위해 본 명세서에 모두 통합되어 있다.

[0002] 본 발명은 일반적으로 유리 비아를 통한 제조에 관한 것이며, 더욱 상세하게는 유리 비아를 통한 제조에 사용되는 엣칭 공정에 관한 것이다.

## 배경 기술

[0003] 관통-기판 비아는 물리적인 전기 회로나 또는 칩에서 층 사이에 전기 접속부를 제공한다. 예를 들면, 3 차원

스택된 접적 회로에 있어서, 관통-기판 비아는 전자 부품을 수직으로 그리고 수평으로 모두 접적할 수 있게 한다. 전통적으로, 관통-기판 비아는 실리콘 기판을 사용한다. 그러나, 유리가 실리콘보다 덜 비싸기 때문에, 유리 기판은 전자 장치에서 더욱 널리 확대되고 있다.

[0004] 감소된 비용, 가변(flexible) 열 팽창 계수, 및 유리 고유의 단열 특성이 매력적인 옵션으로서, 기판과 같은 유리의 선택을 만드는 한편으로, 유리의 사용은 여러 도전을 나타낸다. 특히, 유리 기판의 사용에 있어 하나의 도전은 제조 공정 동안에 유리의 적당하게 얇은 부분의 조정/처리(handling)이다. 다른 한 도전은 진입 구멍에서 유리에 크랙이 없이 그리고 비아의 금속화에 악 영향을 미치지 않으면서 고 속도로 유리 기판에 구멍을 형성하는 것이다.

## 발명의 내용

### 해결하려는 과제

[0005] 이에 따라, 제조가능성을 향상시키고 비아의 신뢰가능한 금속화를 달성시키는 관통-유리 비아를 성형하는 대안적인 방법이 요구되고 있다.

### 과제의 해결 수단

[0006] 일 실시예에 따라, 기판에 복수의 비아를 제조하는 방법은 캐리어의 제1 면에 복수의 구멍을 포함한 기판의 제1 면을 본딩 층을 사용하여 본딩하는 단계를 포함한다. 본딩 층은 기판의 제1 면과 캐리어의 제1 면 사이의 두께(t)를 갖고, 그리고 유리 기판의 제1 면으로부터 깊이(h)까지 적어도 수개의 복수의 구멍으로 뻗어있다. 본 방법은 또한 기판에서의 복수의 구멍을 통해 깊이(d)까지 본딩 층을 엣칭하는 단계를 포함한다. 깊이(d)는 두께(t)와 깊이(h)의 합보다 더 작다. 본 방법은 또한 복수의 비아를 형성하기 위해 재료로써 복수의 구멍을 충전하는 단계를 포함한다.

[0007] 다른 일 실시예에 있어서, 기판에 복수의 비아를 제조하는 방법은 캐리어의 제1 면에, 복수의 구멍을 포함한 기판의 제1 면을 본딩하는 단계, 습식 엣칭 공정을 사용하여 상기 기판의 복수의 구멍을 통해 깊이(d)로 본딩 층을 엷칭하는 단계, 상기 기판에 복수의 비아를 형성하도록 전기 전도성 재료로써 복수의 구멍을 충전하는 단계, 그리고 상기 캐리어 및 상기 본딩 층으로부터 복수의 비아를 포함한 상기 유리 기판을 디-본딩하는 단계;를 포함한다. 기판의 제1 면은 본딩 층을 통해 유리 캐리어에 본딩된다. 본딩 층은 기판의 제1 면과 캐리어의 제1 면 사이의 두께(t)를 갖고, 그리고 깊이(d)는 상기 기판의 상기 제1 면으로부터 측정된다. 깊이(d)는 두께(t)보다 더 작다. 전기 전도성 재료는, 기판이 본딩 층 및 캐리어로부터 디-본딩될 때, 상기 전기 전도성 재료가 상기 기판의 제1 면으로부터 돌출하도록, 깊이(d)까지 본딩 층으로 뻗어있다.

[0008] 다른 일 실시예에 있어서, 기판에 복수의 비아를 제조하는 방법은 복수의 구멍을 포함한 기판의 제1 면을 본딩 층을 통해 캐리어의 제1 면에 본딩하는 단계, 건식 엷칭 공정을 사용하여 깊이(d)까지 상기 본딩 층을 엷칭하는 단계, 상기 기판에 복수의 비아를 형성하도록 전기 전도성 재료로 복수의 구멍을 충전하는 단계, 및 상기 캐리어와 상기 본딩 층으로부터 복수의 비아를 포함한 기판을 디-본딩하는 단계를 포함한다. 본딩 층은 기판의 제1 면과 캐리어의 제1 면 사이의 두께(t)를 갖는다. 깊이(d)는 기판의 제1 면으로부터 측정되고, 두께(t)와 동일하다. 캐리어의 제1 면은 건식 엷칭 공정을 위한 정지 층이다. 기판이 본딩 층 및 캐리어로부터 디-본딩될 때, 전기 전도성 재료는 상기 기판의 제1 면으로부터 길이(1)로 뻗어있는 기둥(pillar)을 형성하며, 이 경우 상기 길이(1)는 본딩 층의 두께(t)와 동일하다.

[0009] 부가적인 특징과 장점이 아래 상세한 설명에 설명될 것이고, 당업자라면 적어도 바람직한 실시예로부터 용이하게 파악될 수 있으며, 또는 아래 기재된 청구범위 뿐만 아니라 첨부된 도면을 포함하여, 본 명세서에 기재된 바와 같은 실시예를 실시함으로 알 수 있을 것이다.

[0010] 상기 일반적인 설명과 아래 상세한 설명 모두는 단지 예시적이고, 청구범위의 특징과 특성의 전반적인 또는 개괄적인 이해를 돋기 위한 것임을 알 수 있을 것이다. 첨부된 도면은, 본 발명의 이해를 더욱 돋기 위한 것으로서, 본 명세서의 일부를 이루도록 통합되어 있다. 도면은 하나 이상의 실시예를 나타내고 있고, 그리고 발명의 상세한 설명과 함께 다양한 실시예의 원리와 작동을 설명하도록 사용된다.

## 도면의 간단한 설명

[0011] 도 1은 하나 이상의 실시예에 따라 본딩 층을 통해 유리 캐리어에 본딩된, 복수의 구멍을 포함한 유리 기판의

개략적인 도면이고;

도 2는 하나 이상의 실시예에 따라 도 1에 도시된 유리 기판의 복수의 구멍을 통해 본딩 층을 엣칭 백하는 공정을 단면으로 개략적으로 나타낸 도면이고;

도 3a는 하나 이상의 실시예에 따른 유리 기판의 복수의 구멍 내에서 본딩 층의 원위 면의 높이(h)와 동일한 깊이(d)로 본딩 층을 엣칭 백하는 공정을 단면으로 개략적으로 나타낸 도면이고;

도 3b는 하나 이상의 실시예에 따른 본딩 층으로 길이(1)로 뻗어있는 깊이(d)로 본딩 층을 엷칭 백하는 공정을 단면으로 개략적으로 나타낸 도면이고;

도 3c는 하나 이상의 실시예에 따라 본딩 층으로의 길이(1)로 그리고 유리 기판의 복수의 구멍 내의 본딩 층의 원위 면의 높이(h)의 합과 동일한 깊이(d)로 본딩 층을 엷칭 백하는 공정을 단면으로 개략적으로 나타낸 도면이고;

도 4a는 하나 이상의 실시예에 따른 벼섯 형상을 갖는 복수의 비아를 전기 전도성 재료가 형성하는 금속 충전 공정을 단면으로 개략적으로 나타낸 도면이고;

도 4b는 하나 이상의 실시예에 따른 기둥 형상을 갖는 복수의 비아를 전기 전도성 재료가 형성하는 금속 충전 공정을 단면으로 개략적으로 나타낸 도면이고;

도 4c는 하나 이상의 실시예에 따른 기둥 형상을 갖는 복수의 비아를 전기 전도성 재료가 형성하는 금속 충전 공정을 단면으로 개략적으로 나타낸 도면이고;

도 5a는 도 4a에 도시된 실시예에 따른 복수의 벼섯-형상의 비아를 구비한 유리 기판의 디-본딩 공정을 단면으로 개략적으로 나타낸 도면이고;

도 5b는 도 4b에 도시된 실시예에 따른 복수의 기둥-형상의 비아를 구비한 유리 기판의 디-본딩 공정을 단면으로 개략적으로 나타낸 도면이며; 그리고

도 5c는 도 4c에 도시된 실시예에 따른 복수의 기둥-형상의 비아를 구비한 유리 기판의 디-본딩 공정을 단면으로 개략적으로 나타낸 도면이다.

### 발명을 실시하기 위한 구체적인 내용

[0012]

첨부된 도면에 도시된 예시적인 실시예에 대한 상세한 사항을 참조하기 바란다. 가능하다면, 동일한 부재 번호는 동일하거나 비슷한 부품을 지시하도록 도면 내내 사용될 것이다. 본 발명의 방법에 사용된 구성요소의 일 실시예가 도 1에 도시되어 있고, 그리고 부재 번호 100으로써 도면에 전반적으로 지시되어 있다. 구성요소는 일반적으로 본딩 층을 통해 유리 캐리어에 본딩된, 복수의 구멍을 포함한 유리 기판을 포함할 수 있다. 본딩 층은 전기 전도성 재료로 충전된 복수의 구멍을 통해 예칭될 수 있고, 그리고 유리 기판은 유리 캐리어로부터 디-본딩될 수 있다.

[0013]

본 발명의 방법은 유리 기판의 조정/처리와 관련된 도전에도 불구하고 상기 유리 기판에 관통-유리 비아가 제조될 수 있게 한다. 예를 들면, 유리 기판을 유리 캐리어에 본딩시킴으로써, 얇은 유리 기판의 조정/처리와 관련된 도전은 경감(alleviate)될 수 있다. 더욱이, 다양한 실시예는 더욱 효과적인 금속화를 초래하는 한편으로, 현 반도체 공정과 공정 흐름에 레버리지(leveragge)를 도입할 수 있다.

[0014]

도 1에 도시된 실시예에 있어서, 복수의 구멍(104)을 포함한 유리 기판(102)이 본딩 층(108)을 통해 유리 캐리어(106)에 본딩된다. 유리 기판(102)은 예를 들면, 3-차원 칩 내에 전기 접속부를 제공하기 위한 개재기(interposer)로서 사용될 수 있다. 유리 기판(102)은 제1 면(110)과, 상기 제1 면(110) 반대쪽 제2 면(112)을 포함한다. 이와 비슷하게, 유리 캐리어(106)는 제1 면(114)과, 상기 제1 면(114) 반대쪽 제2 면(116)을 포함한다. 유리 캐리어(106)는 제조자가 그 현 제조 공정이나 또는 설비를 변경하지 않고도 유리 기판(102)의 두께를 감소시킬 수 있게 한다. 비아가 유리 기판(102) 내에 형성된 이후에, 상기 유리 기판(102)은 유리 캐리어(106)로부터 분리되고 그리고 상기 유리 캐리어(106)는 차후의 유리 기판의 조정/처리에 벼려질 수 있거나 재사용될 수 있다. 유리 기판(102)의 제1 면(110)은 본딩 층(108)의 두께(r) 만큼 유리 캐리어(106)의 제1 면(114)으로부터 분리된다.

[0015]

유리 기판(102)의 조성과 치수는 특별하게 한정되지 않으며, 상기 유리 기판(102)의 요구되는 최종 사용에 기초하여 선택된다. 유리 기판(102)은 예를 들면, Corning, Inc.가 제조하는 Code 2318 유리, Eagle XG 유리 등일

수 있다. 부가적으로, 유리 기판(102)은 예를 들면, 4 inch, 6 inch, 8 inch, 또는 12 inch 직경을 갖는 웨이퍼의 형상을 취할 수 있다. 대안적으로, 유리 기판(102)은 그 최종 사용에 적당한 임의의 치수를 갖는 형태를 취할 수 있다. 유리 기판(102)의 두께는 또한 그 최종 사용에 따라 변할 수 있다. 예를 들면, 유리 기판(102)은 대략 30  $\mu\text{m}$  내지 대략 1000  $\mu\text{m}$ , 대략 40  $\mu\text{m}$  내지 대략 500  $\mu\text{m}$ , 대략 50  $\mu\text{m}$  내지 대략 200  $\mu\text{m}$ , 또는 대략 100  $\mu\text{m}$ 의 두께를 가질 수 있다. 다양한 실시예에 있어서, 유리 기판(102)은 대략 100  $\mu\text{m}$  이하의 두께를 갖는다. 여러 실시예에 있어서, 유리 기판(102)은 100  $\mu\text{m}$  보다 작은 두께를 갖는다. 임의의 적당한 두께의 유리 기판이 사용될 수 있다는 것을 알 수 있을 것이다.

[0016] 복수의 구멍(104)은 임의의 적당한 방법에 의해 유리 기판(102)에 형성될 수 있다. 예를 들면, 다양한 실시예에 있어서, 복수의 구멍(104)이 펠스 레이저 범을 사용하여 유리 기판(102)에 드릴링 가공된다. 레이저 범은 희생(sacrificial) 커버 층 및 유리 기판(102)을 드릴링할 수 있는 광학 특성을 갖는 어느 한 레이저 범일 수 있다(예를 들면, 대략 355 nm의 광장을 방출하는, 주파수 3배화된(frequency tripled) Nd:YVO<sub>4</sub>(neodymium dopes yttrium orthovanadate) 레이저인 UV(자외선) 레이저 범). 레이저 범은 유리 기판(102)에 복수의 구멍(104) 중 각각의 구멍을 형성하도록 사전결정된 위치에 펠스(pulse)될 수 있다. 복수의 구멍은 또한 여러 실시예에서 기계적으로 기계가공될 수 있다.

[0017] 도 1에 도시된 바와 같이, 유리 기판(102)은 유리 캐리어(106)에 본딩된다. 유리 기판(102) 및 유리 캐리어(106)는 다양한 접착제 재료를 사용하여 본딩될 수 있고, 그리고 UV-경화가능한 접착제일 수 있거나 또는 아닐 수도 있다. 본딩 층은 TOK, BS, 3M, 또는 DuPont가 만드는 상업적으로 이용가능한 접착제일 수 있으며, 단지 예를 들자면, 이들 접착제에는 3M UV-경화가능한 접착제 LC-3200, 3M UV-경화가능한 접착제 LC-4200, 또는 3M UV-경화가능한 접착제 LC-5200가 포함된다. 다양한 실시예에 있어서, 접착제는 유리 기판(102)의 제1 면(110) 및 유리 캐리어(106)의 제1 면(114) 중 한면 또는 양면에 도포된다. 유리 기판(102)의 제1 면(110)은 유리 캐리어(106)의 제1 면(114)과 접촉하게 된다. 예를 들면, 접착제 층은 유리 기판의 제1 면(110) 및 유리 캐리어(106)의 제1 면(114) 중 한면이나 양면에 스핀-코팅(spin-coat)될 수 있다. 압력 및/또는 열이 본딩 층(108)을 통해 유리 기판(102) 및 유리 캐리어(106)를 본딩하도록 상기 유리 기판(102)과 상기 유리 캐리어(106)에 가해질 수 있다.

[0018] 다양한 실시예에 있어서, 본딩처리 동안에 유리 기판(102) 및 유리 캐리어(106)에 압력이 가해지면, 본딩 층(108)이 적어도 수개의 복수의 구멍(104)으로 확장되어, 접착제 플러그(118)를 형성한다. 도 1에 도시된 바와 같이, 접착제 플러그(118)는 유리 기판(102)의 제1 면(110)으로부터 접착제 플러그(118)의 원위 면(120)까지 측정된 바와 같은 높이(h)로 복수의 구멍(104)으로 뻗어있다. 이에 따라, 본딩 층(108)은 접착제 플러그(118)의 원위 면(120)으로부터 유리 캐리어(106)의 제1 면(114)까지 측정된 바와 같이, 복수의 구멍(104) 내측의 높이(h)에 더하여 두께(t) 및 유리 기판의 제1 면(110)과 유리 캐리어(106)의 제1 면(114) 사이의 두께(t)를 가질 수 있다.

[0019] 유리 기판(102)이 유리 캐리어(106)에 본딩된 이후에, 엣칭-백 공정은 접착제 플러그(118)를 제거하도록 사용된다. 복수의 구멍(104)으로부터의 접착제 플러그(118)의 제거는 유리 섬유 및 수지를 제거함으로써, 상기 복수의 구멍(104)을 더욱 형성하도록 사용되어, 상기 복수의 구멍이 전기 전도성 재료로 충전될 때, 상기 전기 전도성 재료가 상기 구멍의 내부를 막끈하게 그리고 완전하게 코팅할 수 있고, 이에 따라 상기 유리 기판의 어느 한 측에서 층 사이에 효과적인 연결부를 형성한다.

[0020] 도 2에 도시된 바와 같이, 엣칭액(200)은 유리 기판(102)의 제2 면(112)에서 복수의 구멍(105)을 통해 안내된다. 엣칭 공정은 특별하게 한정되지 않으며, 습식 엣칭 공정이나 또는 건식 엣칭 공정을 포함할 수 있다.

[0021] 다양한 실시예에 있어서, 습식 엣칭 공정은 본딩 층(108)을 엣칭 백하도록 사용된다. 이러한 실시예에 있어서, 엣칭액(200)은 엣칭 솔벤트일 수 있다. 본딩 층(108)은 복수의 구멍(104)을 통해 엣칭 솔벤트에 노출될 수 있다. 유리 기판(102)은 엣칭 공정용 경질의 마스크로 기능한다. 예를 들면, 각각의 접착제 플러그(118) 및 상기 접착제 플러그(118)로부터 유리 캐리어(106)의 제1 면(114)까지 뻗어있는 본딩 층(108)의 부분이 엣칭액(200)에 노출될 수 있는 한편으로, 유리 기판(102)의 제1 면(110)과 상기 유리 캐리어(106)의 상기 제1 면(114) 사이의 상기 본딩 층(108)의 부분이 엣칭액(200)에 노출되지 않을 수 있으며, 상기 부분에 구멍이 존재하지 않는다. 이에 따라, 접착제 플러그(118)와 유리 캐리어(106)의 제1 면(114) 사이에 그리고 (접착제 플러그(118)를 이루는) 복수의 구멍(104)으로 뻗어있는 본딩 층(108)의 일부는 엣칭될 수 있는 한편으로, 상기 본딩 층(108)의 다른 부분이 유지된다.

[0022]

엣칭 솔벤트는 플루오르화 수소산, 불화 암모니아, 질산, 아세톤 중 적어도 하나를 포함할 수 있거나 또는 이들의 조합을 포함할 수 있지만, 이들로만 한정되는 것은 아니다. 다양한 실시예에 있어서, 엣칭 솔벤트는 버퍼된 옥사이드 엣칭(즉, BOE(buffered oxide etch), 버퍼된 HF, 또는 BHF) 또는 아세톤을 포함할 수 있다. 다른 엣칭 솔벤트가 유리 캐리어(106) 및 유리 기판(102)의 특별한 유리 조성과 본딩 층에서의 특별한 접착제 재료에 따라, 사용될 수 있다. 특히, 적당한 엣칭 솔벤트는 유리 캐리어(106) 및 유리 기판(102)의 유리와 본딩 층(108) 사이에 높은 선택성을 갖는다. 엣칭 솔벤트는 유리 기판(102)에 분무될 수 있거나 또는 구성요소(100)가 엣칭 솔벤트에 침지될 수 있다.

[0023]

다른 실시예에 있어서, 건식 엣칭 공정은 본딩 층(108)을 엣칭 백하도록 사용된다. 이러한 실시예에 있어서, 플라즈마 엣칭기(etcher)는 O<sub>2</sub> 또는 아르곤-함유 가스로부터 발생된 플라즈마를 사용해 본딩 층(108)을 엣칭 백하도록 사용될 수 있다. 다른 건식 엣칭 공정이 사용될 수 있다. 건식 엣칭 공정은 시간으로 제어될 수 있거나 또는 엣칭이 유리 캐리어(106)에 도달할 때 멈춰질 수 있다.

[0024]

엣칭이 습식 엣칭 공정을 사용하여 실행되거나 건식 엣칭 공정을 사용하여 실행되던 간에, 도 2에 도시된 바와 같이, 복수의 구멍(104) 내의 본딩 층(108)은, 접착제 플러그(118)가 제거되도록, 상기 접착제 플러그(118)의 원위 면(120)을 통해 엣칭 백된다. 엣칭 공정의 기간은 한정되지 않으며, 엣칭 백의 요구되는 깊이와 엣칭 율에 기초하여 결정될 수 있다.

[0025]

도 3a - 도 3c에 도시된 바와 같이, 다양한 실시예에 있어서, 본딩 층(108)은 복수의 구멍(104)을 통해 깊이(d)까지 엣ching 백된다. 본 발명에서 사용된 바와 같이, 깊이(d)는 접착제 플러그(118)의 원위 면(120)으로부터 측정된 본딩 층(108)으로의 깊이를 나타낸다(예를 들면, 두께(t)의 적어도 일부를 더한 깊이(h)의 합). 예를 들면, 엣칭 백 공정이 접착제 플러그(118)를 이루는 접착제 만을 엣칭 백하도록 사용될 때 그리고 유리 기판(102)의 제1 면(110)을 지나 본딩 층(108)의 접착제 재료를 엣칭하지 않을 때, 깊이(d)는 도 3a에 도시된 바와 같이, 접착제 플러그(118)의 높이(h)와 동일하다. 여러 실시예에 있어서, 예를 들면, 본딩 층(108)이 복수의 구멍(104)으로 뻗어있지 않은 곳에서, 깊이(d)는 도 3b에 도시된 바와 같이, 본딩 층(108)의 두께(t)보다 더 작거나 동일하다. 도 3c에 도시된 바와 같이, 엣칭 백 공정이 접착제 플러그(118)를 엣칭 백하도록 사용될 때 그리고 본딩 층(108)의 두께(t)를 통해 적어도 부분적으로 더욱 엣ching될 때, 깊이(d)는 상기 두께(t)의 일부를 더한 높이(h)의 합과 동일하다. 다양한 실시예에 있어서, 길이(l)는 유리 기판(102)의 제1 면(110)으로부터 측정된 바와 같이, 엣칭이 뻗어있는 본딩 층(108)으로의 길이를 나타낸다. 예를 들면, 도 3b에 있어서, 길이(l)는, 접착제 플러그가 없기 때문에(예를 들면, 높이(h)가 0과 같음), 깊이(d)와 동일하다. 도 3c에 있어서, 길이(l)는 깊이(d)와 높이(h)의 차이와 동일하다. 이에 따라, 깊이(d)가 존재한다면, 이는 접착제 플러그의 높이(h)와 길이(l)의 합과 동일하다.

[0026]

엣칭 공정이 일단 완료되면, 복수의 구멍(104)은 전기 전도성 재료로 충전된다. 전기 전도성 재료는 구리, 은, 알루미늄, 니켈, 이들의 합금, 및 이들의 조합일 수 있으며, 이들은 단지 예시적인 것으로서 이들로만 한정되는 것은 아니다. 여러 실시예에 있어서, 복수의 구멍(104)은 구리 합금과 같은 구리-함유 재료로 충전된다.

[0027]

충전 공정은 복수의 구멍으로 땜납 페이스트를 물리적으로 배치시키는 웨이브 납땜 공정, 진공 솔더 기술, 또는 기술 상 알려지거나 사용되는 임의의 여러 금속 충전 기술을 포함하는 임의의 적당한 금속 충전 공정일 수 있지만, 이들로만 한정되는 것은 아니다. 여러 실시예에 있어서, PVD(physical vapor deposition, 즉 스퍼터링) 또는 화학 증착 공정은 전기 전도성 재료로써 복수의 구멍(104)을 충전하기 이전에 전기 전도성 층을 형성하도록, 상기 전기 전도성 재료로써 복수의 구멍(104)의 내부 벽부를 코팅하도록 사용될 수 있다. 다른 실시예에 있어서, 전기 전도성 층의 증착은 무전해 도금 공정을 포함하거나 또는 전해 도금 공정을 포함할 수 있다. 이러한 실시예에 있어서, 시드 층은 전기 전도성 재료가 놓이기 이전에 복수의 구멍(104)의 내부 벽부에 형성될 수 있다. 예를 들면, 시드 층이 증착될 수 있으며, 이어서 복수의 구멍(104)의 내부 벽부에 전기 전도성 층이 형성되도록, 구리 증착 공정이 뒤따른다. 여러 충전 공정이 복수의 구멍(104)을 충전하기 이전에 전기 전도성 층의 형성부를 포함할 수 있을지도, 전기 전도성 층의 형성부는 여러 실시예에서 필수적이지 않을 수 있다. 예를 들면, 진공 방법이 복수의 구멍(104)을 충전하도록 사용될 수 있을 때, 전기 전도성 층의 도금이 제거될 수 있다.

[0028]

도 4a - 도 4c는 전기 전도성 재료로써 복수의 구멍(104)을 충전하는 공정을 단면으로 개략적으로 나타낸 도면이다. 복수의 구멍(104)이 전기 전도성 재료로 충전될 때, 상기 전기 전도성 재료는 복수의 구멍(104)과 엣칭 백되는 본딩 층(108)의 부분을 완전하게 충진할 수 있다. 전기 전도성 재료의 적어도 일부가 본딩 층(108)으로부터 뻗어있는, 유리 기판(102)의 제1 면(11)으로부터 길이(l)로 돌출할 수 있도록, 복수의 비아(400)를 유리

기판(102)에 형성한다. 도 4a에 도시된 바와 같이, 여러 실시예에 있어서, 습식-엣칭 공정이 사용될 때처럼, 전기 전도성 재료는, 비아(400)가 유리 기판(102)의 제1 면(110)으로부터 돌출하는 전기 전도성 재료의 한 부분을 포함하도록, 엣칭 공정에 의해 만들어진 벼섯-형상의 보이드를 충전할 수 있다.

[0029] 다른 실시예에 있어서, 도 4b 및 도 4c에 도시된 실시예에서처럼, 엣칭 공정은 일 방향성 보이드를 형성할 수 있다. 예를 들면, 건식-엣칭 공정이 사용될 때, 본딩 층은, 유리 기판(102)의 제1 면(110)을 넘어 측방향으로 뻗어있지 않도록, 하나의 방향으로 단지 엣칭될 수 있다. 이에 따라, 전기 전도성 재료는, 도 4b 및 도 4c에 도시된 바와 같이, 기둥-형상의 비아(400)를 초래하는 기둥-형상의 보이드를 형성할 수 있다. 달리 말하자면, 비아(400)는 유리 기판(102)의 제1 면(110)과 실질적으로 수직인 방향으로 상기 유리 기판(102)의 제1 면(110)으로부터 뻗어있는 실질적으로 평행한 면을 구비한 실린더 형상을 구비할 수 있다. 건식-엣칭 공정이 정지 층처럼 유리 캐리어(106)의 제1 면(114)을 사용하는 실시예에 있어서, 본딩 층(108)은 도 4b에 도시된 바와 같이, 상기 본딩 층(108)의 두께(t)와 동일한 길이(1)로 엣ching되고 그리고 기둥-형상의 비아(400)가 유리 기판(102)의 제1 면(100)으로부터 길이(1)로 뻗어있을 수 있다. 건식-엣칭 공정이 시간 제어될 때, 본딩 층(108)은 도 4c에 도시된 바와 같이, 상기 본딩 층(108)으로의 길이(1)로 엣칭 백될 수 있고, 상기 본딩 층에서 길이(1)가 상기 본딩 층(108)의 두께(t)보다 더 작으며, 그리고 기둥-형상의 비아(400)가 유리 기판(102)의 제1 면(100)으로부터 길이(1)로 뻗어있을 수 있다.

[0030] 복수의 구멍(104)이 일단 전기 전도성 재료(400)로 충전된다면, 도 5a - 도 5c에 도시된 바와 같이, 유리 기판(102)은 본딩 층(108) 및 유리 캐리어(106)로부터 디-본딩될 수 있다. 디-본딩은 임의의 적당한 공정을 사용하여 실행될 수 있다. 예를 들면, 본딩 층(108)이 UV-경화된 접착제를 포함하는 실시예에 있어서, 레이저는 접착제와 유리 기판(102) 사이의 본딩부를 부수도록 사용될 수 있다. 다른 레이저 및 베이킹 방법이 유리 기판(102)으로부터 본딩 층(108)을 분리하도록 사용될 수 있다. 대안적으로 또는 부가적으로, 다이싱(dicing) 테이프는 유리 캐리어(106)로부터 유리 기판(102)을 디-본딩하도록, 레이저를 사용하기 이전에 디-본딩 공정 동안에 상기 유리 기판에 적용될 수 있다. 여러 실시예에 있어서, 유리 캐리어(106)는 먼저 본딩 층(108)으로부터 디-본딩될 수 있고, 그리고 이후에 상기 본딩 층(108)은 복수의 비아(400)를 포함한 유리 기판(102)으로부터 제거될 수 있다.

[0031] 다양한 실시예에 있어서, 디-본딩 공정은 복수의 비아(400)를 포함한 유리 기판(102) 상에 실질적으로 접착제 잔류물을 남기지 않는다. 예를 들면, 디-본딩 공정은 디-테이핑(de-taping) 테이프(3M가 제조)가 유리 기판(102)의 제1 면(110)으로부터 접착제를 벗겨내도록 사용되는 단계를 포함할 수 있다.

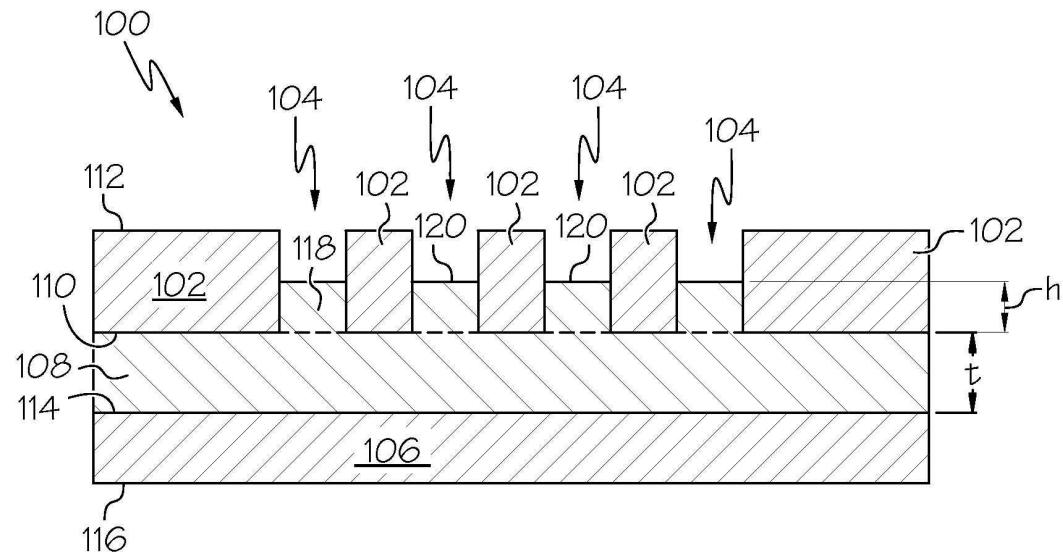
[0032] 도 5a는 디-본딩 공정 동안의 도 4a의 실시예를 나타내고 있다. 특히, 복수의 비아(400)은, 유리 기판(102)이 디-본딩될 때, 상기 유리 기판(102)의 제1 면(110)으로부터 돌출한다. 본딩 층(108)이 길이(1)로 엣ching된 실시예에 있어서, 전기 전도성 재료는 유리 기판(102)의 제1 면(110)으로부터 길이(1)로 돌출한다. 이와 비슷하게, 도 5b 및 도 5c는 디-본딩 공정 동안의, 도 4b 및 도 4c 각각의 실시예를 나타내고 있다. 도 5b 및 도 5c에 있어서, 복수의 비아(400)가 기둥 형상을 취하고, 그리고 유리 기판(102)의 제1 면(100)으로부터 뻗어있다. 본딩 층(108)이 상기 본딩 층(108)으로 길이(1)로 엣ching되는 실시예에 있어서, 기둥은 유리 기판(102)의 제1 면(110)으로부터 길이(1)로 뻗어있다. 예를 들면, 도 5b에 있어서, 길이(1)는 본딩 층의 두께(t)와 동일하다. 도 5c에 있어서, 길이(1)는 본딩 층의 두께(t) 보다 작다.

[0033] 본 발명의 실시예에 의하면 반도체 산업에서의 현 제조 공정에 레버리지를 도입하면서 얇은 유리 기판에 관통-유리 비아가 형성될 수 있다는 것을 알 수 있을 것이다. 특히, 다양한 실시예에 의해, 유리 기판이 조정/처리되도록 유리 캐리어에 제거 가능하게 결합될 수 있다. 다양한 실시예에 있어서, 본딩 층의 엣칭 백은 또한 유리 기판 및 유리 캐리어에 레버리지를 도입하여 부가적인 마스크 및/또는 정지 층의 필요성을 감소시킴으로써 또는 심지어 상기 필요성을 없게 함으로써 엣칭 공정을 간략하게 한다.

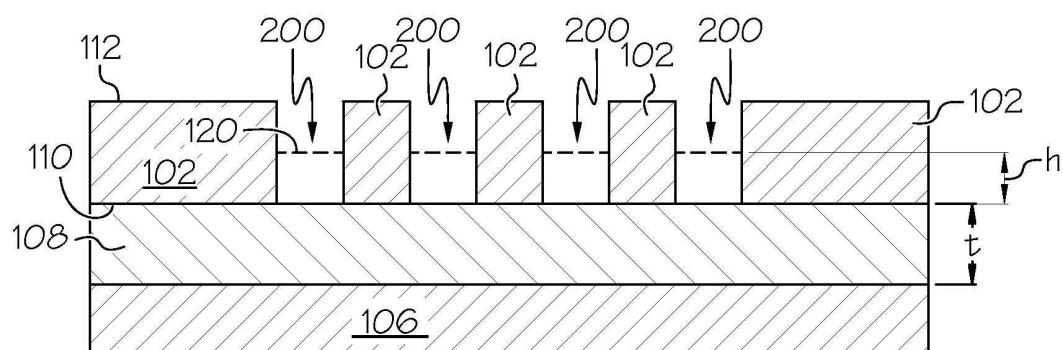
[0034] 당업자라면 청구범위의 범주 및 사상 내에서 본 명세서에 기재된 실시예에 대한 다양한 변경 및 수정이 행해질 수 있음을 알 수 있을 것이다. 따라서, 본 명세서에 기재된 다양한 실시예에 대한 여러 변경 및 수정이 행해진다면, 이러한 변경 및 수정은 첨부된 청구범위의 범주 내에서 행해진 것임을 알 수 있을 것이다.

## 도면

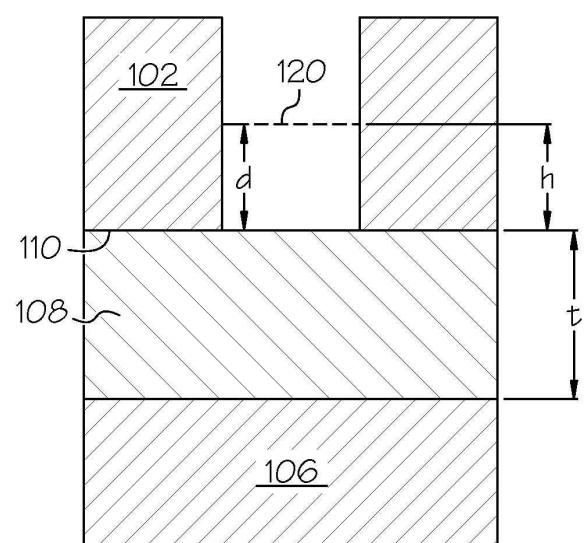
## 도면1



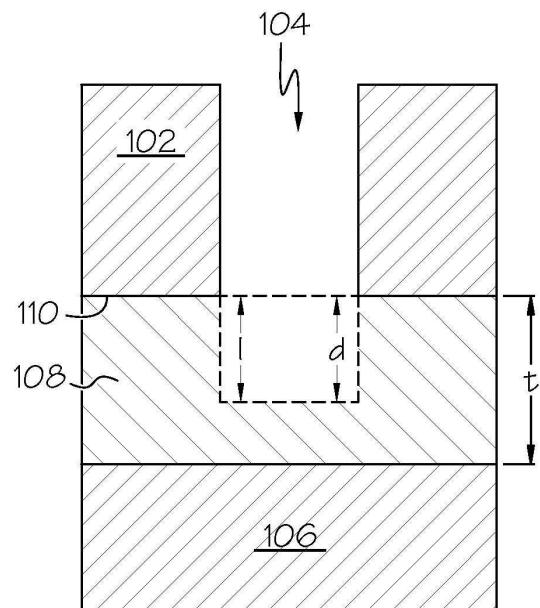
## 도면2



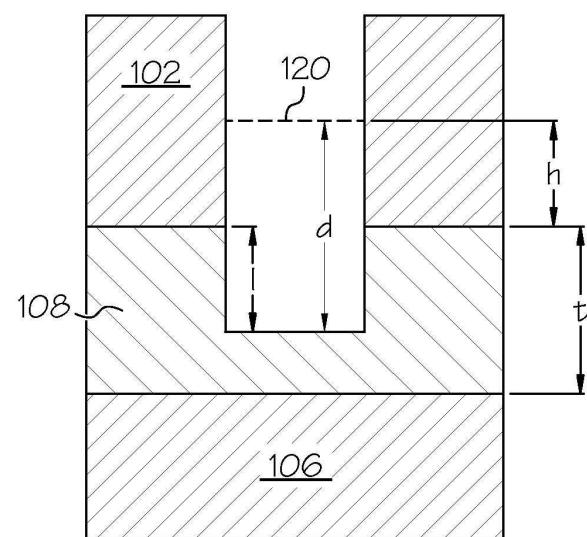
## 도면3a



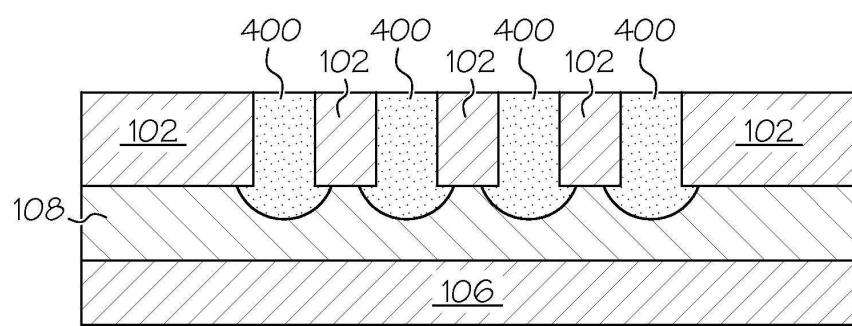
도면3b



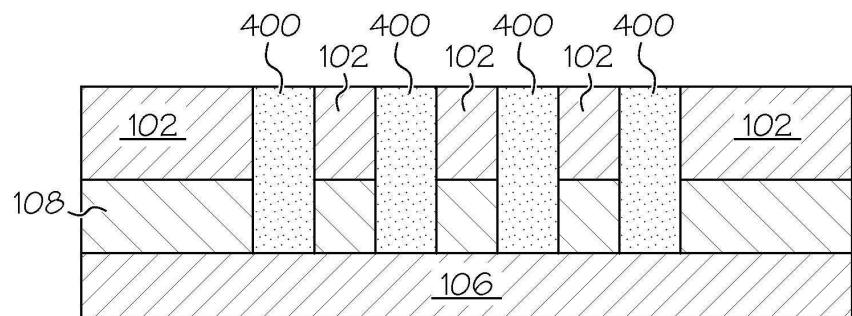
도면3c



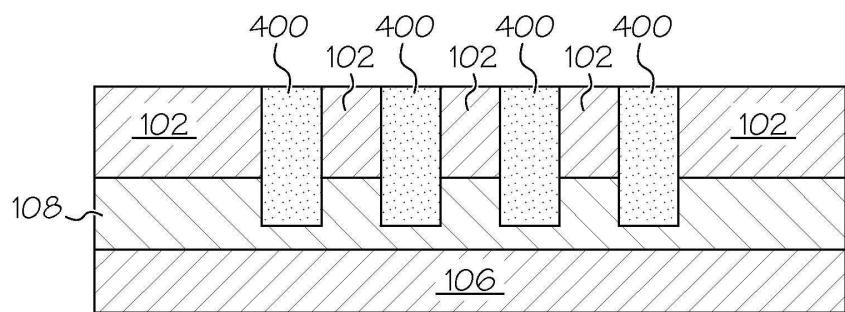
도면4a



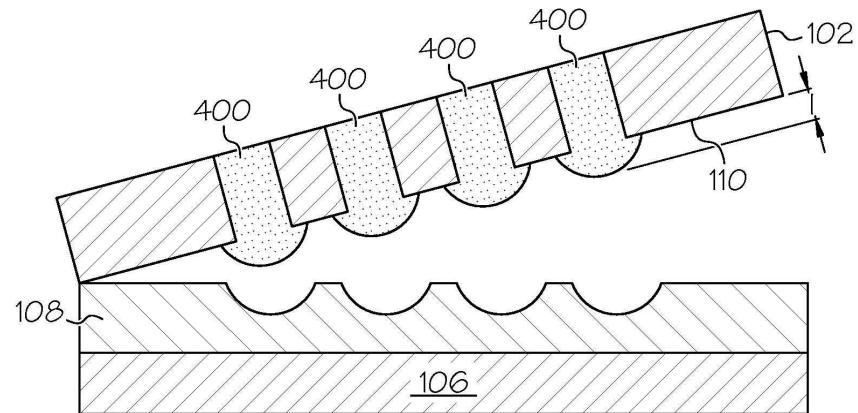
도면4b



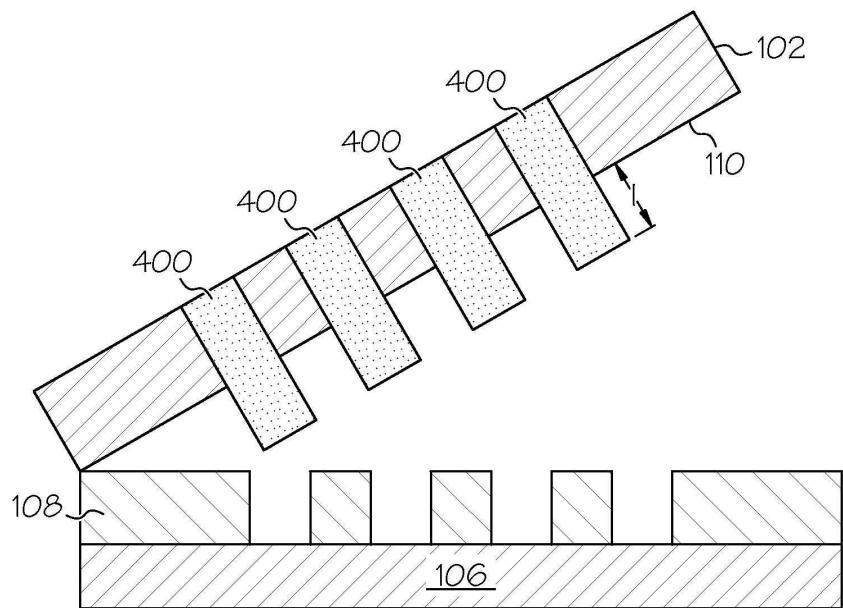
도면4c



도면5a



도면5b



도면5c

