

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

美國 2004/6/30 10/883,354

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係應用於網路設備之介面，更具體來說，其係為一種資料結構，該資料結構可利用網路處理器達到高速率之通訊。

【先前技術】

在過去十年，網路設備必須使用持續增加資源數量來處理網路上與其它結點之通訊連結及相當複雜之通訊協定。為提供這些額外資源，一些網路設備已顯著的增加其記憶體及處理容量(多處理器，較快時脈等)。其它網路設備已使用獨立網路處理器來處理有關於通訊連結及通訊協定之大部份工作。這些網路處理器讓網路設備於廣大網路中能有效處理複雜之通訊協定，且無須顯著的增加記憶體或處理容量。

雖然網路處理器能幫助網路設備達到更高水準之執行效能，但其依然為一指令集合之處理器，其係依處理網路流量應用來量身定做，並非透過自己本身。並且，由網路處理器處理之封包數量太多，網路處理器可能成為提高效能之瓶頸。過去由網路處理器所執行某些工作典型，該網路處理器係由專門的特殊應用積體電路(ASICs)構成，由混合之結果試圖減輕網路處理器某些程序之負擔。

【發明內容】

現在開始說明本發明。雖然公開提出本發明之最佳實施

例形式，且於本文中之圖式呈現及說明，但並非用於限制本發明之概念。更確切地說，提供這些實施例係為便於詳盡及完整的說明及完全表達本發明之技術範圍。當然本說明書之圖式明顯呈現出來，本發明係可能以許多方法被修改。除此之外，本發明可被實施，如設備、方法、軟體等。因此本發明可能為一完全的硬體實施例、一完全軟體實施例或一結合軟體及硬體觀點之實施例。所以接下來之說明並非用於限制本發明之概念。

簡單來說，本發明係為一種方法用於鏈結 (linking) 或鏈接 (chaining) 至少兩個 32 位元字串或控制標誌，該字串或控制標誌係嵌入於封包標頭之前，亦位於封包流前方，其係可由網路設備內之網路處理器所處理。控制標誌至少有兩種類型：主要及叢集。控制標誌中一預留之單一欄位用於表示是否包括複合之控制標誌及封包標頭之前是否相互鏈接，且控制標誌是否並非為一主要控制標誌，其它三位元欄位表示特定控制標誌之類型，例如叢集控制標誌。

主要控制標誌係嵌入於一封包標頭中其它類型控制標誌之前，亦位於封包流前方，其係可由網路設備內之網路處理器所處理。主要控制標誌包括計算之結果，該計算結果係用於在進一步被網路處理器處理之前，加速通過執行封包某種工作之硬體(如：ASICs)。此外，這些前處理過程可由韌體或某些由硬體或軟體組合之設備所處理，其係可較網路處理器提供更快速的成果。再者，主要控制標誌資料結構賦與一 32 位元字中包括鏈接之結果、IP 標頭校驗和驗證、MAC (媒體

存取控制)層過濾及分類、VLAN(虛擬區域網路)指示、流向雜湊索引計算及頻道鑑別。

叢集控制標誌係一控制標誌類型，其係包括計算之結果，該計算結果係用於有關節點之叢集在進一步被網路處理器處理之前，加速通過執行封包某種工作之硬體(如：ASICs)。此外，這些前處理過程可由韌體或某些由硬體或軟體組合之設備所處理，其係可較網路處理器提供更快速的成果。叢集控制標誌資料結構賦與一32位元字中包括鏈接之結果、字串類型(叢集等)、MAC目的位址及叢集MAC位址匹配、IP目的位址及叢集IP位址匹配、協定類型及目的埠、叢集雜湊計算及片段指示。

【實施方式】

為對本發明有更好之了解，參考以下本發明之實施方式，其閱讀時亦附上相關之圖式，其中：圖1係一方塊圖顯示網路設備100包括之組件，其架構係透過網路利用GMII介面通訊。網路設備包括中央處理單元(CPU)102及表格104，其表格包括有關通訊連結之資訊清單。雖然其它用於處理一般操作之網路設備組件沒有顯示出來，但其亦可包括唯讀記憶體(ROM)、隨機存取記憶體(RAM)、電源供應器、快閃記憶體、硬碟、游標裝置介面、鍵盤介面、軟體應用等。在本實施例中，網路處理器108可由博通(Broadcom)公司提供，例如組件編號BCM1250。

網路設備100包括ASIC150及網路處理器(NPU)

108，該網路處理器包括 FIFO（先進先出）匯流排 110 可透過二介面之一與 I/O 介面卡 112，114 及 116 通訊。GMII 介面 111 轉換 FIFO 信號至 GMII 信號，可於 I/O 介面卡 112，114 及 116 達到實質上每秒 10 億位元之通訊速度。雖然在本實施例沒有使用，但 FIFO 介面 109 係用於提供轉換 FIFO 匯流排之信號至 FIFO 介面一相對“未處理”之資料流，其實質上與 GMII 介面相較有較高之通訊速率，例如，每秒 32 億位元代替每秒 10 億位元。

ASIC 150 係與網路處理器 108 通訊，且 ASIC 數個前處理工作可減輕網路處理器之工作負載。ASIC 150 執行之工作可包括複合控制標誌之鏈接、IP 標頭檢測、MAC 階層過濾及分類、VLAN 指示、流向雜湊索引計算及頻道鑑別、字串類型、MAC 目的位址及叢集 MAC 位址匹配、IP 目的位址及叢集 IP 位址匹配、協定類型及目的埠、叢集雜湊計算及片段指示。這些工作產出之結果被依序排列，其排列係符合主要控制標誌之資料結構，並緊接著嵌入封包流前方標頭之起始位置。此外，這些前處理過程可由韌體或某些由硬體或軟體組合之設備所處理，其係可較網路處理器提供更快速的成果。

每一 I/O 介面卡 112、114 及 116 各自包括組件 118A、118B 及 118C，其係用於與 GMII 介面 111 通訊且轉換信號至 MAC 層可處理之信號。每一 I/O 介面卡各自包括組件 120A、120B、120C 用於處理 MAC 層之

信號。此外，每一 I/O 介面亦包括組件 122A、122B、122C 用於處理實體層信號(磁力、電力信號等)。在本實施例，此 I/O 介面卡可提供其它類型之介面至內部且/或外部網路。並且，I/O 介面卡 112、114 及 116 可各自且不需結合一體的提供用於轉換 GMII 介面 MAC 層通訊組件。

圖 1B 係一方塊圖一般顯示之組件包括網路設備 130，該網路設備之架構係利用 FIFO 介面 109 透過網路達到通訊。網路設備 130 實際上佈局方式與圖 1A 所示十分相似，但其佈局卻不相同。

FIFO 介面 109 係與橋接器 132 通訊，其係利用組件 134 及 136 由 FIFO 介面 109 轉換/轉化信號(時脈速度)至其它信號(其它時脈速度)，其緣由為匯流排係支援 PLX 協定，例如：POS-Phy Level 3(PL3)、POS-Phy Level 4(PL4)、SPI3、SPI4 等。

組件 134 及 136 係為一對，其用於各自與 I/O 介面卡 138 及 140 通訊。FIFO 介面以類似所有 FIFO 形式提供一相對”未處理”之資料流，其係適合橋接器 132 識別。橋接器 132 於類似所有 FIFO 資料流及類似眾所皆知的高速 PLX 資料信號間提供雙向之轉化/轉換。

每一 I/O 介面卡 138 及 140 各自包括組件 142A 及 142B，其係用於雙向處理與橋接器 132 之通訊信號。此組件亦可轉換 PLX 信號至可被 MAC 層處理之信號格式。每一 I/O 介面卡各自包括組件 144A 及 144B 用於處理 MAC 層之信號。此外，每一 I/O 介面卡亦包括組件

146A 及 146B 用於處理實體層信號(磁力、電力信號等)。在本實施例，此 I/O 介面卡可提供實體乙太網路介面至一內部網路。在其它實施例，I/O 介面卡亦可提供其它類型之介面至內部且/或外部網路。並且 I/O 介面卡可各自且不需結合一體的提供用於處理與橋接器 132 做 PLX 通訊之組件。

一般來說，不是由 NPU 108 提供三個 GMII 埠來處理 $3 \times 2 = 6$ 十億位元全雙工傳輸，就是二個 FIFO 介面(16 位元 200MHz)提供總計 $2 \times 2 \times 3.2 = 12.8$ 十億位元全雙工傳輸。橋接器 132 可轉換此二 FIFO 介面至二 PLX 介面，例如 PL3，以便可連接至多六個 GMII 設備，從而取代三個或二個之連線。

圖 2 係一 ASIC 之方塊圖，該方塊圖之模組用於執行工作，其係由硬體、韌體或結合硬體或軟體所組成，可較網路處理器提供更快速的成果。模組 202 執行 IP 封包標頭檢測之工作，用於指示 IP 標頭校驗和是否已重新計算及正確的匹配目前封包標頭之數值。依據此結構參數決定此封包是否丟棄。

模組 204 執行於 OSI 模型之 MAC 層封包過濾及分類之工作。此模組係執行目的位址過濾之網要，其可以執行各種操作，包括：(a)傳送未通知之封包至網路處理器；(b)傳送已通知之封包至網路處理器；或(c)完全的丟棄封包。

此外，模組 204 可分類已接收之封包流，包括：(a)

所有封包皆可能-每一封包皆傳送至網路處理器；(b)廣播封包檢測-所有封包不是被丟棄就是避開傳送至網路處理器；(c)精確的匹配-接收之封包不是精確的與特定位址(單一播送或多重播送)匹配及發送至網路處理器，就是接收之封包沒有精確的與特定位址匹配及將其丟棄；(d)雜湊匹配-由雜湊演算法所衍生之九位元索引係於目的 MAC 位址執行。藉由一位元表格，此索引值可利用作為一位址進入一 512 之記錄。若表格有符合之資料位元，該封包即被接受且被適當的註記。然而若資料位元沒有在表格內，該封包不是被丟棄便是被適當的註記且傳送至網路處理器。

模組 206 執行鑑定相關之封包流是否為一虛擬 LAN 之工作。模組 208 係執行及列舉封包流向雜湊索引之工作。模組 209 執行確定及指示 16 個頻道中封包由哪一個頻道所接收。

模組 220 執行指示叢集控制標誌資料結構字串類型之工作。本叢集控制標誌資料結構實施例，叢集控制標誌字串之二元值係為 001。

模組 222 執行確定目前 MAC 目的位址是否與特定埠之叢集 MAC 位址匹配。同樣的，模組 224 可用於確定目前 IP 目的位址是否與任何叢集 IP 位址匹配。

模組 226 可用於確定及指示協定類型及目前封包之目的埠。模組 228 可被用於在一叢集節點成員上執行雜湊計算。此雜湊值可使作為一叢集工作集合儲值表中之

索引。模組 230 可用於確定及指示在節點之叢集中，目前封包是否為大量封包流中片段之部份。

模組 223 可用於確定及指示在(如：主要控制標誌及叢集控制標誌)封包中，其它之控制標誌是否相互鏈接。

圖 3 說明主要控制標誌資料結構內 32 位元字串之排列方式，其位元係由 0 至 31 被賦與編號。如圖 3 所示，由 0 至 3 號之位元可用於頻道鑑別。由 4 至 25 號之位元可用於流向雜湊索引值。編號 26 號之位元可用於指示關於接收封包流中是否為一 VLAN。由 27 至 29 號之位元可用於指示 MAC 層之分類及過濾。編號 30 號之位元用於指示 IP 位址校驗和是否已被檢測。最後編號 31 號之位元可用於指示其它(如：叢集控制標誌)控制標誌是否與主要控制標誌相互鏈接。此外由於主要控制標誌未包括一字串類型欄位，該字串類型欄位係位於第一個控制標誌，其係嵌入於封包標頭前方。

圖 4 係一表格，該表格係包括主要控制標誌編號 27 至 29 號位元中有關 MAC 層分類及過濾之編碼及敘述。

圖 5 顯示一流程圖 500，其係使用主要控制標誌之內容來減輕網路處理器處理過程之負擔。由開始方塊開始進行，以處理階段中之判別方塊 502，其係用於確定對於所接收封包，檢測其標頭的前面主要控制標誌是否為第一控制標誌。若為真，處理程序移至方塊 504，方塊 504 係網路處理器利用主要控制標誌中前處理之結果(內容)來處理封包流。接下來處理流程回歸執行其它動

作。

二者擇一，若確定在判別方塊 502 不為真，則處理流程移至方塊 506，方塊 506 係網路處理器不必依靠主要控制標誌之內容處理封包流。然而雖然圖式中並無顯示，但至少某些包括主要控制標誌之前處理結果可利用模組各別的提供，該處理模組係用於處理接收之封包，可由硬體、韌體或某些由硬體或軟體組合之設備所組成，其係可較網路處理器提供更快速的成果。

圖 6 說明叢集控制標誌資料結構內 32 位元字串之排列方式，其位元係由 0 至 31 被賦與編號。如圖 6 所示，編號 0 號之位元可用於指示目前封包是否為大量封包流中片段之部份。由 1 至 14 號之位元係為其它使用所預留之位元。由 15 至 23 號之位元可用於指示叢集雜湊計算之結果，其可作為伺服器一叢集工作集合表格之索引。數值為 1 表示工作集合係已啟動，而數值為 0 表示特定之工作集合並沒有被使用。

由 24 至 25 號之位元可用於指示協定類型及目前封包之目的埠。編號 26 號之位元用於指示目前之目的 IP 位址是否與任何之叢集 IP 位址匹配。編號 27 號之位元用於指示目前之目的 MAC 位址是否與特定埠之叢集 MAC 位址匹配。

由 28 至 30 號之位元用於指示字串類型，如控制標誌。例如叢集控制標誌可利用 001 之二元值來表示。編號 31 號之位元可用於指示叢集控制標誌是否與其它控

制標誌相互鏈接。

圖 7 係一表格，其係包括協定類型及叢集控制標誌目的埠之識別。

圖 8 顯示一流程圖 800，其係使用叢集控制標誌之內容來減輕網路處理器處理過程之負擔。由開始方塊開始進行，處理階段中之判別方塊 802，其係用於確定對於所接收封包，檢測其標頭的前面是否為一叢集控制標誌。若為真，處理程序移至方塊 804，方塊 804 係網路處理器利用主要控制標誌中前處理之結果(內容)來處理封包流。接下來，處理流程回歸執行其它動作。

二者擇一，若確定在判別方塊 802 不為真，則處理流程移至方塊 806，方塊 806 係網路處理器不必依靠叢集控制標誌之內容處理封包流。然而雖然圖式中並無顯示，但至少某些包括叢集控制標誌之前處理結果可利用模組各別的提供，該處理模組係用於處理接收之封包可由硬體、韌體或某些由硬體或軟體組合之設備所組成，其係可較網路處理器提供更快速的成果。

圖 9 顯示一流程圖 900，其係使用鏈接控制標誌之內容來減輕網路處理器處理過程之負擔。由開始方塊開始進行，處理階段中之判別方塊 902，其係用於確定對於所接收封包，檢測其標頭的前面主要控制標中是否已鏈接。若為真，處理程序移至方塊 904，方塊 904 係網路處理器利用鏈接控制標誌中前處理之結果(內容)來處理封包流。接下來，處理流程回歸執行其它動作。

二者擇一，若確定在判別方塊 902 不為真，則處理流程移至方塊 906，方塊 906 係網路處理器不必依靠控制標誌之內容處理封包流。然而，雖然圖式中並無顯示，但至少某些包括控制標誌之前處理結果可利用模組各別的提供，該處理模組係用於處理接收之封包可由硬體、韌體或某些由硬體或軟體組合之設備所組成，其係可較網路處理器提供更快速的成果。

此外，上面詳述之每一流程圖方塊係可以理解的，且上述流程圖方塊之組合可由電腦程式指令所實現。這些程式指令可提供處理器產生機器語言如指令，可於處理器上執行，產生實現流程方塊或方塊中所指定動作之構件。電腦程式指令可由處理器執行用於引發一連串之操作步驟，藉由處理器之執行來產生電腦執行之流程如指令，其係於處理器上執行，提供步驟來實現流程方塊或方塊中所指定動作。

因此，流程圖說明方塊支持執行特定動作構件之組合，用於執行特定動作步驟之組合，及程式指令用於執行特定動作構件。每一流程圖說明方塊係可以理解的，且流程圖說明方塊之組合可由特定用途硬體為基礎之系統所實施，其係用於執行特定動作或步驟，或特定用途硬體及電腦指令之組合。

雖然本發明以前述之較佳實施例揭露如上，然其並非用以限定本發明，任何熟悉相關技術者，在不脫離本發明之精神和範圍內，當可作些許之更動與變更，因此本

108	網路處理器	
109	FIFO 介面	
111	GMII 介面	
112、114、116	I/O 介面卡	
118A、118B、118C	GMII	
120A、120B、120C、144A、144B	MAC 層	
122A、122B、122C、146A、146B	實體層	
150	特殊應用積體電路	
130	網路設備	
132	橋接器	
134、136	FIFO/PLX	
142A、142B	PLX	
203	IP 標頭檢測	
205	MAC 層分類及過濾	
206	VLAN 指示	
208	流向雜湊索引計算	
210	頻道鑑別	
220	字串類型	
222	MAC/叢集 MAC 匹配	
224	IP/叢集 IP 匹配	
226	協定類型/目的埠	
228	叢集雜湊計算	
230	片段	
232	鏈接	

五、中文發明摘要：

一種用於鏈結或鏈接至少兩個 32 位元字串或控制標誌之資料結構，該字串或控制標誌係嵌入於封包標頭之前，亦位於封包流前方，其係可由網路設備內之網路處理器所處理。至少有兩種類型之控制標誌，主要及叢集。控制標誌中一預留之單一欄位用於表示是否包括複合之控制標誌及封包標頭之前是否相互鏈接，且控制標誌是否並非為一主要控制標誌，其它三位元欄位表示特定控制標誌之類型，例如叢集控制標誌。

六、英文發明摘要：

A data structure for linking or chaining at least two 32 bit words or control markers that are inserted into a packet before the header of the packet that is also positioned at the front of a flow of packets that is being processed by a network processor in a network device. There are at least two type of control markers, primary and cluster. A reserved single bit field in the control marker indicates if multiple control markers are included and chained together in the packet ahead of the header and if the control marker is not a primary control marker, another three bit field indicates the type of that particular control marker, such as a cluster control marker.

十、申請專利範圍：

1.一種用於增進網路設備容量之裝置，包括：

一網路處理器；以及

一執行動作之組件，包括：

針對每一接收封包，由網路處理器區隔多種前處理工作；

針對多種前處理工作，產生多種字串，該字串係包括多種結果；

於接收封包標頭之前嵌入多種字串，其中接收封包係相當的接近一接收封包流之前方；以及

提供嵌入多種字串之接收封包至網路處理器，其中多種字串中之每一字串包括一指標可使其相互鏈接，且其中網路處理器利用其結果處理封包流。

2.如申請專利範圍第 1 項之裝置，其中網路設備係至少為防火牆、伺服器、閘道器、路由器及基地台之一。

3.如申請專利範圍第 1 項之裝置，其中多種結果包括至少一鏈接、IP 標頭校驗和驗證、MAC 層過濾及分類、VLAN 指示、流向雜湊索引計算、頻道鑑別、字串類型、MAC 目的位址及叢集 MAC 位址匹配、IP 目的位址及叢集 IP 位址匹配、協定類型及目的埠指示、叢集雜湊計算值及片段指示之一。

4.如申請專利範圍第 1 項之裝置，其中組件係一 ASIC。

5.如申請專利範圍第 1 項之裝置，其中每一字串長度為 32 位元。

6.如申請專利範圍第 1 項之裝置，其中每一字串包括一位元欄位，該欄位係表示多種字串之相互鏈接，且其中該欄位係置於每一字串第 32 位元之位置。

7.如申請專利範圍第 1 項之裝置，其中至少多種字串中之一字串係為一叢集控制標誌。

8.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括三位元欄位表示字串類型，且其中該欄位係置於標誌中第 31 位元位置元及第 29 位元位置之間。

9.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括一位元欄位表示目前 MAC 目的位址及通訊埠之 MAC 叢集位址間之匹配，且其中該欄位係置於標誌中第 28 位元之位置。

10.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括一位元欄位表示目前 IP 目的位址與任何符合叢

集之多種 IP 位址之一間之匹配，且其中該欄位係置於標誌中第 27 位元之位置。

11.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括二位元欄位表示協定類型及目的埠、且其中該欄位係置於標誌中第 26 位元位置元及第 25 位元位置之間。

12.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括九位元欄位表示叢集雜湊計算之數值，且其中該欄位係置於標誌中第 24 位元位置及第 16 位元位置之間。

13.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括十四位元欄位，其係為其它用途所預留，且其中該欄位係置於標誌中第 15 位元位置及第 2 位元位置之間。

14.如申請專利範圍第 7 項之裝置，其中叢集控制標誌包括一位元欄位表示封包是否為其它大量封包流中片段之部份，且其中該欄位係置於標誌中第 1 位元之位置。

15.如申請專利範圍第 1 項之裝置，其中多種字串中之一字串係一主要控制標誌，且其中主要控制標誌排列於其它字串之前。

16.如申請專利範圍第 15 項之裝置，其中主要控制標誌包括一位元欄位表示 IP 標頭檢驗結果，且其中該欄位係置於標誌中第 31 位元之位置。

17.如申請專利範圍第 15 項之裝置，其中主要控制標誌包括三位元欄位表示 MAC 層分類及過濾，且其中該欄位係置於標誌中第 30 位元位置及第 28 位元位置之間。

18.如申請專利範圍第 15 項之裝置，其中主要控制標誌包括一位元欄位表示 VLAN 之存在，且其中該欄位係置於標誌中第 27 位元之位置。

19.如申請專利範圍第 15 項之裝置，其中主要控制標誌包括二十二位元欄位表示有關接收封包之流向雜湊索引，且其中該欄位係置於標誌中第 26 位元位置及第 4 位元位置之間。

20.如申請專利範圍第 15 項之裝置，其中主要控制標誌包括三位元欄位表示有關接收封包之頻道，且其中該欄位係置於標誌中第 4 位元位置及第 1 位元位置之間。

21.一種用於增進網路設備容量之方法，包括：

針對每一接收封包，由網路處理器區隔多種前處理

工作；

針對多種前處理工作，產生多種字串，該字串係包括多種結果；

於接收封包標頭之起始嵌入一字串，其中由一叢集所接收之封包係相當的接近一接收封包流之前方；以及

提供嵌入多種字串之接收封包至網路處理器，且其中網路處理器利用其結果處理封包流。

22.如申請專利範圍第 21 項之方法，其中該字串為三十二位元且網路設備係至少為防火牆、伺服器、閘道器、路由器及基地台之一。

23.如申請專利範圍第 21 項之方法，其中多種結果包括至少 IP 標頭校驗和驗證、MAC 層過濾及分類、VLAN 指示、流向雜湊索引計算、頻道鑑別之一。

24.一種用於增進網路設備容量之裝置，包括：

一種針對每一接收封包，由網路處理器區隔多種前處理工作之構件；

一種針對多種前處理工作，產生多種字串，該字串係包括多種結果之構件；

一種於接收封包標頭之起始嵌入一字串之構件，其中由一叢集所接收之封包係相當的接近一接收封包流之前方；以及

一種提供嵌入多種字串之接收封包至網路處理器之構件，且其中網路處理器利用其結果處理封包流。

941529

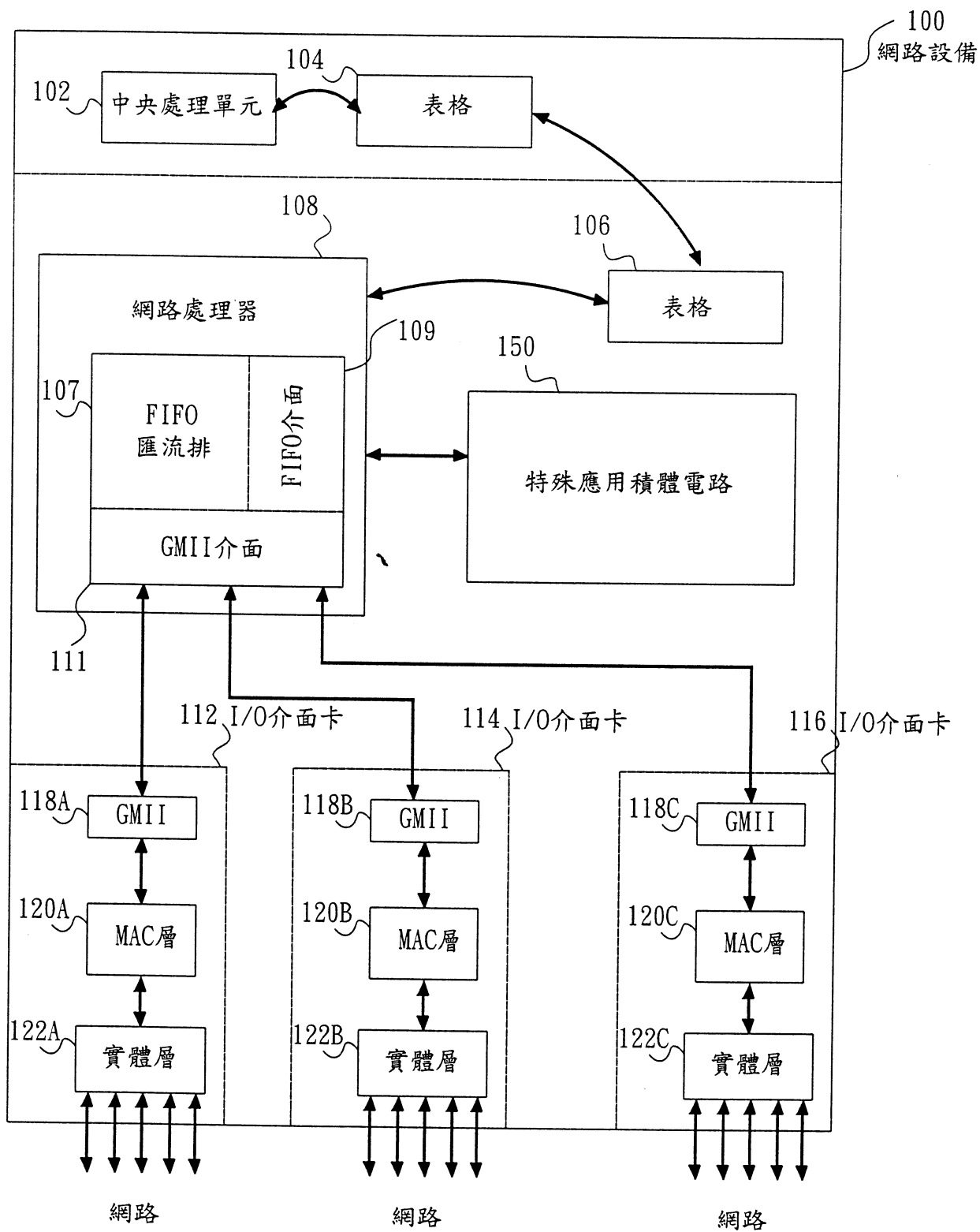


圖 1A

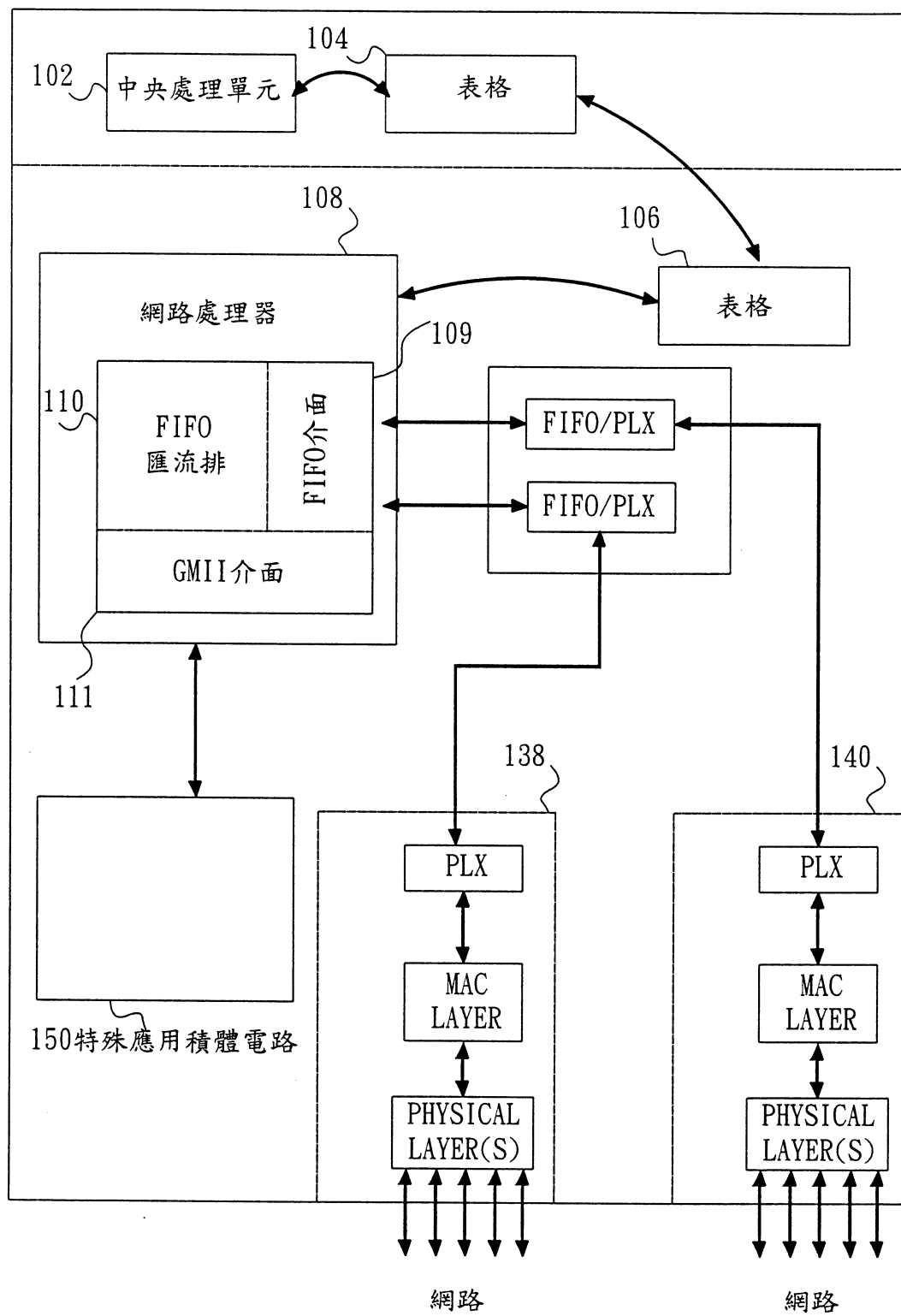


圖1B

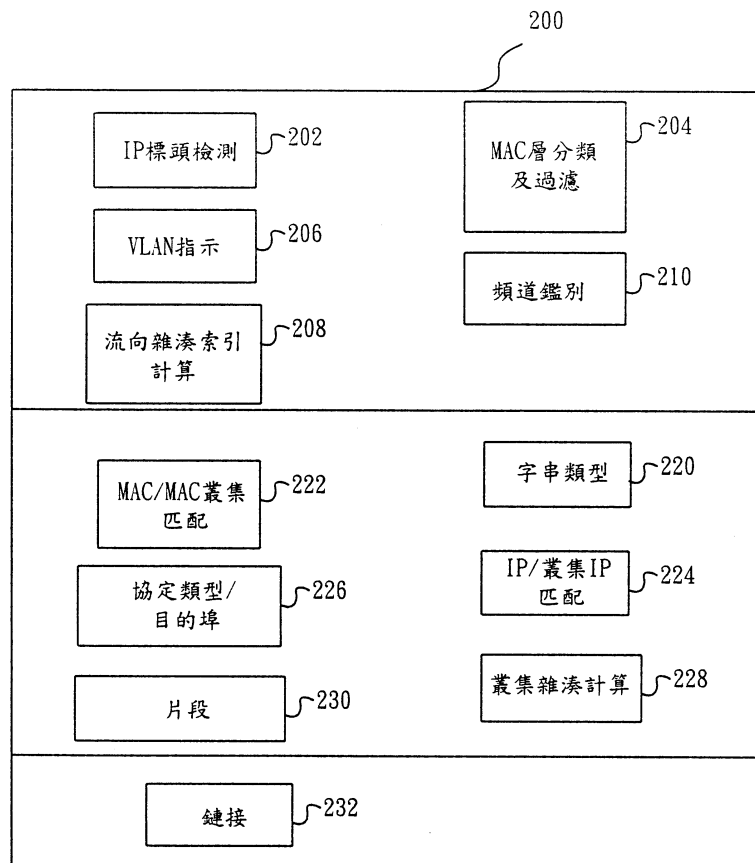


圖2

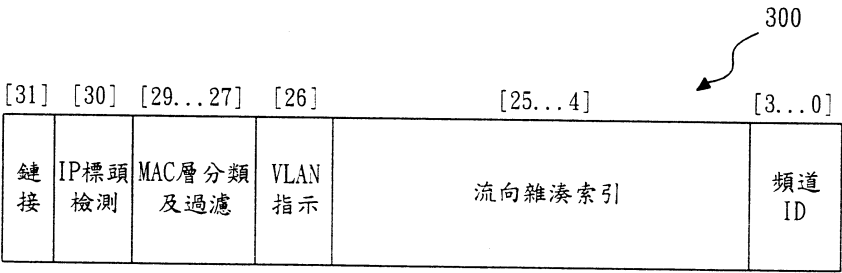


圖3

400

編碼	描述
000	發現無匹配. 封包類型不支援
001	多重播送封包. 發現精確匹配
010	多重播送封包. 發現雜湊匹配
011	多重播送封包. 發現無匹配
100	廣播封包
101	單一播送封包. 發現精確匹配
110	單一播送封包. 發現雜湊匹配
111	單一播送封包. 發現無匹配

圖4

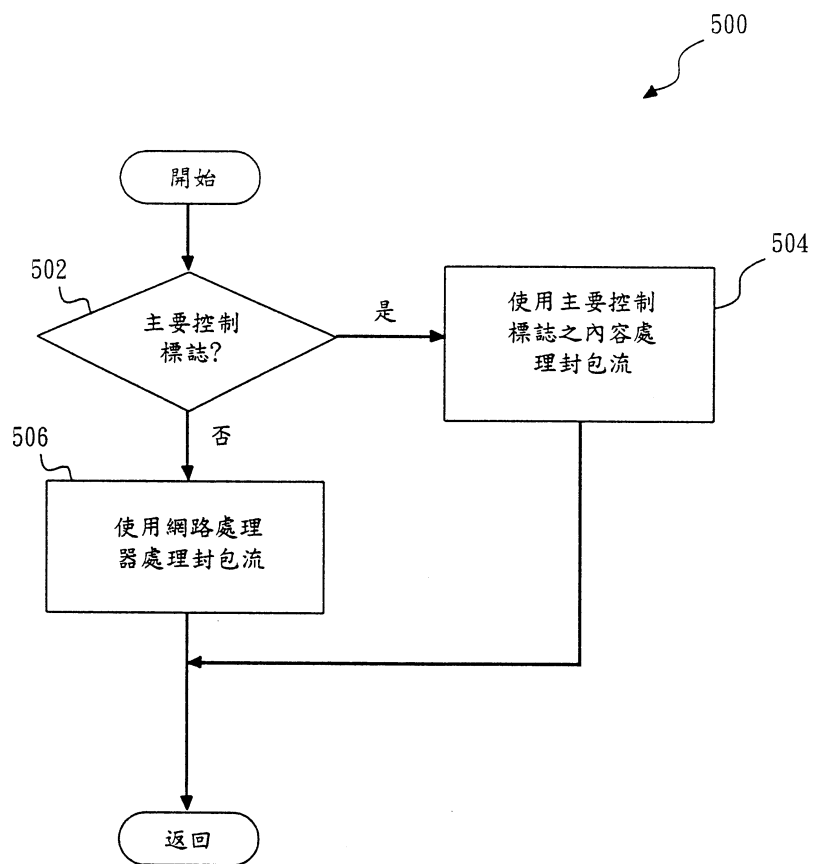


圖5

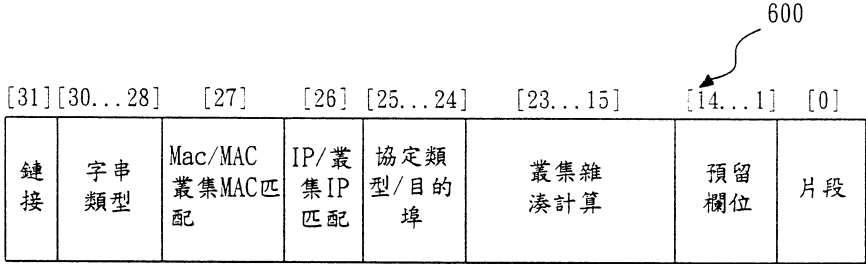


圖6

700

編碼	描述
00	TCP OR SERVICE, SNMP, SNMP TRAPS, TELNET, BGP, RIP AND RIPNG.
01	目的埠十進位制
10	SP, AH, UDP, ENCAPSULATED IPSEC(UDP PORT 2746)
11	其他類型封包

圖 7

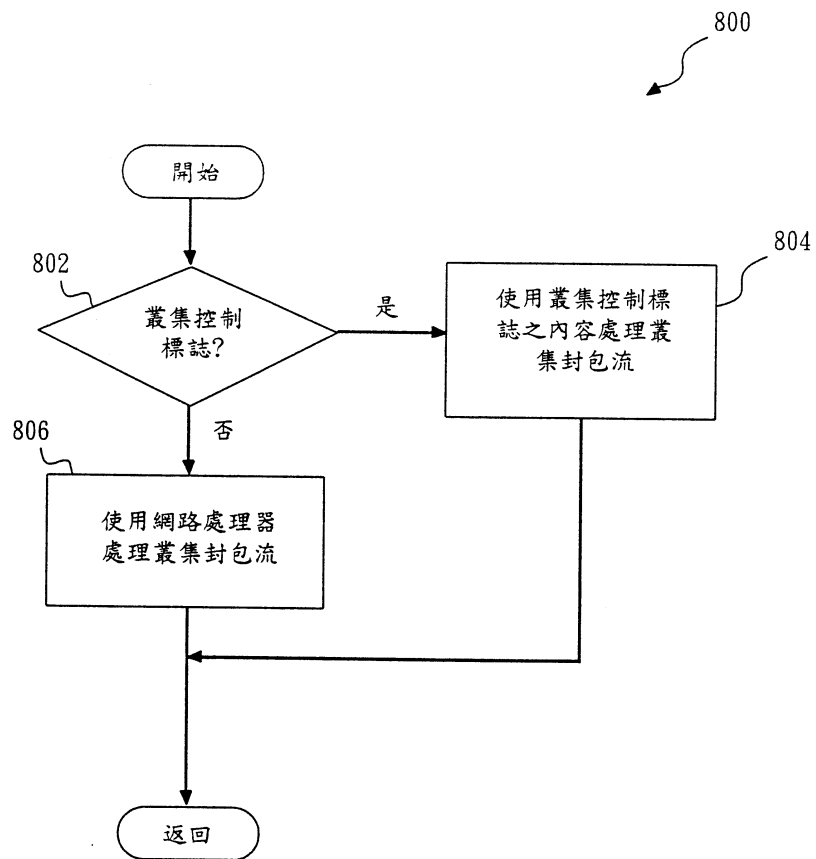


圖8

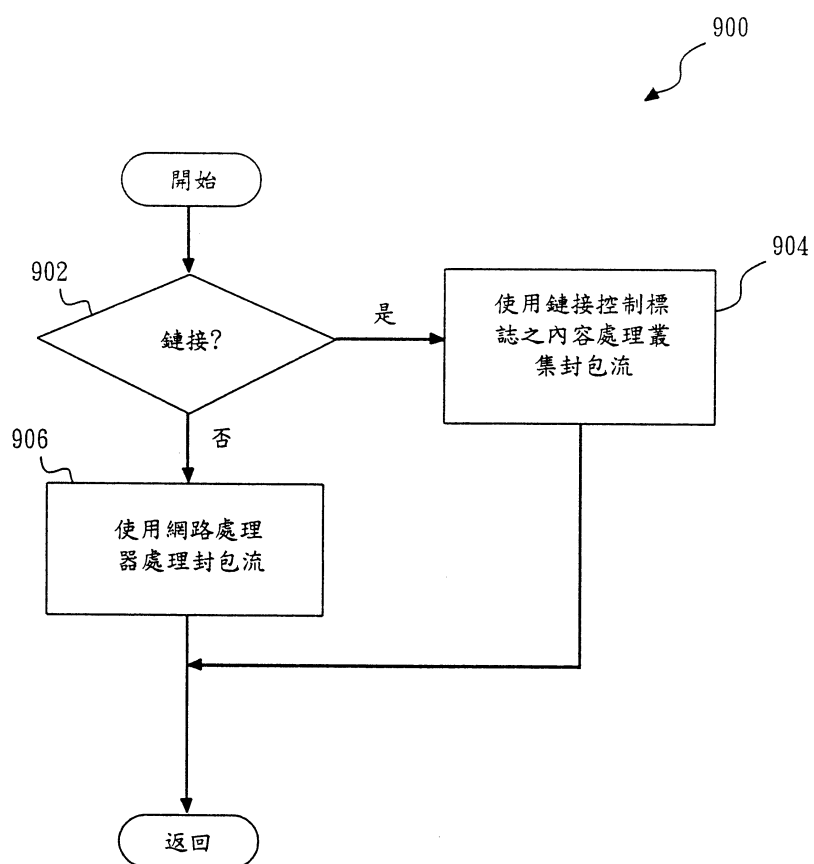


圖9

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

202	IP 標頭檢測	204	MAC 層分類及過濾
206	VLAN 指示	208	流向雜湊索引計算
210	頻道鑑別	220	字串類型
222	MAC/叢集 MAC 匹配		
224	IP/叢集 IP 匹配	226	協定類型/目的埠
228	叢集雜湊計算	230	片段
232	鏈接		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

第 94121529 號專利申請案

補充、修正後無劃線之說明書修正頁一式三份

94年12月8日修(更)正替換頁

I281337
公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94121529

※申請日期：94.6.28

※IPC 分類：H04L 29/06 (2006.01)

一、發明名稱：(中文/英文)

增進網路設備容量之方法及裝置

METHOD AND APPARATUS FOR INCREASING THE CAPACITY OF A
NETWORK DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

諾基亞股份有限公司 (NOKIA CORPORATION)

代表人：(中文/英文) 福克約翰遜 (Folke Johansson)

住居所或營業所地址：(中文/英文)

芬蘭艾斯甫 FIN-02150 凱拉拉登迪 4

(Keilalahdentie 4, FIN-02150 Espoo, Finland)

國 籍：(中文/英文) 芬蘭/FI

三、發明人：(共 2 人)

姓 名：(中文/英文)

1 詹姆斯洛賓/JAMES B. LAPPIN

2 阿樂德美沙布蘇/ADOTE K. MESSAVUSSU

國 籍：(中文/英文)

1 美國/US 2 多哥/TG

發明之專利保護範圍需視本說明書所附之申請範圍所界定者為準。

【圖式簡單說明】

圖 1A 係一網路設備實施例之方塊圖，其係由一 GMII 介面構成使網路處理器能與 I/O 介面卡通訊；

圖 1B 表示另一網路設備實施例之方塊圖，其係利用一 PL3 介面使網路處理器能與 I/O 介面卡通訊；

圖 2 係一 ASIC 及模組之方塊圖，該方塊圖說明關於接收封包執行之工作；

圖 3 表示一主要控制標誌資料結構之方塊圖；

圖 4 係關於主要控制標誌中 MAC 層級分類位元碼之表格；

圖 5 表示關於主要控制標誌程序之流程圖；

圖 6 係一叢集控制標誌資料結構之方塊圖；

圖 7 表示關於叢集控制標誌中協定類型/目的埠位元碼之表格；

圖 8 係符合本發明關於叢集控制標誌程序之流程圖。

圖 9 係使用鏈接控制標誌之內容來減輕網路處理器處理負擔的流程圖。

【主要元件符號說明】

100	網路設備	102	中央處理單元
104、106	表格	107	FIFO 匯流排