

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 4 区分  
 【発行日】平成 29 年 6 月 15 日 (2017.6.15)

【公表番号】特表 2016-526749 (P2016-526749A)  
 【公表日】平成 28 年 9 月 5 日 (2016.9.5)  
 【年通号数】公開・登録公報 2016-053  
 【出願番号】特願 2016-523745 (P2016-523745)  
 【国際特許分類】

G 1 1 C 11/406 (2006.01)

G 0 6 F 12/00 (2006.01)

【F I】

G 1 1 C 11/34 3 6 3 K

G 0 6 F 12/00 5 5 0 B

G 1 1 C 11/34 3 6 3 H

【手続補正書】

【提出日】平成 29 年 5 月 1 日 (2017.5.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ダイナミックランダムアクセスメモリ (DRAM) をリフレッシュする方法であって、  
 外部コマンドに従って、前記 DRAM の第 1 の DRAM バンクの第 1 の行において前記 DRAM のページをオープンするステップと、

前記外部コマンドとリフレッシュ動作との間でサブアレイレベル競合が検出されるかどうかを判断するために前記 DRAM のサブアレイ構成を読み取るステップであって、前記第 1 の DRAM バンクの第 1 の行が前記第 1 の DRAM バンクの第 1 のサブアレイにある、ステップと、

前記サブアレイレベル競合が検出されなかったときに、前記リフレッシュ動作に従って、前記第 1 の DRAM バンクの第 1 の行をクローズする前に前記第 1 の DRAM バンクの第 2 の行をリフレッシュするステップであって、前記第 1 の DRAM バンクの第 2 の行が前記第 1 の DRAM バンクの第 2 のサブアレイにある、ステップとを含む方法。

【請求項 2】

前記サブアレイレベル競合が検出されたときのみ、前記第 1 の DRAM バンクの第 3 の行をリフレッシュする前に前記第 1 の DRAM バンクのすべての行をクローズするステップであって、前記第 1 の DRAM バンクの第 3 の行が前記第 1 の DRAM バンクの第 1 のサブアレイにある、ステップをさらに含む、請求項 1 に記載の方法。

【請求項 3】

DRAM バンクのセット中の前記第 3 の行をリフレッシュするステップであって、DRAM バンクの第 1 のセットが前記第 1 の DRAM バンクを含む、ステップをさらに含む、請求項 2 に記載の方法。

【請求項 4】

ローカルリフレッシュカウンタをリセットするステップと、  
 前記ローカルリフレッシュカウンタに基づいて、リフレッシュ期間が満了したかどうかを判断するステップと、

前記リフレッシュ期間が満了したと判断したことに応答して、オープンされた行が前記ローカルリフレッシュカウンタと競合するかどうかを判断するステップとをさらに含む、請求項1に記載の方法。

【請求項5】

前記オープンされた行が前記ローカルリフレッシュカウンタと競合すると判断したことに応答して、プリチャージコマンドを、前記オープンされた行を含むバンクに送るステップと、

前記プリチャージコマンドを送った後にリフレッシュコマンドを送るステップとをさらに含む、請求項4に記載の方法。

【請求項6】

前記オープンされた行が前記ローカルリフレッシュカウンタと競合しないと判断したことに応答して、前記プリチャージコマンドを、前記オープンされた行を含む前記バンクに送ることなく、リフレッシュコマンドを送るステップをさらに含む、請求項5に記載の方法。

【請求項7】

前記DRAMを携帯電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定ロケーションデータユニットに組み込むステップをさらに含む、請求項1に記載の方法。

【請求項8】

ダイナミックランダムアクセスメモリ(DRAM)システムであって、メモリチップであって、

メモリセルの複数のサブアレイであって、各々が割り振られたセンス増幅器を有するサブアレイと、

前記メモリチップのサブアレイ構成を記憶するように構成されたモードレジスタと、グローバル行アドレスラッチと、リフレッシュカウンタと、

前記グローバル行アドレスラッチおよび前記リフレッシュカウンタに結合されたサブアレイセクタと、

前記サブアレイセクタに結合されたローカル行アドレスラッチとを備えるメモリチップと、

前記メモリチップに結合されたメモリコントローラであって、前記メモリチップの前記サブアレイ構成を読み取り、外部コマンドとリフレッシュ動作との間のサブアレイレベル競合を検出し、前記リフレッシュ動作の間に少なくとも1つの競合しないページをオープンにしておくように構成されたメモリコントローラとを備えるシステム。

【請求項9】

前記メモリコントローラが、前記サブアレイレベル競合を検出するように構成された複製のリフレッシュカウンタを含む、請求項8に記載のシステム。

【請求項10】

前記メモリコントローラが、前記外部コマンドが進行中のリフレッシュ動作と競合するときに、前記外部コマンドを遅延させるように構成される、請求項8に記載のシステム。

【請求項11】

前記メモリコントローラが、リフレッシュコマンドが進行中の外部コマンドと競合するときに、前記リフレッシュコマンドを遅延させるように構成される、請求項8に記載のシステム。

【請求項12】

前記グローバル行アドレスラッチが、DRAMバンクの第1の行にアクセスするために第1の行アドレスを前記サブアレイセクタに与えるように構成され、前記リフレッシュカウンタが、前記DRAMバンクの第2の行をリフレッシュするために第2の行アドレスを前記サブア

レイセクタに与えるように構成される、請求項8に記載のシステム。

【請求項 13】

前記サブアレイセクタが、前記第1の行アドレスに基づいて、前記DRAMバンクの前記第1の行にアクセスするために第1のワード線をオンにし、前記第2の行アドレスに少なくとも部分的に基づいて、前記DRAMバンクの前記第2の行をリフレッシュするために第2のワード線をオンにするように構成される、請求項12に記載のシステム。

【請求項 14】

前記サブアレイセクタに結合されたマルチプレクサ回路であって、前記第1のワード線および前記第2のワード線が前記DRAMバンクの異なるサブアレイにあるときのみ、前記サブアレイセクタが前記第1のワード線および前記第2のワード線を同時にオンにすることを可能にするように構成されたマルチプレクサ回路をさらに備える、請求項13に記載のシステム。

【請求項 15】

携帯電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム(PCS)ユニット、ポータブルデータユニット、および/または固定ロケーションデータユニットに組み込まれる、請求項8に記載のシステム。