

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4260344号
(P4260344)

(45) 発行日 平成21年4月30日(2009.4.30)

(24) 登録日 平成21年2月20日(2009.2.20)

(51) Int.Cl.

G O 1 R 23/173 (2006.01)

F 1

G O 1 R 23/173

J

請求項の数 3 (全 10 頁)

(21) 出願番号 特願2000-196715 (P2000-196715)
 (22) 出願日 平成12年6月29日 (2000.6.29)
 (65) 公開番号 特開2002-14123 (P2002-14123A)
 (43) 公開日 平成14年1月18日 (2002.1.18)
 審査請求日 平成16年11月29日 (2004.11.29)

(73) 特許権者 000000572
 アンリツ株式会社
 神奈川県厚木市恩名五丁目1番1号
 (74) 代理人 100067323
 弁理士 西村 教光
 (72) 発明者 飯吉 勝久
 東京都港区南麻布五丁目10番27号
 アンリツ株式会社内

審査官 関根 洋之

最終頁に続く

(54) 【発明の名称】スペクトラムアナライザ

(57) 【特許請求の範囲】

【請求項 1】

被測定信号を所定周期で周波数掃引して中間周波数信号に変換して出力する受信部(6)と、

前記中間周波数信号を受けて、被測定信号のポジティブピーク値及びネガティブピーク値を検出して出力するとともにクロックでリセットされる検波部(18)と、

前記所定周期内に所定サンプリング数m(2以上の整数)で前記検波部の出力を前記クロックに同期してサンプリングしてデジタルデータに変換して出力するA/D変換部(19)と、

前記所定周期内のデジタルデータをk(1以上前記m以下の整数)個のサンプリング数分受ける毎に前記ポジティブピーク値とネガティブピーク値との平均値を求めて出力する信号処理部(21)と、 10

前記信号処理部の出力を受けて前記被測定信号のスペクトラム波形として表示する表示部(17)と、

を備え、

前記表示部は、1回の前記周波数掃引当たりN個の表示ポイント数のデータで表わされる前記スペクトラム波形を表示し、

前記A/D変換部(19)は、1回の前記周波数掃引当たり、前記所定サンプリング数mが前記N個の前記k倍となるm = kN回の前記サンプリングを行い、

前記信号処理部(21)は、前記k個のサンプリング数のデジタルデータを平均して1

10

20

つの前記表示ポイントのデータとして前記平均値を求め、

さらに、前記表示部は、前記信号処理部から前記平均値を受ける毎に前記スペクトラム波形の表示を更新することを特徴とするスペクトラムアナライザ。

【請求項 2】

被測定信号を所定周期で周波数掃引して中間周波数信号に変換して出力する受信部(6)と、

前記中間周波数信号を受けて、被測定信号のポジティブピーク値及びネガティブピーク値を検出して出力するとともにクロックでリセットされる検波部(18)と、

前記所定周期内に所定サンプリング数m(2以上の整数)で前記検波部の出力を前記クロックに同期してサンプリングしてデジタルデータに変換して出力するA/D変換部(19)と、

前記所定周期内のデジタルデータを受けて、前記ポジティブピーク値とネガティブピーク値との平均値を求めて出力する信号処理部(21)と、

前記信号処理部の出力を受けて前記被測定信号のスペクトラム波形として表示する表示部(17)と、

を備え、

前記A/D変換部(19)は、1個のA/D変換器を有し、前記検波部(18)が検出した被測定信号のポジティブピーク値又はネガティブピーク値を交互に前記クロック毎に切り替えてデジタルデータに変換し、

前記信号処理部(21)は、前記A/D変換部から交互に変換されたポジティブピーク値とネガティブピーク値を取り込み、 h (2以上前記m以下の整数)個のサンプリング数毎にポジティブピーク値とネガティブピーク値との平均値を求め、

前記表示部は、前記信号処理部から前記平均値を受ける毎に前記スペクトラム波形の表示を更新することを特徴とするスペクトラムアナライザ。

【請求項 3】

前記検波部(18)は、前記被測定信号の入力信号経路に対し互いに並列接続されたポジティブピーク検出回路(26)及びネガティブピーク検出回路(27)と、

前記ポジティブピーク検出回路及びネガティブピーク検出回路にそれぞれ設けられ各検出したピーク値を保持する保持回路とを有し、

前記A/D変換部(19)は、前記ポジティブピーク検出回路とネガティブピーク検出回路の出力をそれぞれ独立してA/D変換する請求項1に記載のスペクトラムアナライザ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、スペクトラムアナライザに関し、特に、ネガティブピーク値、ポジティブピーク値及びそれらの平均値を選択的に又は同時に表示することができるスペクトラムアナライザに関する。

【0002】

【従来の技術】

従来、スペクトラムアナライザは測定期間中の最大値(ポジティブピーク)の平均値、最小値(ネガティブピーク)の平均値の一方もしくは双方を選択して変換することができ、解析の信号に最も適した変換モードを選択して解析するようになっている。

【0003】

これら信号のピーク値は、大別して2種の方法によって得ることができる。

1. スペクトラムアナライザに設けられるVBWフィルタの帯域(ビデオ信号の帯域)を狭くしてビデオアベレージをとる方法。

2. 信号を所定Nサンプリング時に複数サンプリング後にこれらを平均化して得る方法。

【0004】

【発明が解決しようとする課題】

上記 1 . の方法では、1 回のサンプリングで平均値を得ることができるが、装置のハード的制約により応答時間がかかり、測定時間がかかる問題があった。これによりビデオアベレージの高速化を図ることができなかつた。

2 . の方法では、所定周期毎のサンプリング時の値を用いるため、信号のピーク値を得ることができないとともに、複数画面のサンプリングを平均化するため、例えば 1 画面に 1 sec かかると 10 画面の平均では 10 sec かかり、処理時間がかかつた。

【 0 0 0 5 】

また、上記 1 . 2 . いずれの構成においても、ポジティブピークの平均値、あるいはネガティブピークの平均値のいずれか一方または、ピークホールドしていない波形の平均値のみしか得ることができず、これらポジティブピークとネガティブピーク間の平均値を得ることはできなかつた。10

これにより、信号の種類によって様々な観点から解析を行う際に、ネガティブピークとポジティブピークの波形の平均値が必要な場合であつてもこれが行えなかつた。

【 0 0 0 6 】

本発明は、上記課題を解決するためになされたものであり、特に、ポジティブピークとネガティブピークの平均値を装置への処理負担を掛けずに得て表示できるスペクトラムアナライザの提供を目的としている。

【 0 0 0 7 】

【課題を解決するための手段】

上記目的を達成するため、本発明の請求項 1 に係るスペクトラムアナライザは、被測定信号を所定周期で周波数掃引して中間周波数信号に変換して出力する受信部 (6) と、20

前記中間周波数信号を受けて、被測定信号のポジティブピーク値及びネガティブピーク値を検出して出力するとともにクロックでリセットされる検波部 (18) と、

前記所定期間に所定サンプリング数 m (2 以上の整数) で前記検波部の出力を前記クロックに同期してサンプリングしてデジタルデータに変換して出力する A / D 変換部 (19) と、

前記所定期間内のデジタルデータを k (1 以上前記 m 以下の整数) 個のサンプリング数分受ける毎に前記ポジティブピーク値とネガティブピーク値との平均値を求めて出力する信号処理部 (21) と、

前記信号処理部の出力を受けて前記被測定信号のスペクトラム波形として表示する表示部 (17) と、30
を備え、

前記表示部は、1 回の前記周波数掃引当たり N 個の表示ポイント数のデータで表わされる前記スペクトラム波形を表示し、

前記 A / D 変換部 (19) は、1 回の前記周波数掃引当たり、前記所定サンプリング数 m が前記 N 個の前記 k 倍となる $m = k N$ 回の前記サンプリングを行い、

前記信号処理部 (21) は、前記 k 個のサンプリング数のデジタルデータを平均して 1 つの前記表示ポイントのデータとして前記平均値を求め、

さらに、前記表示部は、前記信号処理部から前記平均値を受ける毎に前記スペクトラム波形の表示を更新することを特徴とする。40

【 0 0 0 9 】

また、本発明の請求項 2 に係るスペクトラムアナライザは、被測定信号を所定周期で周波数掃引して中間周波数信号に変換して出力する受信部 (6) と、

前記中間周波数信号を受けて、被測定信号のポジティブピーク値及びネガティブピーク値を検出して出力するとともにクロックでリセットされる検波部 (18) と、

前記所定期間に所定サンプリング数 m (2 以上の整数) で前記検波部の出力を前記クロックに同期してサンプリングしてデジタルデータに変換して出力する A / D 変換部 (19) と、

前記所定期間内のデジタルデータを受けて、前記ポジティブピーク値とネガティブピーク値との平均値を求めて出力する信号処理部 (21) と、50

前記信号処理部の出力を受けて前記被測定信号のスペクトラム波形として表示する表示部（17）と、
を備え、

前記A/D変換部（19）は、1個のA/D変換器を有し、前記検波部（18）が検出した被測定信号のポジティブピーク値又はネガティブピーク値を交互に前記クロック毎に切り替えてデジタルデータに変換し、

前記信号処理部（21）は、前記A/D変換部から交互に変換されたポジティブピーク値とネガティブピーク値を取り込み、 h （2以上前記m以下の整数）個のサンプリング数毎にポジティブピーク値とネガティブピーク値との平均値を求め、

前記表示部は、前記信号処理部から前記平均値を受ける毎に前記スペクトラム波形の表示を更新することを特徴とする。

【0010】

また、上記請求項1に係るスペクトラムアナライザにおいて、

前記検波部（18）は、前記被測定信号の入力信号経路に対し互いに並列接続されたポジティブピーク検出回路（26）及びネガティブピーク検出回路（27）と、

前記ポジティブピーク検出回路及びネガティブピーク検出回路にそれぞれ設けられ各検出したピーク値を保持する保持回路とを有し、

前記A/D変換部（19）は、前記ポジティブピーク検出回路とネガティブピーク検出回路の出力をそれぞれ独立してA/D変換する構成としてもよい。

【0011】

上記構成によれば、入力される被測定信号のポジティブピーク値とネガティブピーク値が検出される。また、これらポジティブピーク値とネガティブピーク値との平均値が算出される。表示部上にはポジティブピーク値、ネガティブピーク値、これらの平均値のスペクトラム波形が選択的、あるいは同時に波形表示される。

【0012】

【発明の実施の形態】

(第1実施形態)

図1は本発明によるスペクトラムアナライザの概略構成を示すブロック図である。以下、図1を参照しながら本例のスペクトラムアナライザ1の構成を、その信号処理手順に沿って説明する。

【0013】

入力端子2を介して入力される例えば数百KHz～数GHzの高周波のアナログの被測定信号は、その信号レベルが減衰器（不図示）により規定レベルに調整されて信号混合器6に入力され、IFフィルタ7を介して出力される。高周波の被測定信号は信号混合器6で局部発振器5からの局部発振信号と合成して中間周波数を有する中間周波数信号に変換されIFフィルタ7で帯域制限された後、LOG変換部15で対数変換された後、VBWフィルタ16に入力される。

【0014】

掃引制御部12には、ユーザによって1掃引時間が設定入力され、設定された掃引時間で掃引周波数範囲（測定周波数範囲）にわたって掃引が行われる。その結果、信号混合器6から出力される中間周波数信号の周波数も掃引動作に同期して変化することになる。

【0015】

IFフィルタ7は、アナログのバンドパスフィルタで構成され、ユーザの設定によりバンド幅（RBW）が可変設定される。IFフィルタ7では、信号混合器6から入力される中間周波数信号の不要な周波数成分を除き、可変設定されるバンド幅の周波数成分の中間周波数信号のみを通過させ、不図示の增幅器でゲイン調整された後にLOG変換部（LOG）15に入力している。

【0016】

IFフィルタ7から不図示の增幅器を介して入力される中間周波数信号は、LOG変換部15により信号レベルがdB単位に変換されて出力され、DC（直流）成分に落とされ

10

20

30

40

50

た後、次のアナログのV B W フィルタ16に入力される。V B W フィルタ16では、出力部としての表示部17に最終的に表示される周波数スペクトラム波形の高周波成分（雑音成分）を除去して信号を出力している。

【0017】

そして、V B W フィルタ16から出力された信号は次の検波部（D E T）18によって検波される。

検波部18は、信号の最大値を検出するポジティブピーク検出手段18aと、信号の最小値を検出するネガティブピーク検出手段18bとによって構成される。これら検出手段18a、18bには、それぞれ図示しないがピークホールド回路が設けられ、次のクロックでリセットされ次の周期で新たにピーク値を保持する。そして、サンプリング周期に同期したクロック周期の間ににおけるポジティブピーク値とネガティブピーク値がそれぞれ保持されるようになっている。10

【0018】

検波部18によって検波された信号は、次のA / D変換部19によりデジタルデータに変換される。A / D変換部19は、周波数掃引される所定周期内で所定サンプリング数m（2以上の整数）でクロックに同期してサンプリングする。このデジタルデータは、信号処理部21内の波形メモリ20に逐次格納され蓄積される。

そして、出力部としての表示部17は、波形メモリ20の出力を基に、掃引部12の1周波数掃引当たり（又は1所定時間間隔当たり）所定ポイント数（N）のデータを被測定信号の特性として出力表示している。20

【0019】

なお、上記A / D変換部19は、表示部17が出力表示する1周波数掃引当たり（又は1所定時間間隔当たり）の所定ポイント数Nのk倍（k = 1以上m以下の整数）のポイント数kN（以下、サンプリングポイントという）となるレートで検波部18の出力をサンプリングしてデジタルデータを出力している。そして、このデジタルデータが波形メモリ20に逐次格納される。

【0020】

次のD S P、C P U等で構成される信号処理部21では、波形メモリ20に蓄積されたデジタルデータをもとに表示部17の表示画面上の横軸（時間軸又は周波数軸）における表示データの1ポイント間（以下、表示ポイントという）の掃引時間に相当するデータの実効値を演算している。30

すなわち、信号処理部21に設けられる平均化処理部22は、波形メモリ20から出力されるデジタルデータを受けて、複数のサンプリングポイント（k）におけるデジタルデータを平均してその値を新たに1表示ポイントのデータとして求め、1周波数掃引当たり又は1所定時間間隔当たりの所定表示ポイント数（N）のデータを表示部17に出力している。平均化の詳細は後述する。

【0021】

次に、図2は、検波部18を示す回路図である。

V B W フィルタ16からの入力信号は、ポジティブ用検波回路26及びネガティブ用検波回路27にそれぞれ入力される。これら検波回路26、27にはそれぞれピークホールド回路が搭載されており、リセット信号R S Tが入力されるまでそれぞれのピーク値を保持し、リセット信号R S T入力後には更新したピーク値を保持する。40

【0022】

これらポジティブ用検波回路26で保持されたポジティブピーク値と、ネガティブ用検波回路27で保持されたネガティブピーク値はスイッチ28の切替によっていずれか一方が選択的にA / D変換部19に出力される。この検波部18の入出力段にはそれぞれバッファ29a、29bが設けられている。

【0023】

上記スイッチ28は、信号処理部21のクロック発生部23から出力されるクロックに基づき、所定周期で切り替えられる。これにより、リセット信号R S Tが入力されるまでの50

期間中におけるポジティブピーク値あるいはネガティブピーク値が出力される。

ここで、リセット信号 R S T は、A / D 変換部 19 のクロックに同期して出力されるが、信号処理部 21 は、A / D 変換部 19 のクロックの 2 倍の周期 (N 遅倍 : N = 2) で R S T - P あるいは R S T - N を出力する。これにより、検波回路 18 に入力される信号は、常時、ポジティブ用検波回路 26 及びネガティブ用検波回路 27 の双方でピーク検出されるようになっている。

なお、これに同期して波形メモリ 20 に対する書き込み及び読み出しが行われる。

【0024】

次に、図 3 のタイムチャートを用いて上記構成の動作を説明する。

検波部 18 に V B W 16 から出力される信号波形 (a) が入力されると、ポジティブ用検波回路 26 は、入力信号のポジティブピーク値を検出保持し、ネガティブ用検波回路 27 は、入力信号のネガティブピーク値を検出保持する。10

図 3 記載のように、これらポジティブ用検波回路 26 及びネガティブ用検波回路 27 は、R S T - P、R S T - N のリセット信号が入力される都度、即ち図 3 (c) 記載の D E T

M O D E 信号 (H : P O S、L : N E G) の周期の期間 (図中 P O S、N E G で記載した期間) 中におけるポジティブピーク値、及びネガティブピーク値をそれぞれ検出する。これら P O S、N E G の期間は、図示のように、A / D 変換部 19 のクロックを 2 遅倍した周期であり、常時 P O S と N E G のピーク値がいずれも検出されるようになっている。

【0025】

そして、A / D 変換部 19 のクロック (同図 (b) 記載の A D C L O C K) 入力毎に、スイッチ 28 がポジティブ検波回路 26 とネガティブ検波回路 27 に交互に切り替えられる。20

これにより、同図 (a) に示す如く、スイッチ 28 がポジティブピーク検波回路 26 に切り替えられると、この A / D 変換部 19 のクロック入力時にそれまでの P O S 期間におけるポジティブピーク値 (黒丸で示す値) が A / D 変換部 19 に出力される。

次のクロック時には、スイッチ 28 がネガティブピーク検波回路 27 に切り替えられ、このクロック入力時にそれまでの N E G 期間におけるネガティブピーク値 (白丸で示す値) が A / D 変換部 19 に出力される。

【0026】

A / D 変換部 19 はこれら交互に入力されるポジティブピーク値及びネガティブピーク値を所定のサンプリング周期 (上記 A D C L O C K) で A / D 変換し、波形メモリ 20 の対応する周波数格納エリアに順次格納する。30

波形メモリ 20 には、表示部 17 に表示される周波数帯域に相当する複数のピーク値 (例えば上記所定表示ポイント数 N = 501 個分) が格納され、周波数掃引によって新たなピーク値が取り込まれた際にこの該当する周波数値の波形メモリ 20 が更新される。

【0027】

平均化処理部 22 は、交互に取り込まれるポジティブピーク値、及びネガティブピーク値の平均値を求める (P O S ピーク値の値 + N E G ピーク値の値) / 2。

これにより、P O S ピーク値が入力されると、直前に取り込んだ N E G ピーク値との平均値が算出され、該当する周波数部分の平均値として表示部 17 に表示する (h 個のサンプリング数毎に平均が取されることになる。h = 2 以上 m 以下の整数)。40

この表示更新のタイミングは、図 3 (d) に示す A D D A T A の周期 (上記一対のポジティブピーク値及びネガティブピーク値を取得したタイミング) で行われる。

【0028】

これにより、表示部 17 上には、図 4 の表示例の如く、所定の周波数範囲でポジティブピーク値とネガティブピーク値 (いずれも点線で図示) との平均値 (実線) を表示できるようになる。図中横軸方向は上記 A / D 変換部 19 の所定クロック (例えば 501 回) 分の周波数範囲、縦軸は各周波数におけるレベルが表示されることになる。

そして、上記構成の装置によれば、上記ポジティブピーク値及びネガティブピーク値の取得単位 (P O S、N E G の表示書き換え周期) で平均値が算出された周波数部分の表示50

がリアルタイムに順次更新されていく。

【0029】

また、上記構成の平均化処理部22は、ポジティブピーク値と、ネガティブピーク値を取得した都度、これらの平均値を算出する構成であるため、平均値をリアルタイムに数値表示することが可能となる。

例えば、図4の波形上でマーカーMを設定した箇所におけるポジティブピーク値とネガティブピーク値の平均値を数値表示することができるようになる。

【0030】

(第2実施形態)

上記の第1実施形態では、スイッチ28を用いてA/D変換部19のクロック毎にスイッチを切り替えることにより、単一個のA/D変換部(A/D変換器)19でA/D変換する構成を説明したが、これに限らない。

10

例えば、図5記載のように、ポジティブピーク検波回路26と、ネガティブピーク検波回路27の後段にそれぞれA/D変換部19a、19bを設ける構成とすれば、スイッチ28を不要にできる。この構成によっても入力信号のポジティブピーク値とネガティブピーク値を同時に検出することができる。

なお、2CH入力を有する単一個のA/D変換器を用いることができるとは言うまでもない。

【0031】

上記実施形態では、局部発振器5は、周波数ドメインの状態において、掃引制御部12からの掃引信号により所定の周波数範囲にわたって発振周波数が掃引(周波数掃引)される構成とした、これに対し、タイムドメインの状態では、掃引制御部12からの掃引信号は局部発振器5に送られず、局部発振器5が固定の発振周波数に設定される。この場合、表示部17上には横軸を時間軸とし縦軸を信号のレベルとした波形が表示される事になる。

20

【0032】

【発明の効果】

本発明によれば、所定周期内のデジタルデータをk(1以上m以下の整数)個のサンプリング数分受ける毎にポジティブピーク値とネガティブピーク値との平均値を信号処理部が求め、表示部が信号処理部から平均値を受ける毎にスペクトラム波形の表示を更新するため、表示部上にリアルタイムで測定した被測定信号のポジティブピークとネガティブピークとの平均値を表示できるようになる。また、簡単な構成で表示上のビデオアベレージの高速化を図ることができるようになる。

30

また、1個のA/D変換器を用いて被測定信号のポジティブピーク値又はネガティブピーク値を交互にクロック毎に切り替えA/D変換してh(2以上m以下の整数)個のサンプリング数毎にポジティブピーク値とネガティブピーク値との平均値を求める構成とすれば、A/D変換器を最小個数とした簡単な構成であってもほぼリアルタイムで平均値を得ることができるようになる。

さらに、被測定信号の入力信号経路に対し互いに並列接続されたポジティブピーク検出回路及びネガティブピーク検出回路と、ポジティブピーク検出回路及びネガティブピーク検出回路にそれぞれ設けられ各検出したピーク値を保持する保持回路とを検波部が有し、A/D変換部がポジティブピーク検出回路とネガティブピーク検出回路の出力をそれぞれ独立してA/D変換する構成とすれば、並列な2系統で独立してそれぞれピーク値を検出することができ平均値のリアルタイム処理が可能となる。

40

【図面の簡単な説明】

【図1】本発明のスペクトラムアナライザの実施の形態を示すブロック図。

【図2】検波部の構成を示す回路図。

【図3】装置各部の動作を示すタイミングチャート。

【図4】表示部の表示波形を示す図。

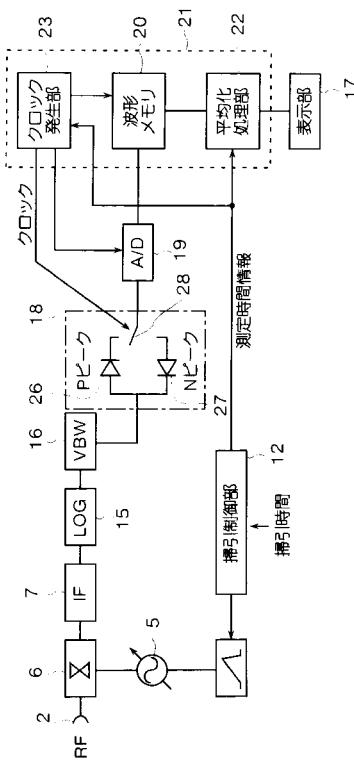
【図5】第2実施形態の構成を示す回路図。

【符号の説明】

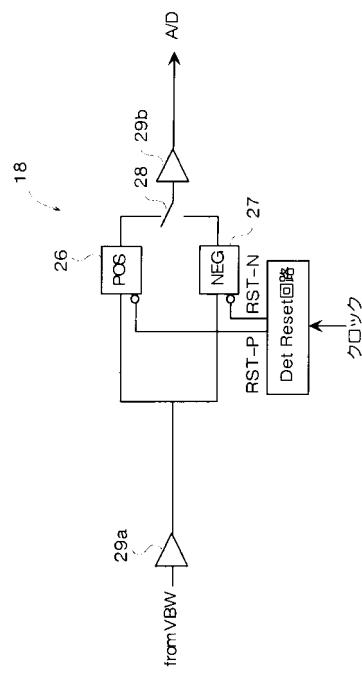
50

1 …スペクトラムアナライザ、5 …局部発信器、6 …信号混合器、7 …I F フィルタ、1
2 …掃引制御部、15 …L O G 変換部、16 …V B W フィルタ、17 …表示部、18 …検
波部、18 a …ポジティブピーク検出手段、18 b …ネガティブピーク検出手段、19 (1
9 a , 19 b) …A / D 変換部、20 …波形メモリ、21 …信号処理部、22 …平均化
処理部、28 …スイッチ。

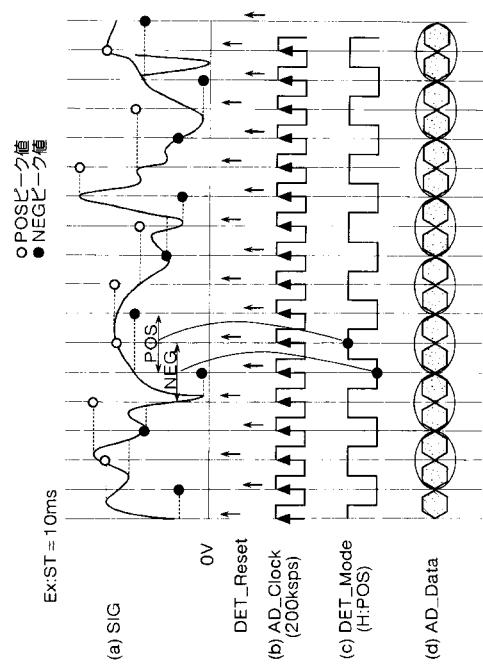
【 図 1 】



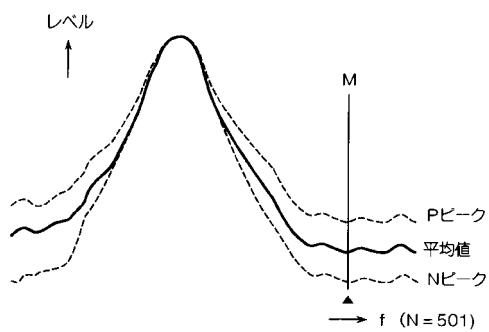
【 図 2 】



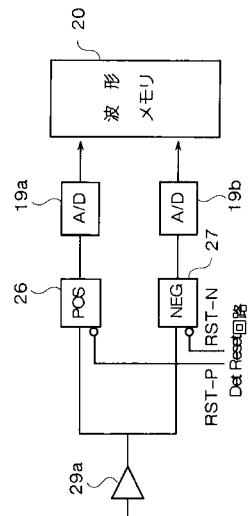
【図3】



【図4】



【図5】



フロントページの続き

(56)参考文献 特公平03-007272(JP,B2)
特開昭63-128265(JP,A)
特開平07-209353(JP,A)
特開平06-094761(JP,A)
特開昭63-127621(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 23/16-23/20