

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G06F 13/40

(11) 공개번호 10-2005-0044247
(43) 공개일자 2005년05월12일

(21) 출원번호 10-2004-0085758
(22) 출원일자 2004년10월26일

(30) 우선권주장 USSN 10/702,832 2003년11월06일 미국(US)

(71) 출원인 델 프로덕트 엘 피
미국, 텍사스 78682, 라운드락, 원 델 웨이
(72) 발명자 마틴맥아피
미국 텍사스 78645, 라고 비스타, 1909 패트리엇 드라이브
루이스엔카스트로
미국, 텍사스 78613, 시더 파크, 2111 휘튼 트레일

(74) 대리인 이대선

심사청구 : 없음

(54) 피시아이 익스프레스 링크의 동적 재구성 방법 및 장치

요약

본 발명은 PCI 익스프레스 버스의 링크를 동적으로 재구성하는 방법 및 장치에 대한 것이다.

컴퓨터 시스템은 초기에는 PCI 익스프레스 표준의 스케일 특성을 사용하여 PCI 익스프레스 버스 링크로 여러 종점에 연결 되도록 구성된다. 컴퓨터 시스템의 작동 중에 종점의 상태가 검출되고 미사용된 링크(또는 링크의 미사용 부분)가 다른 종점에 재라우팅된다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 정보처리시스템의 다양한 내부구성을 보여주는 도면

도 2는 도 1의 시스템의 일부로서, 링크의 재구성의 제1 예를 보여주는 도면

도 3은 링크의 재구성의 제2 예를 보여주는 도면

도 4는 링크의 재구성의 제3 예를 보여주는 도면

<도면의 주요부분에 대한 부호의 설명>

10. CPU 11. 호스트브리지

12. 종점 13. 메모리

17. PCI 익스프레스 버스 18. 종점

19. 링크재구성회로 20. 호스트브리지

23,24. 슬롯 25,26. 스위치

27. 제어기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컴퓨터 시스템에 대한 것으로서, 좀 더 상세히는 컴퓨터 시스템의 버스 연결에 대한 것이다.

프로세서, 칩세트, 캐쉬, 메모리, 확장카드 및 저장장치를 포함하는 컴퓨터의 구성품들은 하나 이상의 버스를 통해 서로 통신한다. 버스는 둘 이상의 장치 사이에서 정보가 흐르는 통로를 의미하는 컴퓨터용어이다. 버스는 보통 액세스포인트, 즉 장치가 버스에 연결되는 부분을 가진다. 장치가 일단 버스에 연결되면 다른 장치로 정보를 송신하거나 수신할 수 있다.

요즘의 퍼스널 컴퓨터는 적어도 4개의 버스를 가지는 경향이 있다. 각 버스는 어느 정도는 프로세서로부터 분리되어 그 이상의 레벨로 연결된다.

프로세서 버스는 최상위 레벨 버스이고, 프로세서로 정보를 보내거나 프로세서로부터 정보를 받기 위해 칩세트에 의해 사용된다. 캐쉬버스(후방버스라고도 함)는 시스템캐쉬에 접근하기 위해 사용된다. 메모리버스는 메모리 서브시스템을 칩세트와 프로세서로 연결한다. 많은 시스템에서, 프로세서와 메모리 버스는 동일하고 이를 통합해서 전방버스 또는 시스템버스라고 칭한다.

로컬 I/O버스는 주변장치를 메모리, 칩세트 및 프로세서에 연결한다. 비디오카드, 디스크저장장치, 및 네트워크인터페이스 카드는 대체로 이 버스를 사용한다. 두개의 가장 널리 알려진 로컬 I/O버스는 VESA 로컬버스(VLB)와 PCI(Peripheral Component Interconet) 버스이다. ISA(Industry standard architecture) I/O버스는 저속의 주변장치, 즉, 마우스, 모뎀, 저속의 사운드 및 네트워크 장치에 사용된다.

최근에 시판되는 PCI버스는 PCI 익스프레스 버스로 알려져 있다. 이 버스는 광대역 시리얼버스로서, 기존의 PCI버스와 소프트웨어 호환성을 유지한다.

발명이 이루고자 하는 기술적 과제

본 발명은 PCI 익스프레스 버스의 링크를 동적으로 재구성하는 방법 및 장치를 제공하고자 하는 것이다.

발명의 구성 및 작용

본 발명의 한 특징은 PCI 익스프레스 버스의 링크의 재구성방법이다. 버스 종점의 상태, 즉 종점이 점유되어 있는지와 종점이 얼마나 많은 대역폭을 필요로 하는지를 검출한다. 그리고 이 검출에 기초하여 미사용 대역을 가진 링크의 전부 또는 일부는 다른 종점으로 스위칭된다.

예를들어 미점유 종점에 라우팅된 링크의 모든 레인은 점유 종점에 재라우팅된다. 또는 다른 예로서, 그 링크에 의해 제공된 대역폭보다 작은 것만을 필요로 하는 종점에 라우팅된 링크의 하나 이상의 레인은 더 많은 대역폭을 필요로 하는 종점에 스위칭된다.

본 발명의 특징과 장점들은 첨부된 도면과 함께 설명하는 본 발명의 바람직한 실시예의 설명을 통해 드러날 것이다. 도 1은 본 발명에 따른 정보처리시스템(100)의 여러 구성품을 보여준다. 후술하는 바와 같이, 시스템(100)은 PCI 익스프레스 버스(17)와, 버스의 하나 이상의 링크(17b)를 동적으로 재구성하는 부가적인 회로(19)를 포함한다. PCI 익스프레스 버스(17)는 종래와 같이 주변 구성품을 연결하기 위해 사용되지만, 종점(17c)의 상태가 검출되어 만일 그 종점에 필요하지 않으면 그 종점의 대역폭이 재라우팅되도록 성능향상된다.

도 1의 실시예에서, 시스템(100)은 전형적으로는 PC이지만 다른 종류의 정보처리시스템, 예를들면 서버, 워크스테이션 또는 임베디드 시스템일 수도 있다. 설명을 위해 정보처리시스템은 비즈니스나 과학, 제어 또는 다른 목적으로 사용되는 일의 형태의 정보, 지식 또는 데이터에 대한 컴퓨팅, 분류, 처리, 전송, 수신, 검색, 생성, 기록, 재생 또는 취급을 가능하게 하는 도구 또는 도구의 집합을 포함할 수 있다. 예를 들면, 정보처리시스템은 PC, 네트워크 저장장치 또는 다른 적절한 장치일 수 있고, 크기나 형태, 성능, 기능 및 가격은 다양할 수 있다. 정보처리시스템은 RAM, CPU와 같은 하나 이상의 처리 수단, 하드웨어 또는 소프트웨어적인 제어로직, ROM, 및/또는 다른 형태의 비휘발성 메모리를 포함할 수 있다. 정보처리시스템의 부가적인 구성품으로는 하나 이상의 디스크 드라이브, 외부장치와 통신가능한 하나 이상의 네트워크포트, 및 키보드나 마우스, 비디오디스플레이와 같은 다양한 입출력장치를 포함할 수 있다. 정보처리시스템은 또한 여러 하드웨어 구성품 간에 통신을 가능하게 하는 하나 이상의 버스를 포함한다.

CPU(10)는 임의의 중앙처리장치이다. 전형적인 CPU(10)의 예는 Intel사의 펜티엄시리즈이다. 본 발명의 목적을 위해 CPU(10)는 적어도 BIOS 프로그램을 가진 운영체제를 실행할 수 있도록 프로그램된다.

호스트 브리지(11)(노스브리지라고도 칭함)는 CPU(10)를 중점(12), 메모리(13) 및 PCI 익스프레스 버스(17)와 연결하는 칩(또는 칩의 부분)이다. 호스트브리지(11)에 연결되는 중점(12)의 종류는 어플리케이션에 따라 다르다. 예를 들면, 시스템(100)이 데스크탑 컴퓨터이면 중점(12)은 전형적으로는 그래픽 어댑터, (시리얼 ATA 링크를 통한) HDD, 및 (USB 링크를 통한) 로컬 I/O이다. 서버이면, 중점(12)은 전형적으로는 GbE(gigabit Ethernet) 및 IBE 장치 및 추가적인 브리지 장치이다.

CPU(10)와 호스트브리지(11) 간의 통신은 전방버스(14)를 통해 이루어진다.

PCI 익스프레스버스(17)는 스위치 패브릭(17a) 및 링크(17b)로 이루어지며, 이들을 통해 다수의 PCI 중점(18)이 연결될 수 있다. 스위치 패브릭(17a)은 호스트브리지(11)로부터 링크(17b)로의 팬아웃을 제공하고 링크스케일링을 제공한다.

'링크스케일링'이란 PCI 익스프레스버스(17)의 이용가능한 대역폭이 할당되어, 각각 PCI 익스프레스 아키텍처 스탠다드에 부합하는 크기를 가지는 소정 갯수의 링크(17b)가 물리적으로 중점(18)에 라우팅되는 것을 의미한다. 각각의 링크(17b)는 하나 이상의 레인을 포함한다. 단일의 레인을 가진(x1 폭을 가진) 링크는 두개의 저전압차 쌍을 가진다. 이것은 두 장치 간의 이중 심플렉스 직렬연결이다. 두 장치간의 데이터 전송은 양방향으로 동시에 이루어질 수 있다. 성능의 스케일링(배가)은 더 넓은 링크폭(x1,x2,x4,x8,x16 및 x32)을 통해 달성된다. 링크는 동일한 개수의 레인이 양 방향으로 늘어나서 대칭적으로 스케일링된다.

PCI 중점(18)은 주변장치나 칩, 물리적으로 연결되는 사용카드 슬롯 또는 다른 연결수단이다. PCI 익스프레스 버스(17)에 연결된 특정한 중점(18)은 시스템(100)의 어플리케이션의 종류에 따라 정해진다. 데스크탑 컴퓨터의 경우에는, 전형적인 PCI 중점(18)의 예는 모바일도킹 어댑터, 이더넷어댑터, 또는 다른 추가적인 장치이다. 서버 플랫폼인 경우, 중점(18)은 기가비트 이더넷 커넥션이나 I/O 및 클러스터 인터커넥션용 추가적인 스위칭장치일 것이다. 통신용 플랫폼인 경우 중점(18)은 라인카드일 수 있다.

종래의 PCI 익스프레스 버스(17)에서, 스위치 패브릭(17a)은 호스트브리지(11)를 포함하는 별도의 구성품이거나 구성품의 일부로 된 논리요소이다. 후술하는 바와 같이, 본 발명에서 PCI익스프레스 버스(17)는 추가적인 스위칭 및 제어회로(19)와 함께 작동된다. 이 회로(19)는 중점(18)의 상태를 검출하고, 하나의 중점에서 다른 중점으로 스위칭할 수 있다.

도 2는 시스템(100)의 부분도이고, 본 발명에 따른 PCI 익스프레스 링크(17b)의 동적 재구성을 보여준다. 각 링크(17b)는 두쌍의 신호, 즉 송신쌍과 수신쌍으로 도시된다. 송신쌍은 T로 표시되고, 수신쌍은 R로 표시된다. 슬롯(23,24)은 카드타입 중점(45)을 연결하도록 구성된다. 비록 두개의 슬롯만이 도시되었으나, 링크의 원하는 스케일링(x1, x4 등)에 따라서 임의의 갯수의 슬롯구성이 가능할 것이다. 슬롯(23,24)은, 전형적으로는 다양한 입출력장치용 카드가 설치되는 시스템(100)의 컴퓨터 새시 내의 물리적인 위치를 나타낸다. 다른 실시예에서, 시스템(100)은 슬롯 연결에 더하여 또는 대신에 하나 이상의 칩 연결을 가질 수 있다. 일반적으로, '중점 연결'이란 용어는 칩, 카드 또는 임의 형태의 중점의 연결을 포함하여 지칭하는 것이다.

도 1의 실시예에서, 슬롯 23은 x4 링크폭(링크 A)으로 구성된 것이다. 슬롯24는 x4 링크폭(링크 B)으로 구성된 것이다.

재구성은 스위치(25,26)들과 링크구성 제어기(27)를 사용하여 이루어진다. 도 2는 예시적인 것이고, 많은 다양한 스위치와 제어회로의 구성이 가능할 것이고, 링크나 슬롯 스위치의 갯수나 다양한 링크폭이 가능할 것이다.

링크구성제어기(27)는 슬롯(23,24)이 점유(사용)되고 있는지를 검출한다. PCI 버스(40)는 '핫플러그(hot plugged)'와 '핫스왑(hot swapped)'을 허용하므로 이 검출방식은, 장치가 언제라도 슬롯(23,24)에 설치되거나 제거되면 제어기(27)가 이를 즉시 검출한다는 의미에서 동적(다이나믹) 검출이다.

링크 구성 제어기(27)는 프로그램가능한 논리장치로 구성되거나, 독립형 논리회로이거나 다른 시스템로직에 일체로 될 수 있다. 예를 들면, 링크 구성 제어기는 호스트 브리지(20)에 일체로 구성될 수 있다.

만일 슬롯의 상태(점유 또는 비점유)가 변하면, 제어기(27)는 신호를 스위치(25,26)로 전달한다. 스위치(25,26)는 고속 스위칭장치로 구성될 수 있다. 링크 제어기(27)와 마찬가지로, 스위치(25,26)는 다른 회로, 예를들면 제어기(27) 및/또는 호스트 브리지(20)와 통합될 수 있다.

도 2의 실시예에서, 링크(B)는 그 송신레인 상에 스위치(25)를 가지고, 수신 레인 상에 스위치(26)를 가진다. 스위치(25,26)는 링크(B)를 슬롯(23)이나 슬롯(24)의 어느 쪽에도 스위칭할 수 있다. 만일 링크(B)가 슬롯(23)에 스위칭되며, 슬롯(23)은 x8링크를 수신한다. 적절한 물리적 연결수단이 스위치(25,26)와 슬롯(23) 상에 구비되어 서로 다른 경로 간의 스위칭이 가능하도록 한다.

예시적으로, 슬롯(23)은 점유되고 슬롯(24)은 비점유상태라고 하자. 이 상태는 제어기(27)에 의해 검출되는데, 이 제어기(27)는 모든 링크(B)가 슬롯(23)에 스위칭되도록 스위치(25,26)를 설정한다.

도 3은 본 발명의 또 다른 동작의 예를 보여준다. 이 예에서, 양 슬롯(33,34)이 점유되어 있다. 시스템은 세계의 x4 링크로 구성되어 있다. 링크(A)는 x4 링크로서 슬롯(33)에 라우팅된다. 링크(B)도 역시 x4링크로서 슬롯(34)에 링크되어 있다. 링크(C)는 x4링크로서, 스위치(35,36)에 링크되어 '스위칭가능' 링크를 이룬다.

제어기(27)는 양 슬롯(33,34)이 점유되었음을 검출하지만, 또한, 슬롯(33)은 x8 링크를 필요로 하고 슬롯(34)은 단지 x4 링크만을 필요로 한다는 것을 검출한다. 이에 따라, 제어기(27)는 제어신호를 스위치(35,36)에 전달하여 링크(C)가 슬롯(33)에 라우팅되어 x8 슬롯이 되게 한다. 이 예에서, 카드점유슬롯(33,34)는 제어기(27)에 (직접 또는 시스템의 운영체제를 통해) 자기들이 요구하는 대역폭을 알리는 적절한 수단을 갖도록 한다.

도 4는 제3의 예를 보여주는데, 여기서 스위치는 하나의 링크를 하나의 종점에 대해 재구성하여 링크의 일부만이 재라우팅되도록 한다. 도 4의 예에서, 슬롯(43)과 슬롯(44)의 기존의 구성은 각각 x4 및 x8이다. 그러나, x8 종점은 슬롯(43)에 배치되고 x4 종점은 슬롯(44)에 배치되었다. 제어기(27)는 양 슬롯의 상태와 대역폭에 대한 요구를 검출하였고, 링크(B)의 일부가 슬롯(43)에 재라우팅되도록 스위치(45,46)를 작동하였다. 이러한 예의 변형으로서, 슬롯(44)은 미점유되고 링크(B)는 스위칭되어 링크(B)가 슬롯(43)에 대한 x4 경로와 다른 종점에 대한 x4 경로로 분할된다.

전술한 실시예는 이들이 기존의 링크, 즉 버스상의 여러 종점에 대해 이미 물리적으로 라우팅된 링크를 재라우팅한다는 의미에서 '재구성'을 수행한다. 본 발명이 없다면, PCI 익스프레스 버스는 시스템(100)의 초기화시에 설정된 링크 구성이 무엇이었던지 이에 따라서만 작동될 것이다. 또한, 전술한 실시예의 방법과 회로는 시스템(100)이 작동을 위해 전원이 인가되거나(기동시) 운영체제가 작동되는 동안에 상태검출과 스위칭이 이루어진다는 점에서 동적(다이나믹)이다. 그러므로, 상태검출은 종점의 실시간(현재) 상태에 대하여 이루어진다. 본 발명의 검출 및 스위칭은 PCI 익스프레스 버스의 스케일링 성능에 따라 미리 스케일링된 즉, 배가된 링크에 대해 작동된다. 이것은 스케일링에서 비롯되는 정적 구성에 비해 동적 재구성이다.

전술한 실시예에서, 제어기(27)는 슬롯들의 상태를 검출하고 또한 제어신호를 구성스위치에 전달한다. 다른 실시예에서는, 이들 기능의 하나 또는 양자가 시스템(100)의 운영체제, 예를들면 BIOS에 의해 수행된다. 즉, BIOS는 PCI 익스프레스 버스(40) 상의 슬롯들의 상태를 검출하고, 및/또는 그 상태에 따라 레인을 스위칭하도록 프로그램될 수 있다. 그러므로, 다양한 실시예에서, 본 발명의 검출 및 스위칭 기능은 하드웨어 또는 소프트웨어적으로 제어될 수 있다.

재구성은 본 발명의 '동적' 검출이 없이도 유용할 수 있다. 즉, 기존의 PCI 익스프레스 버스 링크를 수동으로 재라우팅하는 것이 바람직한 상황도 있을 수 있다. 예를 들면, x8 링크를 필요로 하는 카드가 x4 링크를 가진 새시 내의 슬롯에 물리적으로 끼워질 수 있다. x8 카드는 x4카드와 스위칭되고, 이들의 링크가 재라우팅될 수 있다.

발명의 효과

본 발명의 장점은 PCI 익스프레스 버스의 대역폭의 한계를 극복할 수 있도록 한다. PCI 익스프레스버스의 동적 재구성은 미사용 대역폭이 버스 상의 다른 장치로 스위칭되도록 허용한다.

(57) 청구의 범위

청구항 1.

링크가 버스의 종점에 라우팅되는 정보처리시스템의 PCI 익스프레스 버스의 링크를 재구성하는 방법에 있어서, 하나 이상의 종점의 상태를 검출하는 단계와,

검출단계의 결과에 기초하여 링크의 전부 또는 일부를 하나의 종점에서 다른 종점으로 스위칭하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 2.

제 1 항에 있어서, 상기 검출단계는 종점이 점유되었는지의 여부를 검출함으로써 수행되는 것을 특징으로 하는 방법.

청구항 3.

제 2 항에 있어서, 상기 스위칭단계는 미점유된 종점으로부터 하나 이상의 점유된 종점으로 링크를 스위칭함으로써 수행되는 것을 특징으로 하는 방법.

청구항 4.

제 1 항에 있어서, 상기 검출단계는 점유된 종점에 설치된 장치의 대역폭에 대한 요구를 검출함으로써 수행되는 것을 특징으로 하는 방법.

청구항 5.

제 1 항에 있어서, 상기 스위칭단계는 PCI 익스프레스 버스 스위칭 패브릭 외부의 스위치로 수행되는 것을 특징으로 하는 방법.

청구항 6.

제 1 항에 있어서, 상기 정보처리시스템은 운영체제를 포함하고, 상기 검출단계는 운영체제 외부의 회로를 사용하여 수행되는 것을 특징으로 하는 방법.

청구항 7.

제 1 항에 있어서, 상기 정보처리시스템은 운영체제를 포함하고, 상기 검출단계는 운영체제를 이용하여 수행되는 것을 특징으로 하는 방법.

청구항 8.

제 1 항에 있어서, 상기 스위칭단계는 다른 하나 이상의 종점에 스위칭함으로써 수행되는 것을 특징으로 하는 방법.

청구항 9.

제 1 항에 있어서, 상기 정보처리시스템은 검출 및 스위칭 단계의 동안에 작동되는 것을 특징으로 하는 방법.

청구항 10.

링크가 버스의 종점에 라우팅되는 정보처리시스템의 PCI 익스프레스 버스의 링크를 재구성하는 장치에 있어서,

하나 이상의 종점의 상태를 검출하는 제어기와,

적어도 하나 이상의 링크와 연결되며, 정보처리시스템의 작동 동안에 제어기로부터의 신호에 응답하여 링크의 전부 또는 일부를 하나의 종점에서 다른 종점으로 스위칭하는 스위치를 포함하는 것을 특징으로 장치.

청구항 11.

제 10 항에 있어서, 제어기는 종점이 점유되었는지 여부를 검출하는 것을 특징으로 하는 장치.

청구항 12.

제 11 항에 있어서, 상기 스위치는 링크를 미점유 종점에서 하나 이상의 점유 종점으로 스위칭할 수 있는 것을 특징으로 하는 장치.

청구항 13.

제 10 항에 있어서, 상기 제어기는 점유된 종점에 설치된 장치에 요구되는 대역폭을 검출하는 것을 특징으로 하는 장치.

청구항 14.

제 10 항에 있어서, 상기 스위치는 PCI 익스프레스 버스 스위칭 패브릭의 외부에 구비되는 것을 특징으로 하는 장치.

청구항 15.

제 10 항에 있어서, 상기 정보처리시스템은 호스트 브리지를 포함하고, 상기 제어기는 호스트 브리지에 일체로 구성되는 것을 특징으로 하는 장치.

청구항 16.

제 10 항에 있어서, 상기 제어기로부터의 신호는 스위치로 직접 전달되는 것을 특징으로 하는 장치.

청구항 17.

제 10 항에 있어서, 상기 제어기로부터의 신호는 정보처리시스템의 운영체제를 통해서 전달되는 것을 특징으로 하는 장치.

청구항 18.

중앙처리장치,

상기 중앙처리장치에 의해 수행되는 프로그램을 저장하는 메모리,

입출력 종점들을 시스템에 연결하며, 스위치 패브릭과, 호스트브리지에서 종점으로서의 링크를 가지는 PCI 익스프레스 버스,

중앙처리장치, 메모리 및 버스를 연결하는 호스트 브리지, 및

PCI 익스프레스 버스를 재구성하며, 하나 이상의 종점과 적어도 하나의 링크와 연결된 스위치의 상태를 검출하는 제어기를 가지며, 정보처리시스템이 작동하는 동안 제어기로부터의 신호에 응답하여 전부 또는 일부의 링크를 하나의 종점에서 다른 종점으로 스위칭할 수 있는 링크 재구성 회로

를 포함하는 것을 특징으로 하는 정보처리시스템.

청구항 19.

제 18 항에 있어서, 상기 제어기는 종점이 점유되었는지 여부를 검출하는 것을 특징으로 하는 시스템.

청구항 20.

제 19 항에 있어서, 상기 스위치는 링크를 하나의 미점유 종점에서 하나 이상의 점유 종점으로 스위칭할 수 있는 것을 특징으로 하는 시스템.

청구항 21.

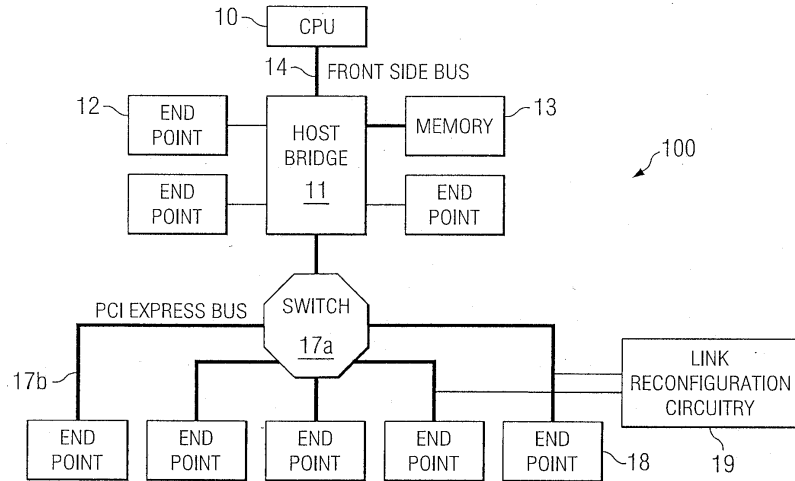
제 18 항에 있어서, 상기 제어기는 점유 종점에 설치된 장치의 대역폭에 대한 요구를 검출하는 것을 특징으로 하는 시스템.

청구항 22.

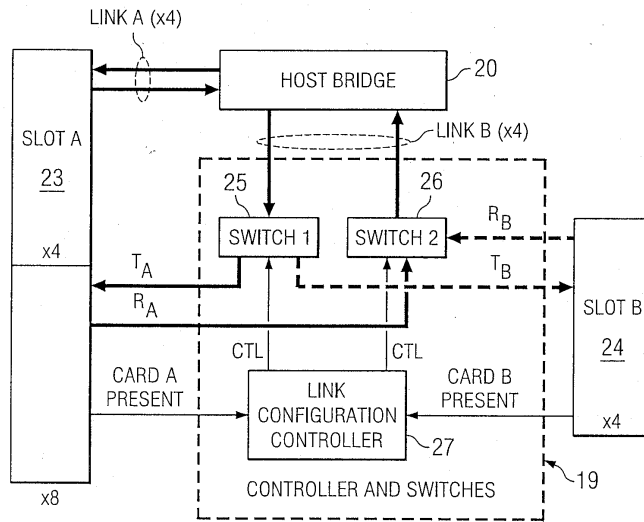
제 18 항에 있어서, 상기 제어기는 호스트 브리지에 일체로 형성되는 것을 특징으로 하는 시스템.

도면

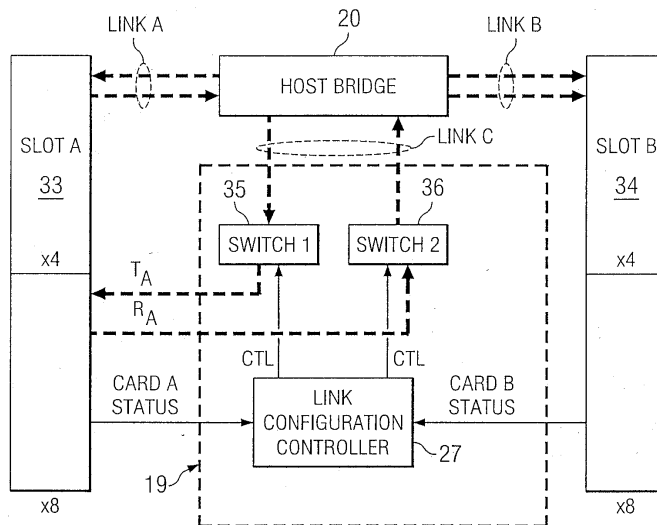
도면1



도면2



도면3



도면4

