

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号  
特開2005-311293  
(P2005-311293A)

(43) 公開日 平成17年11月4日(2005.11.4)

(51) Int.Cl. <sup>7</sup> H 0 1 L 21/60	F I H O 1 L 21/60 H O 1 L 21/92 H O 1 L 21/92	3 1 1 S 6 O 2 F 6 O 4 B	テーマコード (参考) 5 F O 4 4
--	--	-------------------------------	--------------------------

審査請求 未請求 請求項の数 20 O L (全 14 頁)

(21) 出願番号 特願2004-319480 (P2004-319480)	(71) 出願人 000002369 セイコーエプソン株式会社 東京都新宿区西新宿 2 丁目 4 番 1 号
(22) 出願日 平成16年11月2日 (2004. 11. 2)	
(31) 優先権主張番号 特願2004-91171 (P2004-91171)	(74) 代理人 100085198 弁理士 小林 久夫
(32) 優先日 平成16年3月26日 (2004. 3. 26)	(74) 代理人 100098604 弁理士 安島 清
(33) 優先権主張国 日本国 (JP)	(74) 代理人 100061273 弁理士 佐々木 宗治
	(74) 代理人 100070563 弁理士 大村 昇
	(74) 代理人 100087620 弁理士 高梨 範夫
	最終頁に続く

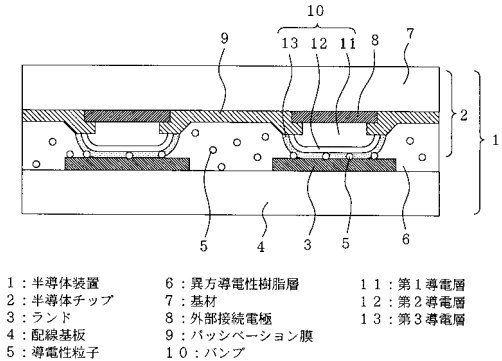
(54) 【発明の名称】 半導体チップ、半導体装置、半導体装置の製造方法及び電子機器

(57) 【要約】

【課題】 低コストで接続信頼性が高い半導体チップ及びこの半導体チップを有する半導体装置及び半導体装置の製造方法並びにこの半導体装置を有する電子機器を提供する。

【解決手段】 バンプ10を有する半導体チップ2と、ランド3を備えた配線基板4とを有し、バンプ10とランド3とが絶縁性材料に分散された導電性粒子5で接続される半導体装置1であって、バンプ10は、第1導電層11と、該第1導電層11に接触する第2導電層12と、該第2導電層に接触する第3導電層13とを有し、導電性粒子5が第3導電層13に食い込んだ状態で電気的接続がなされるものである。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

bumpsを有する半導体チップと、ランドを備えた配線基板とを有し、前記 bumpsと前記ランドとが絶縁性材料に分散された導電性粒子で接続される半導体装置であって、前記 bumpsは、第 1 導電層と、該第 1 導電層に接触する第 2 導電層と、該第 2 導電層に接触する第 3 導電層とを有し、前記導電性粒子が前記第 3 導電層に食い込んだ状態で電氣的接続がなされることを特徴とする半導体装置。

## 【請求項 2】

前記第 3 導電層の厚さは、前記導電性粒子の粒径の  $1/4$  以上が前記第 3 導電層に食い込むように形成されていることを特徴とする請求項 1 記載の半導体装置。

10

## 【請求項 3】

前記第 3 導電層の厚さは、前記導電性粒子の粒径の  $1/2$  以上が前記第 3 導電層に食い込んで、前記 bumpsと前記ランドが直接接触するように形成されていることを特徴とする請求項 1 記載の半導体装置。

## 【請求項 4】

前記第 1 導電層と前記第 2 導電層及び / 又は前記第 2 導電層と前記第 3 導電層との間に触媒を有することを特徴とする請求項 1 ~ 3 のいずれかに記載の半導体装置。

## 【請求項 5】

外部接続電極上に開口部を有するパッシベーション膜を有し、前記第 1 導電層が、前記開口部の部分に、前記パッシベーション膜の側面を除く表面に接触しないように形成されていることを特徴とする請求項 1 ~ 4 のいずれかに記載の半導体装置。

20

## 【請求項 6】

前記導電性粒子は、前記第 3 導電層よりも硬度が高い物質からなることを特徴とする請求項 1 ~ 5 のいずれかに記載の半導体装置。

## 【請求項 7】

前記導電性粒子は、ニッケルからなるか又は少なくともニッケルを含むことを特徴とする請求項 6 記載の半導体装置。

## 【請求項 8】

前記第 1 導電層の前記第 2 導電層側の一部が補助導電層となっており、該補助導電層は、前記第 1 導電層の補助導電層以外の部分よりも硬度が低い物質からなることを特徴とする請求項 1 ~ 7 のいずれかに記載の半導体装置。

30

## 【請求項 9】

前記補助導電層が、金からなることを特徴とする請求項 8 記載の半導体装置。

## 【請求項 10】

基材と、

該基材上に形成された外部接続電極と、

該外部接続電極と電氣的に接続し、第 1 導電層及び該第 1 導電層上に設けられた第 2 導電層と、該第 2 導電層上に設けられた第 3 導電層を有する bumpsと、

前記外部接続電極上に開口部を有するパッシベーション膜とを備え、

前記第 1 導電層は、前記パッシベーション膜の開口部の内側において前記外部接続電極の上面に接触し、前記パッシベーション膜の側面を除く表面には接触しないように設けられていることを特徴とする半導体チップ。

40

## 【請求項 11】

前記第 3 導電層が、錫からなることを特徴とする請求項 10 記載の半導体チップ。

## 【請求項 12】

前記第 2 導電層が、銅からなることを特徴とする請求項 11 記載の半導体チップ。

## 【請求項 13】

前記外部接続電極の厚さが  $0.2 \mu m$  以上であることを特徴とする請求項 10 ~ 12 のいずれかに記載の半導体チップ。

## 【請求項 14】

50

前記第 1 導電層の前記第 2 導電層側の一部が補助導電層となっており、該補助導電層は、前記第 1 導電層の補助導電層以外の部分よりも硬度が低い物質からなることを特徴とする請求項 10 ~ 13 のいずれかに記載の半導体チップ。

【請求項 15】

前記補助導電層が、金からなることを特徴とする請求項 14 記載の半導体チップ。

【請求項 16】

バンプを有する半導体チップと、ランドを有する配線基板とを接続する半導体装置の製造方法であって、前記バンプの第 1 導電層に接触するように第 2 導電層を形成する工程と、該第 2 導電層に接触するように第 3 導電層を形成する工程を有し、前記配線基板又は前記半導体チップに導電性粒子を分散した絶縁性材料を配置する工程と、前記バンプ又は前記ランドを絶縁性材料に押し込んで、前記第 3 導電層に前記導電性粒子を食い込ませて前記バンプと前記ランドとを電氣的に接続する工程を有することを特徴とする半導体装置の製造方法。

10

【請求項 17】

前記第 1 導電層と前記第 2 導電層及び / 又は前記第 2 導電層と前記第 3 導電層との間に触媒を付与する工程を有することを特徴とする請求項 16 記載の半導体装置の製造方法。

【請求項 18】

前記第 1 導電層、前記第 2 導電層及び前記第 3 導電層の内の少なくとも 1 つの層を、無電解めっき法により形成することを特徴とする請求項 16 又は 17 記載の半導体装置の製造方法。

20

【請求項 19】

前記第 1 導電層の前記第 2 導電層側の一部を補助導電層として形成し、該補助導電層は、前記第 1 導電層の補助導電層以外の部分よりも硬度が低い物質からなることを特徴とする請求項 16 ~ 18 のいずれかに記載の半導体装置の製造方法。

【請求項 20】

請求項 1 ~ 9 のいずれかに記載の半導体装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体チップ、半導体装置、半導体装置の製造方法及び電子機器に関し、特に、フェイスダウン実装（フリップチップ実装ともいう）に適した半導体チップ等に関する。

30

【背景技術】

【0002】

近年、携帯電話機やノート型コンピュータ等の小型化に伴い、半導体装置の小型化、高集積化が求められている。このため、半導体チップの実装方法として、高密度で集積可能なフェイスダウン実装（フリップチップ実装ともいう）が開発され、多くの携帯型電子機器に使用されている。

【0003】

従来のフリップチップ実装を用いた半導体装置の接続方法では、半導体チップのバンプをニッケル及び金で形成し、異方性導電性樹脂を介して半導体チップのバンプとプリント配線板の電極端子の電氣的接続を図るようにしていた（例えば、特許文献 1 参照）。

40

【特許文献 1】特開 2000 - 286299 号公報（図 1）

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、従来のフリップチップ実装を用いた半導体装置の接続方法では（例えば、特許文献 1 参照）、異方性導電性樹脂層の中の導電性粒子を、半導体チップのバンプの表面を覆う金に十分食い込ませるためには、金の膜厚を厚くする必要がありコストが高くなるという問題点があった。また、半導体チップのバンプの内部は硬度の高いニッケルから構成

50

されているため、金の膜厚が薄い場合には導電性粒子が十分バンブに食い込むことができず、接続信頼性が低くなるという問題点があった。

【0005】

本発明は、低コストで接続信頼性が高い半導体チップ及びこの半導体チップを有する半導体装置及び半導体装置の製造方法並びにこの半導体装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明に係る半導体装置は、バンブを有する半導体チップと、ランドを備えた配線基板とを有し、バンブとランドとが絶縁性材料に分散された導電性粒子で接続される半導体装置であって、バンブは、第1導電層と、該第1導電層に接触する第2導電層と、該第2導電層に接触する第3導電層とを有し、導電性粒子が第3導電層に食い込んだ状態で電氣的接続がなされるものである。

10

導電性粒子が第3導電層に食い込んだ状態で電氣的接続がなされるため、半導体チップのバンブと配線基板のランドとの間に導電性粒子が挟持されて安定した接触状態が保たれ、電氣的接続の信頼性に優れた半導体装置を安価に提供することができる。

【0007】

また本発明に係る半導体装置は、上記の第3導電層の厚さが、導電性粒子の粒径の1/4以上が第3導電層に食い込むように形成されているものである。

一般的に、半導体チップのバンブの表面及び配線基板のランドの表面は平坦ではなく、微小な凹凸を有している。仮に第3導電層への食い込みの量が粒径の1/4未満であったとすると、凹凸の分布状態によっては、接触面積が不十分となり電氣的な導通が十分取れなくなるおそれがある。しかし、導電性粒子の粒径の1/4以上が第3導電層に食い込んでいれば、上記の凹凸の影響を吸収し、配線基板のランドとの間で良好な電氣的接続を確保でき接続信頼性が向上する。

20

【0008】

また本発明に係る半導体装置は、上記の第3導電層の厚さが、導電性粒子の粒径の1/2以上が第3導電層に食い込んで、バンブとランドが直接接触するように形成されているものである。

第3導電層の厚さを、導電性粒子の粒径の1/2以上が第3導電層に食い込んで、バンブとランドが直接接触するように形成するため、導電性粒子が第3導電層と配線基板のランドとの間に確実に挟持されて接触状態が保たれるので、良好な電氣的接続を確保でき信頼性が向上する。

30

【0009】

また本発明に係る半導体装置は、上記の第1導電層と第2導電層及び/又は第2導電層と第3導電層との間に触媒を有するものである。

材料の組み合わせによっては(例えば、ニッケルと銅又は銅と錫)、第1導電層と第2導電層又は第2導電層と第3導電層とを直接接触させると、密着性が悪く、場合によっては第2導電層や第3導電層が剥がれる等の不具合が生じるおそれがある。しかし、第1導電層と第2導電層及び/又は第2導電層と第3導電層との間に触媒を有するようにすれば、触媒の材料を適宜選択することにより、第1導電層と第2導電層及び/又は第2導電層と第3導電層の密着性を高めることが可能となる。

40

【0010】

また本発明に係る半導体装置は、外部接続電極上に開口部を有するパッシベーション膜を有し、上記の第1導電層が、開口部の部分に、パッシベーション膜の側面を除く表面に接触しないように形成されているものである。

仮に、第1導電層がパッシベーション膜の表面にも形成されていて、第1導電層が硬い材料であったとすると、半導体チップを加圧して配線基板上に実装する際にパッシベーション膜に応力が集中しクラックが入るおそれがある。しかし、第1導電層がパッシベーション膜の側面を除く表面に接触しないように形成されていれば、パッシベーション膜上に

50

は第2導電層及び第3導電層だけが形成されるので、半導体チップを加圧して実装する際にパッシベーション膜に加わる応力を第2導電層及び第3導電層の持つ柔軟性により緩和できる。従って、パッシベーション膜にクラックが入るといった損傷の発生を防止でき、接続信頼性の高い半導体チップを実現できる。

【0011】

また本発明に係る半導体装置は、上記の導電性粒子が、第3導電層よりも硬度が高い物質からなるものである。

導電性粒子が、第3導電層よりも硬度が高い物質からなるため、導電性粒子は第3導電層に確実に食い込み、電氣的接続の信頼性を向上させることができる。

【0012】

また本発明に係る半導体装置は、上記の導電性粒子が、ニッケルからなるか又は少なくともニッケルを含むものである。

ニッケルは比較的硬度が高いため、例えば錫からなる第3導電層に導電性粒子が確実に食い込み、電氣的接続の信頼性を向上させることができる。また硬度の高いニッケルからなる導電性粒子を使用すれば、配線基板のランドにも導電性粒子が食い込み、更に半導体装置の接続信頼性を向上させることができる。

【0013】

また本発明に係る半導体装置は、第1導電層の第2導電層側の一部が補助導電層となっており、該補助導電層は、第1導電層の補助導電層以外の部分よりも硬度が低い物質からなるものである。

第1導電層の第2導電層側の一部が、硬度の低い物質からなる補助導電層となっているため、半導体チップのシリコン部分にクラックが発生するのを効果的に防止することができる。

【0014】

また本発明に係る半導体装置は、上記の補助導電層が、金からなるものである。

金は硬度が低いため、半導体チップのシリコン部分にクラックが発生するのを効果的に防止することができる。

【0015】

本発明に係る半導体チップは、基材と、基材上に形成された外部接続電極と、外部接続電極と電氣的に接続し、第1導電層及び該第1導電層上に設けられた第2導電層と、該第2導電層上に設けられた第3導電層を有するバンプと、外部接続電極上に開口部を有するパッシベーション膜とを備え、第1導電層は、パッシベーション膜の開口部の内側において外部接続電極の上面に接触し、パッシベーション膜の側面を除く表面には接触しないように設けられているものである。

仮に、第1導電層がパッシベーション膜の表面にも形成されていて、第1導電層が硬い材料であったとすると、半導体チップを加圧して配線基板上に実装する際にパッシベーション膜に応力が集中しクラックが入るおそれがある。しかし、第1導電層がパッシベーション膜の側面を除く表面に接触しないように形成されていれば、パッシベーション膜上には第2導電層及び第3導電層だけが形成されるので、半導体チップを加圧して実装する際にパッシベーション膜に加わる応力を第2導電層及び第3導電層の持つ柔軟性により緩和できる。従って、パッシベーション膜にクラックが入るといった損傷の発生を防止でき、接続信頼性の高い半導体チップを実現できる。

【0016】

また本発明に係る半導体チップは、上記の第3導電層が、錫からなるものである。

錫は硬度が低いため、導電性粒子は第3導電層に十分食い込むことができ、接続信頼性の高い半導体チップを安価に提供することができる。

【0017】

また本発明に係る半導体チップは、上記の第2導電層が、銅からなるものである。

第2導電層を銅で形成することにより、錫からなる第3導電層を無電解めっき法で形成することが可能となり、接続信頼性の高い半導体チップを安価に提供することができる。

10

20

30

40

50

## 【0018】

また本発明に係る半導体チップは、上記の外部接続電極の厚さが0.2 μm以上であるものである。

アルミニウム等の金属からなる外部接続電極の厚さを0.2 μm以上の厚さにすることにより、例えば半導体チップを配線基板に接合するときに半導体チップのシリコン部分（基材）にクラックが発生するのを防止することができる。

## 【0019】

また本発明に係る半導体チップは、上記の第1導電層の第2導電層側の一部が補助導電層となっており、該補助導電層は、第1導電層の補助導電層以外の部分よりも硬度が低い物質からなるものである。

第1導電層の第2導電層側の一部が、硬度の低い物質からなる補助導電層となっているため、半導体チップのシリコン部分にクラックが発生するのを、さらに効果的に防止することができる。

## 【0020】

また本発明に係る半導体チップは、上記の補助導電層が、金からなるものである。

金は硬度が低いため、半導体チップのシリコン部分にクラックが発生するのを効果的に防止することができる。

## 【0021】

本発明に係る半導体装置の製造方法は、 bumps を有する半導体チップと、ランドを有する配線基板とを接続する半導体装置の製造方法であって、 bumps の第1導電層に接触するように第2導電層を形成する工程と、該第2導電層に接触するように第3導電層を形成する工程を有し、配線基板又は半導体チップに導電性粒子を分散した絶縁性材料を配置する工程と、 bumps 又はランドを絶縁性材料に押し込んで、第3導電層に導電性粒子を食い込ませて bumps とランドとを電氣的に接続する工程を有するものである。

上記のような製造方法で製造された半導体装置は、 bumps と配線基板のランドとの間に導電性粒子が挟持されて安定した電氣的接触状態が保たれる。このため、電氣的接続の信頼性に優れた半導体装置を簡単な手法で安価に提供することができる。

## 【0022】

また本発明に係る半導体装置の製造方法は、上記の第1導電層と第2導電層及び/又は第2導電層と第3導電層との間に触媒を付与する工程を有するものである。

触媒の材料を適宜選択することによって、第1導電層と第2導電層及び/又は第2導電層と第3導電層の密着性を高めることが可能となる。

## 【0023】

また本発明に係る半導体装置の製造方法は、上記の第1導電層、第2導電層及び第3導電層の内の少なくとも1つの層を、無電解めっき法により形成するものである。

無電解めっき法を使用すれば、高さのばらつきの小さい安定した bumps を形成することができるため、安価で信頼性の高い半導体装置を提供できる。

## 【0024】

また本発明に係る半導体装置の製造方法は、第1導電層の第2導電層側の一部を補助導電層として形成し、該補助導電層は、第1導電層の補助導電層以外の部分よりも硬度が低い物質からなるものである。

第1導電層の第2導電層側の一部を、硬度の低い物質からなる補助導電層として形成するため、半導体チップのシリコン部分にクラックが発生するのを効果的に防止することができる。

## 【0025】

本発明に係る電子機器は、上記のいずれかの半導体装置を有するものである。

上記の接続信頼性の高い半導体装置を有するため、安価で信頼性の高い電子機器を実現することが可能となる。

## 【発明を実施するための最良の形態】

## 【0026】

## 実施形態 1 .

図 1 は、本発明の実施形態 1 に係る半導体装置を示す縦断面模式図である。なお図 1 では、半導体装置の一部を示しているものとする。

本実施形態 1 に係る半導体装置 1 は、半導体チップ 2 と、1 又は複数のランド 3 が設けられた配線基板 4 と、導電性粒子 5 が分散された異方導電性樹脂層 6 から構成されている。また半導体チップ 2 は、基材 7、外部接続電極 8、パッシベーション膜 9、バンパ 10 から構成されており、このバンパ 10 は第 1 導電層 11、第 2 導電層 12 及び第 3 導電層 13 から構成されている。なお半導体装置 1 に、図 1 に示す構成要素以外の構成要素を付加してもよい。

## 【0027】

図 2 は、図 1 に示す半導体装置 1 において、配線基板 4 に半導体チップ 2 を実装する前の状態を示す縦断面模式図である。なお、配線基板 4 に半導体チップ 2 を実装する方法については、後に説明する。

半導体チップ 2 は、例えば集積回路（図示せず）が形成されたシリコンからなる基材 7 の一方の面に、1 又は複数の外部接続電極 8 が形成され、この外部接続電極 8 に接触するようにバンパ 10 が形成されている。バンパ 10 は、第 1 導電層 11、第 2 導電層 12 及び第 3 導電層 13 から構成されており、第 1 導電層 11 は、例えばニッケルからなり、厚さが約  $10 \mu\text{m}$  で形成されている。また、第 2 導電層 12 は、例えば銅からなり、厚さが約  $5 \mu\text{m}$  で形成されており、第 3 導電層 13 は、例えば錫からなり、厚さが約  $5 \mu\text{m}$  で形成されている。なお本実施形態 1 では、第 1 導電層 11 はニッケル、第 2 導電層 12 は銅、第 3 導電層 13 が錫からなるものとする。また外部接続電極 8 はアルミニウムや銅等で形成されており、基材 7 に形成された集積回路に電氣的に接続されているものとする。

## 【0028】

また基材 7 の外部接続電極 8 が形成されている面には、例えばシリコン酸化膜からなるパッシベーション膜 9 が形成されている。このパッシベーション膜 9 には、外部接続電極 8 の一部を露出させる開口部 9a が設けられている。このとき、パッシベーション膜 9 は、外部接続電極 8 の端部に乗り上げる状態になっている。なお、一般的に開口部 9a は外部接続電極 8 の中央部が開口するように形成される。このように、基材 7 の外部接続電極 8 が設けられた側の面には、開口部 9a を除いた部分にパッシベーション膜 9 が形成されている。

## 【0029】

第 1 導電層 11 は、開口部 9a を覆う状態で外部接続電極 8 と接触するように形成されている。また第 2 導電層 12 は、第 1 導電層 11 を覆う状態で第 1 導電層 11 と接触するように形成され、第 3 導電層 13 は、第 2 導電層 12 を覆う状態で第 2 導電層 12 と接触するように形成されている。なお第 2 導電層 12 又は第 3 導電層 13 は、必ずしも第 1 導電層 11 又は第 2 導電層 12 のすべてを覆うように形成する必要はない。

さらに、第 1 導電層 11 と第 2 導電層 12 及び / 又は第 2 導電層 12 と第 3 導電層 13 の間には、例えばパラジウムからなる触媒（図示せず）が塗布されている。この触媒は、ニッケルからなる第 1 導電層 11 と銅からなる第 2 導電層 12 及び / 又は銅からなる第 2 導電層 12 と錫からなる第 3 導電層 13 の密着性を高める効果があり、接続信頼性を向上させている。

## 【0030】

配線基板 4 は、例えば PET (Poly - ethylene Terephthalate) 基板からなり、その一方の面に形成された 1 又は複数のランド 3 は、銀や銅等の金属で形成されている。なお配線基板 4 には、ポリイミド樹脂、ポリエステルフィルム等のフレキシブル基板や、ガラスエポキシ基板、セラミック基板等のリジット基板を用いても良い。またランド 3 は、銀や銅以外の金属で形成してもよい。

## 【0031】

異方導電性樹脂層 6 の導電性粒子 5 を除いた部分は、熱硬化性を有するエポキシ樹脂等の絶縁性材料からなっている。この異方導電性樹脂層 6 は、半導体チップ 2 のバンパ 10

10

20

30

40

50

が形成された面と配線基板 4 のランド 3 の形成された面との間に挟持されて、半導体チップ 2 と配線基板 4 の間を封止接合している。

また導電性粒子 5 は、第 3 導電層 1 3 よりも硬度が高い物質、例えばニッケルからなり、その粒径は  $0.2 \sim 5 \mu\text{m}$  程度であり、一般的には約  $4 \mu\text{m}$  である。なお導電性粒子 5 は、例えば、樹脂にニッケル及び金をコーティングした粒子等の少なくともニッケルを含むものでもよく、また他の金属等を使用してもよい。

#### 【0032】

図 1 に示すように本実施形態 1 では、半導体チップ 2 が配線基板 4 に実装されて半導体装置 1 が形成されている状態では、パンプ 1 0 の最外周にある第 3 導電層 1 3 とランド 3 は接触し、第 3 導電層 1 3 とランド 3 が接触している部分に挟み込まれている導電性粒子 5 は、第 3 導電層 1 3 に食い込んでいる。これは、例えば硬度の高いニッケルからなる導電性粒子 5 は、硬度の低い錫からなる第 3 導電層 1 3 に食い込みやすいためである。また銀や銅等からなるランド 3 の表面の酸化膜（図示せず）を破って、接続信頼性を向上させる効果もある。

ここで導電性粒子 5 は、少なくともその粒径の  $1/4$  以上が第 3 導電層 1 3 に食い込むようにするのが望ましい。これは、半導体チップのパンプの表面及び配線基板のランドの表面は平坦ではなく、微小な凹凸を有しているため、仮に第 3 導電層への食い込みの量が粒径の  $1/4$  未満であったとすると、凹凸の分布状態によっては、接触面積が不十分となり電氣的な導通が十分取れなくなるおそれがあるからである。また本実施形態 1 のように、第 3 導電層 1 3 とランド 3 が接触している状態では、導電性粒子 5 の粒径の  $1/2$  以上を第 3 導電層 1 3 に食い込ませることが可能となる。これにより導電性粒子が第 3 導電層 1 3 と配線基板 4 のランド 3 との間に確実に挟持されて電氣的な接触状態が保たれるので、良好な電氣的接続を確保できる。このように導電性粒子 5 を介して、パンプ 1 0 とランド 3 の電氣的な接続がなされることとなる。

#### 【0033】

図 3 及び図 4 は、本発明の実施形態 1 に係る半導体装置の製造工程を示した縦断面模式図である。なお図 3 及び図 4 では、図 2 に示す半導体チップ 2 を配線基板 4 に実装して、図 1 に示す半導体装置 1 を製造する工程を示している。

まず、集積回路（図示せず）が形成されたシリコン等からなる基材 7 を準備する。なお基材 7 の一方の面には、予め 1 又は複数の外部接続電極 8 が設けられている。この外部接続電極 8 は、アルミニウムや銅等で形成されており、基材 7 に形成された集積回路に電氣的に接続されている。

次に、基材 7 の外部接続電極 8 が形成されている面にパッシベーション膜 9 を形成する（図 3（a））。このパッシベーション膜 9 は、酸化シリコン、窒化シリコン、ポリイミド樹脂等で形成することができる。なお上記のように、このパッシベーション膜 9 には、外部接続電極 8 の一部を露出させる開口部が設けられており、パッシベーション膜 9 は、外部接続電極 8 の端部に乗り上げる状態になっている。

#### 【0034】

そして、外部接続電極 8 と接触し開口部を覆う状態で、例えばニッケルからなる第 1 導電層 1 1 を無電解めっき法により形成する（図 3（b））。なお外部接続電極 8 がアルミニウムからなる場合には、第 1 導電層 1 1 を形成する前に、外部接続電極 8 の表面にジンケート処理を施すことによりアルミニウムを亜鉛に置換析出させて、亜鉛からなる金属被膜（図示せず）を形成しておく。この第 1 導電層 1 1 は、ジンケート処理が施された外部接続電極 8 を無電解ニッケルめっき液の中に浸漬し、亜鉛からなる金属被膜とニッケルとの置換反応を利用する無電解めっき法により形成することができる。また第 1 導電層 1 1 は、例えば厚さが約  $10 \mu\text{m}$  になるように形成する。なお本実施形態 1 では、レジスト等のマスクを使用せずにマッシュルーム型のパンプ 1 0（第 1 導電層 1 1、第 2 導電層 1 2 及び第 3 導電層 1 3）を形成するようにしているが、レジスト等のマスクを使用してストレートウォール型のパンプ 1 0 を形成するようにしてもよい。

#### 【0035】

10

20

30

40

50

その後、第1導電層11の表面に触媒（図示せず）を塗布する。この触媒としては、例えばパラジウムを使用することができる。また触媒を塗布するには、センシタイジング・アクチベーション法やキャタリスト・アクセレータ法を用いることができる。

それから、第1導電層11を覆う状態で第1導電層11と接触するように、銅からなる第2導電層12を無電解めっき法により形成する（図3（c））。この第2導電層12は、銅めっき液に第1導電層11を浸漬して、第1導電層の表面に塗布されているパラジウムを触媒として銅を析出させることにより形成することができる。このように触媒が塗布されていることにより、第1導電層11と第2導電層12の密着性を高めることができる。なお第2導電層12は、例えば厚さが約5 μmになるように形成する。

#### 【0036】

次に、第2導電層12を覆う状態で第2導電層12と接触するように錫からなる第3導電層13を無電解めっき法により形成する（図3（d））。この第3導電層13は、第2導電層12が銅からなるため、第1導電層11や第2導電層12と同様に無電解めっき法により形成することができる。なお第2導電層12と第3導電層13の密着性を高めるために、第2導電層12の表面に予め触媒を塗布しておくようにしてもよい。

以上の図3（a）～図3（d）の工程により外部接続電極8上に、第1導電層11、第2導電層12及び第3導電層13からなる bumps 10 が形成され、半導体チップ2が完成する。

#### 【0037】

一方、半導体チップ2とは別に、1又は複数のランド3が形成された配線基板4を準備し、配線基板4のランド3が形成されている面に異方導電性樹脂層6を形成する（図4（e））。配線基板4には、PET基板やポリイミド樹脂、ポリエステルフィルム等のフレキシブル基板又はガラスエポキシ基板、セラミック基板等のリジット基板等を使用することができる。またランド3は、銀や銅等の金属で形成されている。なお上記のように、異方導電性樹脂層6には導電性粒子5が分散されている。

#### 【0038】

異方導電性樹脂層6の導電性粒子5を除いた部分は、熱硬化性を有するエポキシ樹脂等の絶縁性材料からなっており、スクリーン印刷法やディスペンス法を用いて配線基板4のランド3の形成された面に形成することができる。異方導電性樹脂層6に分散された導電性粒子5は、粒径が0.2～5 μm程度のニッケルや、樹脂にニッケル及び金をコーティングした粒子等である。なお、導電性粒子5の分散されたフィルムを配線基板4の表面に貼り付けることにより異方導電性樹脂層6を形成してもよい。

#### 【0039】

そして、図3（d）に示す半導体チップ2の bumps 10 が形成された側の面と、配線基板4の異方導電性樹脂層6の形成された面を対向させて、 bumps 10 とランド3の位置が合うように半導体チップ2及び配線基板4の位置決めをする。なお、半導体チップ2に形成される bumps 10（外部接続電極8）と配線基板4に形成されるランド3は、位置決めした際に位置が合うように形成されているものとする。

その後、一方の面が平坦な熱圧着装置20を、異方導電性樹脂層6の硬化温度程度に加熱して、熱圧着装置20の平坦な面と半導体チップ2の bumps 10 の形成されている面の反対側の面を接触させて bumps 10 を異方導電性樹脂層6に押し込む（図4（f））。

なお本実施形態1では、異方導電性樹脂層6を配線基板4側に形成し bumps 10 を押し込むようにしているが、異方導電性樹脂層6を半導体チップ2側に形成してランド3を異方導電性樹脂層に押し込むようにしてもよい。

#### 【0040】

図4（f）に示すように、熱圧着装置20によって bumps 10 を異方導電性樹脂層6に押し込むと、 bumps 10 が配線基板4の表面の異方導電性樹脂層6を押しつけてランド3に接触する。これにより、 bumps 10 の最外周にある第3導電層13とランド3の間に異方導電性樹脂層6に分散された導電性粒子5が挟み込まれる。この際、導電性粒子5は第3導電層13よりも硬度の高いニッケル等からなるため、第3導電層13に食い込む。な

10

20

30

40

50

お導電性粒子 5 は、上記のように少なくともその粒径の  $1/4$  以上が第 3 導電層 13 に食い込むようにする。また、第 3 導電層 13 とランド 3 が接触している状態では、導電性粒子 5 の粒径の  $1/2$  以上を第 3 導電層 13 に食い込ませることが可能となる。これにより、導電性粒子が第 3 導電層 13 と配線基板 4 のランド 3 との間に確実に挟持されて、良好な電氣的接続を確保できる。また、振動や温度変化による絶縁材料の膨張収縮などの影響を受けにくくなるという効果もある。

この後、異方導電性樹脂層 6 を熱圧着装置 20 で熱硬化させることにより、半導体チップ 2 と配線基板 4 の間を封止接合して半導体装置 1 が完成する（図 4（g））。

#### 【0041】

なお、本実施形態 1 の図 4（f）の工程でバンプ 10 を異方導電性樹脂層 6 に押し込む際に、超音波等による微小振動を加えるようにしてもよい。このように超音波等の微小振動を加えることにより、錫からなる第 3 導電層 13 及びランド 3 の表面の酸化膜を破りやすくなり、接続信頼性を向上させることができる。

#### 【0042】

本実施形態 1 では、第 3 導電層 13 を、導電性粒子 5 が第 3 導電層 13 中に食い込んで電氣的接続を確保するように形成するため、導電性粒子 5 と第 3 導電層 13 とが単に接触するのではなく、導電性粒子 5 が第 3 導電層 13 に食い込んで広い接触面積が取れ、抵抗の低い電氣的接続が可能となる。また、第 3 導電層 13 を硬度の低い錫で形成しているので、振動や温度変化による絶縁材料の膨張収縮などの影響を受けにくくなり、接続信頼性の高い半導体チップを安価に提供することができる。

また、第 2 導電層 12 を銅で形成することにより、錫からなる第 3 導電層 13 を無電解めっき法で形成することが可能となり、接続信頼性の高い半導体チップを安価に提供することができる。

#### 【0043】

実施形態 2 .

図 5 は、本発明の実施形態 2 に係る半導体装置において、配線基板 4 に半導体チップ 2 を実装する前の状態を示す縦断面模式図である。なお図 5 に示す半導体装置では、第 1 導電層 11 が、パッシベーション膜 9 の開口部 9a の部分に形成されており、パッシベーション膜 9 の側面を除く表面に接触しないようになっている。その他の部分については、実施形態 1 の図 2 に示す半導体装置と同様であり、実施形態 1 と同じ部分については同一の符号を付している。また製造工程も、実施形態 1 の図 3 及び図 4 に示すものとほぼ同様である。

#### 【0044】

本実施形態 2 では、第 1 導電層 11、第 2 導電層 12 及び第 3 導電層 13 からなるバンプ 10 において、第 1 の導電層 11 がパッシベーション膜 9 の開口部 9a の部分のみに形成されて、パッシベーション膜 9 の表面に接触しないようになっている。なお図 5 に示すように、パッシベーション膜 9 の開口部 9a の側面には接触してもよい。また第 1 導電層 11 を、パッシベーション膜 9 の膜圧以下に形成するようにしてもよい。

#### 【0045】

本実施形態 2 では、第 1 導電層 11 がパッシベーション膜 9 の側面を除く表面に接触しないように形成されているため、パッシベーション膜 9 の表面には第 2 導電層 12 及び第 3 導電層 13 だけが形成されるので、半導体チップ 2 を加圧して実装する際にパッシベーション膜 9 に加わる応力を第 2 導電層 12 及び第 3 導電層 13 の持つ柔軟性により緩和できる。従って、パッシベーション膜 9 にクラックが入るといった損傷の発生を防止でき、接続信頼性の高い半導体チップを実現することができる。

#### 【0046】

実施形態 3 .

図 6 は、本発明の実施形態 3 に係る半導体装置において、配線基板 4 に半導体チップ 2 を実装する前の状態を示す縦断面模式図である。なお図 6 に示す半導体装置では、実施形態 2 に係る半導体装置と同様に、第 1 導電層 11 が、パッシベーション膜 9 の開口部 9a

10

20

30

40

50

の部分に形成されており、パッシベーション膜 9 の側面を除く表面に接触しないようになっている。また図 6 に示す半導体装置では、第 1 導電層 11 の第 2 導電層 12 側の一部が補助導電層 11a となっており、この補助導電層 11a は、第 1 導電層 11 の補助導電層 11a 以外の部分（ニッケルからなる）よりも硬度が低い金で形成されている。なお本実施形態 3 では、補助導電層 11a を金で形成しているが、例えばニッケルよりも硬度が低い他の金属等で形成してもよい。この補助導電層 11a は、例えば第 1 導電層 11 の補助導電層 11a 以外の部分を形成した後に、置換めっきによって金属を  $0.1 \sim 3.0 \mu\text{m}$  の厚さでめっきすることにより形成することができる（図 3（b）参照）。補助導電層 11a は、 $0.2 \sim 1.0 \mu\text{m}$  の厚さで形成することが好ましいが、補助導電層 11a を厚く形成するときは、置換めっきを行った後に化学還元めっきを行うことで形成することができる。

10

その他の部分については、実施形態 2 の図 5 に示す半導体装置と同様であり、実施形態 2 と同じ部分については同一の符号を付している。

なお本実施形態 3 では、補助導電層 11a がパッシベーション膜 9 の側面を除く表面に接触しないように形成されているが、金は硬度が低くパッシベーション膜 9 にクラックが入るおそれが少ないため、金からなる補助導電層 1a をパッシベーション膜 9 の表面に接触するように形成してもよい。

#### 【0047】

また本実施形態 3 では、外部接続電極 8 が  $0.2 \mu\text{m}$  以上の厚さとなるように形成されている。外部接続電極 8 の厚さを  $0.2 \mu\text{m}$  以上の厚さとすることにより、例えば半導体チップ 2 を配線基板 4 に接合するときに半導体チップ 2 の基材 7（シリコンからなる）にクラックが発生するのを防止することができる。

20

なお実施形態 1 及び実施形態 2 に係る半導体装置においても、外部接続電極 8 の厚さを  $0.2 \mu\text{m}$  以上の厚さとすることで、上記と同様の効果が得られる。

#### 【0048】

本実施形態 3 では、第 1 導電層 11 の第 2 導電層 12 側の一部が、硬度の低い金からなる補助導電層 11a となっているため、半導体チップ 2 の基材 7 にクラックが発生するのを効果的に防止することができる。

またアルミニウム等の金属からなる外部接続電極 8 の厚さを  $0.2 \mu\text{m}$  以上の厚さとしているため、例えば半導体チップ 2 を配線基板 4 に接合するときに半導体チップ 2 の基材 7 にクラックが発生するのをさらに効果的に防止することができる。

30

#### 【0049】

実施形態 4 .

図 7 は、本発明の実施形態 4 に係る電子機器の例を示した斜視模式図である。なお図 7 に示す電子機器 100 は携帯電話であり、本発明の実施形態 1、実施形態 2 又は実施形態 3 に示す半導体装置を搭載している。

本発明の実施形態 1、実施形態 2 又は実施形態 3 に係る半導体装置は、図 7 に示すような携帯電話だけでなく、ノート型パーソナルコンピューター、電子手帳、電子卓上計算機、液晶プロジェクタ、プリンタ等の種々の電子機器に使用することができる。

#### 【図面の簡単な説明】

40

#### 【0050】

【図 1】本発明の実施形態 1 に係る半導体装置を示す縦断面模式図。

【図 2】図 1 に示す半導体装置において、配線基板に半導体チップを実装する前の状態を示す縦断面模式図。

【図 3】本発明の実施形態 1 に係る半導体装置の製造工程を示した縦断面模式図。

【図 4】図 3 の続きの製造工程を示した縦断面模式図。

【図 5】実施形態 2 に係る半導体装置において、配線基板に半導体チップを実装する前の状態を示す縦断面模式図。

【図 6】実施形態 3 に係る半導体装置において、配線基板に半導体チップを実装する前の状態を示す縦断面模式図。

50

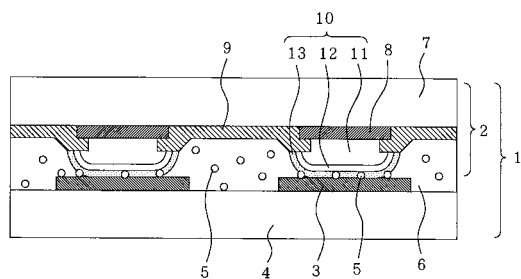
【図 7】本発明の実施形態 4 に係る電子機器の例を示した斜視模式図。

【符号の説明】

【 0 0 5 1 】

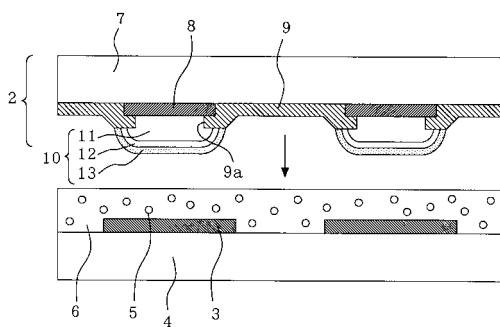
1 半導体装置、2 半導体チップ、3 ランド、4 配線基板、5 導電性粒子、6 異方導電性樹脂層、7 基材、8 外部接続電極、9 パッシベーション膜、10 パンプ、11 第1導電層、11a 補助導電層、12 第2導電層、13 第3導電層、20 熱圧着装置、100 電子機器。

【図 1】

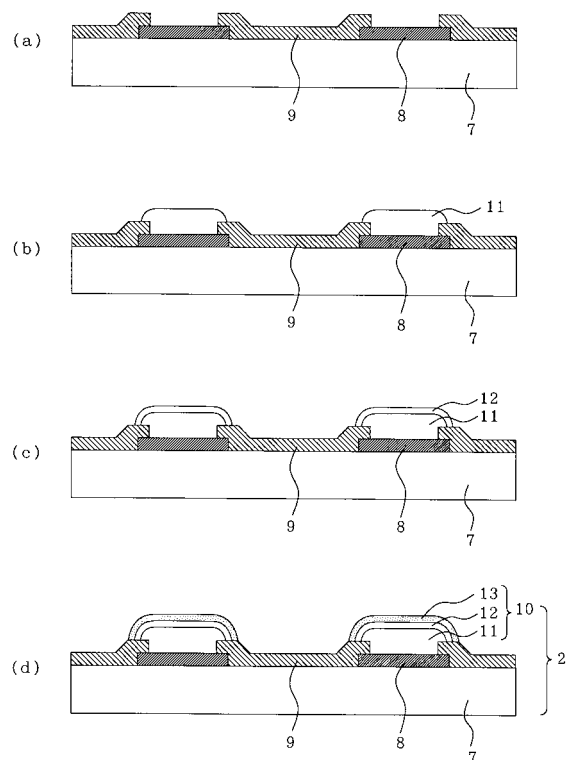


1: 半導体装置  
2: 半導体チップ  
3: ランド  
4: 配線基板  
5: 導電性粒子  
6: 異方導電性樹脂層  
7: 基材  
8: 外部接続電極  
9: パッシベーション膜  
10: パンプ  
11: 第1導電層  
12: 第2導電層  
13: 第3導電層

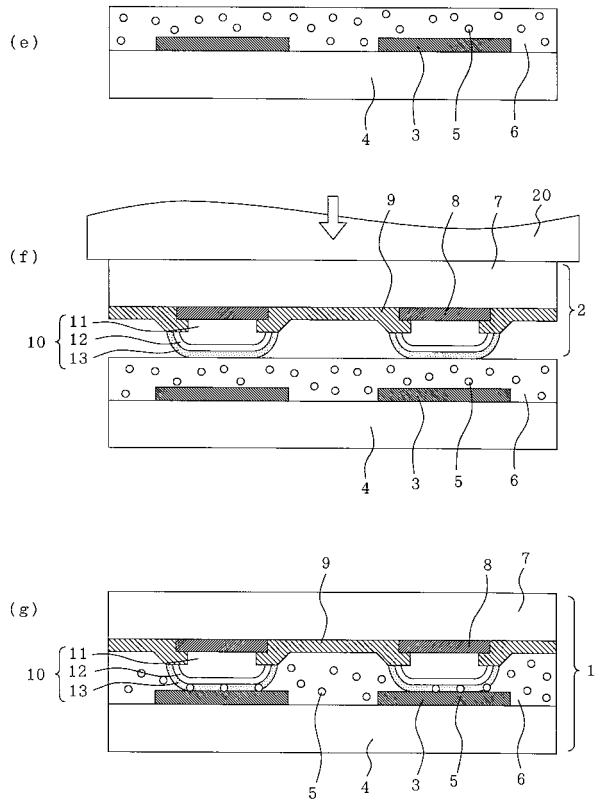
【図 2】



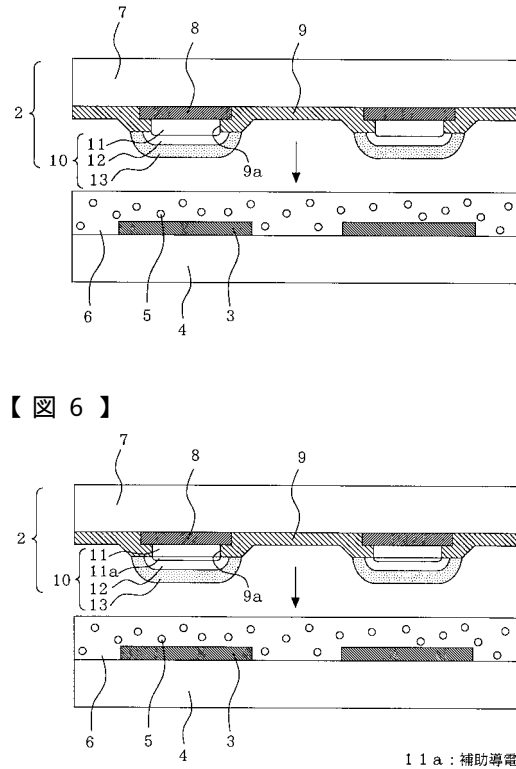
【図 3】



【図 4】

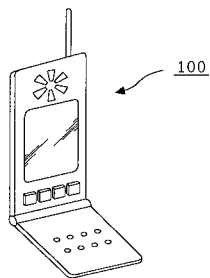


【図 5】



11a: 補助導電層

【図 7】



---

フロントページの続き

(72)発明者 今井 英生

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 5F044 KK02 LL09 QQ03 QQ04