(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2004 年12 月9 日 (09.12.2004)

PCT

(10) 国際公開番号
WO 2004/107575 A1

(51) 国際特許分類[7]: H03K 3/354

(21) 国際出願番号: PCT/JP2004/007270

(22) 国際出願日: 2004 年5 月27 日 (27.05.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2003-150326 2003 年5 月28 日 (28.05.2003) JP

(71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ Kyoto (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 丸山 渉 (MARUYAMA, Sho) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ ローム株式会社内 Kyoto (JP). 脇井 剛 (WAKII, Takeshi) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町２１ ローム株式会社内 Kyoto (JP).

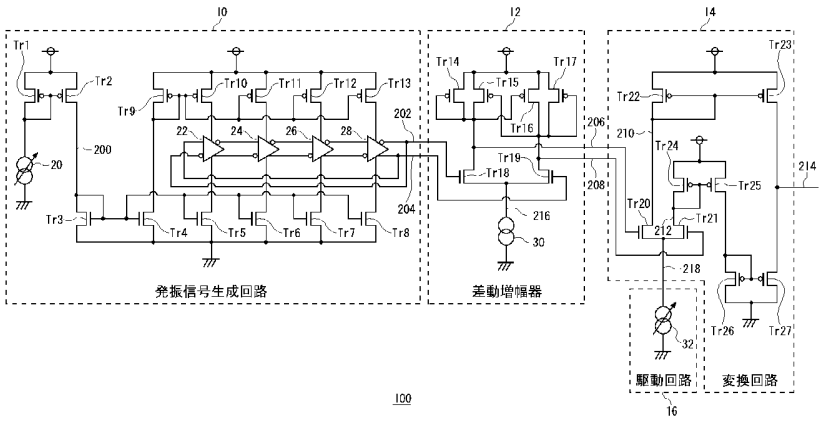
(74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021 東京都渋谷区恵比寿西２−１１−１２ Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: OSCILLATION CIRCUIT

(54) 発明の名称: 発振回路



10...OSCILLATION SIGNAL GENERATION CIRCUIT
12...DIFFERENTIAL AMPLIFIER
16...DRIVE CIRCUIT
14...CONVERSION CIRCUIT

(57) Abstract: It is possible to reduce a distortion component of an oscillation signal. An oscillation signal generation circuit (10) generates, as oscillation signals, a first generation oscillation signal (202) and a second generation oscillation signal (204) which are in the relationship of a differential signal to each other. A differential amplifier (12) subjects the first generation oscillation signal (202) and the second generation oscillation signal (204) respectively to differential amplification processing and outputs a first amplified oscillation signal (206) and a second amplified oscillation signal (208). A conversion circuit (14) converts the first amplified oscillation signal (206) and the second amplified oscillation signal (208) into an output current oscillation signal (214) in which sink current and source current are switched alternately. A variable current source (32) supplies conversion drive current (218) for driving the conversion circuit (14) so as to convert the voltages of the first amplified oscillation signal (206) and the second amplified oscillation signal (208) into currents. Moreover, by adjusting a value of the variable resistor contained in the variable current source (32) from outside, it is possible to adjust the amount of the conversion drive current (218).

[続葉有]

WO 2004/107575 A1

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 発振信号のひずみ成分を低減する。発振信号生成回路１０は、発振信号として、互いに差動信号の関係にある第１生成発振信号２０２と第２生成発振信号２０４を生成する。差動増幅器１２は、第１生成発振信号２０２と第２生成発振信号２０４をそれぞれ差動増幅処理し、第１増幅発振信号２０６と第２増幅発振信号２０８を出力する。変換回路１４は、第１増幅発振信号２０６と第２増幅発振信号２０８をシンク電流とソース電流が交互に切替えられた形の出力電流発振信号２１４に変換する。可変電流源３２は、第１増幅発振信号２０６と第２増幅発振信号２０８の電圧を電流に変換するために、変換回路１４を駆動するための変換用駆動電流２１８を流す。また、外部から可変電流源３２に含まれた可変抵抗の値を調節して、変換用駆動電流２１８の大きさを調節できる。

明 細 書

発振回路

技術分野

[0001] 本発明は発振回路に関する。特に所定の周波数の信号を発振する発振回路に関する。

背景技術

[0002] 電圧制御型の発振回路は、例えば、光ピックアップやPLL(Phase Locked Loop)に使用され、一般に印加される制御電圧に応じて発振周波数を変化させて設定し、当該発振周波数の信号を発振出力する。従来技術における電圧制御発振器の一例は、反転アンプ、第1の充放電回路、第2の充放電回路を一巡するように接続している。この構成において、反転アンプからの反転電圧信号の位相は、第1の充放電回路と第2の充放電回路で段階的に遅れ、さらに、第2の充放電回路の出力が再び反転アンプに入力される。一巡した反転電圧信号の位相は当初の位相と再び同一になるため、電圧制御発振器は以上の処理の繰返しによって継続して発振可能となる。なお、電圧制御発振器の発振周波数は、主に第1の充放電回路と第2の充放電回路における充放電電流の大きさに応じて決定され、さらに充放電電流の大きさは、充放電電流よりも大きな電流値レベルであって、かつ制御が容易な制御電流によって制御される(例えば、特許文献1参照。)。

特許文献1:特開平6−37599号公報

発明の開示

発明が解決しようとする課題

[0003] 従来の技術においては、充放電電流が非常に小さくても、制御は制御電流によってなされるため、制御のための電流値レベルの安定化によって、低い発振周波数においても安定して発振可能である。一方、一般的に高い発振周波数を発振するためには、さらに以下の課題の検討が必要である。高い発振周波数の発振信号を発振し、さらに当該発振信号を電界効果トランジスタ(FET:Field effect transistor)によって電流信号に変換する(以下、当該FETを「変換用FET」という)場合、一般的に

変換による発振信号のひずみが生じやすくなる。また、そのひずみによって、高調波成分が高次まで及ぶ場合、電磁妨害(EMI:Electromagnetic Interferance)特性が悪化する傾向にある。また、最終的に発振回路から出力される発振信号の発振周波数を高く、かつ当該発振信号の振幅を大きくする場合には、一般に消費電力が高くなる。バッテリー駆動の装置等に発振回路を組み込む場合、消費電力は低いほうが望ましいが、消費電力を低くするためには、電圧信号から電流信号への変換効率を改善する必要がある。

[0004] 一方、発振回路をLSI(Large-Scale Integrated circuit)等に内蔵して提供するLSIベンダにとっては、量産効果を得るために、当該LSIは汎用的に使用できる方が望ましい。また、LSIを装置等に組み込むセットメーカは、装置での要求条件に応じて出力信号の振幅の大きさを可変に設定でき、低い消費電力で動作できるような発振回路を望む。そのために発振回路は、出力される信号の振幅、消費電力などに対して適正な特性が要求される。さらに、セットメーカが発振回路を所定の装置内に適用し、出力信号の振幅を大きくするように設定する場合、波形のひずみまたはEMI特性が所定の要件を満たす必要もある。

[0005] 本発明者はこうした状況を認識して、本発明をなしたものであり、その目的は発振信号の振幅を可変に出力でき、かつ波形のひずみ特性を改善した発振回路を提供することである。

課題を解決するための手段

[0006] 本発明のある態様は、発振回路である。この発振回路は、発振信号を差動信号として出力する発振信号生成回路と、発振信号生成回路から出力された差動信号を増幅する差動増幅器と、差動増幅器によって増幅された差動信号を電圧信号から電流信号へ変換する変換回路と、外部から入力した設定信号に応じた大きさで、変換回路を動作せしめる駆動電流を可変に出力する駆動回路とを含む。

[0007] 「差動増幅器」における増幅率は、回路に応じて適宜設定されればよく、例えば、増幅率が「1」より大きい場合、増幅率が「1」の場合、増幅率が「1」より小さい場合も含むものとする。

駆動回路に入力した設定信号によって、駆動電流を大きくした場合、変換回路は、

変換した電流信号の振幅を大きくするよう構成されてもよい。

[0008] 以上の発振回路により、差動信号を処理対象としているため、信号に含まれたひずみ成分が相殺され、信号波形のひずみ成分を低減できる。また最終的に、電圧信号から電流信号に変換するための駆動電流の大きさを可変にして、変換した電流信号の振幅の大きさを調節するため、変換効率が向上し、消費電力を低くできる。

[0009] 本発明の別の態様も、発振回路である。この発振回路は、発振信号を差動信号として出力する発振信号生成回路と、発振信号生成回路から出力された差動信号を増幅する差動増幅器と、差動増幅器によって増幅された差動信号を電圧信号から電流信号へ変換する変換回路と、外部から入力した設定信号に応じた大きさで、差動増幅器を動作せしめる駆動電流を可変に出力する駆動回路とを含む。

[0010] 駆動回路に入力した設定信号によって、駆動電流を大きくした場合、差動増幅器は、動作速度を高めるよう構成されてもよい。

以上の発振回路により、変換した電流信号の振幅の大きさに対する要求に応じて、差動増幅器に流す駆動電流の大きさを調節することによって、不要に流れる電流を小さくできるため、変換効率を高くできる。また、要求された電流信号の振幅が小さい場合、駆動電流の調節によって、差動増幅器から出力される差動信号の振幅を小さくするため、差動増幅器の電源とグランド間に生じ、かつ差動信号に付加される雑音が小さくなって、雑音の影響の小さい電流信号を出力できる。

発明の効果

[0011] 本発明によれば、発振信号の振幅を可変に出力でき、かつ波形のひずみ特性を改善できる。

発明を実施するための最良の形態

[0012] (実施の形態1)

実施の形態1は、LSIベンダが汎用性を目的として、発振信号の振幅の大きさを可変に発振できるように製造し、またセットメーカが所定の振幅の大きさを設定して所定の装置に組み込むことを前提にした高周波発振回路に関する。本実施の形態における高周波発振回路は、印加された制御電圧に応じた発振周波数の発振信号を発振する。また、発振信号の電圧の振幅はFETによって、後段の変換用FETをスイッ

チングできる程度まで増幅され（以下、増幅させるためのFETを「増幅用FET」という）、さらに増幅された発振信号は変換用FETによって電圧信号から電流信号に変換される。特に本実施の形態では、発振信号の発振と増幅が、差動信号にもとづくため、信号のひずみを相殺して、信号波形のひずみ成分を低減できる。さらに、電流に変換した発振信号の振幅の調節に、変換用FETに流す駆動電流の大きさを直接調節するために、変換効率が改善されて、消費電力を低減できる。

[0013] 図1は、実施の形態1に係る高周波発振回路100を示す。高周波発振回路100は、発振信号生成回路10、差動増幅器12、変換回路14、駆動回路16を含む。また、発振信号生成回路10は、可変電流源20、第1インバータ22、第2インバータ24、第3インバータ26、第4インバータ28、トランジスタTr1からトランジスタTr13を含み、差動増幅器12は、定電流源30、トランジスタTr14からトランジスタTr19を含み、変換回路14は、トランジスタTr20からトランジスタTr27を含み、駆動回路16は、可変電流源32を含む。また信号として、発振器駆動電流200、第1生成発振信号202、第2生成発振信号204、第1増幅発振信号206、第2増幅発振信号208、第1電流発振信号210、第2電流発振信号212、出力電流発振信号214、増幅器駆動電流216、変換用駆動電流218を含む。

[0014] 発振信号生成回路10は、発振信号として、差動信号である第1生成発振信号202と第2生成発振信号204を生成する。可変電流源20は、印加された制御電圧に応じて大きさが変化する電流を流す。トランジスタTr1とトランジスタTr2はカレントミラー回路を構成しているため、可変電流源20から出力された電流の大きさに比例した発振器駆動電流200が流される。

[0015] トランジスタTr3からトランジスタTr8はカレントミラー回路を構成しており、さらにトランジスタTr9からトランジスタTr13もカレントミラー回路を構成している。これらのカレントミラー回路から、発振器駆動電流200に比例した電流が、それぞれ第1インバータ22、第2インバータ24、第3インバータ26、第4インバータ28で構成された差動出力型のリング発振器に流される。つまり、発振器駆動電流200が大きくなれば、差動出力型のリング発振器に流される電流が大きくなるため、差動出力型のリング発振器から出力される第1生成発振信号202と第2生成発振信号204の発振周波数が高く

なる。ここで、第1生成発振信号202や第2生成発振信号204は、例えば、正弦波のように最大値と最小値を一定期間で繰返し出現させるが、これらは互いに差動信号を構成する。なお、差動信号は、「バランス信号」とも呼ばれ、一方、グランド等の定電位を基準にした通常の信号は、「アンバランス信号」と呼ばれる場合もある。

[0016] 差動増幅器12は、第1生成発振信号202と第2生成発振信号204をそれぞれ差動増幅し、第1増幅発振信号206と第2増幅発振信号208を出力する。なお、差動増幅は、後述のトランジスタTr20やトランジスタTr21におけるドライブ能力の向上を目的として実行される。差動増幅器12を構成するトランジスタTr14からトランジスタTr19は、定電流源30からの増幅器駆動電流216によって駆動され、第1生成発振信号202と第2生成発振信号204がトランジスタTr18とトランジスタTr19のゲート端子にそれぞれ印加されて、差動増幅され、第1生成発振信号202や第2生成発振信号204と同様の波形を有した差動信号の第1増幅発振信号206や第2増幅発振信号208を出力する。なお、トランジスタTr14からトランジスタTr19が前述の増幅用FETに相当する。

[0017] 可変電流源32は、第1増幅発振信号206と第2増幅発振信号208の電圧を電流に変換するために、後述のトランジスタTr20とトランジスタTr21を駆動するための変換用駆動電流218を流す。また、詳細は後述するが、外部から可変電流源32に含まれた可変抵抗の値を調節して、変換用駆動電流218の大きさを調節できる。

[0018] 変換回路14は、第1増幅発振信号206と第2増幅発振信号208をシンク電流とソース電流が交互に切替えられた形の出力電流発振信号214に変換する。以後、出力電流発振信号214は、「シンク電流」と「ソース電流」を含むものとする。トランジスタTr20は、ゲート端子に印加される第1増幅発振信号206を第1電流発振信号210に変換する。ここで、トランジスタTr20はnチャネル型であるため、第1増幅発振信号206の値が大きくなれば、第1電流発振信号210の値は変換用駆動電流218の値に近くなる。トランジスタTr21は、トランジスタTr20と同一の動作を行い、第2増幅発振信号208を第2電流発振信号212に変換する。

[0019] トランジスタTr22とトランジスタTr23はカレントミラー回路を構成しており、第1電流発振信号210と比例関係を有する第1の出力電流信号に変換する。また、トランジス

タTr24とトランジスタTr25、およびトランジスタTr26とトランジスタTr27もそれぞれカレントミラー回路を構成しており、第2電流発振信号212と比例関係を有する第2の出力電流信号に変換する。さらに、第1の出力電流信号と第2の出力電流信号は、トランジスタTr20とトランジスタTr21の切替によって、前述のシンク電流とソース電流が切替えられた出力電流発振信号214になる。

[0020] 図2は、可変電流源32の構成を示す。可変電流源32は、参照電圧源40、オペアンプ42、可変抵抗44、トランジスタTr28からトランジスタTr30を含む。また、信号として、設定信号220を含む。

可変抵抗44は、所定の定電圧を電流に変換するための抵抗であり、その値は、外部から入力された設定信号220に応じて調節される。

[0021] 参照電圧源40、オペアンプ42、トランジスタTr28は、可変抵抗44で変換された電流の値を安定化させる。ここで、オペアンプ42によってトランジスタTr28のゲート電圧が増幅されるために、トランジスタTr28は、ドレイン電流特性の飽和領域で使用される。

[0022] トランジスタTr29とトランジスタTr30は、カレントミラー回路を構成しており、変換用駆動電流218を出力する。すなわち、可変抵抗44の値を変更すれば、変換用駆動電流218の値も変更される。

[0023] 以上の構成による高周波発振回路100の動作は、以下の通りである。制御電圧を大きくすると、可変電流源20が流す発振器駆動電流200も大きくなる。第1インバータ22から第4インバータ28によって構成される差動出力型のリング発振器は、発振器駆動電流200が大きくなればより高い発振周波数の第1生成発振信号202と第2生成発振信号204を出力する。差動増幅器12は第1生成発振信号202と第2生成発振信号204を十分大きい振幅の第1増幅発振信号206と第2増幅発振信号208にそれぞれ増幅する。

[0024] トランジスタTr20とトランジスタTr21は、第1増幅発振信号206と第2増幅発振信号208を第1電流発振信号210と第2電流発振信号212にそれぞれ変換する。可変電流源32は、トランジスタTr20とトランジスタTr21に、外部から設定された変換用駆動電流218を流す。トランジスタTr22からトランジスタTr27は、第1電流発振信号21

0と第2電流発振信号212の値をそれぞれ変換し、さらにトランジスタTr20とトランジスタTr21の切替によって出力電流発振信号214になる。

[0025] 図3は、図1の高周波発振回路100と特性を比較するための高周波発振回路150の構成を示す。高周波発振回路150は、発振信号生成回路110、バッファ112、変換回路114を含み、発振信号生成回路110は、可変電流源120、第1インバータ122、第2インバータ124、第3インバータ126、トランジスタTr50からトランジスタTr66を含み、バッファ112は、第4インバータ128、第5インバータ130、第1抵抗132、第2抵抗134、第3抵抗136、第4抵抗138、トランジスタTr68からトランジスタTr74を含み、変換回路114は、可変電流源140、可変電流源142、トランジスタTr76、トランジスタTr78を含む。

[0026] 発振信号生成回路110は、高周波発振回路100の発振信号生成回路10に対応し、可変電流源120は、印加された制御電圧に応じて変化する電流を流す。トランジスタTr50からトランジスタTr58はカレントミラー回路を構成しており、さらにトランジスタTr60からトランジスタTr66もカレントミラー回路を構成している。これらのカレントミラー回路によって可変電流源120の出力電流に比例した電流が、それぞれ第1インバータ122、第2インバータ124、第3インバータ126によって構成されたリング発振器に流され、流された電流の大きさに応じた発振周波数の発振信号が出力される。なお、発振信号生成回路10の第1生成発振信号202や第2生成発振信号204と異なって、発振信号は差動信号でない。

[0027] バッファ112は、高周波発振回路100の差動増幅器12に対応し、発振信号生成回路110から出力された発振信号が第4インバータ128および第1抵抗132、トランジスタTr68、トランジスタTr70、第2抵抗134によって、少なくとも後述のトランジスタTr76に対するドライブ能力を高める程度まで増幅される。また、第5インバータ130および第3抵抗136、トランジスタTr72、トランジスタTr74、第4抵抗138も同一の動作を行う。

[0028] 変換回路114は、高周波発振回路100の変換回路14に対応し、バッファ112で増幅された発振信号を電圧信号から電流信号に変換する。ここで、トランジスタTr76はpチャネル型であり、トランジスタTr78はnチャネル型であるため、それらはゲートに入

力される発振信号によって交互にオンし、その結果、シンク電流とソース電流が切替えられる発振信号が最終的に出力される。

[0029] 図4(a)－(b)は、実験結果にもとづいた図1の高周波発振回路100および図3の高周波発振回路150の出力波形をそれぞれ示す図である。図4(a)は、図1の高周波発振回路100の出力電流発振信号214であり、発振周波数344．98MHz、振幅42．2mAであり、信号のひずみ成分の少ない波形となっている。一方、図4(b)は、図2の高周波発振回路150の出力であり、発振周波数283．02MHz、振幅40．0mAの図4(a)と同等の値になっているが、図4(a)と比較して、ひずみ成分を多く含んだ波形となっている。この波形のひずみは、トランジスタTr76、トランジスタTr78の切替タイミングの誤差が影響を及ぼしているためや、高周波発振回路150に含まれたリング発振器の発振信号が矩形波に近くなって、発振信号に多くの高周波成分が含まれているために生じる。同程度の発振周波数の図4(a)と(b)を比較すると、図4(b)の信号波形にはひずみ成分が多く含まれ、信号の高調波成分が多く含まれる傾向にある。そのため、高周波発振回路150のEMI特性は、高周波発振回路100よりも低下する。一方、図1の高周波発振回路100で伝送している差動信号間においては、信号のひずみ成分が相殺されてるため、信号に含まれたひずみ成分も低下する。

[0030] 本実施の形態によれば、発振信号の生成および増幅が差動信号にもとづくため、出力される電流信号に含まれたひずみ成分を小さくできる。また、信号のひずみが小さくなると高周波発振回路を組み込んだ装置を安定に動作できる。また、最終的に電圧信号から電流信号に変換される段階で流される駆動電流の大きさを調節して、出力される電流信号の振幅を調節するため、回路の動作効率が高くなり、消費電力が小さくなる。

[0031] (実施の形態2)

実施の形態2は、実施の形態1と同様の構成を有した高周波発振回路に関し、実施の形態1では、変換用FETに流す駆動電流の大きさが外部からの設定信号によって可変に調節されていたが、実施の形態2では、増幅用FETに流す駆動電流の大きさが外部からの設定信号によって可変に調節される。本実施の形態に係る高周波発振回路は、差動増幅器に含まれた増幅用FETに流す駆動電流の大きさの調節によ

って、交換用FETをスイッチングするための電圧信号の振幅を変化させて、最終的に出力する電流信号の振幅を変化させる。また、駆動電流を小さくすれば、差動増幅器から出力される差動信号の振幅が小さくなるため、差動増幅器の電源とグランド間に生じ、かつ差動信号に付加される雑音が小さくなる。

[0032] 図5は、実施の形態2に係る高周波発振回路100の構成を示す。図5の高周波発振回路100に含まれた差動増幅器50、駆動回路52、変換回路54が、図1の高周波発振回路100に含まれた差動増幅器12、変換回路14、駆動回路16と異なる。差動増幅器50は、差動増幅器12から定電流源30が除かれており、変換回路54は、変換回路14に定電流源58が加えれらており、新たに追加された駆動回路52は、可変電流源56を含む。

[0033] 可変電流源56は、図1の定電流源30と同様に差動増幅器50に増幅器駆動電流216を流す。ここで可変電流源56は、図2の可変電流源32と同様の構成を有し、内部に含まれた図示しない可変抵抗44の値を外部からの図示しない設定信号220によって調節して、増幅器駆動電流216の大きさを調節できる。

[0034] 変換回路54は、第1増幅発振信号206と第2増幅発振信号208をシンク電流とソース電流が切替えられた出力電流発振信号214に変換するが、電圧信号から電流信号への変換に使用のトランジスタTr20とトランジスタTr21に流される変換用駆動電流218の大きさは、定電流源58にもとづくため、固定される。

[0035] 図5では、出力電流発振信号214の振幅の大きさを調節するために、トランジスタTr20とトランジスタTr21に流すべき変換用駆動電流218の大きさを直接調整するのではなく、差動増幅器50に流すべき増幅器駆動電流216の大きさを外部からの設定信号にもとづいて調節し、出力電流発振信号214の振幅の大きさを調節する。以上の構成によって、増幅器駆動電流216の大きさを必要な程度まで小さくできるため、差動増幅器50と駆動回路52の電源とグランド間で生じ、かつ第1増幅発振信号206と第2増幅発振信号208に付加され雑音を低減でき、雑音の影響の小さい出力電流発振信号214を出力できる。

[0036] 以上の構成による高周波発振回路100の動作は、以下の通りである。制御電圧を大きくすると、可変電流源20が流す発振器駆動電流200も大きくなる。第1インバー

タ22から第4インバータ28によって構成される差動出力型のリング発振器は、発振器駆動電流200が大きくなればより高い発振周波数の第1生成発振信号202と第2生成発振信号204を出力する。差動増幅器50は第1生成発振信号202と第2生成発振信号204を十分大きい振幅の第1増幅発振信号206と第2増幅発振信号208にそれぞれ増幅する。

[0037] 可変電流源56は、トランジスタTr18とトランジスタTr19に、要求される差動増幅器50の動作速度を満足するように、外部設定に応じた増幅器駆動電流216を流す。トランジスタTr20とトランジスタTr21は、第1増幅発振信号206と第2増幅発振信号208をそれぞれ第1電流発振信号210と第2電流発振信号212に変換する。定電流源58は、トランジスタTr20とトランジスタTr21に変換用駆動電流218を流す。トランジスタTr22からトランジスタTr27は、第1電流発振信号210と第2電流発振信号212の値をそれぞれ変換し、さらにトランジスタTr20とトランジスタTr21の切替によって出力電流発振信号214になる。

[0038] 本実施の形態によれば、発振信号の生成および増幅が差動信号にもとづくため、信号のひずみ成分を低減できる。また、差動増幅器に流す駆動電流を小さくすれば、雑音の影響の小さい電流信号を出力できる。

[0039] (実施の形態3)

実施の形態3は、実施の形態1や2における高周波発振回路を適用した装置あるいはLSIの構成について説明する。

[0040] 図6(a)は、実施の形態3に係る高周波発振回路100の適用例のうち、光ピックアップ300の構成を示す。光ピックアップ300は、高周波発振回路100、半導体レーザチップ302、モニタ用フォトダイオード304、受光用フォトダイオード308を含む。光ピックアップ300は、光ディスク装置あるいは光磁気ディスク装置などの情報記録再生装置において、記録媒体であるディスクに対して信号の読み出しあるいは書き込みを行う。

[0041] 半導体レーザチップ302は、後述の高周波発振回路100から供給される電流に応じてレーザビームを出射する。高周波発振回路100は、後述のAPC(Automatic Power Control)回路306からの電圧で示された制御信号にもとづいて半導体レ

ーザチップ302に電流信号を供給する。

[0042] 光学系310は、半導体レーザチップ302から出射されるレーザビームを図示しない記録媒体のディスクに光スポットとして照射し、また、ディスクからの反射光を後述の受光用フォトダイオード308へ導く。

[0043] 受光用フォトダイオード308は、反射光を電流信号に変換する。さらに当該電流信号は電圧信号に変換される。モニタ用フォトダイオード304は、半導体レーザチップ302から出射されるレーザビームの一部を電流信号に変換する。なお、ここでレーザビームの一部とは、半導体レーザチップ302の光学系310が存在しない側から出射されるレーザビームをいう。

[0044] APC回路306は、モニタ用フォトダイオード304が出力する電流信号にもとづいて、半導体レーザチップ302からレーザビームが常に一定のパワーで出力されるように、高周波発振回路100へ制御信号を出力する、すなわち、半導体レーザチップ302のフィードバック制御を行う。ここで、APC回路306は、以下の理由のために備えられる。光ピックアップ300が出力する電圧信号レベルを所定のレベルに保つ必要があるが、半導体レーザチップ302が出力するレーザビームのパワーは個体差があるとともに温度変化に対して敏感に反応するので、半導体レーザチップ302に対して同一の制御を行うだけではレーザビームのパワーが一定にならず、したがって、電圧信号の出力レベルを一定に保つことができない。

[0045] 一方、高周波発振回路100は、実施の形態1や2で記載したとおり、出力電流発振信号214の振幅を大きくできるため、半導体レーザチップ302は、安定してレーザビームを出射可能である。

[0046] 図6(b)は、実施の形態3に係る高周波発振回路100の適用例のうち、周波数変換回路330の構成を示す。周波数変換回路330は、高周波発振回路100、乗算回路322、BPF(Bandpass Filter)324、増幅器326を含む。周波数変換回路330は、通信装置において、送信すべき信号を伝送するための信号に変換する。より具体的には、無線送信装置において、送信すべきベースバンド信号または当該ベースバンド信号を周波数変換した中間周波数信号を無線周波数信号に周波数変換する。

[0047] 信号生成部320は、送信すべき信号をベースバンド信号として生成し、当該ベース

バンド信号を中間周波数に周波数変換する。

高周波発振回路100は、送信に使用する無線周波数に応じた電圧を入力し、無線周波数の信号を出力する。

[0048] 乗算回路322は、中間周波数の信号を無線周波数の信号によって周波数変換する。さらに、BPF324は周波数変換によって発生した高調波の影響を低減する。

増幅器326は、BPF324の出力信号を無線伝搬路において送信するために、所定の電力まで増幅する。

[0049] ここで、高周波発振回路100は、実施の形態1や2で記載したとおり、高い発振周波数に対しても、設定に応じて大きい値の電流信号を出力可能なため、周波数変換回路330は、無線周波数の信号を安定して出力可能である。

[0050] 図6(c)は、実施の形態3に係る高周波発振回路100の適用例のうち、PLL340の構成を示す。PLL340は、高周波発振回路100、位相比較器350、ループフィルタ352、分周器354を含む。

[0051] 位相比較器350は、外部から入力される基準クロック信号と分周器354から入力される参照クロック信号との位相および周波数を比較して、その差に比例した直流信号を出力する。ループフィルタ352は、入力される信号の高周波成分を除去し、制御電圧を出力する。高周波発振回路100は、入力される制御電圧に応じた周波数のクロック信号を出力する。ここでは、基準クロック信号の周波数のN倍の周波数を有するクロック信号を出力する。出力されたクロック信号は、分周器354において1／Nに分周され、参照クロック信号として、位相比較器350に入力される。

[0052] 本実施の形態によれば、出力する電流信号の振幅を調節でき、信号のひずみ成分を低減できる高周波発振回路をさまざまな装置やLSIにおいて適用可能である。

以上、本発明を実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0053] 実施の形態1および2において、差動増幅器12と差動増幅器50はひとつの差動増幅器によってそれぞれ構成されている。しかしこれに限らず例えば、複数の差動増幅器によって構成されてもよい。この変形例によれば、第1増幅発振信号206と第2増

幅発振信号208の振幅をさらに大きくできる。つまり、差動増幅器12または差動増幅器50から出力される第1増幅発振信号206と第2増幅発振信号208に要求される値に応じた数の差動増幅器が設けられればよい。

[0054] 実施の形態1では、駆動回路16が、外部からの設定信号220に応じて変換回路14に流すべき変換用駆動電流218の大きさを可変に出力し、実施の形態2では、駆動回路52が、外部からの設定信号220に応じて差動増幅器50に流すべき増幅器駆動電流216の大きさを可変に出力している。しかしこれに限らず例えば、両者を組み合わせた形であってもよい。その場合、駆動回路16が、外部からの設定信号220に応じて変換回路14に流すべき変換用駆動電流218の大きさを可変に出力しつつ、駆動回路52が、外部からの設定信号220に応じて差動増幅器50に流すべき増幅器駆動電流216の大きさを可変に出力している。本変形例によれば、さらに詳細な設定が可能になる。つまり、高周波発振回路100が要求される出力電流発振信号214の振幅の大きさ、ひずみ成分、消費電力を満足するように設定されればよい。

産業上の利用可能性

[0055] 本発明によれば、発振信号の振幅を可変に出力でき、かつ波形のひずみ特性を改善できる。

図面の簡単な説明

[0056] [図1]実施の形態1に係る高周波発振回路を示す図である。

[図2]図1の可変電流源の構成を示す図である。

[図3]図1の高周波発振回路に対する比較対象の高周波発振回路の構成を示す図である。

[図4]図4(a)－(b)は、図1および図3の高周波発振回路の出力波形を示す図である。

[図5]実施の形態2に係る高周波発振回路を示す図である。

[図6]図6(a)－(c)は、実施の形態3に係る高周波発振回路の適用例を示す図である。

符号の説明

[0057] 10 発振信号生成回路、 12 差動増幅器、 14 変換回路、 16 駆動回路、

20 可変電流源、 22 第1インバータ、 24 第2インバータ、 26 第3インバータ、 28 第4インバータ、 30 定電流源、 32 可変電流源、 40 参照電圧源、 42 オペアンプ、 44 可変抵抗、 50 差動増幅器、 52 駆動回路、 54 変換回路、 56 可変電流源、 58 定電流源、 100 高周波発振回路、 Tr1ーTr30、 Tr50ーTr78 トランジスタ。

請求の範囲

[1] 発振信号を差動信号として出力する発振信号生成回路と、

前記発振信号生成回路から出力された差動信号を増幅する差動増幅器と、

前記差動増幅器によって増幅された差動信号を電圧信号から電流信号へ変換する変換回路と、

外部から入力した設定信号に応じた大きさで、前記変換回路を動作せしめる駆動電流を可変に出力する駆動回路と、

を含むことを特徴とする発振回路。

[2] 前記駆動回路に入力した設定信号によって、前記駆動電流を大きくした場合、前記変換回路は、前記変換した電流信号の振幅を大きくするよう構成されていることを特徴とする請求項1に記載の発振回路。

[3] 発振信号を差動信号として出力する発振信号生成回路と、

前記発振信号生成回路から出力された差動信号を増幅する差動増幅器と、

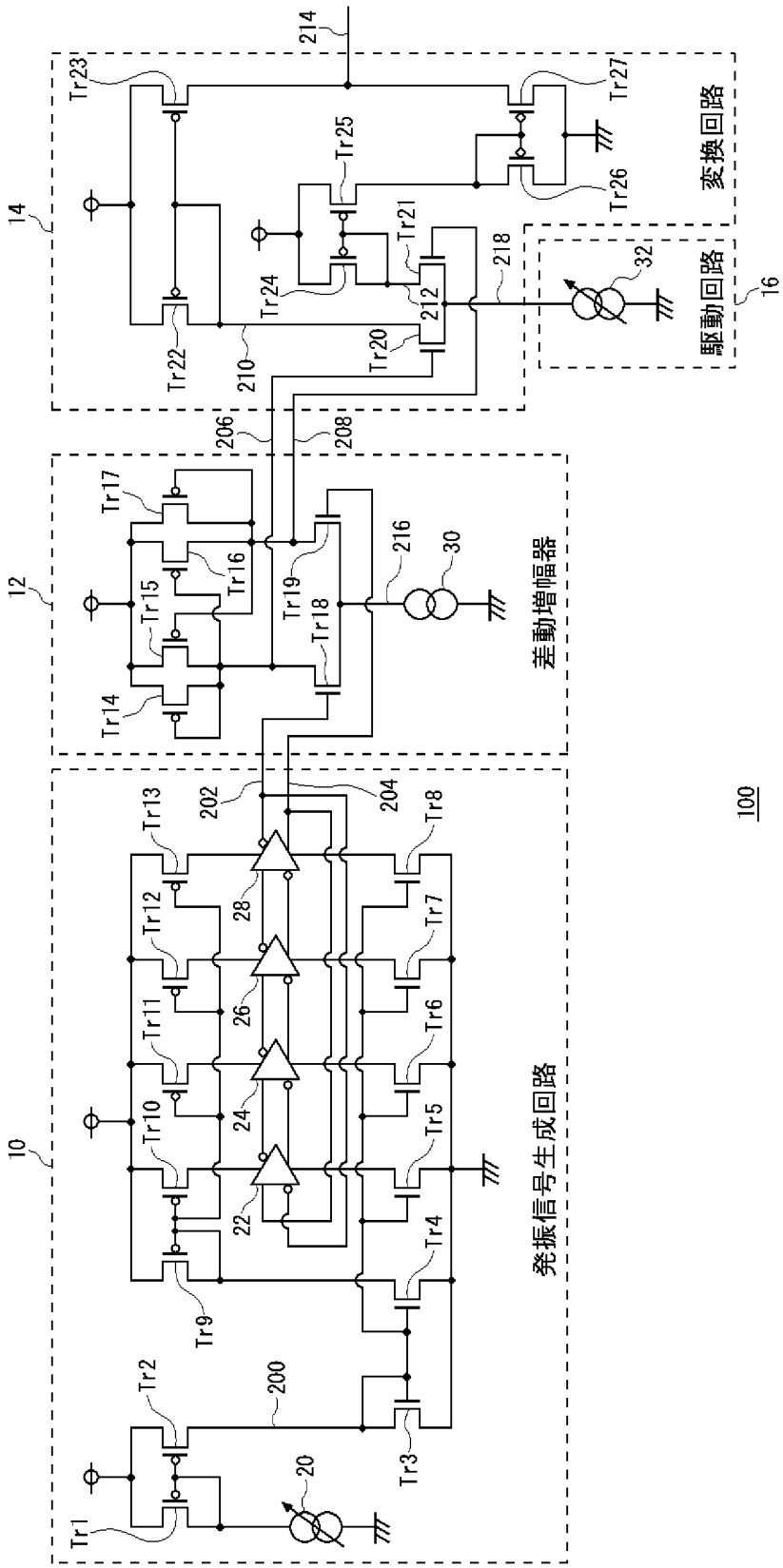
前記差動増幅器によって増幅された差動信号を電圧信号から電流信号へ変換する変換回路と、

外部から入力した設定信号に応じた大きさで、前記差動増幅器を動作せしめる駆動電流を可変に出力する駆動回路と、

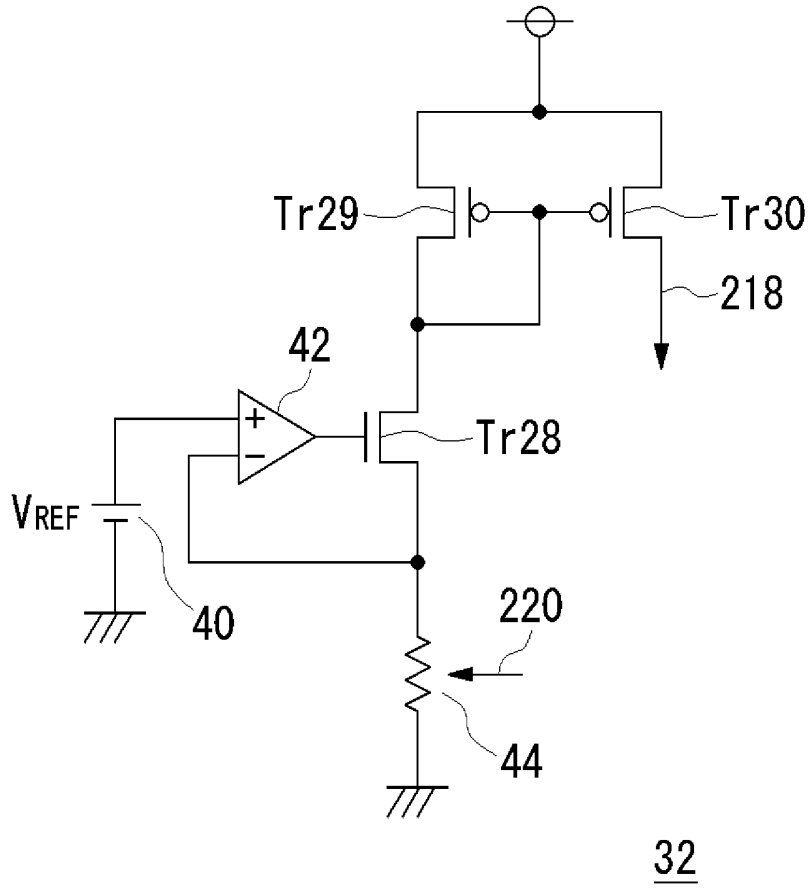
を含むことを特徴とする発振回路。

[4] 前記駆動回路に入力した設定信号によって、前記駆動電流を大きくした場合、前記差動増幅器は、動作速度を高めるよう構成されていることを特徴とする請求項3に記載の発振回路。

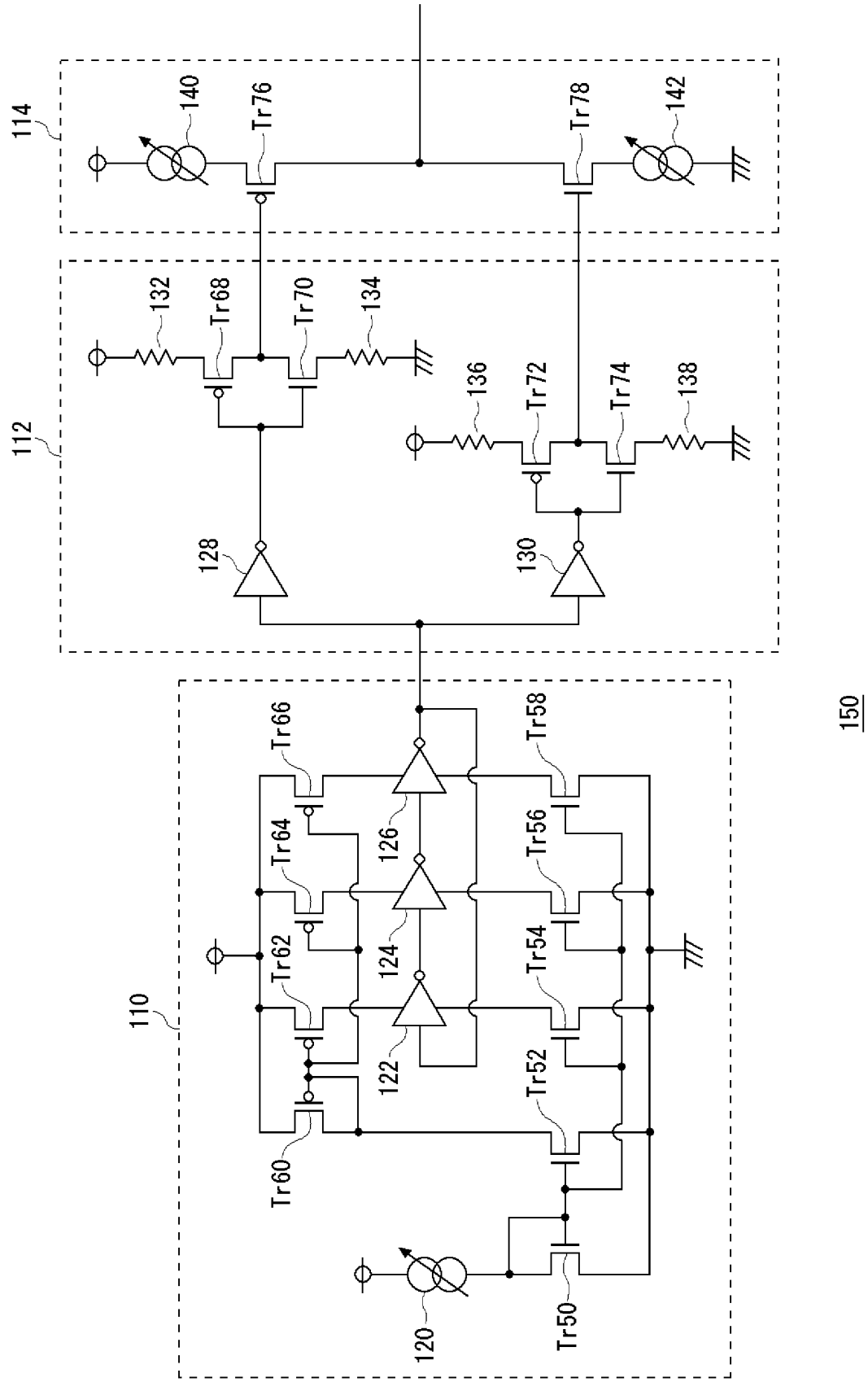
[図1]


発振信号生成回路
差動増幅器
変換回路
駆動回路
Tr1
Tr2
Tr3
Tr4
Tr5
Tr6
Tr7
Tr8
Tr9
Tr10
Tr11
Tr12
Tr13
Tr14
Tr15
Tr16
Tr17
Tr18
Tr19
Tr20
Tr21
Tr22
Tr23
Tr24
Tr25
Tr26
Tr27
10
12
14
16
20
22
24
26
28
30
32
100
200
202
204
206
208
210
212
214
216
218

[図2]

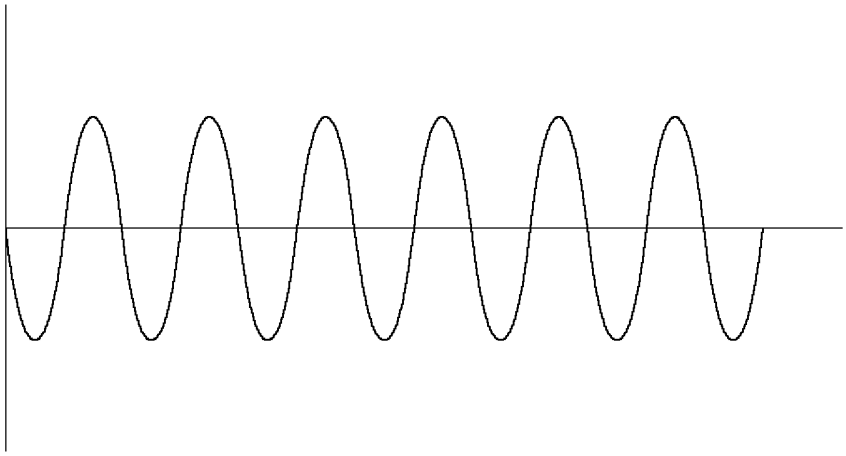


[図3]

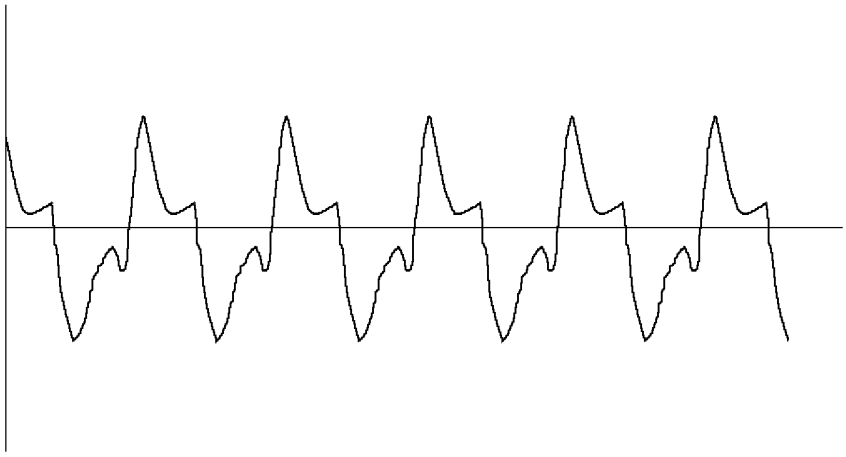

114
140
Tr76
Tr78
142
112
132
Tr68
Tr70
134
136
Tr72
Tr74
138
128
130
110
Tr66
Tr58
126
Tr64
Tr56
124
Tr62
Tr54
122
Tr52
Tr60
120
Tr50
150

[図4]

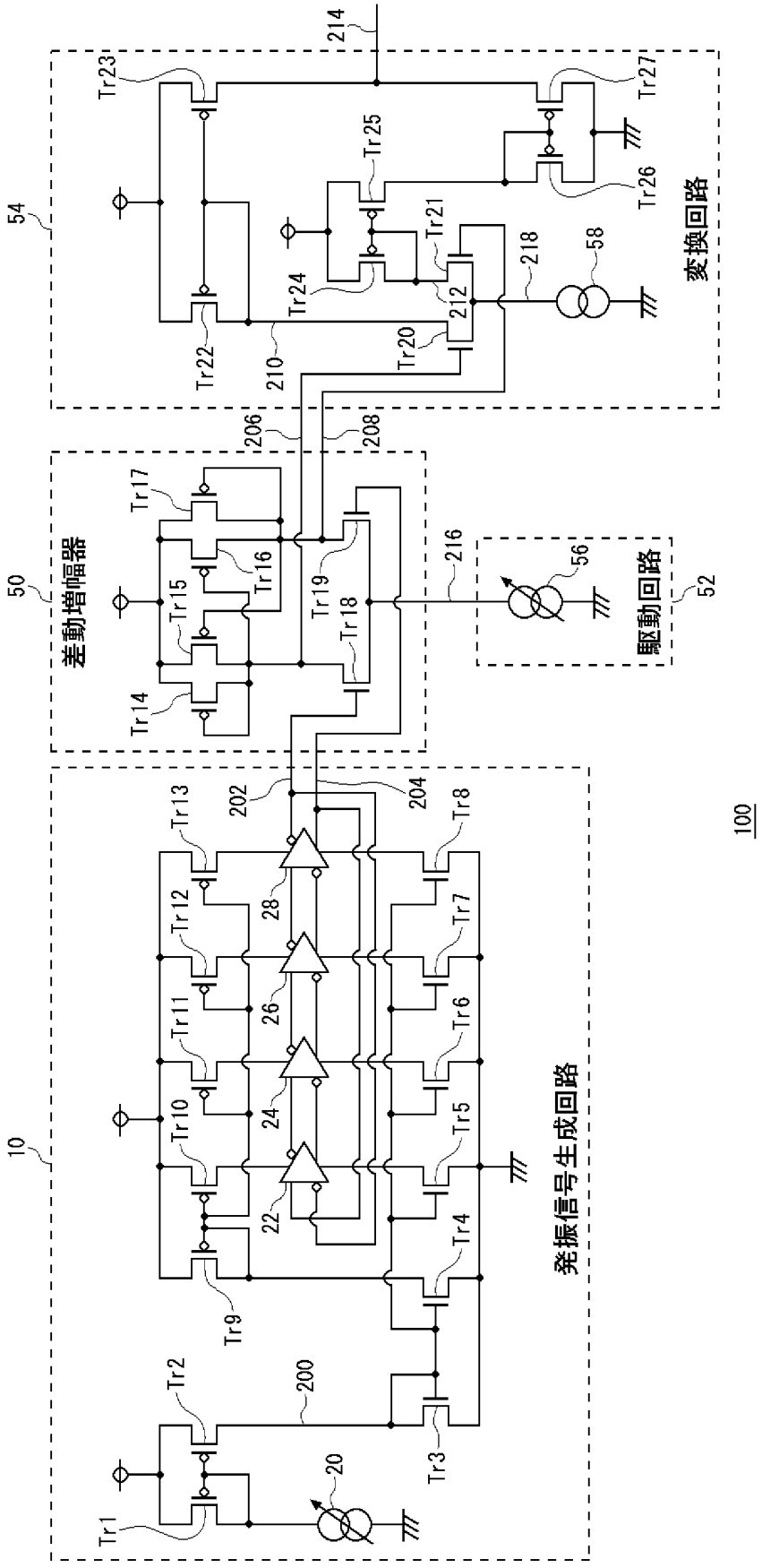
(a)



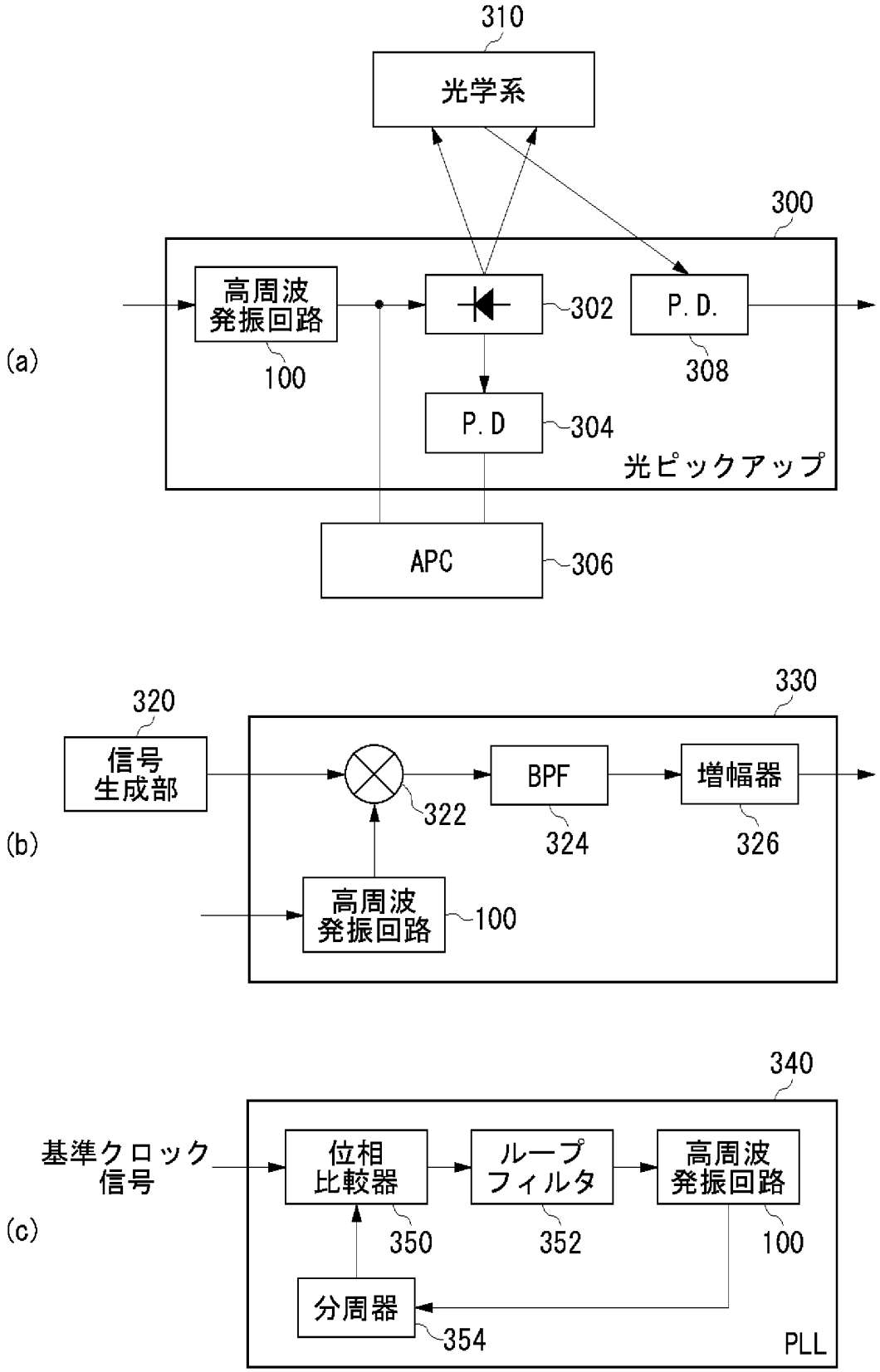
(b)



[図5]


100
10
発振信号生成回路
50
差動増幅器
52
駆動回路
54
変換回路
Tr1
Tr2
Tr3
Tr4
Tr5
Tr6
Tr7
Tr8
Tr9
Tr10
Tr11
Tr12
Tr13
Tr14
Tr15
Tr16
Tr17
Tr18
Tr19
Tr20
Tr21
Tr22
Tr23
Tr24
Tr25
Tr26
Tr27
20
22
24
26
28
56
58
200
202
204
206
208
210
212
214
216
218

[図6]


(a)
310
光学系
300
高周波
発振回路
100
302
P. D.
308
P. D
304
光ピックアップ
APC
306
(b)
320
信号
生成部
330
322
BPF
324
増幅器
326
高周波
発振回路
100
(c)
基準クロック
信号
340
位相
比較器
350
ループ
フィルタ
352
高周波
発振回路
100
分周器
354
PLL

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/007270

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] H03K3/354

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] H03K3/354

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-188688 A (Nippon Telegraph And Telephone Corp.), 04 July, 2003 (04.07.03), Fig. 1 (Family: none)	1-4
A	JP 2000-244285 A (Mitsubishi Electric Corp.), 08 September, 2000 (08.09.00), Fig. 1 & US 6252467 B1	1-4
A	JP 10-022794 A (Hitachi, Ltd.), 23 January, 1998 (23.01.98), Fig. 1 (Family: none)	1-4

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 26 August, 2004 (26.08.04)	Date of mailing of the international search report 14 September, 2004 (14.09.04)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2004)

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００４／００７２７０

A.　発明の属する分野の分類（国際特許分類（ＩＰＣ））
Ｉｎｔ．Ｃｌ.[7]　H03K 3/354

B.　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））
Ｉｎｔ．Ｃｌ.[7]　H03K 3/354

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報　１９２６－１９９６年
日本国公開実用新案公報　１９７１－２００４年
日本国登録実用新案公報　１９９４－２００４年
日本国実用新案登録公報　１９９６－２００４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C.　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	ＪＰ　2003-188688　A（日本電信電話株式会社）、2003.07.04、図１（ファミリー無し）	１～4
A	ＪＰ　2000-244285　A（三菱電機株式会社）、2000.09.08、図１ & US 6252467 B1	１～4
A	ＪＰ　10-022794　A（株式会社日立製作所）、1998.01.23、図１（ファミリー無し）	１～4

☐ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２６．０８．２００４	14.9.2004

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	5X	8124
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	石井　研一 電話番号　０３－３５８１－１１０１　内線　３５９６		

様式ＰＣＴ／ＩＳＡ／２１０（第２ページ）（２００４年１月）