



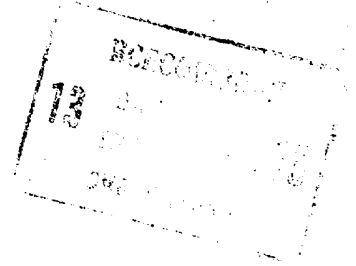
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1233270** **A 2**

(51) 4 Н 03 К 5/153

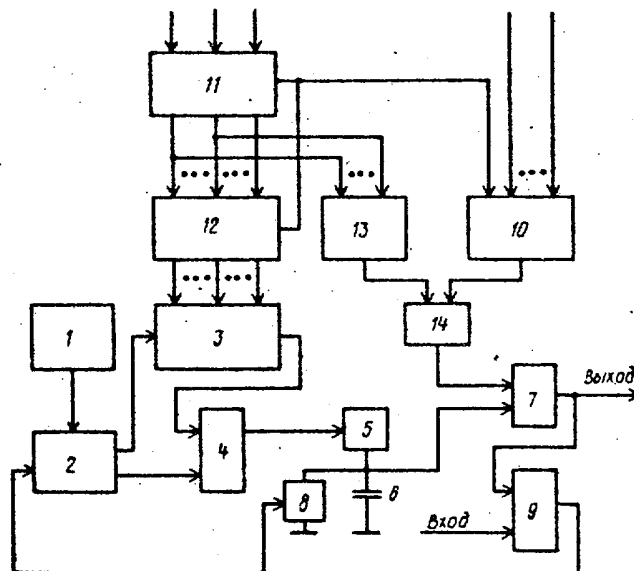
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (61) 720711
(21) 3779305/24-21
(22) 09.08.84
(46) 23.05.86. Бюл. № 19
(71) Научно-исследовательский институт прикладных физических проблем им. А.Н.Севченко Белорусского государственного университета им. В.И.Ленина
(72) В.В.Валах, В.Ф.Григорьев и В.В.Данилевич
(53) 621.374 (088.8)
(56) Авторское свидетельство СССР № 720711, кл. Н 03 К 5/13, 1977.
(54) УСТРОЙСТВО ЗАДЕРЖКИ
(57) Изобретение относится к контрольно-измерительной технике и может быть использовано в различных уст-

ройствах автоматики и телемеханики. Цель изобретения - расширение динамического диапазона задержки входного сигнала путем обеспечения линейного изменения напряжения на времязадающем конденсаторе от токов утечки. Устройство содержит генератор 1 импульсов, подключенный через элемент совпадения 2 к счетному входу счетчика импульсов 3 и входу установки нуля первого триггера (ТГ) 4, выход которого подключен к входу генератора тока 5, а вход установки единицы - к выходу счетчика импульсов 3, конденсатор 6, соединенный с общей шиной, выходом генератора тока 5 и первым входом порогового каскада 7; ключевой элемент 8, сое-



(19) **SU** (11) **1233270** **A 2**

диненный параллельно конденсатору 6, второй ТГ 9, соединенный своим входом с входной шиной, выходом порогового каскада 7 и выходной шиной устройства, а выходом - с элементом совпадений 2 и ключевым элементом 8; ЦАП 10, блок вычитания 11 и группу вентилей 12. При этом выход блока 11 через соответствующие вентили соединен с управляющими входами счетчика 3. Выход переноса блока 11 под-

ключен к вторым входам вентилей и к входу старшего разряда ЦАП 10. В устройство введен также дополнительный ЦАП 13 и аналоговый блок вычитания 14, с помощью которого выполняется кусочно-постоянная коррекция времени задержки, связанная с изменением в процессе формирования потенциала конденсатора 6 из-за имеющихся токов утечки. Ил. 1.

Дополнительное к авт. св. № 720711.

1
Изобретение относится к контрольно-измерительной технике и может использоваться в различных устройствах автоматики и телемеханики.

Цель изобретения - расширение динамического диапазона задержек входного сигнала за счет обеспечения линейного изменения напряжения на времязадающем конденсаторе от токов утечки.

На чертеже изображена структурная схема предлагаемого устройства задержки.

Устройство задержки содержит генератор 1 импульсов, подключенный через элемент 2 совпадения к счетному входу счетчика 3 импульсов и входу установки нуля первого триггера 4, выход которого подключен к входу генератора 5 тока, а вход установки единицы - к выходу счетчика 3 импульсов, конденсатор 6, соединенный одной обкладкой с общей шиной, а второй - с выходом генератора 5 тока и первым входом порогового каскада 7, ключевой элемент 8, подключенный параллельно конденсатору 6, второй триггер 9, соединенный входом установки единицы с входной шиной, входом установки нуля - с выходом порогового каскада 7 и выходной шиной устройства, а выходом подключенный к управляющим входам элемента 2 совпадений и ключевого элемента 8, цифроаналоговый преобразователь 10, блок 11 вычитания и группу вентилей 12, выходы блока 11 вычитания через

2
соответствующие вентили соединены с управляющими входами счетчика 3, выход переноса блока 11 вычитания подключен к вторым входам вентилей и к входу старшего разряда цифроаналогового преобразователя 10, выходы блока 11 вычитания и входы цифроаналогового преобразователя 10, кроме входа старшего разряда, подключены к клеммам установки задержки, а также дополнительный цифроаналоговый преобразователь 13 и аналоговый блок 14 вычитания, первый и второй входы аналогового блока вычитания 14 подключены соответственно к выходам основного 10 и дополнительного 13 цифроаналоговых преобразователей, а выход - к второму входу порогового каскада 7.

20
Устройство задержки работает следующим образом.

Требуемое значение задержки входного сигнала формируется в предлагаемом устройстве в два этапа. На первом этапе счетно-импульсным способом задается грубая часть задержки, кратная периоду образцового генератора 1. Соответствующий код подается на входы цифрового блока 11 вычитания. На втором этапе методом линейного преобразования напряжения время формируется точная часть задержки, изменяющаяся в пределах грубого шага квантования. Это преобразование выполняется с помощью порогового каскада и генератора пилообразного напряжения состоящего из

триггера 4, генератора 5 тока, конденсатора 6 и элемента 8. Управление преобразователем напряжение-время осуществляется цифроаналоговым преобразователем 10, на который подаются младшие разряды цифрового эквивалента формируемого интервала. Неопределенность временного положения импульсов образцового генератора 1 относительно запускающих компенсируется в устройстве при помощи тех же узлов аналогового преобразования, которые в данном случае выполняют функцию преобразователя время-напряжение.

Входной сигнал устанавливает в единичное состояние триггер 4, разблокирует элемент 2 совпадений и запускает линейный заряд конденсатора 6 от нормально включенного генератора 5 тока. Ближайший импульс генератора 1 проходит через открытый элемент 2 совпадения и устанавливает в единичное состояние триггер 4, прерывая формирование пилообразного напряжения на конденсаторе 6. С этого момента начинается также подсчет опорных импульсов счетчиком 3. Когда число импульсов, зафиксированное счетчиком 3 станет равным коду на выходах вентилей 12, выходной импульс счетчика возвращает триггер 4 в исходное состояние и повторно запускает процесс формирования пилообразного напряжения, который продолжается до достижения равенства на обоих входах порогового каскада 7. В этот момент формируются выходной сигнал устройства и триггер 9 возвращается в исходное состояние.

Блок 11 вычитает единицу из значения кода грубой задержки. При этом суммарная длительность пилообразного напряжения на конденсаторе не превышает двух периодов колебаний генератора 1, первый из которых относится к синхронизации, а второй — к этапу формирования точной задержки. Если формируемое значение задержки τ меньше или равно грубому шагу задержки T , то на вход счетчика 3 поступает нулевой код, что обеспечивает выключенное состояние триггера 4 и неразрывное формирование пилообразного напряжения на конденсаторе 6. В частности, при $\tau = T$, когда отсутствует сигнал на выходе

переноса цифрового блока 11 вычитания, значение старшего разряда первого цифроаналогового преобразователя равно "1" и используется участок пилообразного напряжения, соответствующий задержке на 1-2 периода колебаний генератора 1. Если же $\tau < T$ то за счет сигнала переноса цифрового блока 11 вычитания на вход счетчика 3, как и прежде, поступает нулевой код, а на выходе цифроаналогового преобразователя 10 устанавливается напряжение, соответствующее задержке в пределах периода колебаний генератора 1 (старший разряд цифроаналогового преобразователя 10 выключен).

С помощью аналогового блока 14 вычитания выполняется кусочно-постоянная коррекция погрешности задания задержки, связанная с изменением в процессе ее формирования потенциала конденсатора 6 из-за имеющихся токов утечки. Весь диапазон задержек разбивается при этом на ряд участков, на которых из выходного напряжения цифроаналогового преобразователя 10 вычитается некоторое постоянное напряжение, такое, что погрешность устройства из-за утечек заряда с конденсатора 6 не превышает половины требуемого шага квантования временной шкалы. Формируются указанные корректирующие воздействия при помощи дополнительного цифроаналогового преобразователя 13, число разрядов которого соответствует требуемой степени расширения динамического диапазона задержек, по сравнению со случаем отсутствия коррекции погрешности из-за утечки заряда с накопительного конденсатора.

Ф о р м у л а и з о б р е т е н и я

Устройство задержки по авт. св. № 720711, отличающееся тем, что, с целью расширения динамического диапазона задержек входного сигнала, между выходом цифроаналогового преобразователя и вторым входом порогового каскада включен аналоговый блок вычитания, другой вход которого подключен к выходу дополнительного цифроаналогового преобразователя, входы которого соединены с соответствующими выходами блока вычитания.