

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.⁷
G01R 21/06



[12] 发明专利申请公开说明书

[21] 申请号 02104225. X

[43] 公开日 2003 年 9 月 3 日

[11] 公开号 CN 1439883A

[22] 申请日 2002.2.20 [21] 申请号 02104225. X

[71] 申请人 北京中星微电子有限公司

地址 100081 北京市中关村南大街 3 号海淀
科技大厦 5 层

[72] 发明人 胡 健 张 韬 金志俊 付永文

权利要求书 2 页 说明书 6 页 附图 4 页

[54] 发明名称 功率计量中的系统自身直流分量的
自动消除技术

[57] 摘要

一种全电子式功率计量系统自身直流分量的自动消除技术。采用非常简单有效的电路结构,实现对输入失调造成的测量误差的自动消除,进而实现对内部直流分量(失调)所造成的虚假功率的自动消除,并能保证当输入信号中同时存在直流分量时,能将此直流分量形成的有效功率也计量在内,实现功率计量的零误差。

I S S N 1 0 0 8 - 4 2 7 4

1、一种功率计量系统自身直流分量的自动消除方法，特别是全电子功率计量系统自身直流分量的自动消除方法。其特征是：

在计量时，将功率的测量过程划分为多个均匀的测量周期（ T_p ）重复进行，采用一对控制信号——电压控制信号（ $CLK1$ ）和电流控制信号（ $CLK2$ ）——分别控制电压和电流输入信号的极性；这两个控制信号按照组合状态“00”、“01”、“11”、“10”的次序周期性的进行变化；在每个测量周期（ T_p ）中根据信号组合的不同状态分别进行能量累加或累减，在一定时间内的累加结果就是该段时间内消耗的实际功率。

2、根据权利要求 1 所述的方法，其特征在于，两个控制信号的时序波形图中出现“00”、“01”、“10”、“11”四种状态的先后次序可以是多样化的，但应满足：

1) 每种组合状态所持续的时间相等，即：

$$t_{00} = t_{01} = t_{10} = t_{11} = T_p / 4n$$

（ n 为整数，且 $n > 0$ ）

2) 累加器的加减控制由电压控制信号（ $CLK1$ ）和电流控制信号（ $CLK2$ ）的“异或”结果决定。

3、根据权利要求 1 所述的方法，其特征在于，电压控制信号（ $CLK1$ ）和电流控制信号（ $CLK2$ ）与输入给 A/D 转换器的信号（ $V_p(t)$ 和 $I_p(t)$ ），

以及外部被测信号（ $V(t)$ 和 $I(t)$ ）之间满足以下关系：

当CLK1=0时，使得 $V_p(t) = V(t) = V \cos(\omega \cdot t)$ ；

当CLK1=1时，使得 $V_p(t) = -V(t) = -V \cos(\omega \cdot t)$ ；

当CLK2=0时，使得 $I_p(t) = I(t) = I \cos(\omega \cdot t)$ ；

当CLK2=1时，使得 $I_p(t) = -I(t) = -I \cos(\omega \cdot t)$ ；

4、根据权利要求1所述的方法，其特征在于，外部电压和电流的输入信号均采用差分对输入，使得极性变换器能方便地进行极性变换。

5、根据权利要求1所述的方法，其特征在于，时序控制模块(Timing)用简单的2n分频操作完成，分别产生所需的CLK1，CLK2和Latch信号。

功率计量中的系统自身直流分量的自动消除技术

技术领域

本发明涉及功率计量领域，更详细地，涉及一种全电子式功率计量系统自身直流分量的自动消除技术。

背景技术

随着电子技术的不断发展，全电子功率计量技术已经进入到科技的各个领域，发挥着其不可替代的作用。

但是在所有已知的全电子式功率（能量）计量装置中，都呈现出一个问题，就是计量系统自身的直流分量（电流或电压的失调）均会对计量结果造成影响，产生虚假功率（能量），从而降低了计量精度。

根据对视在功率、有功功率和能量的定义，假设输入的电压信号为 $V(t) = V \cos(\omega \cdot t)$ ，输入的电流信号为 $I(t) = I \cos(\omega \cdot t)$ ，则视在功率 $P(t)$ 由以下公式求得：

$$P(t) = V(t) \cdot I(t) = V \cos(\omega \cdot t) \times I \cos(\omega \cdot t)$$

$$\text{即：} \quad P(t) = \frac{V \times I}{2} [1 + \cos(2\omega \cdot t)]$$

其中的直流分量 $P_0 = \frac{V \times I}{2}$ 即为需要计量的有功功率分量，在实际的电路实现中通常通过一个低通滤波器 (LPF) 获得。

上述工作原理在芯片实现的过程中，考虑到由于芯片内部的模拟电路（在数字化计量芯片中主要是指两个信号通道和对应的ADC模块）本身存在着电压失调 V_{OS} 和电流失调 I_{OS} ，上述表达式应修正为：

$$P(t) = [V(t) + V_{OS}] \cdot [I(t) + I_{OS}] = [V \cos(\omega \cdot t) + V_{OS}] \times [I \cos(\omega \cdot t) + I_{OS}]$$

即：

$$P(t) = \frac{V \times I}{2} [1 + \cos(2\omega \cdot t)] + V_{OS} \times I_{OS} + V_{OS} \times I \cos(\omega \cdot t) + I_{OS} \times V \cos(\omega \cdot t)$$

其各个分量的频谱如附图1所示：

其中的直流分量 $P_D(t) = \frac{V \times I}{2}$ 为实际的有功功率，而直流分量 $P_{OS} = V_{OS} \times I_{OS}$ 则是指由两个通道对应的失调直流分量所引起的虚假功率。由于此部分功率和实际的有功功率一样为直流分量，采用LPF（其传输特性如图1中阴影部分所示）便很难将其分开。

为了解决这个问题，传统的电路实现中通常是在乘积之前采用高通滤波器 (HPF) 先将其中任何一路的失调直流分量先行滤除以获得实际功率，即 V_{OS} 或 I_{OS} 为零，则虚假功率 $P_{OS} = V_{OS} \times I_{OS}$ 的结果为零。其原理见附图2所示，其中模块PC为相位校正 (Phase Correction)。

但上述普遍采用的去除自身直流分量的方法中存在着以下几个缺点：

首先，因为是在A/D转换之后实现的高通滤波，所以必须要使用数字滤波器，其结构比较复杂，这就使得芯片规模大。

其次，由于电流和电压两路中的其中一路信号采用了高通滤波，在这一路信号中便造成了相位漂移，为使测量所得有功功率的功率因数真实反映输入信号之间的相位特性，则须在该路信号上进行相位校正，然而引入相位补偿电路的结果是增加了设计的复杂度和工艺控制的难度。

再者，当输入的两路信号中本身也都带有直流分量（假设分别为 V_0 和 I_0 ）时，实际的有功功率应为 $P_T(t) = P_D(t) + P_0(t) = \frac{V \times I}{2} + V_0 \times I_0$ ，而当其中一路经过HPF之后，分量 $P_0(t) = V_0 \times I_0$ 将被错误的滤除，以至于无法得到真实的计量结果，从而会引入更大的计量误差。

因此需要一种针对此虚假功率的消除技术，来满足功率计量中由于输入失调造成的测量误差的自动消除以及保证当输入信号中同时存在直流分量时测量值的准确性。

发明内容

本发明对以上问题提供了这样一个解决方案。

本发明采用的技术方案如下：

将功率（能量）的测量划分为多个均匀的测量周期重复进行，如取每个测量周期为 T_p ，则功率就表示为在一秒的时间内所有的测量周期 T_p 中所测得的能量的总和。

采用一对控制信号分别控制电压和电流输入信号的极性，电压控制信号 $CLK1$ 和电流控制信号 $CLK2$ ；设输入给A/D转换器的信号分别为 $V_p(t)$ 和 $I_p(t)$ ，则上述信号与外部被测信号 $V(t)$ 和 $I(t)$ 之间满足以下关系：

当 $CLK1=0$ 时，使得 $V_p(t) = V(t) = V \cos(\omega \cdot t)$ ；

当 $CLK1=1$ 时，使得 $V_p(t) = -V(t) = -V \cos(\omega \cdot t)$ ；

当 $CLK2=0$ 时，使得 $I_p(t) = I(t) = I \cos(\omega \cdot t)$ ；

当 $CLK2=1$ 时，使得 $I_p(t) = -I(t) = -I \cos(\omega \cdot t)$ ；

控制信号 $CLK1$ 和 $CLK2$ 信号按照组合状态 “00”、“01”、“11”、“10”

的次序周期性的进行变化，其中要求每种组合状态所持续的时间相等，若将依次经过了上述四次状态的变化定义为一个“状态循环”，则在上述每个测量周期中必须完成整数个“状态循环”。

在每个测量周期中进行能量累计（指经过LPF后的直流分量）时，若当前状态为“00”或“11”，则对当前的乘积结果进行累加；若当前状态为“01”或“10”，则对当前乘积结果进行累减；当每个测量周期开始前，累加器的初始值设为零，当每个测量周期 T_p 结束时，累加其中的结果就代表了本测量周期中被计量的能量。

将一秒内的所有个测量周期 T_p 的测量结果进行累加，就得到了所测的功率，在一定时间内的累加结果就是该段时间内消耗的实际功率。

其基本的理论推导如下：

设外部输入的电压信号为 $V(t)=V \cos(\omega t)$ ，对应通道自身的失调为 V_{OS} ；外部输入得电流信号 $I(t)=V \cos(\omega t)$ ；对应通道的失调为 I_{OS} ；CLK1为电压极性控制信号；CLK2为电流极性控制信号；设输入给A/D转换器的信号分别为 $V_p(t)$ 和 $I_p(t)$ ，设在一个测量周期 T_P 中只完成一次“状态循环”，即每个状态的持续时间均为 $T_P/4$ ，按照上述方案有：

$$\text{当CLK1}=0\text{时， } V_p(t) = V(t) + V_{OS} = V \cos(\omega \cdot t) + V_{OS} ;$$

$$\text{当CLK1}=1\text{时， } V_p(t) = -V(t) + V_{OS} = -V \cos(\omega \cdot t) + V_{OS} ;$$

$$\text{当CLK2}=0\text{时， } I_p(t) = I(t) + I_{OS} = I \cos(\omega \cdot t) + I_{OS} ;$$

$$\text{当CLK2}=1\text{时， } I_p(t) = -I(t) + I_{OS} = -I \cos(\omega \cdot t) + I_{OS} ;$$

在CLK1, CLK2= “00” 状态时：

$$\text{视在功率为： } P(t) = [V \cos(\omega \cdot t) + V_{OS}] \times [I \cos(\omega \cdot t) + I_{OS}]$$

$$\text{其中直流分量为： } P_{D00}(t) = \frac{V \times I}{2} + V_{OS} \times I_{OS}$$

在CLK1, CLK2= “01” 状态时：

$$\text{视在功率为： } P(t) = [V \cos(\omega \cdot t) + V_{OS}] \times [-I \cos(\omega \cdot t) + I_{OS}]$$

$$\text{其中直流分量为： } P_{D01}(t) = -\frac{V \times I}{2} + V_{OS} \times I_{OS}$$

在CLK1, CLK2= “10” 状态时：

$$\text{视在功率为： } P(t) = [-V \cos(\omega \cdot t) + V_{OS}] \times [I \cos(\omega \cdot t) + I_{OS}]$$

$$\text{其中直流分量为： } P_{D10}(t) = -\frac{V \times I}{2} + V_{OS} \times I_{OS}$$

在CLK1, CLK2= “11” 状态时：

$$\text{视在功率为： } P(t) = [-V \cos(\omega \cdot t) + V_{OS}] \times [-I \cos(\omega \cdot t) + I_{OS}]$$

其中直流分量为： $P_{D11}(t) = \frac{V \times I}{2} + V_{OS} \times I_{OS}$

按照上述的累加方式，对直流分量在整个测量周期 T_p 内累加的结果ACC为：

$$Acc = \int_{t_{00}}^{t_{01}} P_{D00} \cdot dt - \int_{t_{00}}^{t_{01}} P_{D01} \cdot dt - \int_{t_{01}}^{t_{10}} P_{D10} \cdot dt + \int_{t_{10}}^{t_{11}} P_{D11} \cdot dt$$

其中若取 $t_{00} = t_{01} = t_{10} = t_{11} = T_p / 4$ ，得

$$Acc = 4 \int_{t_{00}}^{t_{01}} P_{D00} \cdot dt + 0 = 4 \int_0^{T_p/4} \frac{V \times I}{2} \cdot dt = \frac{V \times I}{2} \times T_p \quad \langle 1 \rangle$$

$\langle 1 \rangle$ 式正好代表了在周期 T_p 内的实际能量，将其归一化到1秒时，即为实际的功率。不难看出，输出的测量结果（有功功率）中已完全抵消了内部直流分量（失调）对计量功率的影响。

在另一方面，若外部输入的信号中本身也包含有直流分量（假设分别为 V_0 和 I_0 ），上述四个状态时的直流分量分别为修正为：

$$\begin{aligned} P_{D00} &= \frac{V \times I}{2} + V_0 \times I_0 + V_{OS} \times I_{OS}; \\ P_{D01} &= -\frac{V \times I}{2} - V_0 \times I_0 + V_{OS} \times I_{OS}; \\ P_{D10} &= -\frac{V \times I}{2} - V_0 \times I_0 + V_{OS} \times I_{OS}; \\ P_{D11} &= \frac{V \times I}{2} + V_0 \times I_0 + V_{OS} \times I_{OS}; \end{aligned}$$

同样，对直流分量在整个测量周期 T_p 内累加的结果ACC应修正为：

$$Acc = 4 \int_{t_{00}}^{t_{01}} P_{D00} \cdot dt + 0 = \left(\frac{V \times I}{2} + V_0 \times I_0 \right) \times T_p \quad \langle 2 \rangle$$

从 $\langle 2 \rangle$ 式中不难看出，外部直流分量所形成的有功功率能被可靠地计入测量结果，而由于内部自身直流分量（失调）引起的测量误差则被自动抵消。

对比现有技术，本发明的优点在于：

通过简单的控制结构和控制电路，能有效地完成内部直流分量（失调量）所造成的虚假功率的自动消除。省去了目前通常所必须采用的数字高通滤波器（HPF）和因此数字高通滤波器（HPF）引起相位飘移而必须采用得相关的相位补偿电路模块，大大降低了芯片设计的复杂度和工艺控制的难度，有利于提高成品率。

同时，若外部输入的信号中本身也包含有直流分量，则此部分直流分量所形成的有功功率能被可靠地计入测量结果，真正实现零误差的功率（能量）测量。

附图说明

图1是传统计量电路中各个分量的频谱图。

图2是传统计量电路中采用高通滤波器来消除自身直流分量影响的原理图。

图3是本发明的电路原理框图。

图4是本发明关键信号的时序波形图。

图5是本发明在其他实施例中关键信号的时序关系图。

最佳实施方式

下面参照并非限定的实施例和附图对本发明作更详尽的说明。

本发明在具体实施时，可采取多种不同的电路方式，以下所述的是在考虑系统设计的复杂度和成本最小化时的一种最佳方案。

1. 在附图3 所述的原理框图中，外部输入信号 $V(t)$ 和 $I(t)$ 均采用差分对输入，使得极性变换器SWITCH能方便地进行极性变换。
2. 模块的Timing可用简单的 2^n 分频操作完成，分别产生所需的CLK1，CLK2和Latch信号。
3. 极性变换器SWITCH的设计可以简单的采用CMOS“二选一”模拟开关的电路实现
4. ADC模块采用1bit的过采样A/D转换器实现，可以降低对工艺一致性的加工要求。相应的降采样滤波器可以与累加器结合在一起采用加/减法器实现。
5. 若采用了4中所述的1bit的过采样A/D转换器，则乘法器可简单地采用1比特的数字乘法器实现。
6. 模块ACC集成了处理1bit过采样数据而必须的将采样滤波器、低通滤波器和累加器，由于采样滤波器和低通滤波器均为滤得近似为直流的信号，所以可以简单的由加1或减1的累加器实现滤波累加功能。
7. 控制累加器的加/减操作的信号ADD/SUB可以由CLK1和CLK2信号经过异或操作获得。

如附图3 所示的原理框图，在Clock信号的控制下，时序控制模块Timing

按照一定的规律产生周期性变化的CLK1和CLK2信号，极性转变模块SWITCH根据CLK1和CLK2的值，分别控制信号 $V_p(t)$ 和 $I_p(t)$ 相对于输入信号 $V(t)$ 和 $I(t)$ 的极性（正或负），并送入ADC模块完成模拟—数字转换，然后经过数字乘法器求得 $P(t) = V_p(t) \times I_p(t)$ 。

$P(t)$ 经过低通滤波器LPF得有效功率 P_D ，然后送入累加器ACC，在加/减控制信号 Add/Sub 的控制下进行累加或累减，得到实际功率，最后在信号 $Latch$ 的控制下输出有功功率 P_0 。

内部关键信号的时序波形如附图4所示：

其中：1) t_{00} 、 t_{01} 、 t_{10} 、 t_{11} 分别代表状态为“00”，“01”，“10”，“11”的时间段，与测量周期 T_P 满足以下关系：

$$t_{00} = t_{01} = t_{10} = t_{11} = T_P / 4n; \quad (n \text{ 为整数, 且 } n > 0)$$

2) 信号 ADD/SUB 由 $CLK1$ 和 $CLK2$ 在Control模块中，经过简单的异或而得，在控制累加/累减器ACC时，满足以下关系：

当“ ADD/SUB ”=‘0’→累加；当“ ADD/SUB ”=‘1’→累减；

3) 当信号 $Latch$ 的上升沿到来时（计满一个测量周期）， ACC 中的结果锁存输出。

在上述关键信号的时序波形图（附图4）中，出现“00”，“01”，“10”，“11”四种状态的先后次序可以是多样化的，附图5所示的是另一种时序关系。无论何种变化，但必须满足：

$$1) \quad t_{00} = t_{01} = t_{10} = t_{11} = T_P / 4n$$

2) ACC 模块的加减控制由 $CLK1$ 和 $CLK2$ 信号的“异或”结果决定。

虽然此发明通过上面特定描述来阐述，但显然对于熟悉本领域的人员而言可容易地实现另外的优点和进行修改。上面的有关此发明的特定描述是用于对此发明的形象说明，它并不限制本发明的应用方式和范围。在其最广泛的方面本发明并不限于特定的细节、代表性的设备和这里示出与描述的图示示例，因此在不背离附权利要求及等同范围所限定的一般的概念的精神和范围的情况下可进行各种修改。

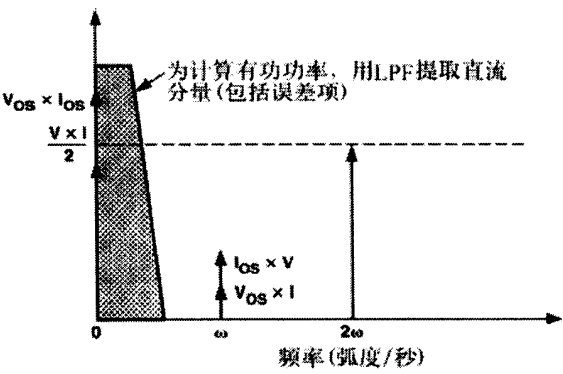


图 1

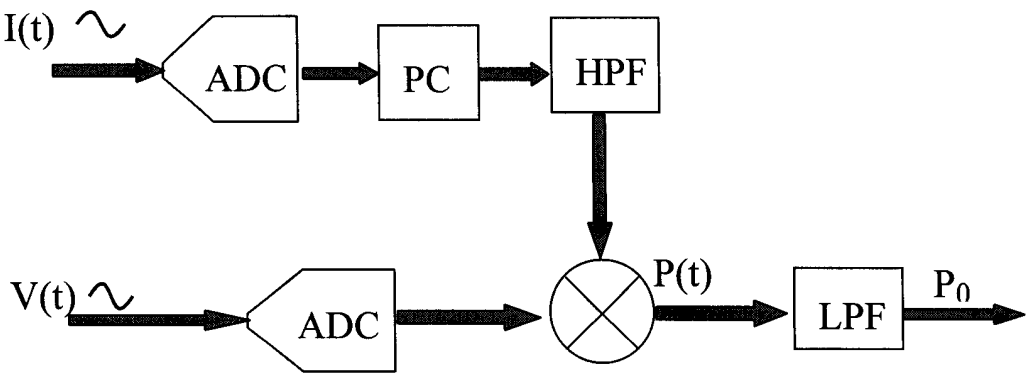


图 2

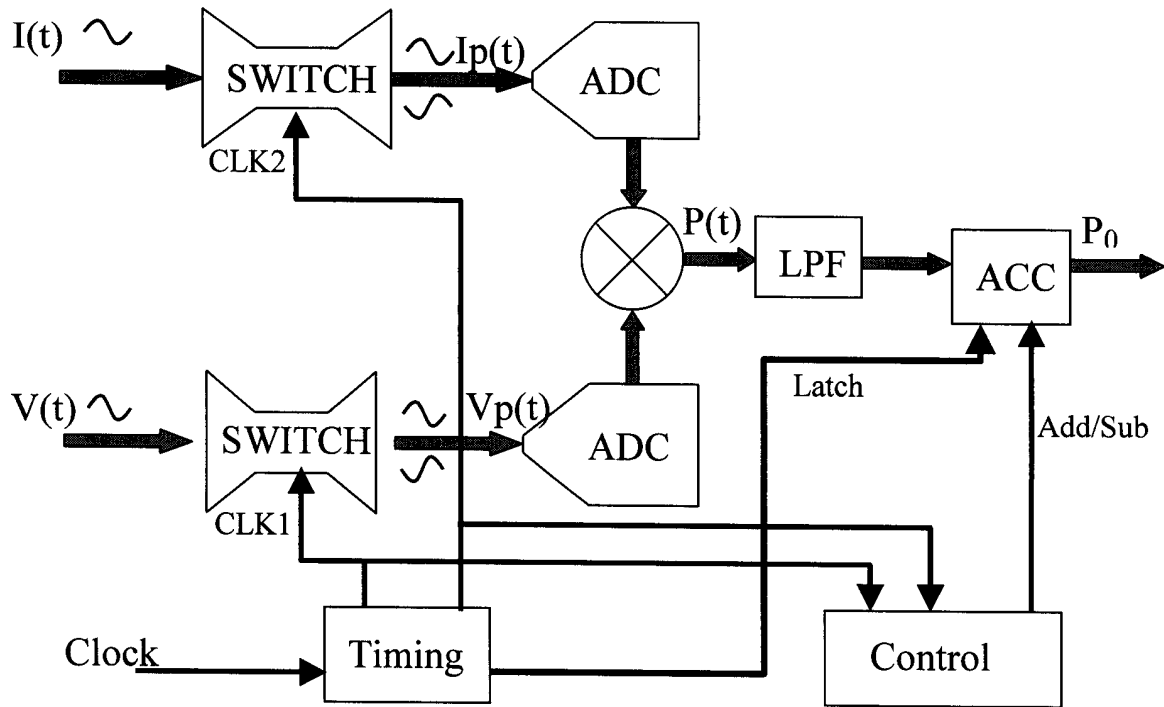


图 3

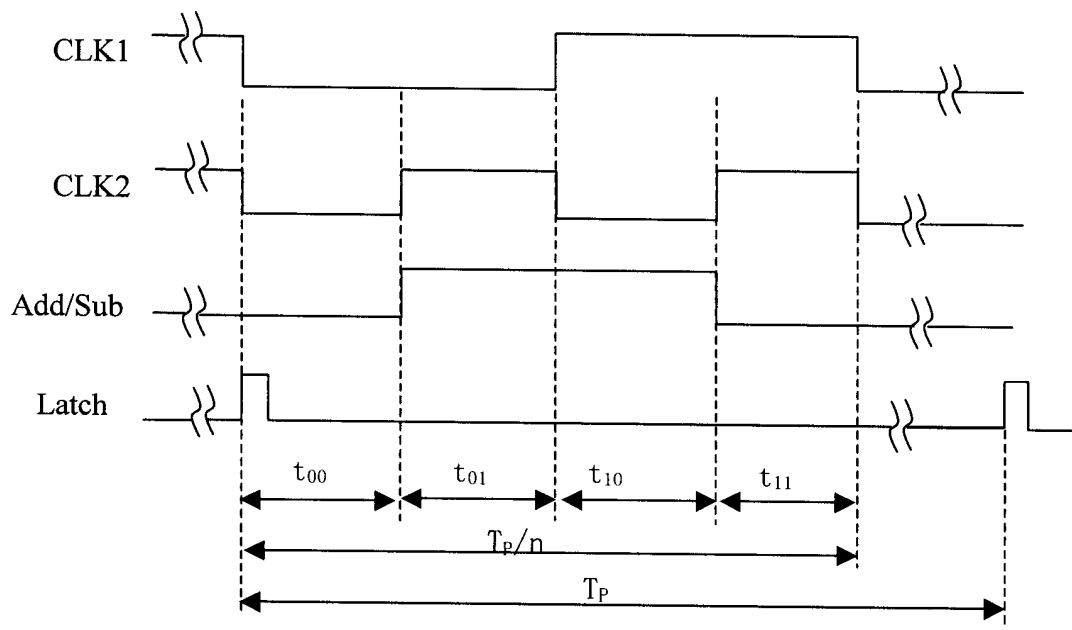


图 4

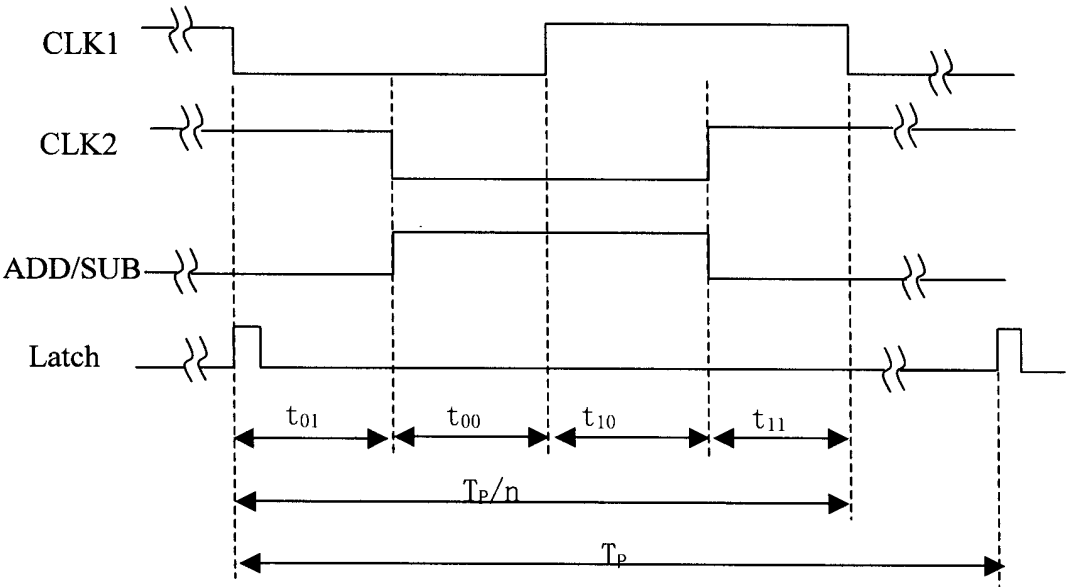


图 5