(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3699029号
(P3699029)
(45)発行日　平成17年9月28日(2005.9.28)　(24)登録日　平成17年7月15日(2005.7.15)

(51)Int.Cl.[7]　F I
A63F 7/02　A63F 7/02 324C
A63F 7/02 304Z
A63F 7/02 334

請求項の数 12　(全 142 頁)

(21)出願番号　特願2001-322624(P2001-322624)
(22)出願日　平成13年10月19日(2001.10.19)
(65)公開番号　特開2003-126504(P2003-126504A)
(43)公開日　平成15年5月7日(2003.5.7)
審査請求日　平成15年10月17日(2003.10.17)

早期審査対象出願

(73)特許権者　000144153
株式会社三共
群馬県桐生市境野町６丁目４６０番地
(74)代理人　100103090
弁理士　岩壁　冬樹
(74)代理人　100114720
弁理士　須藤　浩
(72)発明者　鵜川　詔八
群馬県桐生市相生町１丁目１６４番地の５
(72)発明者　石川　貴之
群馬県桐生市境野町６丁目４６０番地　株式会社三共内
(72)発明者　神林　康男
群馬県桐生市境野町６丁目４６０番地　株式会社三共内

最終頁に続く

(54)【発明の名称】遊技機

(57)【特許請求の範囲】
【請求項１】
遊技媒体を用いて所定の遊技を行うことが可能であり、遊技領域に設けられた入賞領域に遊技媒体が入賞したことにもとづいて景品としての遊技媒体である景品遊技媒体を払い出すとともに、貸出要求にもとづいて遊技者に貸し出す遊技媒体である貸出遊技媒体を払い出す遊技機であって、
前記景品遊技媒体の払い出しと、前記貸出遊技媒体の払い出しとを行う払出手段と、
前記払出手段により払い出された前記景品遊技媒体が流下する景品遊技媒体通路に設けられ、該景品遊技媒体を検出する景品遊技媒体検出手段と、
前記払出手段により払い出された前記貸出遊技媒体が流下する貸出遊技媒体通路に設けられ、該貸出遊技媒体を検出する貸出遊技媒体検出手段と、
遊技機への電力供給が停止しても所定期間は記憶内容を保持することが可能であり、払い出すべき払出遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出数データとして、前記入賞領域に遊技媒体が入賞したことにもとづいて払い出すべき景品遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出景品遊技媒体数データと、前記貸出要求にもとづいて払い出すべき貸出遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出貸出遊技媒体数データとを記憶する変動データ記憶手段と、
遊技の進行を制御する遊技制御手段と、
前記遊技制御手段からのコマンドにもとづいて払出手段の制御を行い、前記景品遊技媒

体検出手段および前記貸出遊技媒体検出手段からの検出信号の入力処理と、前記入力処理の結果を示すデータにもとづいて前記未払出数データを更新する処理とを行う払出制御手段と、

遊技機で用いられる所定の電源の状態を監視して、遊技機への電力の供給停止にかかわる検出条件が成立したときに検出信号を出力する電源監視手段と、

前記電源監視手段によって前記検出信号が出力された後少なくとも所定の検出維持期間が経過するまでの期間において前記景品遊技媒体検出手段および前記貸出遊技媒体検出手段による検出を可能な状態とするために、前記景品遊技媒体検出手段、前記貸出遊技媒体検出手段および前記払出制御手段に電力を供給可能な補助電力供給手段と、

遊技機への電力供給が開始したときに、前記遊技制御手段が遊技に関わる制御が可能な状態になる時期を、前記払出制御手段が前記払出手段の制御が可能な状態になる時期よりも遅い時期となるように規制する起動順序規制手段とを備え、

前記払出制御手段は、

前記電源監視手段からの検出信号に応じて制御状態を復旧させるために必要なデータを前記変動データ記憶手段に保存するための電力供給停止時処理を実行し、電力供給が復帰し所定の復旧条件が成立したときに前記変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を電力供給が停止する前の状態に復旧させる復旧処理を実行可能であり、前記電力供給停止時処理にて、景品遊技媒体または貸出遊技媒体の払出中であるか否かを確認し、景品遊技媒体の払出中にあるときに前記補助電力供給手段から電力が供給される前記景品遊技媒体検出手段からの検出信号の入力処理を行い、貸出遊技媒体の払出中であるときに前記補助電力供給手段から電力が供給される前記貸出遊技媒体検出手段からの検出信号の入力処理を行い、

前記電力供給停止時処理にて前記景品遊技媒体検出手段または前記貸出遊技媒体検出手段からの検出信号の入力処理の結果を示すデータを前記変動データ記憶手段に保存し、前記復旧処理にて前記入力処理の結果を示すデータにもとづいて前記未払出数データを更新する処理を実行し、

前記電力供給停止時処理にて、前記景品遊技媒体検出手段または前記貸出遊技媒体検出手段からの検出信号の入力処理を実行した後、待機状態に移行する前に、前記変動データ記憶手段へのアクセスを禁止する処理を実行する

ことを特徴とする遊技機。

【請求項２】

払出制御手段は、電力供給が復帰したときには、電力供給が停止する前の制御状態に復旧させるか否かを決定するための複数の復旧条件がすべて成立したときに、変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を復旧させる復旧処理を実行し、前記複数の復旧条件のうち少なくとも１つの条件が不成立であったときに前記変動データ記憶手段の記憶内容を初期化する初期化処理を実行することが可能である

請求項１記載の遊技機。

【請求項３】

払出制御手段からの信号を出力するための出力ポートを含み、

前記払出制御手段は、電力供給停止時処理にて、前記出力ポートの出力状態を初期化する出力ポートクリア処理を実行した後、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理を行う

請求項１または請求項２記載の遊技機。

【請求項４】

検出維持期間は、払出手段により払い出された払出遊技媒体が景品遊技媒体検出手段および貸出遊技媒体検出手段の検出位置に到達するまでの期間以上の期間に設定される

請求項１から請求項３のうちのいずれかに記載の遊技機。

【請求項５】

起動順序規制手段は、遊技制御手段および払出制御手段をシステムリセットさせるためのリセット信号を出力するとともに、所定の電源が前記遊技制御手段および前記払出制御

手段が動作可能な電圧レベル以上の電圧レベルとなったことを条件にリセット解除信号を出力する複数のシステムリセット手段を含み、
前記遊技制御手段および前記払出制御手段へのリセット解除信号の出力順序を規制することによって、前記遊技制御手段および前記払出制御手段が制御が可能な状態になる時期を規制する
請求項１から請求項４のうちのいずれかに記載の遊技機。
【請求項６】
システムリセット手段は、リセット解除信号を出力するタイミングを決定するためのコンデンサを含み、
前記コンデンサの容量を異ならせることによって遊技制御手段および払出制御手段が制御が可能な状態になる時期を規制する
請求項５記載の遊技機。
【請求項７】
起動順序規制手段は、遊技制御手段および払出制御手段をシステムリセットさせるためのリセット信号を出力するとともに、所定の電源が前記遊技制御手段および前記払出制御手段が動作可能な電圧レベル以上の電圧レベルとなったことを条件にリセット解除信号を出力する複数のシステムリセット手段を含み、
前記遊技制御手段が搭載された遊技制御基板と前記払出制御手段が搭載された払出制御基板とを備え、
前記システムリセット手段は、前記遊技制御基板および前記払出制御基板に搭載される
請求項１から請求項６のうちのいずれかに記載の遊技機。
【請求項８】
遊技制御手段が搭載された遊技制御基板と払出制御手段が搭載された払出制御基板とを備え、前記遊技制御基板および前記払出制御基板とは別個に、遊技機へ供給される電源から前記遊技制御基板および前記払出制御基板で用いられる電圧の電源を作成する電源基板を備え、
起動順序規制手段は、前記電源基板に搭載される
請求項１から請求項６のうちのいずれかに記載の遊技機。
【請求項９】
遊技制御手段および払出制御手段は電力供給の開始に関連して制御が可能になる時期よりも前に自己の診断を行うセキュリティチェックを実行可能であり、
前記遊技制御手段が実行する前記セキュリティチェック時間を、前記払出制御手段が実行する前記セキュリティチェック時間よりも長くすることにより起動順序規制手段が構成される
請求項１から請求項４のうちのいずれかに記載の遊技機。
【請求項１０】
遊技制御手段からのコマンドに応じて遊技機に設けられている演出用電気部品を制御する演出制御手段を備え、
起動順序規制手段は、前記演出制御手段が前記演出用電気部品の制御が可能な状態になる時期を規制するとともに、前記遊技制御手段が遊技に関わる制御が可能な状態になる時期を最も遅い時期となるように規制する
請求項１から請求項９のうちのいずれかに記載の遊技機。
【請求項１１】
景品遊技媒体検出手段および貸出遊技媒体検出手段の検出信号は、遊技制御手段と払出制御手段の双方に入力される
請求項１から請求項１０のうちのいずれかに記載の遊技機。
【請求項１２】
電源監視手段は、景品遊技媒体検出手段および貸出遊技媒体検出手段に供給される電源の電圧値よりも高い電圧値の電源を監視する
請求項１から請求項１１のうちのいずれかに記載の遊技機。

【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、遊技媒体を用いて所定の遊技を行うことが可能であり、払出条件が成立したことにもとづいて遊技媒体を払い出すパチンコ遊技機やスロット機等の遊技機に関する。
【０００２】
【従来の技術】
遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。
【０００３】
なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が遊技球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることや、賞球払出の条件が成立しやすくなる状態になることである。
【０００４】
パチンコ遊技機では、特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定表示態様の組合せとなることを、通常、「大当り」という。大当りが発生すると、例えば、大入賞口が所定回数開放して遊技球が入賞しやすい大当り遊技状態に移行する。そして、各開放期間において、所定個（例えば１０個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば１６ラウンド）に固定されている。なお、各開放について開放時間（例えば２９．５秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているＶゾーンへの入賞）が成立していない場合には、大当り遊技状態は終了する。
【０００５】
また、可変表示装置において最終停止図柄（例えば左右中図柄のうち中図柄）となる図柄以外の図柄が、所定時間継続して、特定表示態様と一致している状態で停止、揺動、拡大縮小もしくは変形している状態、または、複数の図柄が同一図柄で同期して変動したり、表示図柄の位置が入れ替わっていたりして、最終結果が表示される前で大当り発生の可能性が継続している状態（以下、これらの状態をリーチ状態という。）において行われる演出をリーチ演出という。また、リーチ演出を含む可変表示をリーチ可変表示という。リーチ状態において、変動パターンを通常状態における変動パターンとは異なるパターンにすることによって、遊技の興趣が高められている。そして、可変表示装置に可変表示される図柄の表示結果がリーチ状態となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当りをいかにして発生させるかを楽しみつつ遊技を行う。
【０００６】
遊技機における遊技進行はマイクロコンピュータ等による遊技制御手段によって制御される。可変表示部に表示される識別情報、キャラクタ画像および背景画像は、マイクロコンピュータの指示に応じて画像データを生成して可変表示部側に転送するビデオディスプレイプロセッサ（ＶＤＰ）とによって制御されるが、マイクロコンピュータが必要とするプログラム容量は大きい。
【０００７】
従って、プログラムを格納させるメモリ容量に制限のある遊技制御手段のマイクロコンピュータで可変表示部に表示される識別情報等を制御することはできず、遊技制御手段のマイクロコンピュータとは別の表示制御用のマイクロコンピュータ等による表示制御手段を搭載した図柄制御基板が設置される。遊技の進行を制御する遊技制御手段は、表示制御手

段に対して表示制御のためのコマンドを送信する必要がある。

【０００８】

賞球払出の制御を行う払出制御手段が、遊技制御手段が搭載されている主基板とは別の払出制御基板に搭載されている場合、遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、払出制御基板に送信される。一方、遊技媒体の貸し出しは、遊技の進行とは無関係であるから、一般に、遊技制御手段を介さず払出制御手段によって制御される。

【０００９】

以上のように、遊技機には、遊技制御手段の他に種々の制御手段が搭載されている。そして、遊技の進行を制御する遊技制御手段は、遊技状況に応じて動作指示を示す各コマンドを、各制御基板に搭載された各制御手段に送信する。以下、遊技制御手段その他の制御手段を電気部品制御手段といい、電気部品制御手段が搭載された基板を電気部品制御基板ということがある。

【００１０】

【発明が解決しようとする課題】

以上のように、遊技機には、遊技制御手段を初めとする種々の電気部品制御手段が搭載されている。一般に、各電気部品制御手段はマイクロコンピュータを含んだ構成とされる。そのような電気部品制御手段は、一般に、電源電圧が立ち上がると初期化処理を行い初期状態から制御を開始する。すると、停電等の不測の電源断が生じ、その後、電源復旧すると初期状態に戻ってしまうので、遊技者が得た遊技価値等が消滅してしまう等の問題が生ずることがある。そのような問題が生じないようにするには、電源電圧値の低下に伴なって発生される所定の信号に応じて遊技制御を中断し、そのときの制御状態を、遊技機に対する電力供給停止中でも電源バックアップされている記憶手段（バックアップ記憶手段）に保存し、電力供給が完全に停止するのを待つように制御すればよい。そのような遊技機は、記憶手段に遊技状態が保存されている状態で電力供給が再開されたら、保存されている制御状態にもとづいて遊技を再開するので、遊技者に不利益が与えられることが防止される。

【００１１】

しかし、バックアップ記憶手段に制御状態を保存する処理を行う直前に電気部品が動作中であった場合には、保存した制御状態に対して、実際の制御状態が変化してしまう可能性もある。例えば、遊技球の払い出しを行う球払出装置から払い出された遊技球を、球払出装置の下部に設けられているスイッチ手段によって検知して遊技球の払出確認を行うような場合には、そのような問題が生ずる可能性がある。つまり、球払出装置の動作を停止する直前に球払出装置が１個の遊技球の払出を実行し、直後に停電等が生じ、スイッチ手段が払出を検知する前に制御状態を保存したような場合には、保存された払出確認個数（または未払出個数）と、実際に払い出された個数との間に不一致が生じてしまう。そのような場合、電力供給再開時に、保存されている制御状態にもとづいて球払出処理を再開すると、余分に遊技球を払い出してしまうことになる。

【００１２】

また、一般に、電気部品制御手段はマイクロコンピュータを含む構成であるが、マイクロコンピュータはリセット端子を有し、リセット端子に対してローレベルが入力されるとリセット状態となりハイレベルが入力されると動作可能状態になる。従って、マイクロコンピュータを含むシステムは、電源投入後、リセット端子に所定期間ローレベルが入力され、その後、リセット端子にハイレベルが継続して入力され、動作可能状態になるように構成される。しかし、電源投入時に、他の電気部品制御手段のリセット端子に対するハイレベルの入力が遅れると、遊技制御手段がコマンドを送出したにも関わらず、他の制御手段の受信準備が整っていないことになりコマンドを取りこぼすおそれがある。

【００１３】

そこで、本発明は、電力供給が停止した場合であっても払い出された遊技媒体の検出を確実に実行して遊技媒体の未払出数を正確に把握することができ、かつ、遊技機の電源供給

が開始されたときに各電気部品制御手段が遊技制御手段からのコマンドを確実に受信することができる遊技機を提供することを目的とする。

【００１４】

【課題を解決するための手段】

本発明による遊技機は、遊技媒体を用いて所定の遊技を行うことが可能であり、遊技領域に設けられた入賞領域に遊技媒体が入賞（例えば、遊技領域に設けられた入賞領域への入賞）したことにもとづいて景品としての遊技媒体である景品遊技媒体を払い出すとともに、貸出要求（例えば、カードユニット５０からの球貸し要求）にもとづいて遊技者に貸し出す遊技媒体である貸出遊技媒体を払い出す遊技機であって、景品遊技媒体の払い出しと、貸出遊技媒体の払い出しとを行う払出手段（例えば球払出装置９７）と、払出手段により払い出された景品遊技媒体が流下する景品遊技媒体通路に設けられ、該景品遊技媒体を検出する景品遊技媒体検出手段（例えば賞球カウントスイッチ３０１Ａ）と、払出手段により払い出された貸出遊技媒体が流下する貸出遊技媒体通路に設けられ、該貸出遊技媒体を検出する貸出遊技媒体検出手段（例えば球貸しカウントスイッチ３０１Ｂ）と、遊技機への電力供給が停止しても所定期間は記憶内容を保持することが可能であり、払い出すべき払出遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出数データ（例えば総賞球数格納バッファの格納値、賞球未払出カウンタ、貸し球未払出個数カウンタ）として、入賞領域に遊技媒体が入賞したことにもとづいて払い出すべき景品遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出景品遊技媒体数データと、貸出要求にもとづいて払い出すべき貸出遊技媒体数のうち未だ払い出されていない未払出数を特定可能な未払出貸出遊技媒体数データとを記憶する変動データ記憶手段（例えば主基板３１が備える電源バックアップされたＲＡＭ５５や払出制御基板３７が備える電源バックアップされたＲＡＭ）と、遊技の進行を制御する遊技制御手段（例えば、ＣＰＵ５６等）と、遊技制御手段からのコマンド（例えば払出制御コマンド）にもとづいて払出手段の制御を行い、景品遊技媒体検出手段および貸出遊技媒体検出手段からの検出信号の入力処理と、入力処理の結果を示すデータにもとづいて未払出数データを更新する処理とを行う払出制御手段（例えば払出制御用ＣＰＵ３７１）と、遊技機で用いられる所定の電源の状態を監視して、遊技機への電力の供給停止にかかわる検出条件（例えば監視電圧であるＶSL（＋３０Ｖ）の電圧値が＋２２Ｖまで低下したときに成立する条件）が成立したときに検出信号（例えば電源断信号）を出力する電源監視手段（例えば電源監視用ＩＣ９０２）と、電源監視手段によって検出信号が出力された後少なくとも所定の検出維持期間（例えば、ステップＳ４６６やステップＳ８１６で設定される期間）が経過するまでの期間において景品遊技媒体検出手段および貸出遊技媒体検出手段による検出を可能な状態とするために、景品遊技媒体検出手段、貸出遊技媒体検出手段および払出制御手段に電力を供給可能な補助電力供給手段（例えばコンデンサ９２３を備えるコンバータＩＣ９２０）と、遊技機への電力供給が開始したときに、遊技制御手段が遊技に関わる制御が可能な状態になる時期を払出制御手段が払出手段の制御が可能な状態になる時期よりも遅い時期となるように規制する起動順序規制手段（例えば遅延回路９６０、リセットＩＣ６５１Ａ，６５１Ｂの外付けのコンデンサ）とを備え、払出制御手段が、電源監視手段からの検出信号に応じて制御状態を復旧させるために必要なデータ（例えばＣＰＵ５６や払出制御用ＣＰＵ３７１に用いられるレジスタのデータ等）を変動データ記憶手段に保存するための電力供給停止時処理（例えば図２２～図２４に示す処理や図４９～図５１に示す処理）を実行し、電力供給が復帰し所定の復旧条件（例えばステップＳ７～ステップＳ９の条件やステップＳ７０７～ステップＳ７０９の条件）が成立したときに変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を電力供給が停止する前の状態に復旧させる復旧処理（例えば図２０に示す遊技状態復旧処理や図４８に示す払出状態復旧処理）を実行可能であり、電力供給停止時処理にて、景品遊技媒体または貸出遊技媒体の払出中であるか否かを確認し、景品遊技媒体の払出中にあるときに補助電力供給手段から電力が供給される景品遊技媒体検出手段からの検出信号の入力処理を行い、貸出遊技媒体の払出中であるときに補助電力供給手段から電力が供給される貸出遊技媒体検出手段からの検出信号の入力

処理を行い（例えば、図２３におけるステップＳ４６６～ステップＳ４８６の処理、図５０におけるステップＳ８１６～ステップＳ８２６の処理、図５０におけるステップＳ８２７～ステップＳ８３４の処理）、電力供給停止時処理にて景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理の結果を示すデータを変動データ記憶手段に保存（例えばステップＳ５５５、ステップＳ８７２、ステップＳ８７３）し、復旧処理にて入力処理の結果を示すデータにもとづいて未払出数データを更新する処理（例えばステップＳ５７１、ステップＳ８８９、ステップＳ８９０）を実行し、電力供給停止時処理にて、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理を実行した後、待機状態に移行する前に、変動データ記憶手段へのアクセスを禁止する処理（例えばステップＳ４９８、ステップＳ８４６）を実行することを特徴とする。

【００１５】

払出制御手段が、電力供給が復帰したときには、電力供給が停止する前の制御状態に復旧させるか否かを決定するための複数の復旧条件（例えば、遊技制御手段におけるステップＳ７～ステップＳ９の条件、払出制御手段におけるステップＳ７０７～ステップＳ７０９の条件）がすべて成立したときに、変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を復旧させる復旧処理を実行し、複数の復旧条件のうち少なくとも１つの条件が不成立であったときに変動データ記憶手段の記憶内容を初期化する初期化処理（例えばステップＳ１１～ステップＳ１５の処理、ステップＳ７１１～ステップＳ７１４の処理）を実行することが可能であるように構成されていてもよい。

【００１７】

払出制御手段からの信号を出力するための出力ポート（例えば、図１５、図１６、図４４に示す出力ポート）を含み、払出制御手段が、電力供給停止時処理にて、出力ポートの出力状態を初期化する出力ポートクリア処理（例えばステップＳ４５９～ステップＳ４６５の処理、ステップＳ８０９～ステップＳ８１５の処理）を実行した後、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理を行うように構成されていてもよい。

【００１９】

検出維持期間は、払出手段により払い出された遊技媒体が景品遊技媒体検出手段および貸出遊技媒体検出手段の検出位置に到達するまでの期間（例えば、スプロケット２９２から解放された遊技球が賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂの検出部に到達するまでの落下期間を示す√（２Ｌ／ｇ）で導出される期間。具体的には、遊技機の構造などによって異なるが、例えば１００［ｍｓ］～１５０［ｍｓ］程度の期間。）以上の期間に設定されることが好ましい。

【００２１】

起動順序規制手段（例えば遅延回路９６０、リセットＩＣ６５１Ａ，６５１Ｂの外付けのコンデンサ）が、遊技制御手段および払出制御手段をシステムリセットさせるためのリセット信号を出力するとともに、所定の電源が遊技制御手段および払出制御手段が動作可能な電圧レベル（例えば＋５Ｖ）以上の電圧レベル（例えば＋９Ｖ）となったことを条件にリセット解除信号を出力する複数のシステムリセット手段（例えばシステムリセット回路６５Ａ，６５Ｂ）を含み、遊技制御手段および払出制御手段へのリセット解除信号の出力順序を規制することによって、遊技制御手段および払出制御手段が制御が可能な状態になる時期を規制するように構成されていてもよい。

【００２２】

システムリセット手段は、リセット解除信号を出力するタイミングを決定するためのコンデンサ（例えばリセットＩＣ６５１Ａ，６５１Ｂの外付けのコンデンサ）を含み、コンデンサの容量を異ならせることによって遊技制御手段および払出制御手段が制御が可能な状態になる時期を規制するように構成されていてもよい。

【００２３】

起動順序規制手段は、遊技制御手段および払出制御手段をシステムリセットさせるためのリセット信号を出力するとともに、所定の電源が前記遊技制御手段および前記払出制御

手段が動作可能な電圧レベル以上の電圧レベルとなったことを条件にリセット解除信号を出力する複数のシステムリセット手段を含み、遊技制御手段が搭載された遊技制御基板（例えば主基板３１）と払出制御手段が搭載された払出制御基板（例えば払出制御基板３７）とを備え、システムリセット手段が、遊技制御基板および払出制御基板に搭載されるように構成されていてもよい。

【００２４】

遊技制御手段が搭載された遊技制御基板（例えば主基板３１）と払出制御手段が搭載された払出制御基板（例えば払出制御基板３７）とを備え、遊技制御基板および払出制御基板とは別個に、遊技機へ供給される電源から遊技制御基板および払出制御基板で用いられる電圧の電源を作成する電源基板（例えば電源基板９１０）を備え、起動順序規制手段（例えば遅延回路９６０）が、電源基板に搭載されるように構成されていてもよい。

【００２５】

遊技制御手段および払出制御手段は電力供給の開始に関連して制御が可能になる時期よりも前に自己の診断を行うセキュリティチェックを実行可能であり（例えばセキュリティチェックプログラムを実行）、遊技制御手段が実行するセキュリティチェック時間を、払出制御手段が実行するセキュリティチェック時間よりも長くすることにより起動順序規制手段が構成されてもよい。

【００２６】

遊技制御手段からのコマンドに応じて遊技機に設けられている演出用電気部品（例えばスピーカ２７、各種ランプ・ＬＥＤ、可変表示装置９）を制御する演出制御手段（例えば音制御手段、ランプ制御手段、表示制御手段）を備え、起動順序規制手段が、演出制御手段が演出用電気部品の制御が可能な状態になる時期を規制するとともに、遊技制御手段が遊技に関わる制御が可能な状態になる時期を最も遅い時期となるように規制するように構成されていてもよい。

【００２７】

景品遊技媒体検出手段および貸出遊技媒体検出手段の検出信号が、遊技制御手段と払出制御手段の双方に入力されるように構成されていてもよい。

【００２８】

電源監視手段が、景品遊技媒体検出手段および貸出遊技媒体検出手段に供給される電源の電圧値（例えば１２Ｖ）よりも高い電圧値（例えば３０Ｖ）の電源を監視することが望ましい。

【００２９】

【発明の実施の形態】

実施の形態１.

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図１はパチンコ遊技機を正面からみた正面図、図２は遊技盤の前面を示す正面図である。なお、以下の実施の形態では、パチンコ遊技機を例に説明を行うが、本発明による遊技機はパチンコ遊技機に限られず、例えば画像式の遊技機やスロット機に適用することもできる。

【００３０】

パチンコ遊技機１は、縦長の方形状に形成された外枠（図示せず）と、外枠の内側に開閉可能に取り付けられた遊技枠とで構成される。また、パチンコ遊技機１は、遊技枠に開閉可能に設けられている額縁状に形成されたガラス扉枠２を有する。遊技枠は、外枠に対して開閉自在に設置される前面枠（図示せず）と、機構部品等が取り付けられる機構板と、それらに取り付けられる種々の部品（後述する遊技盤を除く。）とを含む構造体である。

【００３１】

図１に示すように、パチンコ遊技機１は、額縁状に形成されたガラス扉枠２を有する。ガラス扉枠２の下部表面には打球供給皿（上皿）３がある。打球供給皿３の下部には、打球供給皿３に収容しきれない遊技球を貯留する余剰球受皿４と遊技球を発射する打球操作ハンドル（操作ノブ）５が設けられている。ガラス扉枠２の背面には、遊技盤６が着脱可能

に取り付けられている。なお、遊技盤６は、それを構成する板状体と、その板状体に取り付けられた種々の部品とを含む構造体である。また、遊技盤６の前面には遊技領域７が形成されている。

【００３２】

遊技領域７の中央付近には、それぞれが識別情報としての図柄を可変表示する複数の可変表示部を含む可変表示装置（特別図柄表示装置）９が設けられている。可変表示装置９には、例えば「左」、「中」、「右」の３つの可変表示部（図柄表示エリア）がある。可変表示装置９の下方には、始動入賞口１４が設けられている。始動入賞口１４に入った入賞球は、遊技盤６の背面に導かれ、始動口スイッチ１４ａによって検出される。また、始動入賞口１４の下部には開閉動作を行う可変入賞球装置１５が設けられている。可変入賞球装置１５は、ソレノイド１６によって開状態とされる。

【００３３】

可変入賞球装置１５の下部には、特定遊技状態（大当り状態）においてソレノイド２１によって開状態とされる開閉板２０が設けられている。開閉板２０は大入賞口を開閉する手段である。開閉板２０から遊技盤６の背面に導かれた入賞球のうち一方（Ｖ入賞領域）に入った入賞球はＶ入賞スイッチ２２で検出され、開閉板２０からの入賞球はカウントスイッチ２３で検出される。遊技盤６の背面には、大入賞口内の経路を切り換えるためのソレノイド２１Ａも設けられている。また、可変表示装置９の下部には、始動入賞口１４に入った有効入賞球数すなわち始動記憶数を表示する４つのＬＥＤによる特別図柄始動記憶表示器（以下、始動記憶表示器という。）１８が設けられている。有効始動入賞がある毎に、始動記憶表示器１８は点灯するＬＥＤを１増やす。そして、可変表示装置９の可変表示が開始される毎に、点灯するＬＥＤを１減らす。

【００３４】

ゲート３２に遊技球が入賞しゲートスイッチ３２ａで検出されると、普通図柄表示器１０の表示の可変表示が開始される。この実施の形態では、左右のランプ（点灯時に図柄が視認可能になる）が交互に点灯することによって可変表示が行われ、例えば、可変表示の終了時に右側のランプが点灯すれば当たりとなる。そして、普通図柄表示器１０における停止図柄が所定の図柄（当り図柄）である場合に、可変入賞球装置１５が所定回数、所定時間だけ開状態になる。普通図柄表示器１０の近傍には、ゲート３２に入った入賞球数を表示する４つのＬＥＤによる表示部を有する普通図柄始動記憶表示器４１が設けられている。ゲート３２への入賞がある毎に、普通図柄始動記憶表示器４１は点灯するＬＥＤを１増やす。そして、普通図柄表示器１０の可変表示が開始される毎に、点灯するＬＥＤを１減らす。

【００３５】

遊技盤６には、複数の入賞口２９，３０，３３，３９が設けられ、遊技球の入賞口２９，３０，３３への入賞は、それぞれ入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａによって検出される。各入賞口２９，３０，３３，３９は、遊技媒体を受け入れて入賞を許容する領域として遊技盤６に設けられる入賞領域を構成している。なお、遊技媒体を受け入れて入賞を許容する始動入賞口１４や、大入賞口も、入賞領域を構成する。遊技領域７の左右周辺には、遊技中に点滅表示される装飾ランプ２５が設けられ、下部には、入賞しなかった遊技球を吸収するアウト口２６がある。また、遊技領域７の外側の左右上部には、効果音を発する２つのスピーカ２７が設けられている。遊技領域７の外周には、天枠ランプ２８ａ、左枠ランプ２８ｂおよび右枠ランプ２８ｃが設けられている。さらに、遊技領域７における各構造物（大入賞口等）の周囲には装飾ＬＥＤが設置されている。天枠ランプ２８ａ、左枠ランプ２８ｂおよび右枠ランプ２８ｃおよび装飾用ＬＥＤは、遊技機に設けられている装飾発光体の一例である。

【００３６】

そして、この例では、左枠ランプ２８ｂの近傍に、賞球残数があるときに点灯する賞球ランプ５１が設けられ、天枠ランプ２８ａの近傍に、補給球が切れたときに点灯する球切れランプ５２が設けられている。上記のように、この実施の形態のパチンコ遊技機１には、

発光体としてのランプやＬＥＤが各所に設けられている。さらに、図１には、パチンコ遊技機１に隣接して設置され、プリペイドカードが挿入されることによって球貸しを可能にするカードユニット５０も示されている。

【００３７】

カードユニット５０には、使用可能状態であるか否かを示す使用可表示ランプ１５１、カードユニット５０がいずれの側のパチンコ遊技機１に対応しているのかを示す連結台方向表示器１５３、カードユニット５０内にカードが投入されていることを示すカード投入表示ランプ１５４、記録媒体としてのカードが挿入されるカード挿入口１５５、およびカード挿入口１５５の裏面に設けられているカードリーダライタの機構を点検する場合にカードユニット５０を解放するためのカードユニット錠１５６が設けられている。

【００３８】

打球発射装置から発射された遊技球は、打球レールを通って遊技領域７に入り、その後、遊技領域７を下りてくる。遊技球が始動入賞口１４に入り始動口スイッチ１４ａで検出されると、図柄の可変表示を開始できる状態であれば、可変表示装置９において特別図柄が可変表示（変動）を始める。図柄の可変表示を開始できる状態でなければ、始動記憶数を１増やす。

【００３９】

可変表示装置９における特別図柄の可変表示は、一定時間が経過したときに停止する。停止時の特別図柄の組み合わせが大当り図柄（特定表示結果）であると、大当り遊技状態に移行する。すなわち、開閉板２０が、一定時間経過するまで、または、所定個数（例えば１０個）の遊技球が入賞するまで開放する。そして、開閉板２０の開放中に遊技球がＶ入賞領域に入賞しＶ入賞スイッチ２２で検出されると、継続権が発生し開閉板２０の開放が再度行われる。継続権の発生は、所定回数（例えば１５ラウンド）許容される。

【００４０】

停止時の可変表示装置９における特別図柄の組み合わせが確率変動を伴う大当り図柄（確変図柄）の組み合わせである場合には、次に大当りとなる確率が高くなる。すなわち、確変状態という遊技者にとってさらに有利な状態となる。

【００４１】

遊技球がゲート３２に入賞すると、普通図柄表示器１０において普通図柄が可変表示される状態になる。また、普通図柄表示器１０における停止図柄が所定の図柄（当り図柄）である場合に、可変入賞球装置１５が所定時間だけ開状態になる。さらに、確変状態では、普通図柄表示器１０における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装置１５の開放時間と開放回数が高められる。すなわち、可変入賞球装置１５の開放時間と開放回数は、普通図柄の停止図柄が当り図柄であったり、特別図柄の停止図柄が確変図柄である場合等に高められ、遊技者にとって不利な状態から有利な状態に変化する。なお、開放回数が高められることは、閉状態から開状態になることも含む概念である。

【００４２】

次に、パチンコ遊技機１の裏面の構造について図３および図４を参照して説明する。図３は、遊技機を裏面から見た背面図である。図４は、各種部材が取り付けられた機構板を遊技機背面側から見た背面図である。

【００４３】

図３に示すように、遊技機裏面側では、可変表示装置９を制御する図柄制御基板８０を含む可変表示制御ユニット４９、遊技制御用マイクロコンピュータ等が搭載された遊技制御基板（主基板）３１が設置されている。また、球払出制御を行う払出制御用マイクロコンピュータ等が搭載された払出制御基板３７が設置されている。さらに、遊技盤６に設けられている各種装飾ＬＥＤ、始動記憶表示器１８および普通図柄始動記憶表示器４１、装飾ランプ２５、枠側に設けられている天枠ランプ２８ａ、左枠ランプ２８ｂ、右枠ランプ２８ｃ、賞球ランプ５１および球切れランプ５２を点灯制御するランプ制御手段が搭載されたランプ制御基板３５、スピーカ２７からの音発生を制御する音制御手段が搭載された音制御基板７０も設けられている。また、また、ＤＣ３０Ｖ、ＤＣ２１Ｖ、ＤＣ１２Ｖおよ

びＤＣ５Ｖを作成する電源回路が搭載された電源基板９１０や発射制御基板９１が設けられている。

【００４４】

遊技機裏面において、上方には、各種情報を遊技機外部に出力するための各端子を備えたターミナル基板１６０が設置されている。ターミナル基板１６０には、少なくとも、球切れ検出スイッチの出力を導入して外部出力するための球切れ用端子、賞球個数信号を外部出力するための賞球用端子および球貸し個数信号を外部出力するための球貸し用端子が設けられている。また、中央付近には、主基板３１からの各種情報を遊技機外部に出力するための各端子を備えた情報端子基板（情報出力基板）３４が設置されている。

【００４５】

貯留タンク３８に貯留された遊技球は誘導レール３９を通り、図４に示されるように、カーブ樋１８６を経て賞球ケース４０Ａで覆われた球払出装置に至る。球払出装置の上部には、遊技媒体切れ検出手段としての球切れスイッチ１８７が設けられている。球切れスイッチ１８７が球切れを検出すると、球払出装置の払出動作が停止する。球切れスイッチ１８７は遊技球通路内の遊技球の有無を検出するスイッチであるが、貯留タンク３８内の補給球の不足を検出する球切れ検出スイッチ１６７も誘導レール３９における上流部分（貯留タンク３８に近接する部分）に設けられている。球切れ検出スイッチ１６７が遊技球の不足を検知すると、遊技機設置島に設けられている補給機構から遊技機に対して遊技球の補給が行われる。

【００４６】

入賞にもとづく景品としての遊技球や球貸し要求にもとづく遊技球が多数払い出されて打球供給皿３が満杯になり、ついには遊技球が連絡口４５に到達した後さらに遊技球が払い出されると、遊技球は、余剰球通路４６を経て余剰球受皿４に導かれる。さらに遊技球が払い出されると、感知レバー４７が貯留状態検出手段としての満タンスイッチ４８を押圧して、貯留状態検出手段としての満タンスイッチ４８がオンする。その状態では、球払出装置内の払出モータの回転が停止して球払出装置の動作が停止するとともに発射装置の駆動も停止する。

【００４７】

図４に示すように、球払出装置の側方には、カーブ樋１８６から遊技機下部の排出口１９２に至る球抜き通路１９１が形成されている。球抜き通路１９１の上部には球抜きレバー１９３が設けられ、球抜きレバー１９３が遊技店員等によって操作されると、誘導レール３９から球抜き通路１９１への遊技球通路が形成され、貯留タンク３８内に貯留されている遊技球は、排出口１９２から遊技機外に排出される。

【００４８】

図５は、球払出装置９７の構成例を示す分解斜視図である。この例では、賞球ケース４０Ａとしての３つのケース１４０，１４１，１４２の内部に球払出装置９７が形成されている。ケース１４０，１４１の上部には、球切れスイッチ１８７の下部の球通路と連通する穴１７０，１７１が設けられ、遊技球は、穴１７０，１７１から球払出装置９７に流入する。

【００４９】

球払出装置９７は駆動源となる払出モータ（例えばステッピングモータ）２８９を含む。払出モータ２８９の回転力は、払出モータ２８９の回転軸に嵌合しているギア２９０に伝えられ、さらに、ギア２９０と噛み合うギア２９１に伝えられる。ギア２９１の中心軸には、凹部を有するスプロケット２９２が嵌合している。穴１７０，１７１から流入した遊技球は、スプロケット２９２の凹部によって、スプロケット２９２の下方の球通路２９３ａ，２９３ｂに１個ずつ落下させられる。

【００５０】

球通路（遊技媒体払出通路の一例）２９３ａ，２９３ｂには遊技球の流下路を切り替えるための振分部材３１１が設けられている。振分部材３１１は振分ソレノイド３１０によって駆動され、賞球払出時には、球通路２９３ａ，２９３ｂにおける一方の流下路（球通路

２９３ａ：景品遊技媒体通路の一例）を遊技球が流下するように倒れ、球貸し時には球通路２９３ａ，２９３ｂにおける他方の流下路（球通路２９３ｂ：貸出遊技媒体通路の一例）を遊技球が流下するように倒れる。なお、払出モータ２８９および振分ソレノイド３１０は、払出制御基板３７に搭載されている払出制御用ＣＰＵによって制御される。また、払出制御用ＣＰＵは、主基板３１に搭載されている遊技制御用のＣＰＵからの指令に応じて払出モータ２８９および振分ソレノイド３１０を制御する。

【００５１】

賞球払出時に選択される流下路の下方には球払出装置によって払い出された遊技球を検出する賞球センサ（賞球カウントスイッチ）３０１Ａが設けられ、球貸し時に選択される流下路の下方には球払出装置によって払い出された遊技球を検出する球貸しセンサ（球貸しカウントスイッチ）３０１Ｂが設けられている。賞球カウントスイッチ３０１Ａの検出信号と球貸しカウントスイッチ３０１Ｂの検出信号は払出制御基板３７の払出制御用ＣＰＵに入力される。払出制御用ＣＰＵは、それらの検出信号にもとづいて、実際に払い出された遊技球の個数を計数する。なお、賞球カウントスイッチ３０１Ａの検出信号は、主基板３１のＣＰＵにも入力される。球貸しカウントスイッチ３０１Ｂに対する電源基板９１０からの電力供給は、払出制御基板３７を介してなされる。なお、賞球カウントスイッチ３０１Ａに対する電源基板９１０からの電力供給は、主基板３１を介してなされるが、払出制御基板３７を介してなされるようにしてもよい。また、賞球センサと球貸しセンサは、それぞれ複数設けられていてもよい。また、賞球センサは、主基板３１用のものと払出制御基板３７用のものが別個に設けられていてもよい。

【００５２】

なお、ギア２９１の周辺部には、払出モータ位置センサを形成する突起部が形成されている。突起部は、ギア２９１の回転すなわち払出モータ２８９の回転に伴って発光体（図示せず）からの光を、払出モータ位置センサの受光部（図示せず）に対して透過させたり遮蔽したりする。払出制御用ＣＰＵは、受光部からの検出信号によって払出モータ２８９の位置を認識することができる。

【００５３】

また、球払出装置は、賞球払出と球貸しとを共に行うように構成されていてもよいが、賞球払出を行う球払出装置と球貸しを行う球払出装置が別個に設けられていてもよい。さらに、例えばスプロケットの回転方向を変えて賞球払出と球貸しとを分けるように構成されていてもよいし、本実施の形態において例示する球払出装置９７以外のどのような構造の球払出装置を用いても、本発明を適用することができる。

【００５４】

図６は、遊技盤６に設置されている電源基板９１０の露出部分を示す正面図である。図６に示すように、電源基板９１０は、大部分が主基板３１と重なっているが、主基板３１に重なることなく外部から視認可能に露出した露出部分がある。この露出部分には、遊技機１の各電気部品制御基板や各電気部品への電力供給を実行あるいは遮断するための電力供給許可手段としての電源スイッチ９１４と、各基板（主基板３１や払出制御基板３７等）に含まれる記憶内容保持手段（例えば、電力供給停止時にもその内容を保持可能なバックアップＲＡＭ）に記憶されたバックアップデータをクリアするための操作手段としてのクリアスイッチ９２１とが設けられている。このように、電源スイッチ９１４とクリアスイッチ９２１とが近くに配置されているので、電源スイッチ９１４によって遊技機に電力を供給開始するのに関連したクリアスイッチ９２１の操作が容易になる。

【００５５】

図７は、主基板３１における回路構成の一例を示すブロック図である。なお、図７には、払出制御基板３７、ランプ制御基板３５、音制御基板７０、発射制御基板９１および図柄制御基板８０も示されている。主基板３１には、プログラムに従ってパチンコ遊技機１を制御する基本回路５３と、ゲートスイッチ３２ａ、始動口スイッチ１４ａ、Ｖ入賞スイッチ２２、カウントスイッチ２３、入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａ、満タンスイッチ４８、球切れスイッチ１８７、賞球カウントスイッチ３０１Ａおよびクリアス

イッチ９２１からの信号を基本回路５３に与えるスイッチ回路５８と、可変入賞球装置１５を開閉するソレノイド１６、開閉板２０を開閉するソレノイド２１および大入賞口内の経路を切り換えるためのソレノイド２１Ａを基本回路５３からの指令に従って駆動するソレノイド回路５９とが搭載されている。

【００５６】

なお、図７には示されていないが、カウントスイッチ短絡信号もスイッチ回路５８を介して基本回路５３に伝達される。また、ゲートスイッチ３２ａ、始動口スイッチ１４ａ、Ｖ入賞スイッチ２２、カウントスイッチ２３、入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａ、満タンスイッチ４８、球切れスイッチ１８７、賞球カウントスイッチ３０１Ａ等のスイッチは、センサと称されているものでもよい。すなわち、遊技球を検出できる遊技媒体検出手段（この例では遊技球検出手段）であれば、その名称を問わない。特に、入賞検出を行う始動口スイッチ１４ａ、カウントスイッチ２３、および入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａの各スイッチは、入賞検出手段でもある。なお、入賞検出手段は、複数の入賞口に別個に入賞したそれぞれの遊技球をまとめて検出するものであってもよい。また、ゲートスイッチ３２ａのような通過ゲートであっても、賞球の払い出しが行われるものであれば、通過ゲートへ遊技球が進入することが入賞となり、通過ゲートに設けられているスイッチ（例えばゲートスイッチ３２ａ）が入賞検出手段となる。

【００５７】

また、基本回路５３から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示装置９における図柄の可変表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等の情報出力信号をホールコンピュータ等の外部装置に対して出力する情報出力回路６４が搭載されている。

【００５８】

基本回路５３は、ゲーム制御用のプログラム等を記憶するＲＯＭ５４、ワークメモリとして使用される記憶手段（変動データを記憶する手段）としてのＲＡＭ５５、プログラムに従って制御動作を行うＣＰＵ５６およびＩ／Ｏポート部５７を含む。この実施の形態では、ＲＯＭ５４，ＲＡＭ５５はＣＰＵ５６に内蔵されている。すなわち、ＣＰＵ５６は、１チップマイクロコンピュータである。なお、１チップマイクロコンピュータは、少なくともＲＡＭ５５が内蔵されていればよく、ＲＯＭ５４およびＩ／Ｏポート部５７は外付けであっても内蔵されていてもよい。

【００５９】

また、ＲＡＭ（ＣＰＵ内蔵ＲＡＭであってもよい。）５５の一部または全部が、電源基板９１０において作成されるバックアップ電源よってバックアップされているバックアップＲＡＭである。すなわち、遊技機に対する電力供給が停止しても、所定期間は、ＲＡＭ５５の一部または全部の内容は保存される。

【００６０】

この実施の形態では、電源基板９１０から主基板３１に対して、ローレベルがリセット状態を示すシステムリセット信号（以下、リセット信号という。）、ローアクティブの復帰信号およびローアクティブの電源断信号も入力される。リセット信号と復帰信号とはＡＮＤ回路１６１に入力され、ＡＮＤ回路１６１の出力がＣＰＵ５６のリセット端子に入力される。また、電源断信号は、ＣＰＵ５６のマスク不能割込（ＮＭＩ）端子に入力される。

【００６１】

遊技球を打撃して発射する打球発射装置は発射制御基板９１上の回路によって制御される駆動モータ９４で駆動される。そして、駆動モータ９４の駆動力は、操作ノブ５の操作量に従って調整される。すなわち、発射制御基板９１上の回路によって、操作ノブ５の操作量に応じた速度で遊技球が発射されるように制御される。

【００６２】

なお、この実施の形態では、ランプ制御基板３５に搭載されているランプ制御手段が、遊技盤に設けられている始動記憶表示器１８、普通図柄始動記憶表示器４１および装飾ランプ２５の表示制御を行うとともに、枠側に設けられている天枠ランプ２８ａ、左枠ランプ

２８ｂ、右枠ランプ２８ｃ、賞球ランプ５１および球切れランプ５２の表示制御を行う。また、特別図柄を可変表示する可変表示装置９および普通図柄を可変表示する普通図柄表示器１０の表示制御は、図柄制御基板８０に搭載されている表示制御手段によって行われる。

【００６３】

図８は、払出制御基板３７および球払出装置９７の構成要素などの払出に関連する構成要素を示すブロック図である。図８に示すように、満タンスイッチ４８からの検出信号は、中継基板７１を介して主基板３１のＩ／Ｏポート部５７に入力される。また、球切れスイッチ１８７からの検出信号も、中継基板７２および中継基板７１を介して主基板３１のＩ／Ｏポート部５７に入力される。

【００６４】

主基板３１のＣＰＵ５６は、球切れスイッチ１８７からの検出信号が球切れ状態を示しているか、または、満タンスイッチ４８からの検出信号が満タン状態を示していると、払出を停止すべき状態であることを指示する払出制御コマンドを送出する。払出を停止すべき状態であることを指示する払出制御コマンドを受信すると、払出制御基板３７の払出制御用ＣＰＵ３７１は球払出処理を停止する。

【００６５】

さらに、賞球カウントスイッチ３０１Ａからの検出信号は、中継基板７２および中継基板７１を介して主基板３１のＩ／Ｏポート部５７に入力されるとともに、中継基板７２を介して払出制御基板３７の入力ポート３７２ｂに入力される。賞球カウントスイッチ３０１Ａは、球払出装置９７の払出機構部分に設けられ、実際に払い出された賞球払出球を検出する。

【００６６】

入賞があると、払出制御基板３７には、主基板３１の出力ポート（ポート０，１）５７０，５７１から賞球個数を示す払出制御コマンドが入力される。出力ポート（出力ポート１）５７１は８ビットのデータを出力し、出力ポート（出力ポート０）５７０は１ビットのＩＮＴ信号を出力する。賞球個数を示す払出制御コマンドは、入力バッファ回路３７３Ａを介してＩ／Ｏポート３７２ａに入力される。ＩＮＴ信号は、入力バッファ回路３７３Ｂを介して払出制御用ＣＰＵ３７１の割込端子に入力されている。払出制御用ＣＰＵ３７１は、Ｉ／Ｏポート３７２ａを介して払出制御コマンドを入力し、払出制御コマンドに応じて球払出装置９７を駆動して賞球払出を行う。なお、この実施の形態では、払出制御用ＣＰＵ３７１は、１チップマイクロコンピュータであり、少なくともＲＡＭが内蔵されている。

【００６７】

また、主基板３１において、出力ポート５７０，５７１の外側にバッファ回路６２０，６８Ａが設けられている。バッファ回路６２０，６８Ａとして、例えば、汎用のＣＭＯＳ－ＩＣである７４ＨＣ２５０，７４ＨＣ１４が用いられる。このような構成によれば、外部から主基板３１の内部に入力される信号が阻止されるので、払出制御基板３７から主基板３１に信号が与えられる可能性がある信号ラインをさらに確実になくすことができる。なお、バッファ回路６２０，６８Ａの出力側にノイズフィルタを設けてもよい。

【００６８】

払出制御用ＣＰＵ３７１は、出力ポート３７２ｃを介して、貸し球数を示す球貸し個数信号をターミナル基板１６０に出力する。さらに、出力ポート３７２ｄを介して、エラー表示用ＬＥＤ３７４にエラー信号を出力する。

【００６９】

さらに、払出制御基板３７の入力ポート３７２ｂには、中継基板７２を介して、球貸しカウントスイッチ３０１Ｂ、および払出モータ２８９の回転位置を検出するための払出モータ位置センサからの検出信号が入力される。球貸しカウントスイッチ３０１Ｂは、球払出装置９７の払出機構部分に設けられ、実際に払い出された貸し球を検出する。払出制御基板３７からの払出モータ２８９への駆動信号は、出力ポート３７２ｃおよび中継基板７２

を介して球払出装置９７の払出機構部分における払出モータ２８９に伝えられ、振分ソレノイド３１０への駆動信号は、出力ポート３７２ｅおよび中継基板７２を介して球払出装置９７の払出機構部分における振分ソレノイド３１０に伝えられる。また、クリアスイッチ９２１の出力も、入力ポート３７２ｂに入力される。

【００７０】

カードユニット５０には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット５０には、使用可表示ランプ１５１、連結台方向表示器１５３、カード投入表示ランプ１５４およびカード挿入口１５５が設けられている（図１参照）。残高表示基板７４には、打球供給皿３の近傍に設けられている度数表示ＬＥＤ、球貸しスイッチおよび返却スイッチが接続される。

【００７１】

残高表示基板７４からカードユニット５０には、遊技者の操作に応じて、球貸しスイッチ信号および返却スイッチ信号が払出制御基板３７を介して与えられる。また、カードユニット５０から残高表示基板７４には、プリペイドカードの残高を示すカード残高表示信号および球貸し可表示信号が払出制御基板３７を介して与えられる。このように、残高表示基板７４とカードユニット５０は、直接接続されることなく、払出制御基板３７を介して接続されている。カードユニット５０と払出制御基板３７の間では、接続信号（ＶＬ信号）、ユニット操作信号（ＢＲＤＹ信号）、球貸し要求信号（ＢＲＱ信号）、球貸し完了信号（ＥＸＳ信号）およびパチンコ機動作信号（ＰＲＤＹ信号）が入力ポート３７２ｂおよび出力ポート３７２ｅを介してやりとりされる。なお、カードユニット５０と払出制御基板３７の間には、図示しないインタフェース基板が介在している。カードユニット５０と払出制御基板３７の間で、接続信号（ＶＬ信号）等の信号はインタフェース基板を介してやりとりされる。そして、残高表示基板７４とインタフェース基板との間で、信号が直接やりとりされることはない。

【００７２】

パチンコ遊技機１の電源が投入されると、払出制御基板３７の払出制御用ＣＰＵ３７１は、カードユニット５０にＰＲＤＹ信号を出力する。また、カードユニット制御用マイクロコンピュータは、ＶＬ信号を出力する。払出制御用ＣＰＵ３７１は、ＶＬ信号の入力状態により接続状態／未接続状態を判定する。カードユニット５０においてカードが受け付けられ、球貸しスイッチが操作され球貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、払出制御基板３７にＢＲＤＹ信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、払出制御基板３７にＢＲＱ信号を出力する。

【００７３】

そして、払出制御基板３７の払出制御用ＣＰＵ３７１は、カードユニット５０に対するＥＸＳ信号を立ち上げ、カードユニット５０からのＢＲＱ信号の立ち下がりを検出すると、払出モータ２８９を駆動し、所定個の貸し球を遊技者に払い出す。このとき、振分ソレノイド３１０は駆動状態とされている。すなわち、球振分部材３１１を球貸し側に向ける。そして、払出が完了したら、払出制御用ＣＰＵ３７１は、カードユニット５０に対するＥＸＳ信号を立ち下げる。その後、カードユニット５０からのＢＲＤＹ信号がオン状態でなければ、賞球払出制御を実行する。

【００７４】

以上のように、カードユニット５０からの信号は全て払出制御基板３７に入力される構成になっている。従って、球貸し制御に関して、カードユニット５０から主基板３１に信号が入力されることはなく、主基板３１の基本回路５３にカードユニット５０の側から不正に信号が入力される余地はない。また、カードユニット５０で用いられる電源電圧ＡＣ２４Ｖは払出制御基板３７から供給される。

【００７５】

この実施の形態では、電源基板９１０から払出制御基板３７に対して、リセット信号、復帰信号および電源断信号も入力される。リセット信号と復帰信号とはＡＮＤ回路３８５に

入力され、ＡＮＤ回路３８５の出力が払出制御用ＣＰＵ３７１のリセット端子に入力される。また、電源断信号は、払出制御用ＣＰＵ３７１のマスク不能割込（ＮＭＩ）端子に入力される。さらに、払出制御基板３７に存在するＲＡＭ（ＣＰＵ内蔵ＲＡＭであってもよい。）の少なくとも一部は、電源基板９１０において作成されるバックアップ電源によって、バックアップされている。すなわち、遊技機に対する電力供給が停止しても、所定期間は、ＲＡＭの少なくとも一部の内容は保存される。

【００７６】

なお、この実施の形態では、カードユニット５０が遊技機とは別体として遊技機に隣接して設置されている場合を例にするが、カードユニット５０は遊技機と一体化されていてもよい。また、コイン投入に応じてその金額に応じた遊技球が貸し出されるような場合でも本発明を適用できる。

【００７７】

図９は、電源基板９１０の一構成例を示すブロック図である。電源基板９１０は、主基板３１、図柄制御基板８０、音制御基板７０、ランプ制御基板３５および払出制御基板３７等の電気部品制御基板と独立して設置され、遊技機内の各電気部品制御基板および機構部品が使用する電圧を生成する。この例では、ＡＣ２４Ｖ、ＶSL（ＤＣ＋３０Ｖ）、ＤＣ＋２１Ｖ、ＤＣ＋１２ＶおよびＤＣ＋５Ｖを生成する。また、バックアップ電源すなわち記憶保持手段となるコンデンサ９１６は、ＤＣ＋５Ｖすなわち各基板上のＩＣ等を駆動する電源のラインから充電される。なお、ＶSLは、整流回路９１２において、整流素子でＡＣ２４Ｖを整流昇圧することによって生成される。ＶSLは、ソレノイド駆動電源となる。

【００７８】

電源基板９１０には、遊技機内の各電気部品制御基板や機構部品への電力供給を実行または遮断するための電源スイッチ９１４が設けられている。トランス９１１は、交流電源からの交流電圧を２４Ｖに変換する。ＡＣ２４Ｖ電圧は、コネクタ９１５に出力される。また、整流回路９１２は、ＡＣ２４Ｖから＋３０Ｖの直流電圧を生成し、ＤＣ－ＤＣコンバータ９１３およびコネクタ９１５に出力する。ＤＣ－ＤＣコンバータ９１３は、１つまたは複数のコンバータＩＣ９２０（図９では１つのみを示す。）を有し、ＶSLにもとづいて＋２１Ｖ、＋１２Ｖおよび＋５Ｖを生成してコネクタ９１５に出力する。コンバータＩＣ９２０の入力側には、比較的大容量のコンデンサ９２３が接続されている。従って、外部からの遊技機に対する電力供給が停止したときに、＋３０Ｖ、＋１２Ｖ、＋５Ｖ等の直流電圧は、比較的緩やかに低下する。また、コネクタ９１５の入力側にも、比較的大容量のコンデンサ９２４が接続されている。従って、コネクタ９１５に出力される＋３０Ｖの直流電圧は、他の直流電圧よりもさらに緩やかに低下する。この結果、コンデンサ９２３，９２４は、後述する補助駆動電源の役割を果たす。コネクタ９１５は例えば中継基板に接続され、中継基板から各電気部品制御基板および機構部品に必要な電圧の電力が供給される。

【００７９】

ただし、電源基板９１０に各電気部品制御基板に至る各コネクタを設け、電源基板９１０から、中継基板を介さずにそれぞれの基板に至る各電圧を供給するようにしてもよい。また、図９には１つのコネクタ９１５が代表して示されているが、コネクタは、各電気部品制御基板対応に設けられている。

【００８０】

ＤＣ－ＤＣコンバータ９１３からの＋５Ｖラインは分岐してバックアップ＋５Ｖラインを形成する。バックアップ＋５Ｖラインとグラウンドレベルとの間には大容量のコンデンサ９１６が接続されている。コンデンサ９１６は、遊技機に対する電力供給が停止したときの電気部品制御基板のバックアップＲＡＭ（電源バックアップされているＲＡＭすなわち電力供給停止時にも記憶内容保持状態となりうるバックアップ記憶手段）に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、＋５Ｖラインとバックアップ＋５Ｖラインとの間に、逆流防止用のダイオード９１７が挿入される。なお、この実施の形態では、バックアップ用の＋５Ｖは、主基板３１および払出制御基板３７に

供給される。

【００８１】

なお、バックアップ電源として、＋５Ｖ電源から充電可能な電池を用いてもよい。電池を用いる場合には、＋５Ｖ電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電池が用いられる。また、上記のコンデンサ９２３，９２４の代わりに、＋３０Ｖ電源から充電可能な電池を用いてもよい。コンデンサ９２３の代わりに電池を用いる場合には、後述する払出確認期間以上の期間、賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂに電力を供給可能な充電池が用いられる。また、コンデンサ９２４の代わりに電池を用いる場合には、後述する払出確認期間以上の期間、振分ソレノイド３１０に電力を供給可能な充電池が用いられる。なお、上記の電池は、充電機能を有するものでなくてもよく、例えばニッカド電池、アルカリ電池、マンガン電池などの電池を用いることもできる。

【００８２】

また、電源基板９１０には、電源監視回路としての電源監視用ＩＣ９０２が搭載されている。電源監視用ＩＣ９０２は、ＶSL電圧を導入し、ＶSL電圧を監視することによって遊技機への電力供給停止の発生を検出する。具体的には、ＶSL電圧が所定値（この例では＋２２Ｖ）以下になったら、電力供給の停止が生ずるとして電源断信号を出力する（具体的にはローレベルにする。）。従って、賞球カウントスイッチ３０１Ａによる賞球の検出が有効に行われているときに電源供給停止時処理を開始することができる。従って、電源供給停止時処理を開始したあとしばらくは補助駆動電源にたよることなく賞球の検出が可能となり、補助駆動電源としてのコンデンサ９２３の容量が少なくて済む。なお、監視対象の電源電圧は、各電気部品制御基板に搭載されている回路素子の電源電圧（この例では＋５Ｖ）よりも高い電圧であることが好ましい。この例では、交流から直流に変換された直後の電圧であるＶSLが用いられている。電源監視用ＩＣ９０２からの電源断信号は、主基板３１や払出制御基板３７等に供給される。

【００８３】

電源監視用ＩＣ９０２が電力供給の停止を検知するための所定値は、通常時の電圧より低いが、各電気部品制御基板上のＣＰＵが暫くの間動作しうる程度の電圧である。また、電源監視用ＩＣ９０２が、ＣＰＵ等の回路素子を駆動するための電圧（この例では＋５Ｖ）よりも高く、また、交流から直流に変換された直後の電圧を監視するように構成されているので、ＣＰＵが必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。

【００８４】

さらに、監視電圧としてＶSL（＋３０Ｖ）を用いる場合には、遊技機の各種スイッチに供給される電圧が＋１２Ｖであることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、＋３０Ｖ電源の電圧を監視すると、＋３０Ｖ作成の以降に作られる＋１２Ｖが落ち始める以前の段階でそれの低下を検出できる。＋１２Ｖ電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、＋１２Ｖより早く低下する＋３０Ｖ電源電圧を監視して電力供給の停止を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

【００８５】

また、監視電圧としてのＶSL（＋３０Ｖ）の電源監視用ＩＣ９０２への入力ラインと異なり、ソレノイドやモータなどに供給される電圧としてのＶSL（＋３０Ｖ）のコネクタ９１５への入力ラインには大容量のコンデンサ９２４が接続されている。従って、監視電圧としてのＶSL（＋３０Ｖ）は、大容量のコンデンサ９２４が接続されているコネクタ９１５に出力されるＶSL（＋３０Ｖ）より早く低下する。すなわち、監視電圧としてのＶSL（＋３０Ｖ）が落ち始めた後も、所定期間は、ソレノイドやモータなどに供給される電圧としてのＶSL（＋３０Ｖ）の供給状態が維持される。その後、ソレノイドやモータなどに供給される電圧としてのＶSL（＋３０Ｖ）は、緩やかに低下してく。よって、監視電圧としてのＶSL（＋３０Ｖ）が落ち始める場合であっても、所定期間は、ソレノイドやモータなど

を駆動可能な状態とすることができる。また、コネクタ９１５に出力されるＶSL（＋３０Ｖ）が落ち始める前に、電力供給の停止を認識することができる。

【００８６】

また、電源監視用ＩＣ９０２は、電気部品制御基板とは別個の電源基板９１０に搭載されているので、電源監視回路から複数の電気部品制御基板に電源断信号を供給することができる。電源断信号を必要とする電気部品制御基板が幾つあっても電源監視手段は１つ設けられていればよいので、各電気部品制御基板における各電気部品制御手段が後述する復旧制御を行っても、遊技機のコストはさほど上昇しない。

【００８７】

なお、図９に示された構成では、電源監視用ＩＣ９０２の検出信号（電源断信号）は、バッファ回路９１８，９１９を介してそれぞれの電気部品制御基板（例えば主基板３１と払出制御基板３７）に伝達されるが、例えば、１つの検出信号を中継基板に伝達し、中継基板から各電気部品制御基板に同じ信号を分配する構成でもよい。また、電源断信号を必要とする基板数に応じたバッファ回路を設けてもよい。さらに、主基板３１と払出制御基板３７とに出力される電源断信号について、電源断信号を出力することになる電源監視回路の監視電圧を異ならせてもよい。

【００８８】

図９に示すように、電源基板９１０には、押しボタン構造のクリアスイッチ９２１が搭載されている。クリアスイッチ９２１が押下されるとローレベル（オン状態）のクリアスイッチ信号が出力され、コネクタ９１５を介して主基板３１等に送信される。また、クリアスイッチ９２１が押下されていなければハイレベル（オフ状態）の信号が出力される。なお、この実施の形態では、オン状態のクリア信号が出力される場合が、操作手段としてのクリアスイッチ９２１から操作信号が出力される状態である。

【００８９】

なお、クリアスイッチ９２１が、押しボタン構造以外の他の構成とされていてもよい。図１０は、クリアスイッチ９２１の他の構成例を示す構成図である。図１０に示すクリアスイッチ９２１は、「ＯＦＦ」、「ＯＮ」および「クリア」の選択切り換えを行うための切換操作部９２１ａを有する。切換操作部９２１ａによって、「ＯＦＦ」が選択されているときは何らの信号も発生しない。「ＯＮ」が選択されているときはハイレベルの信号を出力する。なお、クリアスイッチ９２１が、遊技機１に対する電源供給のオン／オフ切換のためのスイッチも兼ねていてもよい。その場合、「ＯＦＦ」が選択されると、遊技機１に対する電源供給が停止された状態（遊技機の電源がオフの状態）になる。「ＯＮ」または「クリア」が選択されると、遊技機１に対して電源供給が行われる状態（遊技機の電源がオンの状態）になる。また、「クリア」が選択されているときに、ローレベルのクリアスイッチ信号が出力される。

【００９０】

この実施の形態では、クリアスイッチ９２１が電源基板９１０に搭載されているので、遊技盤６の入れ替え等の場合に入れ替え後の遊技盤６に対して電源基板９１０をそのまま使用しても、入れ替え後の遊技盤６において、そのままで遊技状態復旧処理等を実行することができる。すなわち、電源基板９１０の使い回しを行うことができる。なお、電源基板９１０ではなく、例えばスイッチ基板などの他の基板にクリアスイッチ９２１が搭載される構成としてもよい。

【００９１】

電源基板９１０には、各基板にリセット信号および復帰信号を供給するリセット管理回路９４０が搭載されている。リセット管理回路９４０は、遊技制御手段が遊技に関わる制御が可能な状態になる時期を最も遅い時期とする（少なくとも、遊技制御手段が遊技に関わる制御が可能な状態になる時期を、払出制御手段が球払出装置９７の制御が可能な状態になる時期よりも遅い時期とする）起動順序規制手段の一実現例である。従って、この実施の形態では、起動順序規制手段は電源基板９１０に搭載されている。起動順序規制手段は電源基板９１０に搭載されている場合には、遊技制御基板および払出制御基板の起動時期

が電源電圧の立ち上がりを利用して作成される際に、起動順序制御をより容易に実行することができる。

【００９２】

図１１は、リセット管理回路９４０の構成例を示すブロック図である。リセット管理回路９４０において、システムリセット回路６５におけるリセットＩＣ６５１は、電源投入時に、外付けのコンデンサの容量で決まる所定時間だけ出力をローレベルにし（リセット信号を出力し）、所定時間が経過すると出力をハイレベルにする（実行開始信号としてのリセット解除信号を出力する）。すなわち、リセット信号をハイレベルに立ち上げてＣＰＵ５６を動作可能状態にする。ローレベルからハイレベルになるまでの期間は、コンデンサの容量によって決まり、容量を大きくするとその期間を長くすることができる。

【００９３】

また、リセットＩＣ６５１は、電源監視用ＩＣ９０２が監視する電源電圧と等しい電源電圧であるＶSLの電源電圧を監視して電圧値が所定値（電源監視回路が電源断信号を出力する電源電圧値よりも低い値）以下になると出力をローレベルにする。従って、ＣＰＵ５６および払出制御用ＣＰＵ３７１は、電源監視用ＩＣ９０２からの電源断信号に応じて所定の電力供給停止時処理を行った後、システムリセットされる（すなわち、システムの最初の状態に戻される）。

【００９４】

リセットＩＣ６５１の出力は、リセット信号回路９５０における各回路９４１～９４９を介して、バッファ回路９６１～９６４および遅延回路９６０に供給される。遅延回路９６０の出力はバッファ回路９６５に入力する。そして、バッファ回路９６１～９６５が各電気部品制御基板にリセット信号として供給される。従って、リセットＩＣ６５１の出力がハイレベルになると、各電気部品制御基板におけるＣＰＵが動作可能状態になる。

【００９５】

電源基板９１０から各電気部品制御基板のＣＰＵにリセット信号が供給されるときに、遅延回路９６０が、主基板３１のＣＰＵ５６に対するリセット信号の立ち上げを遅延させる。従って、電源投入時に、主基板３１のＣＰＵ５６が備えるリセット端子の入力信号は、他の電気部品制御基板のＣＰＵに供給されるリセット信号が立ち上げられるときよりも遅く立ち上げられる。すなわち、電気部品制御手段の起動順序を制御する起動順序規制手段が、システムリセット回路６５と遅延回路９６０とを含む構成で実現されている。

【００９６】

例えば、主基板３１のＣＰＵ５６が他の電気部品制御基板に対して制御コマンドを出力する際に、他の電気部品制御基板におけるＣＰＵは既に立ち上がっているので、制御コマンドは確実に受信側の電気部品制御基板のＣＰＵで受信される。

【００９７】

図１１に示すように、リセットＩＣ６５１からのリセット信号は、ＮＡＮＤ回路９４７に入力されるとともに、反転回路（ＮＯＴ回路）９４４を介してカウンタＩＣ９４１のクリア端子に入力される。カウンタＩＣ９４１は、クリア端子への入力がローレベルになると、発振器９４３からのクロック信号をカウントする。そして、カウンタＩＣ９４１のＱ５出力がＮＯＴ回路９４５，９４６を介してＮＡＮＤ回路９４７に入力される。また、カウンタＩＣ９４１のＱ６出力は、フリップフロップ（ＦＦ）９４２のクロック端子に入力される。フリップフロップ９４２のＤ入力はハイレベルに固定され、Ｑ出力は論理和回路（ＯＲ回路）９４９に入力される。ＯＲ回路９４９の他方の入力には、ＮＡＮＤ回路９４７の出力がＮＯＴ回路９４８を介して導入される。そして、ＯＲ回路９４９の出力が、バッファ回路９６１～９６５を介して各ＣＰＵに供給されている。このような構成によれば、電源投入時に、各ＣＰＵのリセット端子に２回のリセット信号（ローレベル信号）が与えられるので、各ＣＰＵは、確実に動作を開始する。

【００９８】

そして、例えば、電源監視回路の検出電圧（電源断信号を出力することになる電圧）を＋２２Ｖとし、リセット信号をローレベルにするための検出電圧を＋９Ｖとする。そのよう

に構成した場合には、電源監視回路とシステムリセット回路６５とが、同一の電源ＶSLの電圧を監視するので、電圧監視回路が電源断信号を出力するタイミングとシステムリセット回路６５がリセット信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、電源監視回路からの電源断信号に応じて電力供給停止時処理を開始してから電力供給停止時処理が確実に完了するまでの期間である。

【００９９】

なお、電源監視回路とシステムリセット回路６５とが監視する電源の電圧は異なっていてもよい。

【０１００】

この例では、電源監視手段が検出信号を出力することになる検出条件は＋３０Ｖ電源電圧が＋２２Ｖにまで低下したことであり、リセットＩＣ６５１がリセットレベルであるローレベルを出力することになる条件は＋３０Ｖ電源電圧が＋９Ｖにまで低下したことになる。ただし、ここで用いられている電圧値は一例であって、他の値を用いてもよい。

【０１０１】

ただし、監視範囲が狭まるが、電源監視手段およびリセットＩＣ６５１の監視電圧として＋５Ｖ電源電圧を用いることも可能である。その場合にも、電源監視回路の検出電圧は、リセットＩＣ６５１の検出電圧よりも高く設定される。

【０１０２】

主基板３１のＣＰＵ５６および払出制御基板３７の払出制御用ＣＰＵ３７１の駆動電源である＋５Ｖ電源から電力が供給されていない間、ＲＡＭの少なくとも一部は、電源基板９１０から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、電源が復旧すると、リセット管理回路９４０からのリセット信号がハイレベルになるので、ＣＰＵ５６および払出制御用ＣＰＵ３７１は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップＲＡＭに保存されているので、停電等からの復旧時に停電発生時の遊技状態に復帰することができる。

【０１０３】

なお、図１１には、電源投入時に各電気部品制御基板のＣＰＵのリセット端子に２回のリセット信号（ローレベル信号）が与えられる構成が示されたが、リセット信号の立ち上がりタイミングが１回しかなくても確実にリセット解除されるＣＰＵを使用する場合には、符号９４１～９４９で示された回路素子は不要である。そのような場合などには、符号９４１～９４９で示された回路素子を設けない構成としてもよい。この場合、リセットＩＣ６５１の出力がそのままバッファ回路９６１～９６４および遅延回路９６０に接続される。

【０１０４】

また、上記の例では、電源基板９１０にシステムリセット回路６５が設けられ、主基板３１や払出制御基板３７などの各基板にリセット信号や復帰信号を出力するようにしていたが、主基板３１や払出制御基板３７などの各基板それぞれにリセット回路を設けるようにしてもよい。

【０１０５】

電源投入時に、リセット信号がハイレベルに立ち上がるタイミングをさらに遅らせて、電源監視回路からの電源断信号（ＮＭＩ信号）がハイレベルに立ち上がった後にリセット信号をハイレベルに立ち上げるようにするようにしてもよい。例えば、リセットＩＣ６５１の外付けのコンデンサの容量をさらに大きくして、電力供給停止時に、所定の入力端子（例えばリセットＩＣ６５１におけるコンデンサが接続される端子）に印加される電圧の上昇を緩やかにし、結果として、リセット信号がハイレベルに立ち上がるタイミングを遅らせるようにする。そのように構成した場合には、リセット状態が解除されたときに電源断信号が出力状態となっていて電源供給が再開して復旧しているときに電源断処理が実行されてしまうことを防止することができる。

【０１０６】

さらに、電源基板９１０には、待機期間を計測して復帰信号を出力する復帰信号出力手段

の一例であるカウンタ９７１が搭載されている。カウンタ９７１は、電源断信号がローレベルになってクリアが解けると、発振器９４３からのクロック信号をカウントする。そして、カウントアップすると、Q出力として、ハイレベルの１パルスを発生する。そのパルス信号は反転回路９７２で論理反転され、バッファ回路９７３および遅延回路９７４に入力する。遅延回路９７４は、入力信号を所定期間遅延させてバッファ回路９７５に入力させる。

【０１０７】

バッファ回路９７３の出力は、払出制御基板３７への復帰信号となる。また、バッファ回路９７５の出力は、主基板３１への復帰信号となる。なお、バッファ回路９７３，９７５は、払出制御基板３７、主基板３１に設けられていてもよい。

【０１０８】

図１２は、主基板３１におけるＣＰＵ５６周りの一構成例を示すブロック図である。図１２に示すように、電源基板９１０の電源監視回路（電源監視手段）からの電源断信号が、ＣＰＵ５６のマスク不能割込端子（ＸＮＭＩ端子）に接続されている。上述したように、電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。この実施の形態では、ＶSLの電源電圧を監視して電圧値が所定値以下になるとローレベルの電源断信号を発生する。ＶSLは、遊技機における直流電圧のうちで最大のものであり、この例では＋３０Ｖである。従って、ＣＰＵ５６は、割込処理によって電源断の発生を確認することができる。

【０１０９】

また、図１２に示すように、電源基板９１０からのリセット信号と復帰信号とはＡＮＤ回路１６１に入力され、ＡＮＤ回路１６１の出力がＣＰＵ５６のリセット端子（リセット信号入力部）に入力される。

【０１１０】

図１３は、この実施の形態における各基板の立ち上がりタイミングおよび電源投入時または電源復旧時の各ＣＰＵに入力されるリセット信号と電源断信号との関係の一例を示すタイミング図である。遊技機に電源が投入され、ＶSL電源電圧が上昇して所定値（この実施の形態では＋９Ｖ）に到達すると、リセットＩＣ６５１の外付けのコンデンサの容量で決まる時間の後にシステムリセット回路６５は、出力信号をハイレベルに立ち上げる。システムリセット回路６５が出力信号を立ち上げると、主基板３１以外の各電気部品制御基板に供給されるリセット信号が立ち上げられ、主基板３１以外の各電気部品制御基板のＣＰＵが動作を開始する。電源監視用ＩＣ９０２の外付けのコンデンサの容量を適切に選定することによって、電源監視用ＩＣ９０２から出力される電源断信号がハイレベルに立ち上がることとなる電圧値（この実施の形態では＋２２Ｖ）にＶSL電源電圧が到達した後に、リセット信号が立ち上がるようにすることができる。

【０１１１】

上記のように、主基板３１のＣＰＵ５６に供給されているリセット信号の立ち上がりを遅延させる遅延回路９６０が設けられ、主基板３１のＣＰＵ５６が他の電気部品制御基板よりも遅れて制御動作を開始するので、例えば、主基板３１のＣＰＵ５６が他の電気部品制御基板に対して制御コマンドを出力する際には、他の電気部品制御基板におけるＣＰＵは既に立ち上がっている。従って、主基板３１が出力した制御コマンドは確実に受信側の電気部品制御基板のＣＰＵで確実に受信される。

【０１１２】

また、遊技機への電力供給開始時に、電気部品制御基板としての払出制御基板３７に搭載されている払出制御手段（払出制御用ＣＰＵ等により構成されている）は、主基板３１に搭載されている遊技制御手段（ＣＰＵ５６等により構成されている）よりも早く立ち上げるので、払出制御手段の方が、遊技制御手段よりも早くクリアスイッチ９２１からのクリアスイッチ信号（操作信号）の入力を認識することができる。

【０１１３】

さらに、システムリセット回路６５に遅延手段が設けられている場合には、システムリセ

ット回路６５からのリセット信号がハイレベルになるタイミングを所定時間遅らせることができる。なお、システムリセット回路６５に設けられている遅延手段は、例えば、リセットＩＣ６５１および電源監視用ＩＣ９０２の容量を適切に選定することによって実現される。その場合、電源断信号がハイレベル（ＮＭＩを発生させないレベル）に立ち上がった後にリセット信号を立ち上げるようにすることができるので、リセット信号が立ち上がってリセット解除された後でも電源断信号がローレベルとなっている状況は発生しない。すなわち、ＣＰＵが動作開始する時点では電源断信号は必ずハイレベルになっているので、電源断処理が実行されてしまうことを確実に防止することができる。

【０１１４】

図１４は、カウンタ９７１の作用を説明するためのタイミング図である。図１４（Ａ）に示すように、電源電圧が低下し、ＶSLの電圧値が電源断信号出力レベル（この例では＋２２Ｖ）まで低下すると電源断信号が発生する。具体的には、電源断信号がローレベルになる。すると、後述するように、主基板３１のＣＰＵ３１および払出制御用ＣＰＵ３７１は、電力供給停止時処理の実行を開始し、その処理が終了すると、何の制御もしないループ状態（待機状態）に入る。

【０１１５】

カウンタ９７１は、電源断信号がローレベルになるとカウントを開始するのであるが、カウントアップ値は、電源断信号がローレベルになってから、ＶSLの電圧値がＶcc生成可能電圧にまで低下する時間以上に設定される。すなわち、少なくとも、電源電圧が、制御動作が不能になる電圧にまで低下する時間以上に設定される。カウンタ９７１はＶccを電源として動作するので、カウントアップ値は、カウンタ９７１の動作可能期間に相当する値以上に設定される。従って、一般には、カウンタ９７１がカウントアップして復帰信号が出力される前に、カウンタ９７１およびその他の回路部品は動作しなくなる。

【０１１６】

電源の瞬断等が生ずると、図１４（Ｂ）に示すように、ＶSLの電圧レベルが短期間低下した後に復旧する。ＶSLの電圧レベルが電源断信号出力レベル以下になると、電源断信号がローレベルになって、電力供給停止時処理が開始される。そして、ＣＰＵ５６および払出制御用ＣＰＵ３７１は電力供給停止時処理終了後にループ状態に入る。何らの制御も行わないと、ループ処理から抜けられないのであるが、この場合には、カウンタ９７１がカウントアップして復帰信号が発生する。

【０１１７】

図７および図８に示されたように、主基板３１および払出制御基板３７１において、復帰信号は、ＡＮＤ回路１６１，３８５を介して、ＣＰＵ５６および払出制御用ＣＰＵ３７１のリセット端子に入力される。従って、ＣＰＵ５６および払出制御用ＣＰＵ３７１にはシステムリセットがかかる。その結果、ＣＰＵ５６および払出制御用ＣＰＵ３７１はループ状態から抜け出すことができる。

【０１１８】

なお、図１４（Ｂ）には、カウンタ９７１のカウントアップ後に、直ちに復帰信号が出力される場合が示されているが、図１１に示されたように電源基板９１０には遅延回路９７４があるので、主基板３１のＣＰＵ５６に対する復帰信号の供給タイミングは、払出制御用ＣＰＵ３７１に対する復帰信号の供給タイミングよりも遅れる。すなわち、通常の電力供給開始時にリセット信号が与えられる場合と同様に、遊技制御手段のリセット解除タイミングは、払出制御手段のリセット解除タイミングに対して遅れる。よって、復帰信号によって制御動作が復旧する場合も、遊技制御手段は、他の電気部品制御手段に対して、遅れて起動されることになる。

【０１１９】

図１５および図１６は、この実施の形態における出力ポートの割り当てを示す説明図である。図１５に示すように、出力ポート０は各電気部品制御基板に送出される制御コマンドのＩＮＴ信号の出力ポートである。また、払出制御基板３７に送出される払出制御コマンドの８ビットのデータは出力ポート１から出力され、図柄制御基板８０に送出される表示

制御コマンドの８ビットのデータは出力ポート２から出力され、ランプ制御基板３５に送出されるランプ制御コマンドの８ビットのデータは出力ポート３から出力される。そして、図１６に示すように、音制御基板７０に送出される音制御コマンドの８ビットのデータは出力ポート４から出力される。

【０１２０】

また、出力ポート５から、情報出力回路６４を介して情報端子板３４やターミナル基板１６０に至る各種情報出力用信号すなわち制御に関わる情報の出力データが出力される。そして、出力ポート６から、可変入賞球装置１５を開閉するためのソレノイド１６、大入賞口の開閉板２を開閉するためのソレノイド２１、および大入賞口内の経路を切り換えるためのソレノイド２１Ａに対する駆動信号が出力される。

【０１２１】

図１６に示すように、払出制御基板３７、図柄制御基板８０、ランプ制御基板３５および音制御基板７０に対して出力される各ＩＮＴ信号（払出制御信号ＩＮＴ、表示制御信号ＩＮＴ、ランプ制御信号ＩＮＴおよび音声制御信号ＩＮＴ）を出力する出力ポート（出力ポート０）と、払出制御信号ＣＤ０～ＣＤ７、表示制御信号ＣＤ０～ＣＤ７、ランプ制御信号ＣＤ０～ＣＤ７および音声制御信号ＣＤ０～ＣＤ７を出力する出力ポート（出力ポート１～４）とは、別ポートである。

【０１２２】

従って、ＩＮＴ信号を出力する際に、誤って払出制御信号ＣＤ０～ＣＤ７、表示制御信号ＣＤ０～ＣＤ７、ランプ制御信号ＣＤ０～ＣＤ７および音声制御信号ＣＤ０～ＣＤ７を変化させてしまう可能性が低減する。また、払出制御信号ＣＤ０～ＣＤ７、表示制御信号ＣＤ０～ＣＤ７、ランプ制御信号ＣＤ０～ＣＤ７または音声制御信号ＣＤ０～ＣＤ７を出力する際に、誤ってＩＮＴ信号を変化させてしまう可能性が低減する。その結果、主基板３１の遊技制御手段から各電気部品制御基板に対するコマンドは、より確実に送出されることになる。さらに、各ＩＮＴ信号は、全て出力ポート０から出力されるように構成されているので、遊技制御手段のＩＮＴ信号出力処理の負担が軽減される。

【０１２３】

図１７は、この実施の形態における入力ポートのビット割り当てを示す説明図である。図１７に示すように、入力ポート０のビット０～７には、それぞれ、入賞口スイッチ３３ａ，３９ａ，２９ａ，３０ａ、ゲートスイッチ３２ａ、始動口スイッチ１４ａ、カウントスイッチ２３、Ｖ入賞スイッチ２２の検出信号が入力される。また、入力ポート１のビット０～４には、それぞれ、賞球カウントスイッチ３０１Ａ、満タンスイッチ４８、球切れスイッチ１８７の検出信号、カウントスイッチ短絡信号およびクリアスイッチ９２１の検出信号が入力される。なお、各スイッチからの検出信号は、スイッチ回路５８において論理反転されている。このように、クリアスイッチ９２１の検出信号すなわち操作手段の操作入力は、遊技球を検出するためのスイッチの検出信号が入力される入力ポート（８ビット構成の入力部）と同一の入力ポートにおけるビット（入力ポート回路）に入力されている。

【０１２４】

次に遊技機の動作について説明する。図１８は、主基板３１における遊技制御手段（ＣＰＵ５６およびＲＯＭ，ＲＡＭ等の周辺回路）が実行するメイン処理を示すフローチャートである。遊技機に対して電源が投入され、リセット端子の入力レベルがハイレベルになると、ＣＰＵ５６は、ステップＳ１以降のメイン処理を開始する。メイン処理において、ＣＰＵ５６は、まず、必要な初期設定を行う。

【０１２５】

初期設定処理において、ＣＰＵ５６は、まず、割込禁止に設定する（ステップＳ１）。次に、割込モードを割込モード２に設定し（ステップＳ２）、スタックポインタにスタックポインタ指定アドレスを設定する（ステップＳ３）。そして、内蔵デバイスレジスタの初期化を行う（ステップＳ４）。また、内蔵デバイス（内蔵周辺回路）であるＣＴＣ（カウンタ／タイマ）およびＰＩＯ（パラレル入出力ポート）の初期化（ステップＳ５）を行っ

た後、ＲＡＭをアクセス可能状態に設定する（ステップＳ６）。

【０１２６】

この実施の形態で用いられるＣＰＵ５６は、Ｉ／Ｏポート（ＰＩＯ）およびタイマ／カウンタ回路（ＣＴＣ）も内蔵している。また、ＣＴＣは、２本の外部クロック／タイマトリガ入力ＣＬＫ／ＴＲＧ２，３と２本のタイマ出力ＺＣ／ＴＯ０，１を備えている。

【０１２７】

この実施の形態で用いられているＣＰＵ５６には、マスク可能な割込のモードとして以下の３種類のモードが用意されている。なお、マスク可能な割込が発生すると、ＣＰＵ５６は、自動的に割込禁止状態に設定するとともに、プログラムカウンタの内容をスタックにセーブする。

【０１２８】

割込モード０：割込要求を行った内蔵デバイスがＲＳＴ命令（１バイト）またはＣＡＬＬ命令（３バイト）をＣＰＵの内部データバス上に送出する。よって、ＣＰＵ５６は、ＲＳＴ命令に対応したアドレスまたはＣＡＬＬ命令で指定されるアドレスの命令を実行する。リセット時に、ＣＰＵ５６は自動的に割込モード０になる。よって、割込モード１または割込モード２に設定したい場合には、初期設定処理において、割込モード１または割込モード２に設定するための処理を行う必要がある。

【０１２９】

割込モード１：割込が受け付けられると、常に００３８（ｈ）番地に飛ぶモードである。

【０１３０】

割込モード２：ＣＰＵ５６の特定レジスタ（Ｉレジスタ）の値（１バイト）と内蔵デバイスが出力する割込ベクタ（１バイト：最下位ビット０）から合成されるアドレスが、割込番地を示すモードである。すなわち、割込番地は、上位アドレスが特定レジスタの値とされ下位アドレスが割込ベクタとされた２バイトで示されるアドレスである。従って、任意の（飛び飛びではあるが）偶数番地に割込処理を設置することができる。各内蔵デバイスは割込要求を行うときに割込ベクタを送出する機能を有している。

【０１３１】

よって、割込モード２に設定されると、各内蔵デバイスからの割込要求を容易に処理することが可能になり、また、プログラムにおける任意の位置に割込処理を設置することが可能になる。さらに、割込モード１とは異なり、割込発生要因毎のそれぞれの割込処理を用意しておくことも容易である。上述したように、この実施の形態では、初期設定処理のステップＳ２において、ＣＰＵ５６は割込モード２に設定される。

【０１３２】

次いで、ＣＰＵ５６は、入力ポート１を介して入力されるクリアスイッチ９２１の出力信号の状態を１回だけ確認する（ステップＳ７）。その確認においてオンを検出した場合には、ＣＰＵ５６は、通常の初期化処理を実行する（ステップＳ１１～ステップＳ１５）。クリアスイッチ９２１がオンである場合（押下されている場合）には、ローレベルのクリアスイッチ信号が出力されている。なお、入力ポート１では、クリアスイッチ信号のオン状態はハイレベルである（図１７参照）。また、例えば、遊技店員は、クリアスイッチ９２１をオン状態にしながら遊技機に対する電力供給を開始する（例えば電源スイッチ９１４をオンする）ことによって、容易に初期化処理を実行させることができる。すなわち、ＲＡＭクリア等を行うことができる。

【０１３３】

クリアスイッチ９２１がオンの状態でない場合には、遊技機への電力供給が停止したときにバックアップＲＡＭ領域のデータ保護処理（例えばパリティデータの付加等の電力供給停止時処理）が行われたか否か確認する（ステップＳ８）。この実施の形態では、電力供給の停止が生じた場合には、バックアップＲＡＭ領域のデータを保護するための処理が行われている。そのような保護処理が行われていた場合をバックアップありとする。そのような保護処理が行われていないことを確認したら、ＣＰＵ５６は初期化処理を実行する。

【０１３４】

この実施の形態では、バックアップＲＡＭ領域にバックアップデータがあるか否かは、電力供給停止時処理においてバックアップＲＡＭ領域に設定されるバックアップフラグの状態によって確認される。この例では、図１９に示すように、バックアップフラグ領域に「５５Ｈ」が設定されていればバックアップあり（オン状態）を意味し、「５５Ｈ」以外の値が設定されていればバックアップなし（オフ状態）を意味する。

【０１３５】

バックアップありを確認したら、ＣＰＵ５６は、バックアップＲＡＭ領域のデータチェック（この例ではパリティチェック）を行う（ステップＳ９）。この実施の形態では、クリアデータ（００）をチェックサムデータエリアにセットし、チェックサム算出開始アドレスをポインタにセットする。また、チェックサムの対象となるデータ数に対応するチェックサム算出回数をセットする。そして、チェックサムデータエリアの内容とポインタが指すＲＡＭ領域の内容との排他的論理和を演算する。演算結果をチェックサムデータエリアにストアするとともに、ポインタの値を１増やし、チェックサム算出回数の値を１減算する。以上の処理が、チェックサム算出回数の値が０になるまで繰り返される。チェックサム算出回数の値が０になったら、ＣＰＵ５６は、チェックサムデータエリアの内容の各ビットの値を反転し、反転後のデータをチェックサムとする。

【０１３６】

電力供給停止時処理において、上記の処理と同様の処理によってチェックサムが算出され、チェックサムはバックアップＲＡＭ領域に保存されている。ステップＳ９では、算出したチェックサムと保存されているチェックサムとを比較する。不測の停電等の電力供給停止が生じた後に復旧した場合には、バックアップＲＡＭ領域のデータは保存されているはずであるから、チェック結果（比較結果）は正常（一致）になる。チェック結果が正常でないということは、バックアップＲＡＭ領域のデータが、電力供給停止時のデータとは異なっていることを意味する。そのような場合には、内部状態を電力供給停止時の状態に戻すことができないので、電力供給の停止からの復旧時でない電源投入時に実行される初期化処理を実行する。

【０１３７】

チェック結果が正常であれば、ＣＰＵ５６は、遊技制御手段の内部状態と表示制御手段等の電気部品制御手段の制御状態を電力供給停止時の状態に戻すための遊技状態復旧処理を行う（ステップＳ１０）。そして、バックアップＲＡＭ領域に保存されていたＰＣ（プログラムカウンタ）の退避値がＰＣに設定され、そのアドレスに復帰する。

【０１３８】

このように、バックアップフラグの状態によって「バックアップあり」が確認されなかった場合には、後述する遊技状態復旧処理を行うことなく後述する初期化処理を行うようにしているので、バックアップデータが存在しないのにもかかわらず遊技状態復旧処理が実行されてしまうことを防止することができ、初期化処理によって制御状態を初期状態に戻すことが可能になる。

【０１３９】

また、チェックデータを用いたチェック結果が正常でなかった場合には、後述する遊技状態復旧処理を行うことなく後述する初期化処理を行うようにしているので、電力供給停止時とは異なる内容となってしまっているバックアップデータにもとづいて遊技状態復旧処理が実行されてしまうことを防止することができ、初期化処理によって制御状態を初期状態に戻すことが可能になる。

【０１４０】

ＣＰＵ５６は、バックアップフラグとチェックサム等のチェックデータとを用いてバックアップＲＡＭ領域のデータが保存されているか否かを確認する。すなわち、電力供給が復帰した場合には、電力供給が停止する前の制御状態に復旧させるか否かを決定するための複数の復旧条件（この例ではバックアップフラグが正常に保存されていたこととチェックサムが正常であったこと）がすべて成立した場合に、変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を復旧させる復旧処理を実行し、複数の復旧条件のうち

少なくとも１つの条件が不成立であった場合に変動データ記憶手段の記憶内容を初期化する初期化処理を実行可能である。複数の復旧条件を用いることによって、遊技状態を電力供給停止時の状態に正確に戻すことができる。すなわち、バックアップＲＡＭ領域のデータにもとづく状態復旧処理の確実性が向上する。なお、操作手段から操作信号が出力された場合には、複数の復旧条件に関わらず初期化処理を実行する（ステップＳ７）。なお、この実施の形態では、バックアップフラグとチェックデータとの双方を用いてバックアップＲＡＭ領域のデータが保存されているか否かを確認しているが、いずれか一方のみを用いてもよい。すなわち、バックアップフラグとチェックデータとのいずれかを、状態復旧処理を実行するための契機としてもよい。

【０１４１】

初期化処理では、ＣＰＵ５６は、まず、ＲＡＭクリア処理を行う（ステップＳ１１）。なお、ＲＡＭの全領域を初期化せず、所定のデータ（例えば大当り判定用乱数を生成するためのカウンタのカウント値のデータ）をそのままにしてもよい。例えば、大当り判定用乱数を生成するためのカウンタのカウント値のデータをそのままにした場合には、不正な手段によって初期化処理が実行される状態になったとしても、大当り判定用乱数を生成するためのカウンタのカウント値が大当り判定値に一致するタイミングを狙うことは困難である。また、所定の作業領域（例えば、普通図柄判定用乱数カウンタ、普通図柄判定用バッファ、特別図柄左中右図柄バッファ、特別図柄プロセスフラグ、払出コマンド格納ポインタ、賞球中フラグ、球切れフラグ、払出停止フラグなど制御状態に応じて選択的に処理を行うためのフラグ）に初期値を設定する作業領域設定処理を行う（ステップＳ１２）。

【０１４２】

さらに、ＣＰＵ５６は、所定の払出禁止条件が成立しているか否かを判定し（ステップＳ１３ａ）、払出禁止条件が成立していなければ、球払出装置９７からの払出が可能であることを指示する払出許可状態指定コマンド（以下、払出可能状態指定コマンドという。）を払出制御基板３７に対して送信する処理を行う（ステップＳ１３ｂ）。なお、払出禁止条件が成立していれば、主基板３１の制御状態を払出禁止状態に設定する。この実施の形態では、球切れフラグを球切れ状態を示す状態（オン状態）とするとともに、満タンフラグを下皿満タンを示す状態（オン状態）とすることで、主基板３１の制御状態を払出禁止状態に設定する。払出禁止条件は、例えば球切れ状態となっている場合や下皿満タン状態となっている場合など、払い出すべき遊技球を払い出すことができないおそれがある場合や遊技球を払い出すことが適当でない場合に成立する。従って、ステップＳ１３ａでは、例えば、球切れスイッチ１８７による検出状態の確認や、満タンスイッチ４８による検出状態の確認が行われる。なお、ステップＳ１３ａの判定処理が実行される段階では後述するタイマ割込の設定が行われていないため、ソフトウェアタイマによるウエイト処理などによって監視時間（例えば２ｍｓ）を作成し、後述するスイッチの状態を監視する処理（ステップＳ１５０～ステップＳ１５９）と同様の処理を実行することで、その監視時間毎に球切れスイッチ１８７や満タンスイッチ４８の状態を監視してスイッチがオンしたか否かを判定するようにすればよい。

【０１４３】

また、ＣＰＵ５６は、他のサブ基板（ランプ制御基板３５、音制御基板７０、図柄制御基板８０）を初期化するための初期化コマンドを各サブ基板に送信する処理を実行する（ステップＳ１４）。初期化コマンドとして、可変表示装置９に表示される初期図柄を示すコマンド（図柄制御基板８０に対して）や賞球ランプ５１および球切れランプ５２の消灯を指示するコマンド（ランプ制御基板３５に対して）等がある。

【０１４４】

初期化処理では、払出制御基板３７に対して、払出禁止条件が成立していない場合に払出可能状態指定コマンドが送信され、払出禁止条件が成立している場合に払出禁止状態指定コマンド（以下、払出停止状態指定コマンドという。）は送信されない。仮に、遊技機の状態が球払出装置９７からの払出が可能でない状態（払出禁止条件が成立している状態）であった場合であっても、払出制御基板３７における初期化処理において払出禁止状態に

設定されているはずなので問題はない。なお、払出可能状態指定コマンドおよび他のサブ基板に対する初期化コマンドの送信処理において、例えば、各コマンドが設定されているテーブル（ＲＯＭ領域）のアドレスをポインタにセットし、後述するコマンドセット処理（図３９参照）のような処理ルーチンをコールすればよい。

【０１４５】

そして、２ｍｓ毎に定期的にタイマ割込がかかるようにＣＰＵ５６に設けられているＣＴＣのレジスタの設定が行われる（ステップＳ１５）。すなわち、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。

【０１４６】

初期化処理の実行（ステップＳ１１～Ｓ１５）が完了すると、メイン処理で、表示用乱数更新処理（ステップＳ１７）および初期値用乱数更新処理（ステップＳ１８）が繰り返し実行される。表示用乱数更新処理および初期値用乱数更新処理が実行されるときには割込禁止状態とされ（ステップＳ１６）、表示用乱数更新処理および初期値用乱数更新処理の実行が終了すると割込許可状態とされる（ステップＳ１９）。表示用乱数とは、可変表示装置９に表示される図柄を決定するための乱数であり、表示用乱数更新処理とは、表示用乱数を発生するためのカウンタのカウント値を更新する処理である。また、初期値用乱数更新処理とは、初期値用乱数を発生するためのカウンタのカウント値を更新する処理である。初期値用乱数とは、大当りとするか否かを決定するための乱数を発生するためのカウンタ（大当り決定用乱数発生カウンタ）等のカウント値の初期値を決定するための乱数である。後述する遊技制御処理において、大当り決定用乱数発生カウンタのカウント値が１周すると、そのカウンタに初期値が設定される。

【０１４７】

なお、表示用乱数更新処理が実行されるときには割込禁止状態とされるのは、表示用乱数更新処理が後述するタイマ割込処理でも実行されることから、タイマ割込処理における処理と競合してしまうのを避けるためである。すなわち、ステップＳ１７の処理中にタイマ割込が発生してタイマ割込処理中で表示用乱数を発生するためのカウンタのカウント値を更新してしまったのでは、カウント値の連続性が損なわれる場合がある。しかし、ステップＳ１７の処理中では割込禁止状態にしておけば、そのような不都合が生ずることはない。

【０１４８】

図２０は、遊技状態復旧処理の一例を示すフローチャートである。遊技状態復旧処理において、ＣＰＵ５６は、まず、スタックポインタの復帰処理を行う（ステップＳ８０）。スタックポインタの値は、後で詳述する電力供給停止時処理において、所定のＲＡＭエリア（電源バックアップされている作業領域におけるスタックポインタ退避バッファ）に退避している。よって、ステップＳ８１では、そのＲＡＭエリアの値をスタックポインタに設定することによって復帰させる。なお、復帰されたスタックポインタが指す領域（すなわちスタック領域）には、電力供給が停止したときのレジスタ値やプログラムカウンタ（ＰＣ）の値が退避している。

【０１４９】

次いで、ＣＰＵ５６は、払出停止状態であったか否か確認する（ステップＳ８２）。払出停止状態であったか否かは、電源バックアップされているＲＡＭエリアに保存されている所定の作業領域（例えば、普通図柄判定用乱数カウンタ、普通図柄判定用バッファ、特別図柄左中右図柄バッファ、特別図柄プロセスフラグ、払出コマンド格納ポインタ、賞球中フラグ、球切れフラグ、満タンフラグ、払出停止フラグなど）における払出状態データとしての払出停止フラグによって確認される。払出停止フラグは、球切れフラグまたは満タンフラグのいずれか一方がオン状態となったときにオン状態となり、球切れフラグおよび満タンフラグの双方がオフしたときにオフ状態となる。払出停止状態であった場合には、主基板３１の制御状態を払出禁止状態に設定する。この実施の形態では、球切れフラグを球切れ状態を示す状態（オン状態）とするとともに、満タンフラグを下皿満タンを示す状態（オン状態）とすることで、主基板３１の制御状態を払出禁止状態に設定する。払出停

止状態でなかった場合には、払出制御手段に対して払出が可能であることを指示する払出制御コマンド（払出可能状態指定コマンド）を送信する（ステップＳ８３）。なお、払出停止状態であった場合には払出の停止を指示する払出制御コマンド（払出停止状態指定コマンド）は送信されないが、払出制御基板３７における復旧処理（図４８参照）において払出禁止状態に設定されているはずなので問題はない。

【０１５０】

補給球の不足や余剰球受皿４の満タンについて払出制御手段は認識できないので、遊技制御手段から通知しないと、停電等からの復旧時に、補給球の不足や余剰球受皿４の満タンであるにもかかわらず遊技球の払出処理を開始してしまうおそれがある。しかし、この実施の形態では、補給球の不足や余剰球受皿４の満タンでない場合に、遊技状態復旧処理において払出が可能であること指示する払出制御コマンドが送信されるとともに、その払出制御コマンドを受信しない限り払出制御手段が払出処理を実行しない構成とされているので、補給球の不足や余剰球受皿４の満タンであるにもかかわらず払出制御手段が遊技球の払出処理を開始してしまうことはない。なお、払出制御手段が実行する処理については、あとで詳しく説明する。

【０１５１】

また、ＣＰＵ５６は、無条件に、払出制御基板３７に対して払出が可能であることを指示する払出制御コマンド（払出可能状態指定コマンド）を送信してもよい。そのように構成した場合には、払出制御手段は、遊技制御手段から必ず払出制御コマンドを受信するので、遊技制御手段が正常に立ち上がったことを直ちに認識することができる。また、実際には、補給球の不足や余剰球受皿４が満タンであったとしても、賞球処理において払出停止状態指定コマンドが払出制御手段に対して送信されるので、補給球の不足や余剰球受皿４が満タンであるにも関わらず、払出制御が続行されてしまうようなことはない。また、払出可能状態指定コマンドの送信に代えて、電力供給停止前に最後の送信した払出制御コマンドを送信するようにしてもよい。その場合、払出制御手段も、制御状態復旧処理を行っているのであるが、制御状態復旧処理を行った後、所定時間内受信した払出制御コマンドで指定される内容を無視する等の制御を行う。

【０１５２】

次いで、ＣＰＵ５６は、電力供給が停止したときの可変表示装置９における特別図柄の表示状態に応じて、その表示状態を復旧させるための表示制御コマンドを送信する（ステップＳ８４）。

【０１５３】

また、ＣＰＵ５６は、コマンド送信中フラグがオンしているか否か確認する（ステップＳ８５）。すなわち、電源供給が停止したときにコマンドの送信中であったか否かを確認する。コマンド送信中フラグは、電源バックアップされているＲＡＭエリアの所定の領域に保存されている。なお、コマンド送信中フラグは、後述するコマンド送信処理（図４０参照）において、コマンドの送信処理の実行中にセットされ、コマンドの送信処理を終えたときにリセットされるフラグである。コマンド送信中フラグがオンであれば、ＣＰＵ５６は、コマンド送信中フラグをリセットする（ステップＳ８６）。そして、ＣＰＵ５６は、スタック領域における復帰アドレス（ＮＭＩによる電力供給停止時処理によって退避されたアドレス）を示す値を、後述するコマンド送信処理の最初のアドレスを示す値にセットする（ステップＳ８７）。

【０１５４】

その後、ＣＰＵ５６は、バックアップフラグをクリアする（ステップＳ８８）すなわち、前回の電力供給停止時に所定の記憶保護処理が実行されたことを示すフラグをリセットする。よって、制御状態の復旧後に不必要な情報が残存しないようにすることができる。また、スタック領域から各種レジスタの退避値を読み出して、各種レジスタ（ＩＸレジスタ、ＨＬレジスタ、ＤＥレジスタ、ＢＣレジスタ）に設定する（ステップＳ８９）。すなわち、レジスタ復元処理を行う。なお、各レジスタが復元させる毎に、スタックポインタの値が減らされる。すなわち、スタックポインタの値が、スタック領域の１つ前のアドレス

を指すように更新される。そして、パリティフラグがオンしていない場合には割込許可状態にする（ステップＳ９０，Ｓ９１）。最後に、ＡＦレジスタ（アキュミュレータとフラグのレジスタ）をスタック領域から復元する（ステップＳ９２）。

【０１５５】

そして、ＲＥＴ命令が実行される。ＲＥＴ命令が実行されるときには、ＣＰＵ５６は、スタックポインタが指す領域に格納されているデータをプログラムカウンタに設定することによってプログラムのリターン動作を実現する。ただし、ここでのリターン先は、遊技状態復旧処理をコールした部分ではない。なぜなら、ステップＳ８１においてスタックポインタの復帰処理がなされ、ステップＳ８９でレジスタの復元処理が終了した後では、スタック領域を指すスタックポインタは、ＮＭＩによる電力供給停止時処理が開始されたときに実行されていたプログラムのアドレスが退避している領域を指している。すなわち、復帰されたスタックポインタが指すスタック領域に格納されているリターンアドレスは、プログラムにおける前回の電力供給停止時にＮＭＩが発生したアドレスである。従って、ステップＳ９２の次のＲＥＴ命令によって、電力供給停止時にＮＭＩが発生したアドレスにリターンする。

【０１５６】

なお、ステップＳ８７でスタック領域における復帰アドレスを示す値がコマンド送信処理の最初のアドレスを示す値に変更されていた場合には、ステップＳ８９でレジスタの復元処理が終了した後では、スタック領域を指すスタックポインタは、ステップＳ８７で書き換えられたコマンド送信処理のプログラムの最初を示すアドレスが退避している領域を指していることになる。従って、ステップＳ９２の次のＲＥＴ命令によって、コマンド送信処理が開始されるときのアドレスにリターンする。

【０１５７】

すなわち、この実施の形態では、スタック領域に退避されていたアドレスデータ（プログラムアドレスデータ）にもとづいて復旧制御が実行されている。

【０１５８】

タイマ割込が発生すると、ＣＰＵ５６は、レジスタの退避処理（ステップＳ２０）を行った後、図２１に示すステップＳ２１～Ｓ３２の遊技制御処理を実行する。遊技制御処理において、ＣＰＵ５６は、まず、スイッチ回路５８を介して、ゲートスイッチ３２ａ、始動口スイッチ１４ａ、カウントスイッチ２３および入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａ等のスイッチの検出信号を入力し、それらの状態判定を行う（スイッチ処理：ステップＳ２１）。

【０１５９】

次いで、パチンコ遊技機１の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる（エラー処理：ステップＳ２２）。

【０１６０】

次に、遊技制御に用いられる大当り判定用の乱数等の各判定用乱数を生成するための各カウンタのカウント値を更新する処理を行う（ステップＳ２３）。ＣＰＵ５６は、さらに、表示用乱数および初期値用乱数を生成するためのカウンタのカウント値を更新する処理を行う（ステップＳ２４，Ｓ２５）。

【０１６１】

さらに、ＣＰＵ５６は、特別図柄プロセス処理を行う（ステップＳ２６）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機１を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップＳ２７）。普通図柄プロセス処理では、普通図柄表示器１０の表示状態を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

【０１６２】
次いで、ＣＰＵ５６は、特別図柄に関する表示制御コマンドをＲＡＭ５５の所定の領域に設定して表示制御コマンドを送出する処理を行う（特別図柄コマンド制御処理：ステップＳ２８）。また、普通図柄に関する表示制御コマンドをＲＡＭ５５の所定の領域に設定して表示制御コマンドを送出する処理を行う（普通図柄コマンド制御処理：ステップＳ２９）。
【０１６３】
さらに、ＣＰＵ５６は、例えばホール管理用コンピュータに供給される大当り情報、始動情報、確率変動情報などのデータを出力する情報出力処理を行う（ステップＳ３０）。
【０１６４】
また、ＣＰＵ５６は、所定の条件が成立したときにソレノイド回路５９に駆動指令を行う（ステップＳ３１）。可変入賞球装置１５または開閉板２０を開状態または閉状態としたり、大入賞口内の遊技球通路を切り替えたりするために、ソレノイド回路５９は、駆動指令に応じてソレノイド１６，２１，２１Ａを駆動する。
【０１６５】
そして、ＣＰＵ５６は、入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａの検出信号にもとづく賞球個数の設定などを行う賞球処理を実行する（ステップＳ３２）。具体的には、入賞口スイッチ２９ａ，３０ａ，３３ａ，３９ａがオンしたことにもとづく入賞検出に応じて、払出制御基板３７に賞球個数を示す払出制御コマンドを出力する。払出制御基板３７に搭載されている払出制御用ＣＰＵ３７１は、賞球個数を示す払出制御コマンドに応じて球払出装置９７を駆動する。その後、レジスタの内容を復帰させ（ステップＳ３３）、割込許可状態に設定する（ステップＳ３４）。
【０１６６】
以上の制御によって、この実施の形態では、遊技制御処理は２ｍｓ毎に起動されることになる。なお、この実施の形態では、タイマ割込処理で遊技制御処理が実行されているが、タイマ割込処理では例えば割込が発生したことを示すフラグのセットのみがなされ、遊技制御処理はメイン処理において実行されるようにしてもよい。
【０１６７】
図２２～図２４は、電源基板９１０からの電源断信号に応じて実行されるマスク不能割込処理（電力供給停止時処理）の処理例を示すフローチャートである。なお、マスク不能割込処理とは、割込禁止がかけられない処理を意味する。マスク不能割込が発生すると、ＣＰＵ５６に内蔵されている割込制御機構は、マスク不能割込発生時に実行されていたプログラムのアドレス（具体的には実行完了後の次のアドレス）を、スタックポインタが指すスタック領域に退避させるとともに、スタックポインタの値を増やす。すなわち、スタックポインタの値がスタック領域の次のアドレスを指すように更新する。
【０１６８】
電力供給停止時処理において、ＣＰＵ５６は、ＡＦレジスタ（アキュミュレータとフラグのレジスタ）を所定のバックアップＲＡＭ領域に退避する（ステップＳ４５１）。また、割込フラグをパリティフラグにコピーする（ステップＳ４５２）。パリティフラグはバックアップＲＡＭ領域に形成されている。また、ＢＣレジスタ、ＤＥレジスタ、ＨＬレジスタ、ＩＸレジスタおよびスタックポインタをバックアップＲＡＭ領域に退避する（ステップＳ４５４～Ｓ４５８）。なお、電源復旧時には、退避された内容にもとづいてレジスタ内容が復元され、パリティフラグの内容に応じて、割込許可状態／禁止状態の内部設定がなされる。
【０１６９】
次いで、ＣＰＵ５６は、クリアデータ（００）を適当なレジスタにセットし（ステップＳ４５９）、処理数（この例では「７」）を別のレジスタにセットする（ステップＳ４６０）。また、出力ポート０のアドレスをＩＯポインタに設定する（ステップＳ４６１）。ＩＯポインタとして、さらに別のレジスタが用いられる。
【０１７０】

そして、ＩＯポインタが指すアドレスにクリアデータをセットするとともに（ステップＳ４６２）、ＩＯポインタの値を１増やし（ステップＳ４６３）、処理数の値を１減算する（ステップＳ４６４）。ステップＳ４６２～Ｓ４６４の処理が、処理数の値が０になるまで繰り返される（ステップＳ４６５）。その結果、全ての出力ポート０～６（図１５および図１６参照）にクリアデータが設定される。図１５および図１６に示すように、この例では、「１」がオン状態であり、クリアデータである「００」が各出力ポートにセットされるので、全ての出力ポートがオフ状態になる。

【０１７１】

上記のように、各出力ポートがオフ状態になるので、保存される遊技状態と整合しない状況が発生することは確実に防止される。つまり、パチンコ遊技機のように可変入賞球装置を有している遊技機において、実装の関係上、可変入賞球装置における可変入賞口の位置と入賞を検出する入賞口スイッチの設置位置とを、ある程度離さざるを得ない。出力ポート、特に可変入賞球装置を開放状態にするための信号が出力される出力ポートを直ちにオフ状態にしないと、電力供給停止時に、可変入賞口に入賞したにもかかわらず、電力供給停止時処理の実行が開始されて入賞口スイッチの検出がなされない状況が起こりうる。その場合、可変入賞口に入賞があったことは保存されない。すなわち、実際に生じている遊技状態（入賞があったこと）と保存される遊技状態とが整合しない。しかし、この実施の形態では、出力ポートがクリアされて可変入賞球装置が閉じられるので、保存される遊技状態と整合しない状況が発生することは確実に防止される。

【０１７２】

また、電気部品の駆動が不能になる状態になる前に実行される電力供給停止時処理の際に、出力ポートをクリアすることができるので、電気部品の駆動が不能になる状態となる前に遊技制御手段によって制御される各電気部品を、適切な動作停止状態にすることができる。例えば、開放中の大入賞口を閉成させ、また開放中の可変入賞球装置１５を閉成させるなど、電気部品についての作動を停止させたあとに電気部品の駆動が不能になる状態とすることができる。従って、適切な停止状態で電力供給の復旧を待つことが可能になる。

【０１７３】

さらに、電力供給停止時処理の際に、各電気部品を動作停止状態にするので、各電気部品を駆動するために電力が費やされることがなくなり、また、出力ポートからの信号出力に用いられる電流が遮断されるので、微量ではあるが電力消費を抑えることができる。

【０１７４】

さらに、この実施の形態では、所定期間（以下、払出確認期間という）、賞球カウントスイッチ３０１Ａの検出信号をチェックする。そして、賞球カウントスイッチ３０１Ａがオンしたら総賞球数バッファの内容を１減らす。

【０１７５】

なお、この実施の形態では、払出確認期間を計測するために、払出確認期間計測用カウンタが用いられる。払出確認期間計測用カウンタの値は、初期値ｍから、以下に説明するスイッチ検出処理のループ（Ｓ４６７から始まってＳ４６７に戻るループ）が１回実行される毎に－１され、その値が０になると、払出確認期間が終了したとする。検出処理のループでは、例外はあるがほぼ一定の処理が行われるので、ループの１周に要する時間のｍ倍の時間が、ほぼ払出確認期間に相当する。

【０１７６】

払出確認期間を計測するために、ＣＰＵ５６の内蔵タイマを用いてもよい。すなわち、スイッチ検出処理開始時に、内蔵タイマに所定値（払出確認期間に相当）を設定しておく。そして、スイッチ検出処理のループが１回実行される毎に、内蔵タイマのカウント値をチェックする。そして、カウント値が０になったら、払出確認期間が終了したとする。内蔵タイマの値が０になったことを検出するために内蔵タイマによる割込を用いることもできるが、この段階では制御内容（ＲＡＭに格納されている各値など）を変化させないように、割込を用いず、内蔵タイマのカウント値を読み出してチェックするようなプログラム構成の方が好ましい。

【０１７７】
また、払出確認期間は、遊技球が、球払出装置９７から落下した時点（例えば図５に示すスプロケット２９２の下方の球通路２９３ａ，２９３ｂに送り出された時点）から、賞球カウントスイッチ３０１Ａに到達するまでの時間以上に設定される。球払出装置９７から賞球カウントスイッチ３０１Ａまでの距離をＬとすると、その間の落下時間ｔは、ｔ＝√（２Ｌ／ｇ）（ｇ：重力加速度）になるので、払出確認期間は、それ以上に設定される。払出確認期間の具体的な値は、距離Ｌの値や、落下時間ｔからどの程度余裕を持たせるかによって異なるが、例えば１００［ｍｓ］～１５０［ｍｓ］程度とされる。
【０１７８】
遊技制御手段において貸し球の払出検出を行う場合にも、同様にして、払出確認期間が設定される。すなわち、遊技球が、球払出装置９７から落下した時点（例えば図５に示すスプロケット２９２の下方の球通路２９３ａ，２９３ｂに送り出された時点）から、球貸しカウントスイッチ３０１Ｂに到達するまでの時間以上に設定される。従って、球払出装置９７から球貸しカウントスイッチ３０１Ｂまでの距離をＬとすると、その間の落下時間ｔは、やはりｔ＝√（２Ｌ／ｇ）（ｇ：重力加速度）になるので、払出確認期間はそれ以上に設定される。この場合にも、払出確認期間の具体的な値は距離Ｌの値や、落下時間ｔからどの程度余裕を持たせるかによって異なるが、例えば１００［ｍｓ］～１５０［ｍｓ］程度とされる。なお、球払出装置９７から賞球カウントスイッチ３０１Ａまでの距離と貸し球カウントスイッチ３０１Ｂまでの距離とが異なる場合には、球払出装置９７からの距離が離れているスイッチの距離にもとづいて払出確認期間を定めるようにすればよい。
【０１７９】
少なくとも、スイッチ検出処理が実行される払出確認期間では、賞球カウントスイッチ３０１Ａ（または賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂ）が遊技球を検出できる状態でなければならない。そこで、この実施の形態では、図９に示されたように、電源基板９１０におけるコンバータＩＣ９２０の入力側に比較的大容量の補助駆動電源としてのコンデンサ９２３が接続されている。よって、遊技機に対する電力供給停止時にも、ある程度の期間は＋１２Ｖ電源電圧がスイッチ駆動可能な範囲に維持され、賞球カウントスイッチ３０１Ａ（または賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂ）が動作可能になる。その期間が、上記の払出確認期間以上になるように、コンデンサ９２３の容量が決定される。
【０１８０】
なお、入力ポートおよびＣＰＵ５６も、コンバータＩＣ９２０で作成される＋５Ｖ電源で駆動されるので、電力供給停止時にも、比較的長い期間動作可能になっている。
【０１８１】
上記のように、この例では、払出確認期間計測用カウンタに初期値ｍが設定される（ステップＳ４６６）。また、ステップＳ４６７において、２ｍｓ計測用カウンタに２ｍｓの時間に相当する初期値ｎが設定される。そして、２ｍｓ計測用カウンタの値が０になるまで（ステップＳ４６８）、２ｍｓ計測用カウンタの値が－１される（ステップＳ４６９）。
【０１８２】
２ｍｓ計測用カウンタの値が０になると、賞球カウントスイッチ３０１Ａの検出信号の入力チェックが行われる。すなわち、後述するスイッチ処理およびスイッチチェック処理に類似した処理が行われる。具体的には、入力ポート１に入力されているデータを入力する（ステップＳ４７０）。次いで、クリアデータ（００）をセットする（ステップＳ４７１）。また、ポート入力データ、この場合には入力ポート１からの入力データを「比較値」として設定する（ステップＳ４７２）。さらに、賞球カウントスイッチ３０１Ａのためのスイッチタイマのアドレスをポインタにセットする（ステップＳ４７３）。
【０１８３】
そして、ポインタ（スイッチタイマのアドレスが設定されている）が指すスイッチタイマをロードするとともに（ステップＳ４７４）、比較値を右（上位ビットから下位ビットへの方向）にシフトする（ステップＳ４７５）。比較値には入力ポート１のデータ設定され

ている。そして、この場合には、賞球カウントスイッチ３０１Ａの検出信号がキャリーフラグに押し出される。

【０１８４】

キャリーフラグの値が「１」であれば（ステップＳ４７６）、すなわち賞球カウントスイッチ３０１Ａの検出信号がオン状態であれば、スイッチタイマの値を１加算する（ステップＳ４７７）。キャリーフラグの値が「０」であれば、すなわち賞球カウントスイッチ３０１Ａの検出信号がオフ状態であれば、スイッチタイマにクリアデータをセットする（ステップＳ４７８）。すなわち、スイッチがオフ状態であれば、スイッチタイマの値が０に戻る。

【０１８５】

そして、スイッチタイマの値が２になったときに（ステップＳ４７９）、総賞球数格納バッファの格納値を１減算するとともに（ステップＳ４８０）、賞球情報カウンタの値を＋１する（ステップＳ４８１）。そして、賞球情報カウンタの値が１０以上であれば（ステップＳ４８２）、賞球情報出力カウンタの値を＋１するとともに（ステップＳ４８３）、賞球情報カウンタの値を－１０する（ステップＳ４８４）。

【０１８６】

次いで、払出確認期間計測用カウンタの値を－１し（ステップＳ４８５）、その値が０になっていなければステップＳ４６７に戻る。

【０１８７】

以上の処理によって、払出確認期間内に賞球カウントスイッチ３０１Ａがオンしたら、総賞球数格納バッファの値が－１される。バックアップＲＡＭの内容を保存するための処理は、このようなスイッチ検出処理の後で行われるので、払出が完了した賞球について、必ず総賞球数格納バッファが－１される。従って、遊技球の払出に関して、保存される制御状態に矛盾が生じてしまうことが防止される。また、スイッチ検出処理において、遊技機外部への賞球情報出力のための賞球情報出力回数カウンタの演算も行われるので、外部に出力される賞球情報と実際の払出賞球数とが食い違ってしまうようなこともない。

【０１８８】

また、上記のスイッチ検出処理では、検出期間用カウンタを用いたタイマ処理が施されている。すなわち、２ｍｓ毎に賞球カウントスイッチ３０１Ａの検出信号のチェックが行われ、２回連続してオン検出した場合に、賞球カウントスイッチ３０１Ａが確実にオンしたと見なされる。すなわち、所定の遊技媒体検出判定期間（電力供給停止時処理において、遊技媒体（ここでは払い出された賞球）の検出の有無を判定するための期間。この実施の形態では、２ｍｓ以上の期間）の前後に２回連続してオン検出した場合に、１個の賞球の払出が完了したと見なされる。このように、この実施の形態では、遊技媒体検出判定期間を、通常遊技媒体検出判定期間（電力供給停止時処理での処理でない、通常の遊技状態において遊技媒体の有無を判定するための期間。この実施の形態では、後述するスイッチオン判定値（図３４参照）によって決定される２ｍｓ以上の期間であって、後述する図３２のステップＳ１８８の判断で用いられている。）と同じ期間としている。従って、通常の制御と同一の条件の下で、賞球カウントスイッチ３０１Ａがオンしたか否かを判定することができる。また、通常の制御と同一の条件の下、同一の処理によって賞球カウントスイッチ３０１Ａがオンしたか否かを判定するので、電力供給停止時処理でのスイッチ検出の処理モジュールと、通常の制御におけるスイッチ検出の処理モジュール（図２８の処理や図２９の処理を含む図２１のステップＳ２１の処理モジュール）を、共通の処理モジュールとすることができる。すなわち、通常の制御におけるスイッチ検出の処理モジュールを、電力供給停止時処理でのスイッチ検出の際に利用することができる。なお、遊技媒体検出判定期間は、通常遊技媒体検出判定期間と異なる期間としてもよい。上記のように、２回連続してオン検出した場合に、賞球カウントスイッチ３０１Ａが確実にオンしたと見なされるようにしているため、誤ってスイッチオン検出がなされてしまうことが防止され、払い出された賞球を確実に検出することが可能になる。

【０１８９】

なお、この実施の形態では、賞球カウントスイッチ３０１Ａのみのスイッチ検出処理が行われたが、始動入賞口のスイッチや大入賞口に関連するＶ入賞スイッチ２２やカウントスイッチについても同様のスイッチ検出処理を行ってもよい。また、他の入賞についても同様のスイッチ検出処理を行ってもよい。そのようなオンチェックも行う場合には、入賞口に遊技球が入賞した直後に停電が発生したような場合でも、その入賞が確実に検出され、保存される遊技状態に反映される。

【０１９０】

払出確認期間が経過すると（ステップＳ４８６）、すなわち、払出確認期間計測用カウンタの値が０になると、バックアップあり指定値（この例では「５５Ｈ」）をバックアップフラグにストアする（ステップＳ４８７）。バックアップフラグはバックアップＲＡＭ領域に形成されている。次いで、パリティデータを作成する（ステップＳ４８８～Ｓ４９７）。すなわち、まず、クリアデータ（００）をチェックサムデータエリアにセットし（ステップＳ４８８）、チェックサム算出開始アドレスをポインタにセットする（ステップＳ４８９）。また、チェックサム算出回数をセットする（ステップＳ４９０）。

【０１９１】

そして、チェックサムデータエリアの内容とポインタが指すＲＡＭ領域の内容との排他的論理和を演算する（ステップＳ４９１）。演算結果をチェックサムデータエリアにストアするとともに（ステップＳ４９２）、ポインタの値を１増やし（ステップＳ４９３）、チェックサム算出回数の値を１減算する（ステップＳ４９４）。ステップＳ４９１～Ｓ４９４の処理が、チェックサム算出回数の値が０になるまで繰り返される（ステップＳ４９５）。

【０１９２】

チェックサム算出回数の値が０になったら、ＣＰＵ５６は、チェックサムデータエリアの内容の各ビットの値を反転する（ステップＳ４９６）。そして、反転後のデータをチェックサムデータエリアにストアする（ステップＳ４９７）。このデータが、電源投入時にチェックされるパリティデータとなる。次いで、ＲＡＭアクセスレジスタにアクセス禁止値を設定する（ステップＳ４９８）。以後、内蔵ＲＡＭ５５のアクセスができなくなる。

【０１９３】

そして、ＲＡＭアクセスレジスタにアクセス禁止値を設定すると、ＣＰＵ５６は、待機状態（ループ状態）に入る。従って、システムリセットされるまで、何もしない状態になる。

【０１９４】

この実施の形態では、遊技制御処理において用いられるデータが格納されるＲＡＭ領域は全て電源バックアップされている。従って、その内容が正しく保存されているか否かを示すチェックサムの生成処理、およびその内容を書き換えないようにするためのＲＡＭアクセス防止処理が、遊技状態を保存するための処理に相当する。

【０１９５】

なお、この実施の形態では、ＮＭＩに応じて電力供給停止時処理が実行されたが、電源断信号をＣＰＵ５６のマスク可能端子に接続し、マスク可能割込処理によって電力供給停止時処理を実行してもよい。また、電源断信号を入力ポートに入力し、入力ポートのチェック結果に応じて電力供給停止時処理を実行してもよい。

【０１９６】

また、この実施の形態では、電源断信号に応じて起動される処理の最初にレジスタの保存処理が行われたが、スイッチ検出処理においてレジスタを使用しない場合には、スイッチ検出処理の実行後に、すなわち、バックアップフラグの設定とチェックサムの算出の処理の前にレジスタ保存処理を行うことができる。その場合には、レジスタ保存処理、バックアップフラグ設定処理、チェックサム算出処理および出力ポートのオフ設定処理を電力供給停止時処理と見なすことができる。さらに、スイッチ検出処理において幾つかのレジスタを使用する場合であっても、使用しないレジスタについては、バックアップフラグの設定とチェックサムの算出の処理の前にレジスタ保存処理を行うことができる。

【０１９７】
なお、上記の例では、出力ポートのクリア処理を、スイッチ検出処理の実行前（ステップＳ４６６の前）に行っている。電力供給停止時処理の実行中では、ＣＰＵ５６やスイッチ類はコンデンサ９２３，９２４の充電電力等で駆動されることになる。出力ポートのクリア処理をスイッチ検出処理の実行前に行っているので、大入賞口や可変入賞装置等がソレノイド等の電気部品で駆動されるように構成されていても、それらが駆動されることはなく、コンデンサ（特にコンデンサ９２４）の充電電力等を電力供給停止時処理のために効果的に使用することができる。
【０１９８】
なお、上記の例において、電源が断することが検出された後にＶ入賞スイッチ２２を検出する場合には、ソレノイド２１（大入賞口をＶ入賞スイッチに誘導するための部材を動作させるもの）の出力ポートについては、スイッチ検出処理の実行後にクリアする。そのようにすれば、継続権発生の条件であるＶ入賞をしていない状態で停電が発生した場合、停電発生直前に大入賞口に入った遊技球をＶ入賞スイッチ２２の側に誘導することができる。従って、不当な継続権の消滅を防止することができる。この場合、上記の払出確認期間の相当する期間は、大入賞口に入賞した遊技球がＶ入賞スイッチ２２に到達するまでの時間以上の所定期間である。なお、ラッチ式のソレノイドを用いた場合には、出力ポートのクリア処理は不要である。
【０１９９】
また、出力ポートのクリアによって大入賞口が閉じた場合でも、大入賞口内に遊技球があることも考えられるので、電源断信号に応じて実行されるスイッチ検出処理において、カウントスイッチ２３の検出も行うことが望ましい。上記の例外的な処理については、第１種パチンコ遊技機においてのみならず、第２種パチンコ遊技機や第３種パチンコ遊技機についても同様である。
【０２００】
図２５は、遊技機への電力供給停止時の電源電圧低下やＮＭＩ信号（＝電源断信号：電力供給停止時信号）の様子を示すタイミング図である。遊技機に対する電力供給が停止すると、最も高い直流電源電圧であるＶSLのうちの監視電圧（電源監視用ＩＣ９０２に入力される電圧）の電圧値は徐々に低下する。そして、この例では、＋２２Ｖにまで低下すると、電源基板９１０に搭載されている電源監視用ＩＣ９０２から電源断信号が出力される（ローレベルになる）。
【０２０１】
電源断信号は、電気部品制御基板（この実施の形態では主基板３１および払出制御基板３７）に導入され、ＣＰＵ５６および払出制御用ＣＰＵ３７１のＮＭＩ端子に入力される。ＣＰＵ５６および払出制御用ＣＰＵ３７１は、ＮＭＩ処理によって、所定の電力供給停止時処理を実行する。
【０２０２】
ＶSLの電圧値がさらに低下して所定値（この例では＋９Ｖ）にまで低下すると、主基板３１や払出制御基板３７に搭載されているシステムリセット回路の出力がローレベルになり、ＣＰＵ５６および払出制御用ＣＰＵ３７１がシステムリセット状態になる。なお、ＣＰＵ５６および払出制御用ＣＰＵ３７１は、システムリセット状態とされる前に、電力供給停止時処理を完了している。
【０２０３】
ＶSLの電圧値がさらに低下してＶcc（各種回路を駆動するための＋５Ｖ）を生成することが可能な電圧を下回ると、各基板において各回路が動作できない状態となる。しかし、少なくとも主基板３１や払出制御基板３７では、電力供給停止時処理が実行され、ＣＰＵ５６および払出制御用ＣＰＵ３７１がシステムリセット状態とされている。
【０２０４】
以上のように、この実施の形態では、電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源ＶSLの電圧を監視して、その電源の電圧が所定値を下回ったら電圧低下

信号（電源断検出信号）を発生する。図２５に示すように、電源断信号が出力されるタイミングでは、ＩＣ駆動電圧は、まだ各種回路素子を十分駆動できる電圧値になっている。従って、ＩＣ駆動電圧で動作する主基板３１のＣＰＵ５６が所定の電力供給停止時処理を行うための動作時間が確保されている。

【０２０５】

なお、ここでは、電源監視回路は、遊技機で使用される直流電圧のうちで最も高い電源ＶSLから分岐された電圧を監視したが、電源断信号を発生するタイミングが、ＩＣ駆動電圧で動作する電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングであれば、監視対象電圧は、最も高い電源ＶSLの電圧でなくてもよい。すなわち、少なくともＩＣやソレノイドの駆動電圧よりも高い電圧を監視すれば、電気部品制御手段が所定の電力供給停止時処理を行うための動作時間が確保されるようなタイミングで電源断信号を発生することができる。この例では、ソレノイド等の駆動電圧として電源ＶSLから分岐された電圧が用いられるが、監視対象電圧が供給されるラインとは異なり、ソレノイド等に駆動電圧を供給するラインに大容量のコンデンサ９２４が接続されているので、ソレノイド等に対する駆動電圧の供給を継続することができる所定期間が確保されているタイミングで電源断信号を発生することができる。

【０２０６】

最も高い電源ＶSL以外の電圧を監視対象電圧とする場合、上述したように、監視対象電圧は、電力供給停止時のスイッチオン誤検出の防止も期待できる電圧であることが好ましい。すなわち、遊技機の各種スイッチに供給される電圧（スイッチ電圧：例えば賞球カウントスイッチ３０１Ａ、球貸しカウントスイッチ３０１Ｂ）が＋１２Ｖであることから、＋１２Ｖ電源電圧が落ち始める以前の段階で、電圧低下を検出できることが好ましい。よって、少なくともスイッチ電圧よりも高い電圧を監視することが好ましい。

【０２０７】

図２６は、払出検出手段からの検出信号の入力処理が実行される様子の一例を示すタイミング図である。この実施の形態では、電源断信号は、主基板３１および払出制御基板３７に入力され、主基板３１のＣＰＵ５６および払出制御用ＣＰＵ３７１のＮＭＩ端子に入力される。主基板３１のＣＰＵ５６は、マスク不能割込処理によって、上述した電力供給停止時処理を実行する。

【０２０８】

図２６に示すように、電源断信号がオン（この例ではハイレベルからローレベルに変化）するあたりで賞球払出が実行された場合、払出検出手段からの検出信号の入力処理が実行される払出確認期間内で賞球カウントスイッチ３０１Ａがオンする。従って、電源断信号がオンするあたりで実行された球払出についても、電力供給停止時処理が実行される際に、総賞球数バッファに反映することができる。

【０２０９】

ＶSLの電圧値がさらに低下して所定値（この例では＋９Ｖ）にまで低下すると、主基板３１に入力されているリセットＩＣ６５１からの信号がローレベルになり、ＣＰＵ５６がシステムリセット状態になる。なお、ＣＰＵ５６は、システムリセット状態とされる前に、電力供給停止時処理を完了している。

【０２１０】

ＶSLの電圧値がさらに低下してＶcc（各種回路を駆動するための＋５Ｖ）を生成することが可能な電圧を下回ると、各基板において各回路が動作できない状態となる。しかし、主基板３１では、電力供給停止時処理が実行され、ＣＰＵ５６がシステムリセット状態とされている。

【０２１１】

なお、払出制御基板３７における払出制御用ＣＰＵ３７１も、同様に電力供給停止時処理を行った後にシステムリセット状態になる。

【０２１２】

次に、メイン処理におけるスイッチ処理（ステップＳ２１）の具体例を説明する。この実

施の形態では、各スイッチの検出信号のオン状態が所定時間継続すると、確かにスイッチがオンしたと判定されスイッチオンに対応した処理が開始される。所定時間を計測するために、スイッチタイマが用いられる。スイッチタイマは、バックアップＲＡＭ領域に形成された１バイトのカウンタであり、検出信号がオン状態を示している場合に２ｍｓ毎に＋１される。図２７に示すように、スイッチタイマは検出信号の数Ｎ（クリアスイッチ９２１の検出信号を除く）だけ設けられている。この実施の形態ではＮ＝１３である。また、ＲＡＭ５５において、各スイッチタイマのアドレスは、入力ポートのビット配列順（図１７に示された上から下への順）と同じ順序で並んでいる。

【０２１３】

図２８は、遊技制御処理におけるステップＳ２１のスイッチ処理の処理例を示すフローチャートである。なお、スイッチ処理は、図２１に示すように遊技制御処理において最初に実行される。スイッチ処理において、ＣＰＵ５６は、まず、入力ポート０に入力されているデータを入力する（ステップＳ１０１）。次いで、処理数として「８」を設定し（ステップＳ１０２）、入賞口スイッチ３３ａのためのスイッチタイマのアドレスをポインタにセットする（ステップＳ１０３）。そして、スイッチチェック処理サブルーチンをコールする（ステップＳ１０４）。

【０２１４】

図２９は、スイッチチェック処理サブルーチンを示すフローチャートである。スイッチチェック処理サブルーチンにおいて、ＣＰＵ５６は、ポート入力データ、この場合には入力ポート０からの入力データを「比較値」として設定する（ステップＳ１２１）。また、クリアデータ（００）をセットする（ステップＳ１２２）。そして、ポインタ（スイッチタイマのアドレスが設定されている）が指すスイッチタイマをロードするとともに（ステップＳ１２３）、比較値を右（上位ビットから下位ビットへの方向）にシフトする（ステップＳ１２４）。比較値には入力ポート０のデータ設定されている。そして、この場合には、入賞口スイッチ３３ａの検出信号がキャリーフラグに押し出される。

【０２１５】

キャリーフラグの値が「１」であれば（ステップＳ１２５）、すなわち入賞口スイッチ３３ａの検出信号がオン状態であれば、スイッチタイマの値を１加算する（ステップＳ１２７）。加算後の値が０でなければ加算値をスイッチタイマに戻す（ステップＳ１２８，Ｓ１２９）。加算後の値が０になった場合には加算値をスイッチタイマに戻さない。すなわち、スイッチタイマの値が既に最大値（２５５）に達している場合には、それよりも値を増やさない。

【０２１６】

キャリーフラグの値が「０」であれば、すなわち入賞口スイッチ３３ａの検出信号がオフ状態であれば、スイッチタイマにクリアデータをセットする（ステップＳ１２６）。すなわち、スイッチがオフ状態であれば、スイッチタイマの値が０に戻る。

【０２１７】

その後、ＣＰＵ５６は、ポインタ（スイッチタイマのアドレス）を１加算するとともに（ステップＳ１３０）、処理数を１減算する（ステップＳ１３１）。処理数が０になっていなければステップＳ１２２に戻る。そして、ステップＳ１２２～Ｓ１３２の処理が繰り返される。

【０２１８】

ステップＳ１２２～Ｓ１３２の処理は、処理数分すなわち８回繰り返され、その間に、入力ポート０の８ビットに入力されるスイッチの検出信号について、順次、オン状態かオフ状態か否かのチェック処理が行われ、オン状態であれば、対応するスイッチタイマの値が１増やされる。

【０２１９】

ＣＰＵ５６は、スイッチ処理のステップＳ１０５において、入力ポート１に入力されているデータを入力する。次いで、処理数として「４」を設定し（ステップＳ１０６）、賞球カウントスイッチ３０１Ａのためのスイッチタイマのアドレスをポインタにセットする（

ステップＳ１０７）。そして、スイッチチェック処理サブルーチンをコールする（ステップＳ１０８）。

【０２２０】

スイッチチェック処理サブルーチンでは、上述した処理が実行されるので、ステップＳ１２２～Ｓ１３２の処理が、処理数分すなわち４回繰り返され、その間に、入力ポート１の４ビットに入力されるスイッチの検出信号について、順次、オン状態かオフ状態か否かのチェック処理が行われ、オン状態であれば、対応するスイッチタイマの値が１増やされる。

【０２２１】

なお、この実施の形態では、遊技制御処理が２ｍｓ毎に起動されるので、スイッチ処理も２ｍｓに１回実行される。従って、スイッチタイマは、２ｍｓ毎に＋１される。

【０２２２】

図３０～図３２は、遊技制御処理におけるステップＳ３２の賞球処理の一例を示すフローチャートである。この実施の形態では、賞球処理では、賞球払出の対象となる入賞口スイッチ３３ａ，３９ａ，２９ａ，３０ａ、カウントスイッチ２３および始動口スイッチ１４ａが確実にオンしたか否か判定されるとともに、オンしたら賞球個数を示す払出制御コマンドが払出制御基板３７に送出されるように制御し、また、満タンスイッチ４８および球切れスイッチ１８７が確実にオンしたか否か判定されるとともに、オンしたら所定の払出制御コマンドが払出制御基板３７に送出されるように制御する等の処理が行われる。

【０２２３】

賞球処理において、ＣＰＵ５６は、入力判定値テーブルのオフセットとして「１」を設定し（ステップＳ１５０）、スイッチタイマのアドレスのオフセットとして「９」を設定する（ステップＳ１５１）。入力判定値テーブル（図３４参照）のオフセット「１」は、入力判定値テーブルの２番目のデータ「５０」を使用することを意味する。また、各スイッチタイマは、図１７に示された入力ポートのビット順と同順に並んでいるので、スイッチタイマのアドレスのオフセット「９」は満タンスイッチ４８に対応したスイッチタイマが指定されることを意味する。そして、スイッチオンチェックルーチンがコールされる（ステップＳ１５２）。

【０２２４】

入力判定値テーブルとは、各スイッチについて、連続何回のオンが検出されたら確かにスイッチがオンしたと判定するための判定値が設定されているＲＯＭ領域である。入力判定値テーブルの構成例は図３４に示されている。図３４に示すように、入力判定値テーブルには、上から順に、すなわちアドレス値が小さい領域から順に、「２」、「５０」、「２５０」、「３０」、「２５０」、「１」の判定値が設定されている。また、スイッチオンチェックルーチンでは、入力判定値テーブルの先頭アドレスとオフセット値とで決まるアドレスに設定されている判定値と、スイッチタイマの先頭アドレスとオフセット値とで決まるスイッチタイマの値とが比較され、一致した場合には、例えばスイッチオンフラグがセットされる。

【０２２５】

スイッチオンチェックルーチンの一例が図３３に示されている。スイッチオンチェックルーチンにおいて、満タンスイッチ４８に対応するスイッチタイマの値が満タンスイッチオン判定値「５０」に一致していればスイッチオンフラグがセットされるので（ステップＳ１５３）、満タンフラグがセットされる（ステップＳ１５４）。なお、図３０には明示されていないが、満タンスイッチ４８に対応したスイッチタイマの値が０になると、満タンフラグはリセットされる。

【０２２６】

また、ＣＰＵ５６は、入力判定値テーブルのオフセットとして「２」を設定し（ステップＳ１５５）、スイッチタイマのアドレスのオフセットとして「０Ａ（Ｈ）」を設定する（ステップＳ１５６）。入力判定値テーブルのオフセット「２」は、入力判定値テーブルの３番目のデータ「２５０」を使用することを意味する。また、各スイッチタイマは、図１

７に示された入力ポートのビット順と同順に並んでいるので、スイッチタイマのアドレスのオフセット「０Ａ（Ｈ）」は球切れスイッチ１８７に対応したスイッチタイマが指定されることを意味する。そして、スイッチオンチェックルーチンがコールされる（ステップＳ１５７）。

【０２２７】

スイッチオンチェックルーチンにおいて、球切れスイッチ１８７に対応するスイッチタイマの値が球切れスイッチオン判定値「２５０」に一致していればスイッチオンフラグがセットされるので（ステップＳ１５８）、球切れフラグがセットされる（ステップＳ１５９）。なお、図３０には明示されていないが、球切れスイッチ１８７に対応したスイッチオフタイマが用意され、その値が５０になると、球切れフラグはリセットされる。

【０２２８】

そして、ＣＰＵ５６は、払出停止状態であるか否か確認する（ステップＳ１６０）。払出停止状態は、払出制御基板３７に対して払出を停止すべき状態であることを指示する払出制御コマンドである払出停止状態指定コマンドを送出した後の状態であり、具体的には、作業領域における払出停止フラグがセットされている状態である。払出停止状態でなければ、上述した球切れ状態フラグまたは満タンフラグがオンになったか否かを確認する（ステップＳ１６１）。

【０２２９】

いずれかがオン状態に変化したときには、払出停止状態フラグをセットするとともに（ステップＳ１６２）、払出停止状態指定コマンドに関するコマンド送信テーブルをセットし（ステップＳ１６３）、コマンドセット処理をコールする（ステップＳ１６４）。ステップＳ１６３では、払出停止状態指定コマンドの払出制御コマンドが格納されているコマンド送信テーブル（ＲＯＭ）の先頭アドレスが、コマンド送信テーブルのアドレスとして設定される。払出停止状態指定コマンドに関するコマンド送信テーブルには、後述するＩＮＴデータ、払出制御コマンドの１バイト目のデータ、および払出制御コマンドの２バイト目のデータが設定されている。なお、ステップＳ１６１において、いずれか一方のフラグが既にオン状態であったときに他方のフラグがオン状態になったときには、ステップＳ１６２～ステップＳ１６４の処理は行われない。

【０２３０】

また、払出停止状態であれば、球切れ状態フラグおよび満タンフラグがともにオフ状態になったか否かを確認する（ステップＳ１６５）。ともにオフ状態となったとき（後述する解除条件が成立したとき）には、払出停止フラグをリセットするとともに（ステップＳ１６６）、払出可能状態指定コマンドに関するコマンド送信テーブルをセットし（ステップＳ１６７）、コマンドセット処理をコールする（ステップＳ１６８）。ステップＳ１６７では、払出可能状態指定コマンドの払出制御コマンドが格納されているコマンド送信テーブル（ＲＯＭ）の先頭アドレスが、コマンド送信テーブルのアドレスとして設定される。払出可能状態指定コマンドに関するコマンド送信テーブルには、後述するＩＮＴデータ、払出制御コマンドの１バイト目のデータ、および払出制御コマンドの２バイト目のデータが設定されている。

【０２３１】

なお、解除条件は、払出停止状態を解除するための条件であり、払出停止状態を維持する必要がなくなったときに成立する条件である。この実施の形態では、解除条件は、払出停止状態とされているときに、余剰球受皿４が満タン状態でなく、かつ、球切れ状態でもない状態でない状態となったこととされている。

【０２３２】

さらに、ＣＰＵ５６は、入力判定値テーブルのオフセットとして「０」を設定し（ステップＳ１６９）、スイッチタイマのアドレスのオフセットとして「０」を設定する（ステップＳ１７０）。入力判定値テーブルのオフセット「０」は、入力判定値テーブルの最初のデータを使用することを意味する。また、各スイッチタイマは、図１７に示された入力ポートのビット順と同順に並んでいるので、スイッチタイマのアドレスのオフセット「０」

は入賞口スイッチ３３ａに対応したスイッチタイマが指定されることを意味する。また、繰り返し数として「４」をセットする（ステップＳ１７１）。そして、スイッチオンチェックルーチンがコールされる（ステップＳ１７２）。

【０２３３】

スイッチオンチェックルーチンにおいて、ＣＰＵ５６は、入力判定値テーブル（図３４参照）の先頭アドレスを設定する（ステップＳ２８１）。そして、そのアドレスにオフセットを加算し（ステップＳ２８２）、加算後のアドレスからスイッチオン判定値をロードする（ステップＳ２８３）。

【０２３４】

次いで、ＣＰＵ５６は、スイッチタイマの先頭アドレスを設定し（ステップＳ２８４）、そのアドレスにオフセットを加算し（ステップＳ２８５）、加算後のアドレスからスイッチタイマの値をロードする（ステップＳ２８６）。各スイッチタイマは、図１７に示された入力ポートのビット順と同順に並んでいるので、スイッチに対応したスイッチタイマの値がロードされる。

【０２３５】

そして、ＣＰＵ５６は、ロードしたスイッチタイマの値とスイッチオン判定値とを比較する（ステップＳ２８７）。それらが一致すれば、スイッチオンフラグをセットする（ステップ２２８）。

【０２３６】

この場合には、スイッチオンチェックルーチンにおいて、入賞口スイッチ３３ａに対応するスイッチタイマの値がスイッチオン判定値「２」に一致していればスイッチオンフラグがセットされる（ステップＳ１７３）。そして、スイッチチェックオンルーチンは、スイッチタイマのアドレスのオフセットが更新されつつ（ステップＳ１７８）、最初に設定された繰り返し数分だけ実行されるので（ステップＳ１７６，Ｓ１７７）、結局、入賞口スイッチ３３ａ，３９ａ，２９ａ，３０ａについて、対応するスイッチタイマの値がスイッチオン判定値「２」と比較されることになる。

【０２３７】

スイッチオンフラグがセットされたら、払い出すべき賞球個数としての「１０」をリングバッファに設定する（ステップＳ１７４）。そして、総賞球数格納バッファの格納値（未払出数データ）に１０を加算する（ステップＳ１７５）。なお、リングバッファにデータを書き込んだときには、書込ポインタをインクリメントし、リングバッファの最後の領域にデータを書き込まれたときには、書込ポインタを、リングバッファの最初の領域を指すように更新する。

【０２３８】

総賞球数格納バッファは、払出制御手段に対して指示した賞球個数の累積値（ただし、払い出しがなされると減算される）が格納されるバッファであり、バックアップＲＡＭに形成されている。なお、この実施の形態では、リングバッファにデータを書き込んだ時点で総賞球数格納バッファの格納値に対する加算処理が行われるが、払い出すべき賞球個数を指示する払出制御コマンドを出力ポートに出力した時点で総賞球数格納バッファの格納値に対する、出力する払出制御コマンドに対応した賞球数の加算処理を行ってもよい。

【０２３９】

次に、ＣＰＵ５６は、入力判定値テーブルのオフセットとして「０」を設定し（ステップＳ１７９）、スイッチタイマのアドレスのオフセットとして「５」を設定する（ステップＳ１８０）。入力判定値テーブルのオフセット「０」は、入力判定値テーブルの最初のデータを使用することを意味する。また、各スイッチタイマは、図１７に示された入力ポートのビット順と同順に並んでいるので、スイッチタイマのアドレスのオフセット「５」は始動口スイッチ１４ａに対応したスイッチタイマが指定されることを意味する。そして、スイッチオンチェックルーチンがコールされる（ステップＳ１８１）。

【０２４０】

スイッチオンチェックルーチンにおいて、始動口スイッチ１４ａに対応するスイッチタイ

マの値がスイッチオン判定値「２」に一致していればスイッチオンフラグがセットされる（ステップＳ１８２）。スイッチオンフラグがセットされたら、払い出すべき賞球個数としての「６」をリングバッファに設定する（ステップＳ１８３）。また、総賞球数格納バッファの格納値に６を加算する（ステップＳ１８４）。

【０２４１】

次いで、ＣＰＵ５６は、入力判定値テーブルのオフセットとして「０」を設定し（ステップＳ１８５）、スイッチタイマのアドレスのオフセットとして「６」を設定する（ステップＳ１８６）。入力判定値テーブルのオフセット「０」は、入力判定値テーブルの最初のデータを使用することを意味する。また、各スイッチタイマは、図１７に示された入力ポートのビット順と同順に並んでいるので、スイッチタイマのアドレスのオフセット「６」はカウントスイッチ２３に対応したスイッチタイマが指定されることを意味する。そして、スイッチオンチェックルーチンがコールされる（ステップＳ１８７）。

【０２４２】

スイッチオンチェックルーチンにおいて、カウントスイッチ２３に対応するスイッチタイマの値がスイッチオン判定値「２」に一致していればスイッチオンフラグがセットされる（ステップＳ１８８）。スイッチオンフラグがセットされたら、払い出すべき賞球個数としての「１５」をリングバッファに設定する（ステップＳ１８９）。また、総賞球数格納バッファの格納値に１５を加算する（ステップＳ１９０）。

【０２４３】

そして、リングバッファにデータが存在する場合には（ステップＳ１９１）、読出ポインタが指すリングバッファの内容を送信バッファにセットするとともに（ステップＳ１９２）、読出ポインタの値を更新（リングバッファの次の領域を指すように更新）し（ステップＳ１９３）、賞球個数に関するコマンド送信テーブルをセットし（ステップＳ１９４）、コマンドセット処理をコールする（ステップＳ１９５）。コマンドセット処理の動作については後で詳しく説明する。

【０２４４】

ステップＳ１９４では、賞球個数に関する払出制御コマンドが格納されているコマンド送信テーブル（ＲＯＭ）の先頭アドレスが、コマンド送信テーブルのアドレスとして設定される。賞球個数に関するコマンド送信テーブルには、後述するＩＮＴデータ（０１（Ｈ））、払出制御コマンドの１バイト目のデータ（Ｆ０（Ｈ））、および払出制御コマンドの２バイト目のデータが設定されている。ただし、２バイト目のデータとして「８０（Ｈ）」が設定されている。

【０２４５】

以上のように、遊技制御手段から払出制御基板３７に賞球個数を指示する払出制御コマンドを出力しようとするときに、賞球個数に関するコマンド送信テーブルのアドレス設定と送信バッファの設定とが行われる。そして、コマンドセット処理によって、賞球個数に関するコマンド送信テーブルと送信バッファの設定内容とにもとづいて払出制御コマンドが払出制御基板３７に送出される。なお、ステップＳ１９１において、書込ポインタと読出ポインタとの差によってデータがあるか否か確認することができるが、リングバッファ内の未処理のデータ個数を示すカウンタを設け、カウント値によってデータがあるか否か確認するようにしてもよい。

【０２４６】

そして、総賞球数格納バッファの内容が０でない場合、すなわち、まだ賞球残がある場合には、ＣＰＵ５６は、賞球払出中フラグをオンする（ステップＳ１９６，Ｓ１９７）。

【０２４７】

また、ＣＰＵ５６は、賞球払出中フラグがオンしているときには（ステップＳ１９８）、球払出装置９７から実際に払い出された賞球個数を監視して総賞球数格納バッファの格納値を減算する賞球個数減算処理を行う（ステップＳ１９９）。なお、賞球払出中フラグがオンからオフに変化したときには、ランプ制御基板３５に対して、賞球ランプ５１の点灯を指示するランプ制御コマンドが送出される。

【０２４８】
なお、払出制御手段は、払出停止状態指定コマンドを受信すると、賞球としての球払出と球貸しとしての球払出とをともに停止させる。また、払出可能状態指定コマンドを受信すると、賞球としての球払出と球貸しとしての球払出とをともに可能な状態とする。しかし、遊技制御手段から払出制御手段に対して、賞球としての球払出を停止または再開させる払出制御コマンドと、球貸しとしての球払出を停止または再開させる払出制御コマンドとを、別の制御コマンドとして送信するようにしてもよい。
【０２４９】
また、この実施の形態では、払出停止中であっても（ステップＳ１６０，Ｓ１６５）、ステップＳ１６９～Ｓ１９５の処理が実行される。すなわち、遊技制御手段は、払出停止状態であっても、賞球個数を指示するための払出制御コマンドを送出することができる。すなわち、賞球個数を指示するためのコマンドが、払出停止状態であっても払出制御手段に伝達され、払出停止状態が解除されたときに、早めに賞球払出を開始することができる。また、遊技制御手段において、払出停止状態における入賞にもとづく賞球個数を記憶するための大きな記憶領域は必要とされない。
【０２５０】
さらに、この実施の形態では、遊技媒体の払出状況とは無関係に、ステップＳ１６９～Ｓ１９５の処理が実行される。すなわち、遊技制御手段は、前回までに指定した賞球個数の払い出しが完了しているか否かに関わらず、新たな賞球個数を指示するための払出制御コマンドを送信することができる。よって、遊技制御手段の払い出しに関する処理負担を軽減させることができるとともに、賞球の払出処理を迅速に行うことができる。
【０２５１】
次に、遊技制御手段から各電気部品制御手段に対する制御コマンドの送出方式について説明しておく。遊技制御手段から他の電気部品制御基板（サブ基板）に制御コマンドを出力しようとするときに、コマンド送信テーブルの先頭アドレスの設定が行われる。図３５（Ａ）は、コマンド送信テーブルの一構成例を示す説明図である。１つのコマンド送信テーブルは３バイトで構成され、１バイト目にはＩＮＴデータが設定される。また、２バイト目のコマンドデータ１には、制御コマンドの１バイト目のＭＯＤＥデータが設定される。そして、３バイト目のコマンドデータ２には、制御コマンドの２バイト目のＥＸＴデータが設定される。
【０２５２】
なお、ＥＸＴデータそのものがコマンドデータ２の領域に設定されてもよいが、コマンドデータ２には、ＥＸＴデータが格納されているテーブルのアドレスを指定するためのデータが設定されるようにしてもよい。例えば、コマンドデータ２のビット７（ワークエリア参照ビット）が０であれば、コマンドデータ２にＥＸＴデータそのものが設定されていることを示す。そのようなＥＸＴデータはビット７が０であるデータである。この実施の形態では、ワークエリア参照ビットが１であれば、ＥＸＴデータとして、送信バッファの内容を使用することを示す。なお、ワークエリア参照ビットが１であれば、他の７ビットが、ＥＸＴデータが格納されているテーブルのアドレスを指定するためのオフセットであることを示すように構成することもできる。
【０２５３】
図３５（Ｂ）は、ＩＮＴデータの一構成例を示す説明図である。ＩＮＴデータにおけるビット０は、払出制御基板３７に払出制御コマンドを送出すべきか否かを示す。ビット０が「１」であるならば、払出制御コマンドを送出すべきことを示す。従って、ＣＰＵ５６は、例えば賞球処理（メイン処理のステップＳ３２）において、ＩＮＴデータに「０１（Ｈ）」を設定する。また、ＩＮＴデータにおけるビット１は、図柄出制御基板８０に表示制御コマンドを送出すべきか否かを示す。ビット１が「１」であるならば、表示制御コマンドを送出すべきことを示す。従って、ＣＰＵ５６は、例えば特別図柄コマンド制御処理（メイン処理のステップＳ２８）において、ＩＮＴデータに「０２（Ｈ）」を設定する。
【０２５４】

ＩＮＴデータのビット２，３は、それぞれ、ランプ制御コマンド、音制御コマンドを送出すべきか否かを示すビットであり、ＣＰＵ５６は、それらのコマンドを送出すべきタイミングになったら、特別図柄プロセス処理等で、ポインタが指しているコマンド送信テーブルに、ＩＮＴデータ、コマンドデータ１およびコマンドデータ２を設定する。それらのコマンドを送出するときには、ＩＮＴデータの該当ビットが「１」に設定され、コマンドデータ１およびコマンドデータ２にＭＯＤＥデータおよびＥＸＴデータが設定される。

【０２５５】

この実施の形態では、払出制御コマンドについて、図３５（Ｃ）に示すように、リングバッファおよび送信バッファが用意されている。そして、賞球処理において、賞球払出条件が成立すると、成立した条件に応じた賞球個数が順次リングバッファに設定される。また、賞球個数に関する払出制御コマンド送出する際に、リングバッファから１個のデータが送信バッファに転送される。なお、図３５（Ｃ）に示す例では、リングバッファには、１２個分の払出制御コマンドに相当するデータが格納可能になっている。すなわち、１２個のバッファがある。なお、リングバッファにおけるバッファの数は、賞球を発生させる入賞口の数に対応した数であればよい。同時入賞が発生した場合でも、それぞれの入賞にもとづく払出制御コマンドのデータの格納が可能だからである。

【０２５６】

図３６は、主基板３１から他の電気部品制御基板に送出される制御コマンドのコマンド形態の一例を示す説明図である。この実施の形態では、制御コマンドは２バイト構成であり、１バイト目はＭＯＤＥ（コマンドの分類）を表し、２バイト目はＥＸＴ（コマンドの種類）を表す。ＭＯＤＥデータの先頭ビット（ビット７）は必ず「１」とされ、ＥＸＴデータの先頭ビット（ビット７）は必ず「０」とされる。このように、電気部品制御基板へのコマンドとなる制御コマンドは、複数のデータで構成され、先頭ビットによってそれぞれを区別可能な態様になっている。なお、図３６に示されたコマンド形態は一例であって他のコマンド形態を用いてもよい。例えば、１バイトや３バイト以上で構成される制御コマンドを用いてもよい。また、図３６では払出制御基板３７に送出される払出制御コマンドを例示するが、他の電気部品制御基板に送出される制御コマンドも同一構成である。

【０２５７】

図３７は、各電気部品制御手段に対する制御コマンドを構成する８ビットの制御信号ＣＤ０～ＣＤ７とＩＮＴ信号との関係を示すタイミング図である。図３７に示すように、ＭＯＤＥまたはＥＸＴのデータが出力ポート（出力ポート１～出力ポート４のうちのいずれか）に出力されてから、Ａで示される期間が経過すると、ＣＰＵ５６は、データ出力を示す信号であるＩＮＴ信号をハイレベル（オンデータ）にする。また、そこからＢで示される期間が経過するとＩＮＴ信号をローレベル（オフデータ）にする。さらに、次に送出すべきデータがある場合には、すなわち、ＭＯＤＥデータ送出後では、Ｃで示される期間をおいてから２バイト目のデータを出力ポートに送出する。２バイト目のデータに関して、Ａ，Ｂの期間は、１バイト目の場合と同様である。このように、取込信号はＭＯＤＥおよびＥＸＴのデータのそれぞれについて出力される。

【０２５８】

Ａの期間は、ＣＰＵ５６が、コマンドの送出準備の期間すなわちバッファに送出コマンドを設定する処理に要する期間であるとともに、制御信号線におけるデータの安定化のための期間である。すなわち、制御信号線において制御信号ＣＤ０～ＣＤ７が出力された後、所定期間（Ａの期間：オフ出力期間の一部）経過後に、取込信号としてのＩＮＴ信号が出力される。また、Ｂの期間（オン出力期間）は、ＩＮＴ信号安定化のための期間である。そして、Ｃの期間（オフ出力期間の一部）は、電気部品制御手段が確実にデータを取り込めるように設定されている期間である。Ｂ，Ｃの期間では、信号線上のデータは変化しない。すなわち、Ｂ，Ｃの期間が経過するまでデータ出力が維持される。

【０２５９】

この実施の形態では、払出制御基板３７への払出制御コマンド、図柄制御基板８０への表示制御コマンド、ランプ制御基板３５へのランプ制御コマンドおよび音制御基板７０への

音制御コマンドは、同一のコマンド送信処理ルーチン（共通モジュール）を用いて送出される。そこで、Ｂ，Ｃの期間すなわち１バイト目に関するＩＮＴ信号が立ち上がってから２バイト目のデータが送出開始されるまでの期間は、コマンド受信処理に最も時間がかかる電気部品制御手段における受信処理時間よりも長くなるように設定される。

【０２６０】

なお、各電気部品制御手段は、ＩＮＴ信号が立ち上がったことを検知して、例えば割込処理によって１バイトのデータの取り込み処理を開始する。

【０２６１】

Ｂ，Ｃの期間が、コマンド受信処理に最も時間がかかる電気部品制御手段における受信処理時間よりも長いので、遊技制御手段が、各電気部品制御手段に対するコマンド送出処理を共通モジュールで制御しても、いずれの電気部品制御手段でも遊技制御手段からの制御コマンドを確実に受信することができる。

【０２６２】

ＣＰＵ５６は、ＩＮＴ信号出力処理を実行した後に所定期間が経過すると次のデータを送出できる状態になるが、その所定期間（Ｂ，Ｃの期間）は、ＩＮＴ信号出力処理の前にデータを送出してからＩＮＴ信号を出力開始するまでの期間（Ａの期間）よりも長い。上述したように、Ａの期間はコマンドの信号線における安定化期間であり、Ｂ，Ｃの期間は受信側がデータを取り込むのに要する時間を確保するための期間である。従って、Ａの期間をＢ，Ｃの期間よりも短くすることによって、受信側の電気部品制御手段が確実にコマンドを受信できる状態になるという効果を得ることができるとともに、１つのコマンドの送出完了に要する期間が短縮される効果もある。

【０２６３】

図３８は、払出制御コマンドの内容の一例を示す説明図である。この実施の形態では、払出制御を実行するために、複数種類の払出制御コマンドが用いられる。図３８に示された例において、ＭＯＤＥ＝ＦＦ（Ｈ），ＥＸＴ＝００（Ｈ）のコマンドＦＦ００（Ｈ）は、払出が可能であることを指示する払出制御コマンド（払出可能状態指定コマンド）である。ＭＯＤＥ＝ＦＦ（Ｈ），ＥＸＴ＝０１（Ｈ）のコマンドＦＦ０１（Ｈ）は、払出を停止すべき状態であることを指示する払出制御コマンド（払出停止状態指定コマンド）である。また、ＭＯＤＥ＝Ｆ０（Ｈ）のコマンドＦ０ＸＸ（Ｈ）は、賞球個数を指定する払出制御コマンド（払出個数指定コマンド）である。ＥＸＴである「ＸＸ」が払出個数を示す。

【０２６４】

払出制御手段は、主基板３１の遊技制御手段からＦＦ０１（Ｈ）の払出制御コマンドを受信すると賞球払出および球貸しを停止する状態となり、ＦＦ００（Ｈ）の払出制御コマンドを受信すると賞球払出および球貸しができる状態になる。また、賞球個数を指定する払出制御コマンドを受信すると、受信したコマンドで指定された個数に応じた賞球払出制御を行う。

【０２６５】

なお、払出制御コマンドは、払出制御手段が認識可能に１回だけ送出される。認識可能とは、この例では、ＩＮＴ信号のレベルが変化することであり、認識可能に１回だけ送出されるとは、この例では、払出制御信号の１バイト目および２バイト目のそれぞれに応じてＩＮＴ信号が１回だけパルス状（矩形波状）に出力されることである。

【０２６６】

各電気部品制御基板への制御コマンドを、対応する出力ポート（出力ポート１～４）に出力する際に、出力ポート０のビット０～３のうちのいずれかのビットが所定期間「１」（ハイレベル）になるのであるが、ＩＮＴデータにおけるビット配列と出力ポート０におけるビット配列とは対応している。従って、各電気部品制御基板に制御コマンドを送出する際に、ＩＮＴデータにもとづいて、容易にＩＮＴ信号の出力を行うことができる。

【０２６７】

図３９は、コマンドセット処理（ステップＳ１６４，Ｓ１６８，Ｓ１９５）の処理例を示すフローチャートである。コマンドセット処理は、コマンド出力処理とＩＮＴ信号出力処

理とを含む処理である。コマンドセット処理において、ＣＰＵ５６は、まず、コマンド送信テーブルのアドレス（送信信号指示手段としてのポインタの内容）をスタック等に退避する（ステップＳ３３１）。そして、ポインタが指していたコマンド送信テーブルのＩＮＴデータを引数１にロードする（ステップＳ３３２）。引数１は、後述するコマンド送信処理に対する入力情報になる。また、コマンド送信テーブルを指すアドレスを＋１する（ステップＳ３３３）。従って、コマンド送信テーブルを指すアドレスは、コマンドデータ１のアドレスに一致する。

【０２６８】

そこで、ＣＰＵ５６は、コマンドデータ１を読み出して引数２に設定する（ステップＳ３３４）。引数２も、後述するコマンド送信処理に対する入力情報になる。そして、コマンド送信処理ルーチンをコールする（ステップＳ３３５）。

【０２６９】

図４０は、コマンド送信処理ルーチンを示すフローチャートである。コマンド送信処理ルーチンにおいて、ＣＰＵ５６は、コマンド送信中フラグをオンしたあと（ステップＳ３５０）、引数１に設定されているデータすなわちＩＮＴデータを、比較値として決められているワークエリアに設定する（ステップＳ３５１）。なお、コマンド送信中フラグは、コマンド送信処理中であるか否かを示すフラグであって、ＲＡＭ５５の所定の領域に記憶されている。次いで、ＣＰＵ５６は、送信回数＝４を、処理数として決められているワークエリアに設定する（ステップＳ３５２）。そして、払出制御信号を出力するためのポート１のアドレスをＩＯアドレスにセットする（ステップＳ３５３）。この実施の形態では、ポート１のアドレスは、払出制御信号を出力するための出力ポートのアドレスである。また、ポート２～４のアドレスが、表示制御信号、ランプ制御信号、音声制御信号を出力するための出力ポートのアドレスである。

【０２７０】

次に、ＣＰＵ５６は、比較値を１ビット右にシフトする（ステップＳ３５４）。シフト処理の結果、キャリービットが１になったか否か確認する（ステップＳ３５５）。キャリービットが１になったということは、ＩＮＴデータにおける最も右側のビットが「１」であったことを意味する。この実施の形態では４回のシフト処理が行われるのであるが、例えば、払出制御コマンドを送出すべきことが指定されているときには、最初のシフト処理でキャリービットが１になる。

【０２７１】

キャリービットが１になった場合には、引数２に設定されているデータ、この場合にはコマンドデータ１（すなわちＭＯＤＥデータ）を、ＩＯアドレスとして設定されているアドレスに出力する（ステップＳ３５６）。最初のシフト処理が行われたときにはＩＯアドレスにポート１のアドレスが設定されているので、そのときに、払出制御コマンドのＭＯＤＥデータがポート１に出力される。

【０２７２】

次いで、ＣＰＵ５６は、ＩＯアドレスを１加算するとともに（ステップＳ３５７）、処理数を１減算する（ステップＳ３５８）。加算前にポート１を示していた場合には、ＩＯアドレスに対する加算処理によって、ＩＯアドレスにはポート２のアドレスが設定される。ポート２は、表示制御コマンドを出力するためのポートである。そして、ＣＰＵ５６は、処理数の値を確認し（ステップＳ３５９）、値が０になっていなければ、ステップＳ３５４に戻る。ステップＳ３５４で再度シフト処理が行われる。

【０２７３】

２回目のシフト処理ではＩＮＴデータにおけるビット１の値が押し出され、ビット１の値に応じてキャリーフラグが「１」または「０」になる。従って、表示制御コマンドを送出すべきことが指定されているか否かのチェックが行われる。同様に、３回目および４回目のシフト処理によって、ランプ制御コマンドおよび音制御コマンドを送出すべきことが指定されているか否かのチェックが行われる。このように、それぞれのシフト処理が行われるときに、ＩＯアドレスには、シフト処理によってチェックされる制御コマンド（払出制

御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）に対応したＩＯアドレスが設定されている。

【０２７４】

よって、キャリーフラグが「１」になったときには、対応する出力ポート（ポート１～ポート４）に制御コマンドが送出される。すなわち、１つの共通モジュールで、各電気部品制御手段に対する制御コマンドの送出処理を行うことができる。

【０２７５】

また、このように、シフト処理のみによってどの電気部品制御手段に対して制御コマンドを出力すべきかが判定されるので、いずれの電気部品制御手段に対して制御コマンドを出力すべきか判定する処理が簡略化されている。

【０２７６】

次に、ＣＰＵ５６は、シフト処理開始前のＩＮＴデータが格納されている引数１の内容を読み出し（ステップＳ３６０）、読み出したデータをポート０に出力する（ステップＳ３６１）。この実施の形態では、ポート０のアドレスは、各制御信号についてのＩＮＴ信号を出力するためのポートであり、ポート０のビット０～４が、それぞれ、払出制御ＩＮＴ信号、表示制御ＩＮＴ信号、ランプ制御ＩＮＴ信号、音制御ＩＮＴ信号を出力するためのポートである。ＩＮＴデータでは、ステップＳ３５１～Ｓ３５９の処理で出力された制御コマンド（払出制御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）に応じたＩＮＴ信号の出力ビットに対応したビットが「１」になっている。従って、ポート１～ポート４のいずれかに出力された制御コマンド（払出制御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）に対応したＩＮＴ信号がハイレベルになる。

【０２７７】

次いで、ＣＰＵ５６は、ウェイトカウンタに所定値を設定し（ステップＳ３６２）、その値が０になるまで１ずつ減算する（ステップＳ３６３，Ｓ３６４）。この処理は、図３７に示されたＢの期間を設定するための処理である。ウェイトカウンタの値が０になると、クリアデータ（００）を設定して（ステップＳ３６５）、そのデータをポート０に出力する（ステップＳ３６６）。よって、ＩＮＴ信号はローレベルになる。また、ウェイトカウンタに所定値を設定し（ステップＳ３６２）、その値が０になるまで１ずつ減算する（ステップＳ３６８，Ｓ３６９）。この処理は、図３７に示されたＣの期間を設定するための処理である。ただし、実際のＣの期間は、ステップＳ３６７～Ｓ３６９で作成される時間に、その後の処理時間（この時点でＭＯＤＥデータが出力されている場合にはＥＸＴデータを出力するまでに要する制御にかかる時間）が加算された期間となる。このように、Ｃの期間が設定されることによって、連続してコマンドが送出される場合であっても、一のコマンドの出力完了後、次にコマンドの送出が開始されるまでに所定期間がおかれることになり、コマンドを受信する電気部品制御手段の側で、容易に連続するコマンドの区切りを識別することができ、各コマンドは確実に受信される。

【０２７８】

従って、ステップＳ３６７でウェイトカウンタに設定される値は、Ｃの期間が、制御コマンド受信対象となる全ての電気部品制御手段が確実にコマンド受信処理を行うのに十分な期間になるような値である。また、ウェイトカウンタに設定される値は、Ｃの期間が、ステップＳ３５７～Ｓ３５９の処理に要する時間（Ａの期間に相当）よりも長くなるような値である。なお、Ａの期間をより長くしたい場合には、Ａの期間を作成するためのウェイト処理（例えば、ウェイトカウンタに所定値を設定し、ウェイトカウンタの値が０になるまで減算を行う処理）を行う。

【０２７９】

そして、ウェイトカウンタの値が０になると（ステップＳ３６９のＹ）、ＣＰＵ５６は、コマンド送信中フラグをオフする（ステップＳ３７０）。

【０２８０】

以上のようにして、制御コマンドの１バイト目のＭＯＤＥデータが送出される。そこで、

ＣＰＵ５６は、図３９に示すステップＳ３３６で、コマンド送信テーブルを指す値を１加算する。従って、３バイト目のコマンドデータ２の領域が指定される。ＣＰＵ５６は、指し示されたコマンドデータ２の内容を引数２にロードする（ステップＳ３３７）。また、コマンドデータ２のビット７（ワークエリア参照ビット）の値が「０」であるか否か確認する（ステップＳ３３８）。０でなければ、送信バッファの内容を引数２にロードする（ステップＳ３３９）。なお、ワークエリア参照ビットの値が「１」であるときに拡張データを使用するように構成されている場合には、コマンド拡張データアドレステーブルの先頭アドレスをポインタにセットし、そのポインタにコマンドデータ２のビット６～ビット０の値を加算してアドレスを算出する。そして、そのアドレスが指すエリアのデータを引数２にロードする。

【０２８１】

送信バッファには賞球個数を特定可能なデータが設定されているので、引数２にそのデータが設定される。なお、ワークエリア参照ビットの値が「１」であるときに拡張データを使用するように構成されている場合には、コマンド拡張データアドレステーブルには、電気部品制御手段に送出されうるＥＸＴデータが順次設定される。よって、ワークエリア参照ビットの値が「１」であれば、コマンドデータ２の内容に応じたコマンド拡張データアドレステーブル内のＥＸＴデータが引数２にロードされる。

【０２８２】

次に、ＣＰＵ５６は、コマンド送信処理ルーチンをコールする（ステップＳ３４０）。従って、ＭＯＤＥデータの送出の場合と同様のタイミングでＥＸＴデータが送出される。

【０２８３】

以上のようにして、２バイト構成の制御コマンド（払出制御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）が、対応する電気部品制御手段に送信される。電気部品制御手段ではＩＮＴ信号の立ち上がりを検出すると制御コマンドの取り込み処理を開始するのであるが、各電気部品制御手段でのコマンド受信処理が完了したあとに終了するように設定されるウエイト期間（ステップＳ３６７～ステップＳ３６９の処理によって特定される期間：Ｃの期間の一部）が経過するまでは新たな信号を出力しないようにしているので、いずれの電気部品制御手段についても、取り込み処理が完了する前に遊技制御手段からの新たな信号が信号線に出力されることはない。すなわち、各電気部品制御手段において、確実なコマンド受信処理が行われる。なお、各電気部品制御手段は、ＩＮＴ信号の立ち下がりで制御コマンドの取り込み処理を開始してもよい。また、ＩＮＴ信号の極性を図３７に示された場合と逆にしてもよい。

【０２８４】

また、この実施の形態では、賞球処理において、賞球払出条件が成立すると賞球個数を特定可能なデータが、同時に複数のデータを格納可能なリングバッファに格納され、賞球個数を指定する払出制御コマンドを送出する際に、読出ポインタが指しているリングバッファの領域のデータが送信バッファに転送される。従って、同時に複数の賞球払出条件の成立があっても、それらの条件成立にもとづく賞球個数を特定可能なデータがリングバッファに保存されるので、各条件成立にもとづくコマンド出力処理は問題なく実行される。

【０２８５】

さらに、この実施の形態では、１回の賞球処理内で払出停止状態指定コマンドまたは払出可能状態指定コマンドと賞球個数を示すコマンドとの双方を送出することができる。すなわち、２ｍｓ毎に起動される１回の制御期間内において、複数のコマンドを送出することができる。また、この実施の形態では、各制御手段への制御コマンド（表示制御コマンド、ランプ制御コマンド、音制御コマンド、払出制御コマンド）毎に、それぞれ複数のリングバッファが用意されているので、例えば、表示制御コマンド、ランプ制御コマンドおよび音制御コマンドのリングバッファに制御コマンドを特定可能なデータが設定されている場合には、１回のコマンド制御処理で複数の表示制御コマンド、ランプ制御コマンドおよび音制御コマンドを送出するように構成することも可能である。すなわち、同時に（遊技制御処理すなわち２ｍｓタイマ割込処理の起動周期での意味）、複数の制御コマンドを送

出することができる。遊技演出の進行上、それらの制御コマンドの送出タイミングは同時に発生するので、このように構成されているのは便利である。ただし、払出制御コマンドは、遊技演出の進行とは無関係に発生するので、一般には、表示制御コマンド、ランプ制御コマンドおよび音制御コマンドと同時に送出されることはない。

【０２８６】

図４１は、主基板３１におけるコマンドの出力に関する処理と、払出制御基板３７などのコマンド受信側の基板におけるコマンドの受信に関する処理（例えば、後述するコマンド受信割込処理：図５４参照）との処理タイミングの一例を示すタイミングチャートである。図４１に示すように、コマンド受信側の基板におけるＭＯＤＥデータとＥＸＴデータの受信に関する処理は、この実施の形態では、それぞれ、ＩＮＴ信号の立ち上がりとともに開始され、少なくともコマンド送信中フラグがオフ状態となる前に終了する。

【０２８７】

図４１に示すように、ＭＯＤＥデータの送信に関する処理（図４０に示された処理）が開始したときから終了するまでの期間（ａ～ｄの期間）は、コマンド送信中フラグがオン状態となっている。従って、ａ～ｄの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、ＣＰＵ５６は、遊技状態復旧処理において、上述したステップＳ８７の処理を実行するので、ＭＯＤＥデータの送信に関する処理を最初から再度実行することになる。

【０２８８】

ＭＯＤＥデータの送信に関する処理が開始したときから、送信される制御信号に応じたＩＮＴ信号がハイレベルに立ち上げられるまでの期間（ａ～ｂの期間）中に電力供給が停止した場合には、コマンド出力ポートに設定されていた制御コマンドは電源断処理によってクリアされる。従って、その後に電力供給が開始したときに、電力供給が停止したときから制御が再開されると、コマンド出力ポートに正常なデータがないままＩＮＴデータが送信され、受信側の基板で不正常なデータが受信されてしまう。この実施の形態では、ａ～ｂの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、上述したように、ＭＯＤＥデータの送信に関する処理を最初から再度実行するので、コマンド出力ポートに正常なデータがないままＩＮＴデータが送信されることは回避され、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２８９】

また、ＭＯＤＥデータの送信に関する処理において、送信される制御信号に応じたＩＮＴ信号がハイレベルに立ち上げられたときから、コマンド受信側の基板におけるコマンドの受信処理が完了するまでの期間（ｂ～ｃの期間）中に電力供給が停止した場合には、コマンド出力ポートに設定されている未送信の制御コマンドは電源断処理によってクリアされる。従って、その後に電力供給が開始したときに、電力供給が停止したときから制御が再開されると、コマンドの受信側の基板はコマンドの受信処理の途中から制御を開始することとなるが、主基板３１のコマンド出力ポートには正常なデータがないので、受信側の基板で不正常なデータが受信されてしまう。この実施の形態では、ｂ～ｃの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、上述したように、ＭＯＤＥデータの送信に関する処理を最初から再度実行するので、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２９０】

さらに、ＭＯＤＥデータの送信に関する処理において、コマンド受信側の基板におけるコマンドの受信処理が完了してから、コマンド送信中フラグがオフするまでの期間（ｃ～ｄの期間）中に電力供給が停止した場合には、コマンドの受信側の基板ではコマンドの受信処理が完了しているが、主基板３１においてはコマンドの受信処理が完了したことが確認されていない。すなわち、ｃ～ｄの期間中は、主基板は、ｂ～ｃの期間中であるのかｃ～ｄの期間中であるのかを確実に判定することはできない。従って、ｃ～ｄの期間中に電力供給が停止した場合には、ｂ～ｃの期間中に電力供給が停止したのである可能性が否定できないので、上述したように受信側の基板で不正常なデータが受信されてしまうおそれが

ある。この実施の形態では、ｃ～ｄの期間中に電力供給が停止した場合にも、ｂ～ｃの期間中に電力供給が停止した場合と同様に、その後に電力供給が再開すると、上述したようにＭＯＤＥデータの送信に関する処理を最初から再度実行するので、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２９１】

また、図４１に示すように、ＥＸＴデータの送信に関する処理（図４０に示された処理）が開始したときから終了するまでの期間（ｅ～ｈの期間）は、コマンド送信中フラグがオン状態となっている。従って、ｅ～ｆの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、ＣＰＵ５６は、遊技状態復旧処理において、上述したステップＳ８７の処理を実行するので、ＥＸＴデータの送信に関する処理を最初から再度実行することになる。

【０２９２】

ＥＸＴデータの送信に関する処理が開始したときから、送信される制御信号に応じたＩＮＴ信号がハイレベルに立ち上げられるまでの期間（ｅ～ｆの期間）中に電力供給が停止した場合には、コマンド出力ポートに設定されていた制御コマンドは電源断処理によってクリアされる。従って、その後に電力供給が開始したときに、電力供給が停止したときから制御が再開されると、コマンド出力ポートに正常なデータがないままＩＮＴデータが送信され、受信側の基板で不正常なデータが受信されてしまう。この実施の形態では、ｅ～ｆの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、上述したように、ＥＸＴデータの送信に関する処理を最初から再度実行するので、コマンド出力ポートに正常なデータがないままＩＮＴデータが送信されることは回避され、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２９３】

また、ＥＸＴデータの送信に関する処理において、送信される制御信号に応じたＩＮＴ信号がハイレベルに立ち上げられてから、コマンド受信側の基板におけるコマンドの受信処理が完了するまでの期間（ｆ～ｇの期間）中に電力供給が停止した場合には、コマンド出力ポートに設定されている未送信の制御コマンドは電源断処理によってクリアされる。従って、その後に電力供給が開始したときに、電力供給が停止したときから制御が再開されると、コマンドの受信側の基板はコマンドの受信処理の途中から制御を開始することとなるが、主基板３１のコマンド出力ポートには正常なデータがないので、受信側の基板で不正常なデータが受信されてしまう。この実施の形態では、ｆ～ｇの期間中に電力供給が停止した場合には、その後に電力供給が再開すると、上述したように、ＥＸＴデータの送信に関する処理を最初から再度実行するので、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２９４】

さらに、ＥＸＴデータの送信に関する処理において、コマンド受信側の基板におけるコマンドの受信処理が完了してから、送信中フラグがオフするまでの期間（ｇ～ｈの期間）中に電力供給が停止した場合には、コマンドの受信側の基板ではコマンドの受信処理が完了しているが、主基板３１においてはコマンドの受信処理が完了したことが確認されていない。すなわち、ｇ～ｈの期間中は、主基板は、ｆ～ｇの期間中であるのかｇ～ｈの期間中であるのかを確実に判定することはできない。従って、ｇ～ｈの期間中に電力供給が停止した場合には、ｆ～ｇの期間中に電力供給が停止したのである可能性が否定できないので、上述したように受信側の基板で不正常なデータが受信されてしまうおそれがある。この実施の形態では、ｇ～ｈの期間中に電力供給が停止した場合にも、ｆ～ｇの期間中に電力供給が停止した場合と同様に、その後に電力供給が再開すると、上述したようにＥＸＴデータの送信に関する処理を最初から再度実行するので、受信側の基板で不正常なデータが受信されてしまうことは防止される。

【０２９５】

図４２は、賞球個数減算処理の一例を示すフローチャートである。賞球個数減算処理において、ＣＰＵ５６は、まず、総賞球数格納バッファの格納値をロードする（ステップＳ３

８１）。そして、格納値が０であるか否か確認する（ステップＳ３８２）。０であれば処理を終了する。

【０２９６】

０でなければ、賞球カウントスイッチ用のスイッチタイマをロードし（ステップＳ３８３）、ロード値とオン判定値（この場合は「２」）とを比較する（ステップＳ３８４）。一致したら（ステップＳ３８５）、賞球カウントスイッチ３０１Ａが確かにオンしたとして、すなわち、確かに１個の遊技球が球払出装置９７から払い出されたとして、総賞球数格納バッファの格納値を１減算する（ステップＳ３８６）。

【０２９７】

また、賞球情報カウンタの値を＋１する（ステップＳ３８７）。そして、賞球情報カウンタの値が１０以上であれば（ステップＳ３８８）、賞球情報出力カウンタの値を＋１するとともに（ステップＳ３８９）、賞球情報カウンタの値を－１０する（ステップＳ３９０）。なお、賞球情報出力カウンタの値は、図２１に示された遊技制御処理における情報出力処理（ステップＳ３０）で参照され、その値が１以上であれば、賞球信号（出力ポート５のビット７：図１６参照）として１パルスが出力される。よって、この実施の形態では、１０個の遊技球が賞球として払い出される度に、１つの賞球信号が遊技機外部に出力される。

【０２９８】

そして、総賞球数格納バッファの格納値が０になったら（ステップＳ３９１）、賞球払出中フラグをクリアし（ステップＳ３９２）、賞球残数がないことを報知するために、ランプ制御コマンド用のコマンド送信テーブルに賞球ランプ５１の消灯を示すコマンドデータを設定した後（ステップＳ３９３）、ランプ制御コマンドの送出処理を実行する（ステップＳ３９４）。

【０２９９】

次に、払出制御手段の動作について説明する。

【０３００】

図４３は、払出制御用ＣＰＵ３７１周りの一構成例を示すブロック図である。図４３に示すように、電源基板９１０の電源監視回路（電源監視手段）からの電源断信号が、バッファ回路９８０を介して払出制御用ＣＰＵ３７１のマスク不能割込端子（ＸＮＭＩ端子）に接続されている。従って、払出制御用ＣＰＵ３７１は、マスク不能割込処理によって電源断の発生を確認することができる。また、電源基板９１０からのリセット信号と復帰信号とはＡＮＤ回路３８５に入力され、ＡＮＤ回路３８５の出力が払出制御用ＣＰＵ３７１のリセット端子に入力される。

【０３０１】

払出制御用ＣＰＵ３７１のＣＬＫ／ＴＲＧ２端子には、主基板３１からのＩＮＴ信号が接続されている。ＣＬＫ／ＴＲＧ２端子にクロック信号が入力されると、払出制御用ＣＰＵ３７１に内蔵されているタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値がダウンカウントされる。そして、レジスタ値が０になると割込が発生する。従って、タイマカウンタレジスタＣＬＫ／ＴＲＧ２の初期値を「１」に設定しておけば、ＩＮＴ信号の入力に応じて割込が発生することになる。なお、ＩＮＴ信号とは、遊技制御手段から払出制御手段に対する払出制御コマンドが送出されたことを意味する信号である。払出制御用ＣＰＵ３７１は、ＩＮＴ信号の入力に応じて発生する割込によって、払出制御コマンド受信処理を開始する。

【０３０２】

図４４は、この実施の形態における出力ポートの割り当てを示す説明図である。図４４に示すように、出力ポートＣ（アドレス００Ｈ）は、払出モータ２８９に出力される駆動信号等の出力ポートである。また、出力ポートＤ（アドレス０１Ｈ）は、７セグメントＬＥＤであるエラー表示ＬＥＤ３７４に出力される表示制御信号の出力ポートである。そして、出力ポートＥ（アドレス０２Ｈ）は、振分ソレノイド３１０に出力される駆動信号、およびカードユニット５０に対するＥＸＳ信号とＰＲＤＹ信号とを出力するための出力ポー

トである。
【０３０３】
図４５は、この実施の形態における入力ポートのビット割り当てを示す説明図である。図４５に示すように、入力ポートＡ（アドレス０６Ｈ）は、主基板３１から送出された払出制御コマンドの８ビットの払出制御信号を取り込むための入力ポートである。また、入力ポートＢ（アドレス０７Ｈ）のビット０～１には、それぞれ、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂの検出信号が入力される。ビット２～５には、カードユニット５０からのＢＲＤＹ信号、ＢＲＱ信号、ＶＬ信号およびクリアスイッチ９２１の検出信号が入力される。このように、クリアスイッチ９２１の検出信号すなわち操作手段の操作入力は、遊技球を検出するためのスイッチの検出信号が入力される入力ポート（８ビット構成の入力部）と同一の入力ポートにおけるビット（入力ポート回路）に入力されている。
【０３０４】
図４６は、払出制御手段（払出制御用ＣＰＵ３７１およびＲＯＭ，ＲＡＭ等の周辺回路）のメイン処理を示すフローチャートである。メイン処理では、払出制御用ＣＰＵ３７１は、まず、必要な初期設定を行う。すなわち、払出制御用ＣＰＵ３７１は、まず、割込禁止に設定する（ステップＳ７０１）。次に、割込モードを割込モード２に設定し（ステップＳ７０２）、スタックポインタにスタックポインタ指定アドレスを設定する（ステップＳ７０３）。また、払出制御用ＣＰＵ３７１は、内蔵デバイスレジスタの初期化を行い（ステップＳ７０４）、ＣＴＣおよびＰＩＯの初期化（ステップＳ７０５）を行った後に、ＲＡＭをアクセス可能状態に設定する（ステップＳ７０６）。
【０３０５】
この実施の形態では、内蔵ＣＴＣのうちの一つのチャネルがタイマモードで使用される。従って、ステップＳ７０４の内蔵デバイスレジスタの設定処理およびステップＳ７０５の処理において、使用するチャネルをタイマモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。そして、そのチャネルによる割込がタイマ割込として用いられる。タイマ割込を例えば２ｍｓ毎に発生させたい場合は、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。
【０３０６】
なお、タイマモードに設定されたチャネル（この実施の形態ではチャネル３）に設定される割込ベクタは、タイマ割込処理の先頭アドレスに相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでタイマ割込処理の先頭アドレスが特定される。タイマ割込処理では、払出制御処理が実行される。
【０３０７】
また、内蔵ＣＴＣのうちの他の一つのチャネル（この実施の形態ではチャネル２）が、遊技制御手段からの払出制御コマンド受信のための割込発生用のチャネルとして用いられ、そのチャネルがカウンタモードで使用される。従って、ステップＳ７０４の内蔵デバイスレジスタの設定処理およびステップＳ７０５の処理において、使用するチャネルをカウンタモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。
【０３０８】
カウンタモードに設定されたチャネル（チャネル２）に設定される割込ベクタは、後述するコマンド受信割込処理の先頭アドレスに相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでコマンド受信割込処理の先頭アドレスが特定される。
【０３０９】
この実施の形態では、払出制御用ＣＰＵ３７１でも割込モード２が設定される。従って、内蔵ＣＴＣのカウントアップにもとづく割込処理を使用することができる。また、ＣＴＣが送出した割込ベクタに応じた割込処理開始アドレスを設定することができる。
【０３１０】

ＣＴＣのチャネル２（ＣＨ２）のカウントアップにもとづく割込は、上述したタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値が「０」になったときに発生する割込である。従って、例えばステップＳ７０５において、特定レジスタとしてのタイマカウンタレジスタＣＬＫ／ＴＲＧ２に初期値「１」が設定される。さらに、ＣＬＫ／ＴＲＧ２端子に入力される信号の立ち上がりまたは立ち下がりで特定レジスタとしてのタイマカウンタレジスタＣＬＫ／ＴＲＧ２のカウント値が－１されるのであるが、所定の特定レジスタの設定によって、立ち上がり／立ち下がりの選択を行うことができる。この実施の形態では、ＣＬＫ／ＴＲＧ２端子に入力される信号の立ち上がりで、タイマカウンタレジスタＣＬＫ／ＴＲＧ２のカウント値が－１されるような設定が行われる。

【０３１１】

また、ＣＴＣのチャネル３（ＣＨ３）のカウントアップにもとづく割込は、ＣＰＵの内部クロック（システムクロック）をカウントダウンしてレジスタ値が「０」になったら発生する割込であり、後述する２ｍｓタイマ割込として用いられる。具体的には、ＣＰＵ３７１の動作クロックを分周したクロックがＣＴＣに与えられ、クロックの入力によってレジスタの値が減算され、レジスタの値が０になるとタイマ割込が発生する。例えば、ＣＨ３のレジスタ値はシステムクロックの１／２５６周期で減算される。分周したクロックにもとづいて減算が行われるので、レジスタの初期値は大きくならない。ステップＳ７０５において、ＣＨ３のレジスタには、初期値として２ｍｓに相当する値が設定される。

【０３１２】

ＣＴＣのＣＨ２のカウントアップにもとづく割込は、ＣＨ３のカウントアップにもとづく割込よりも優先順位が高い。従って、同時にカウントアップが生じた場合に、ＣＨ２のカウントアップにもとづく割込、すなわち、コマンド受信割込処理の実行契機となる割込の方が優先される。

【０３１３】

次いで、払出制御用ＣＰＵ３７１は、入力ポートＢ（図４５参照）を介して入力されるクリアスイッチ９２１の出力信号の状態を１回だけ確認する（ステップＳ７０７）。その確認においてオンを検出した場合には、払出制御用ＣＰＵ３７１は、通常の初期化処理を実行する（ステップＳ７１１～ステップＳ７１４）。クリアスイッチ９２１がオンである場合（押下されている場合）には、ローレベルのクリアスイッチ信号が出力されている。なお、入力ポート３７２では、クリアスイッチ信号のオン状態はハイレベルである。また、例えば、遊技店員は、クリアスイッチ９２１をオン状態にしながら遊技機に対する電力供給を開始する（例えば電源スイッチ９１４をオンする）ことによって、容易に初期化処理を実行させることができる。すなわち、ＲＡＭクリア等を行うことができる。

【０３１４】

なお、払出制御用ＣＰＵ３７１も、主基板３１のＣＰＵ５６と同様に、スイッチの検出信号のオン判定を行う場合には、例えば、オン状態が少なくとも２ｍｓ（２ｍｓ毎に起動される処理の１回目の処理における検出直前に検出信号がオンした場合）継続しないとスイッチオンとは見なさないが、クリアスイッチ９２１のオン検出の場合には、１回のオン判定でオン／オフが判定される。すなわち、操作手段としてのクリアスイッチ９２１が所定の操作状態であるか否かを払出制御用ＣＰＵ３７１が判定するための初期化要求検出判定期間は、遊技媒体検出手段としての賞球カウントスイッチ等が遊技媒体を検出したことを判定するための遊技媒体検出判定期間とは異なる期間とされている。

【０３１５】

クリアスイッチ９２１がオンの状態でない場合には、払出制御用ＣＰＵ３７１は、払出制御用のバックアップＲＡＭ領域にバックアップデータが存在しているか否かの確認を行う（ステップＳ７０８）。例えば、主基板３１のＣＰＵ５６の処理と同様に、遊技機への電力供給停止時にセットされるバックアップフラグがセット状態になっているか否かによって、バックアップデータが存在しているか否か確認する。バックアップフラグがセット状態になっている場合には、バックアップデータありと判断する。

【０３１６】

バックアップありを確認したら、払出制御用ＣＰＵ３７１は、バックアップＲＡＭ領域のデータチェック（この例ではパリティチェック）を行う。不測の停電等の電力供給の停止が生じた後に復旧した場合には、バックアップＲＡＭ領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電力供給の停止時の状態に戻すことができないので、不足の停電等からの復旧時ではなく電源投入時に実行される初期化処理を実行する。

【０３１７】

チェック結果が正常であれば（ステップＳ７０９）、払出制御用ＣＰＵ３７１は、内部状態を電力供給停止時の状態に戻すための払出状態復旧処理を行う（ステップＳ７１０）。そして、バックアップＲＡＭ領域に保存されていたＰＣ（プログラムカウンタ）の指すアドレスに復帰する。

【０３１８】

払出制御用ＣＰＵ３７１は、バックアップフラグとチェックサム等のチェックデータとを用いてバックアップＲＡＭ領域のデータが保存されているか否かを確認する。すなわち、電力供給が復帰した場合には、電力供給が停止する前の制御状態に復旧させるか否かを決定するための複数の復旧条件（この例ではバックアップフラグが正常に保存されていたこととチェックサムが正常であったこと）がすべて成立した場合に、変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を復旧させる復旧処理を実行し、複数の復旧条件のうち少なくとも１つの条件が不成立であった場合に変動データ記憶手段の記憶内容を初期化する初期化処理を実行可能である。複数の復旧条件を用いることによって、遊技状態を電力供給停止時の状態に正確に戻すことができる。すなわち、バックアップＲＡＭ領域のデータにもとづく状態復旧処理の確実性が向上する。なお、操作手段から操作信号が出力された場合には、複数の復旧条件に関わらず初期化処理を実行する（ステップＳ７０７）。なお、この実施の形態では、バックアップフラグとチェックデータとの双方を用いてバックアップＲＡＭ領域のデータが保存されているか否かを確認しているが、いずれか一方のみを用いてもよい。すなわち、バックアップフラグとチェックデータとのいずれかを、状態復旧処理を実行するための契機としてもよい。

【０３１９】

初期化処理では、払出制御用ＣＰＵ３７１は、まず、ＲＡＭクリア処理を行う（ステップＳ７１１）。そして、２ｍｓ毎に定期的にタイマ割込がかかるように払出制御用ＣＰＵ３７１に設けられているＣＴＣのレジスタの設定が行われる（ステップＳ７１２）。すなわち、初期値として２ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。また、この実施の形態では、払出制御用ＣＰＵ３７１は、初期状態として払出停止状態に設定する（ステップＳ７１３）。なお、払出停止状態に設定するときには、例えば払出モータ２８９の駆動が停止されるとともに払出停止中であることを示す内部フラグ（払出停止中フラグ）がセットされる。すなわち、ステップＳ７１３では、払い出しが禁止された状態であることを示すデータ（セットされた払出停止中フラグ）を所定の記憶領域に記憶する処理が実行されている。払出停止中フラグについては、あとで詳しく説明する。そして、初期設定処理のステップＳ７０１において割込禁止とされているので、初期化処理を終える前に割込が許可される（ステップＳ７１４）。

【０３２０】

この実施の形態では、払出制御用ＣＰＵ３７１の内蔵ＣＴＣが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は２ｍｓに設定される。そして、タイマ割込が発生すると、図４７に示すように、タイマ割込があったことを示すタイマ割込フラグがセットされる（ステップＳ７９２）。そして、メイン処理において、タイマ割込フラグがセットされたことが検出されたら（ステップＳ７１５）、タイマ割込フラグがリセットされるとともに（ステップＳ７５１）、払出制御処理（ステップＳ７５１～Ｓ７６０）が実行される。

【０３２１】

なお、タイマ割込では、図４７に示すように、最初に割込許可状態に設定される（ステッ

プＳ７９１）。よって、タイマ割込処理中では割込許可状態になり、ＩＮＴ信号の入力にもとづく払出制御コマンド受信処理を優先して実行することができる。

【０３２２】

払出制御処理において、払出制御用ＣＰＵ３７１は、まず、入力ポート３７２ｂに入力される賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂ等のスイッチがオンしたか否かを判定する（スイッチ処理：ステップＳ７５２）。

【０３２３】

次に、払出制御用ＣＰＵ３７１は、主基板３１から払出停止状態指定コマンドを受信していたら払出停止状態に設定し、払出可能状態指定コマンドを受信していたら払出停止状態の解除を行う（払出停止状態設定処理：ステップＳ７５３）。また、受信した払出制御コマンドを解析し、解析結果に応じた処理を実行する（コマンド解析実行処理：ステップＳ７５４）。さらに、プリペイドカードユニット制御処理を行う（ステップＳ７５５）。

【０３２４】

次いで、払出制御用ＣＰＵ３７１は、球貸し要求に応じて貸し球を払い出す制御を行う（ステップＳ７５６）。このとき、払出制御用ＣＰＵ３７１は、振分ソレノイド３１０によって球振分部材３１１を球貸し側に設定する。

【０３２５】

さらに、払出制御用ＣＰＵ３７１は、総合個数記憶に格納された個数の賞球を払い出す賞球制御処理を行う（ステップＳ７５７）。このとき、払出制御用ＣＰＵ３７１は、振分ソレノイド３１０によって球振分部材３１１を賞球側に設定する。そして、出力ポート３７２ｃおよび中継基板７２を介して球払出装置９７の払出機構部分における払出モータ２８９に対して駆動信号を出力し、所定の回転数分払出モータ２８９を回転させる払出モータ制御処理を行う（ステップＳ７５８）。

【０３２６】

なお、この実施の形態では、払出モータ２８９としてステッピングモータが用いられ、それらを制御するために１－２相励磁方式が用いられる。従って、具体的には、払出モータ制御処理において、８種類の励磁パターンデータが繰り返し払出モータ２８９に出力される。また、この実施の形態では、各励磁パターンデータが４ｍｓずつ出力される。

【０３２７】

次いで、エラー検出処理が行われ、その結果に応じてエラー表示ＬＥＤ３７４に所定の表示を行う（エラー処理：ステップＳ７５９）。また、遊技機外部に出力される球貸し個数信号を出力する処理等を行う（出力処理：ステップＳ７６０）。

【０３２８】

なお、図４４に示す出力ポートＣは、払出制御処理における払出モータ制御処理（ステップＳ７５８）でアクセスされる。また、出力ポートＤは、払出制御処理におけるエラー処理（ステップＳ７５９）でアクセスされる。そして、出力ポートＥは、払出制御処理における球貸し制御処理（ステップＳ７５６）および賞球制御処理（ステップＳ７５７）でアクセスされる。

【０３２９】

図４８は、ステップＳ７１０の払出状態復旧処理の一例を示すフローチャートである。払出状態復旧処理において、払出制御用ＣＰＵ３７１は、まず、スタックポインタの復帰処理を行う（ステップＳ７３１）。スタックポインタの値は、後述する電力供給停止時処理において、所定のＲＡＭエリア（電源バックアップされている）に退避している。よって、ステップＳ７３１では、そのＲＡＭエリアの値をスタックポインタに設定することによって復帰させる。なお、復帰されたスタックポインタが指す領域（すなわちスタック領域）には、電力供給が停止したときのレジスタ値やプログラムカウンタ（ＰＣ）の値が退避している。

【０３３０】

次いで、払出制御用ＣＰＵ３７１は、復旧する払い出しに関する状態として、この実施の形態では払出停止状態に設定する（ステップＳ７３２）。なお、払出停止状態に設定する

ときには、例えば払出モータ２８９の駆動が停止されるとともに払出停止中であることを示す内部フラグ（払出停止中フラグ）がセットされる。すなわち、ステップＳ７３２では、払い出しが禁止された状態であることを示すデータ（セットされた払出停止中フラグ）を所定の記憶領域に記憶する処理が実行されている。払出停止中フラグについては、あとで詳しく説明する。

【０３３１】

また、払出制御用ＣＰＵ３７１は、バックアップフラグをクリアする（ステップＳ７３３）すなわち、前回の電力供給停止時に所定の記憶保護処理が実行されたことを示すフラグをリセットする。また、スタック領域から各種レジスタの退避値を読み出して、各種レジスタに設定する（ステップＳ７３４）。すなわち、レジスタ復元処理を行う。そして、パリティフラグがオンしていない場合には割込許可状態にする（ステップＳ７３５，Ｓ７３６）。最後に、ＡＦレジスタ（アキュミュレータとフラグのレジスタ）をスタック領域から復元する（ステップＳ７３７）。

【０３３２】

そして、ＲＥＴ命令が実行されるのであるが、ここでのリターン先は、払出状態復旧処理をコールした部分ではない。なぜなら、ステップＳ７３１においてスタックポインタの復帰処理がなされ、復帰されたスタックポインタが指すスタック領域に格納されているリターンアドレスは、プログラムにおける前回の電力供給停止時にＮＭＩが発生したアドレスである。従って、ステップＳ７３７の次のＲＥＴ命令によって、電力供給停止時にＮＭＩが発生したアドレスにリターンする。すなわち、スタック領域に退避されていたアドレスにもとづいて復旧制御が実行されている。

【０３３３】

図４９～図５１は、電源基板９１０からの電源断信号に応じて実行されるマスク不能割込処理（ＮＭＩ処理：電力供給停止時処理）の処理例を示すフローチャートである。この例では、ＮＭＩに応じて電力供給停止時処理が実行されるが、電源断信号を払出制御用ＣＰＵ３７１のマスク可能端子に接続し、マスク可能割込処理によって電力供給停止時処理を実行してもよい。また、電源断信号を入力ポートに入力し、入力ポートのチェック結果に応じて電力供給停止時処理を実行してもよい。

【０３３４】

マスク不能割込処理において、払出制御用ＣＰＵ３７１は、ＡＦレジスタを所定のバックアップＲＡＭ領域に退避する（ステップＳ８０１）。また、割込フラグをパリティフラグにコピーする（ステップＳ８０２）。パリティフラグはバックアップＲＡＭ領域に形成されている。また、ＢＣレジスタ、ＤＥレジスタ、ＨＬレジスタ、ＩＸレジスタおよびスタックポインタをバックアップＲＡＭ領域に退避する（ステップＳ８０４～８０８）。なお、電源復旧時には、退避された内容にもとづいてレジスタ内容が復元され、パリティフラグの内容に応じて、割込許可状態／禁止状態の内部設定がなされる。

【０３３５】

なお、この実施の形態では、払出モータ２８９として、払出制御用ＣＰＵ３７１からのパルス信号（駆動信号）によって回転するステッピングモータが用いられている。従って、払出モータ２８９に対するパルス信号の出力が停止されることによって、球払出装置９７の駆動は停止する。

【０３３６】

次いで、払出制御用ＣＰＵ３７１は、クリアデータ（００）を適当なレジスタにセットし（ステップＳ８０９）、処理数（この例では「２」）を別のレジスタにセットする（ステップＳ８１０）。また、出力ポートＣのアドレス（この例では「００Ｈ」）をＩＯポインタに設定する（ステップＳ８１１）。ＩＯポインタとして、さらに別のレジスタが用いられる。

【０３３７】

そして、ＩＯポインタが指すアドレスにクリアデータをセットするとともに（ステップＳ８１２）、ＩＯポインタの値を１増やし（ステップＳ８１３）、処理数の値を１減算する

（ステップＳ８１４）。ステップＳ８１２～Ｓ８１４の処理が、処理数の値が０になるまで繰り返される（ステップＳ８１５）。その結果、出力ポートＣおよび出力ポートＤ（図４４参照）にクリアデータが設定される。図４４に示すように、この例では、「１」がオン状態であり、クリアデータである「００」が各出力ポートにセットされるので、出力ポートＣおよび出力ポートＤの全てのポートがオフ状態になる。この例では、出力ポートＥのクリア処理は実行されないので、振分ソレノイド３１０の出力ポートはオフ状態とはされない。なお、出力ポートＥにおける振分ソレノイド３１０の出力ポート以外の出力ポートについても、クリア処理を行うようにしてもよい。

【０３３８】

その後、この実施の形態では、所定期間（以下、「払出確認期間」という）、払出検出手段としての賞球カウントスイッチ３０１Ａ（賞遊技媒体払出検出手段に相当）および球貸しカウントスイッチ３０１Ｂ（貸出遊技媒体払出検出手段に相当）の検出信号をチェックする。そして、賞球カウントスイッチ３０１Ａがオンしたら総合個数記憶の内容を１減らす。また、球貸しカウントスイッチ３０１Ｂがオンしたら貸し球個数記憶の内容を１減らす。

【０３３９】

なお、この実施の形態では、払出確認期間を計測するために、払出確認期間計測用カウンタが用いられる。払出確認期間計測用カウンタの値は、初期値ｍから、以下に説明するスイッチ検出処理のループ（Ｓ８１７から始まってＳ８１７に戻るループ）が１回実行される毎に－１され、その値が０になると、払出確認期間が終了したとする。検出処理のループでは、例外はあるがほぼ一定の処理が行われるので、ループの１周に要する時間のｍ倍の時間が、ほぼ払出確認期間に相当する。

【０３４０】

払出確認期間を計測するために、払出制御用ＣＰＵ３７１の内蔵タイマを用いてもよい。すなわち、スイッチ検出処理開始時に、内蔵タイマに所定値（払出確認期間に相当）を設定しておく。そして、スイッチ検出処理のループが１回実行される毎に、内蔵タイマのカウント値をチェックする。そして、カウント値が０になったら、払出確認期間が終了したとする。内蔵タイマの値が０になったことを検出するために内蔵タイマによる割込を用いることもできるが、この段階では制御内容（ＲＡＭに格納されている各値など）を変化させないように、割込を用いず、内蔵タイマのカウント値を読み出してチェックするようなプログラム構成の方が好ましい。また、払出確認期間は、遊技球が、球払出装置９７から落下した時点から、賞球カウントスイッチ３０１Ａまたは球貸しカウントスイッチ３０１Ｂに到達するまでの時間以上に設定される。

【０３４１】

少なくとも、スイッチ検出処理が実行される払出確認期間（遊技球が球払出装置９７から落下した時点から賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂに到達するまでの期間以上の期間。例えば、１００［ｍｓ］～１５０［ｍｓ］程度。）では、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂが遊技球を検出できる状態でなければならない。そこで、この実施の形態では、図９に示されたように、電源基板９１０におけるコンバータＩＣ９２０の入力側に比較的大容量の補助駆動電源としてのコンデンサ９２３が接続されている。よって、遊技機に対する電力供給停止時にも、ある程度の期間は＋１２Ｖ電源電圧がスイッチ駆動可能な範囲に維持され、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂが動作可能になる。その期間が、払出確認期間以上になるように、コンデンサの容量が決定される。払出確認期間が長い程、あるいは払出確認期間以上とされるスイッチ駆動可能な期間に余裕を持たせる程、より容量の大きいコンデンサが必要になるため、払出確認期間を短く設定するとともに、スイッチ駆動可能な期間に余裕を持たせすぎないようにすることが望ましい。

【０３４２】

なお、入力ポートおよび払出制御用ＣＰＵ３７１も、コンバータＩＣ９２０で作成される＋５Ｖ電源で駆動されるので、電力供給停止時にも、比較的長い期間動作可能になってい

る。
【０３４３】
さらに、この実施の形態では、賞球路と貸し球路とを切り換えるために振分ソレノイド３１０が用いられている。よって、図９に示されたコンデンサ９２４の容量は、少なくとも上記の払出確認期間の間、振分ソレノイド３１０を駆動できるような容量になっている。なお、コンデンサ９２４は、各電気部品に電力供給を行うためのライン（コネクタ９１５の入力側のライン）に接続されているが、電源断信号に応じて遊技制御手段が他のソレノイド（大入賞口開閉用等）の駆動信号をオフ状態にしているので、電源断信号発生後では、コンデンサ９２４は、各ソレノイドのうちでは振分ソレノイド３１０のみを駆動できればよい。
【０３４４】
なお、この実施の形態で用いられているコンデンサ９２３およびコンデンサ９２４は補助駆動電源の一つの例であるが、補助駆動電源として他のものを用いてもよい。少なくとも、上記の払出確認期間の間は、賞球カウントスイッチ３０１Ａ、球貸しカウントスイッチ３０１Ｂ、振分ソレノイド３１０および払出制御用ＣＰＵ３７１等の払出制御手段を駆動できるものであれば、他の態様の補助駆動電源を用いることができる。
【０３４５】
払出検出手段からの検出信号の入力処理（スイッチ検出処理）では、払出制御用ＣＰＵ３７１は、まず、払出確認期間計測用カウンタに、払出確認期間に対応した値ｍを設定する（ステップＳ８１６）。そして、払出制御用ＣＰＵ３７１は、払出確認期間計測用カウンタの値を－１し（ステップＳ８１７）、払出確認期間計測用カウンタの値を確認する（ステップＳ８１８）。その値が０であれば、スイッチ検出処理を終了し、制御状態を保存するための処理に移行する。
【０３４６】
払出確認期間計測用カウンタの値が０になっていなければ、賞球カウントスイッチオン中であるか否か確認する（ステップＳ８１９）。この確認は、後述する賞球カウントスイッチＯＮ中フラグの状態を確認することで行われる。賞球カウントスイッチＯＮ中フラグがセットされていれば、賞球カウントスイッチオン中であると判定し、検出期間用カウンタの値を１減らした後（ステップＳ８２０）、検出期間用カウンタの値が０になったか否か確認する（ステップＳ８２１）。０になっていれば、入力ポートを介して賞球カウントスイッチ３０１Ａの検出信号を確認し（ステップＳ８２２）、オン状態を示していれば、賞球カウントスイッチ３０１Ａが確実にオンしたとして、総合個数記憶の値を１減らす（ステップＳ８２３）。
【０３４７】
ステップＳ８１９で、賞球カウントスイッチオン中でないこと（賞球カウントスイッチＯＮ中フラグがセットされていないこと）を確認したら、入力ポートを介して賞球カウントスイッチ３０１Ａの検出信号を確認し（ステップＳ８２４）、オン状態を示していれば、賞球カウントスイッチＯＮ中フラグをセットするとともに（ステップＳ８２５）、検出期間用カウンタに初期値ｎをセットする（ステップＳ８２６）。
【０３４８】
以上の処理によって、払出確認期間内に賞球カウントスイッチ３０１Ａがオンしたら、総合個数記憶の値が－１される。バックアップＲＡＭの内容を保存するための処理は、このようなスイッチ検出処理の後で行われるので、払出が完了した賞球について、必ず総合個数記憶が－１される。従って、遊技球の払出に関して、保存される制御状態に矛盾が生じてしまうことが防止される。また、上記のスイッチ検出処理では、検出期間用カウンタを用いたタイマ処理が施されている。すなわち、一度賞球カウントスイッチ３０１Ａのオンが検出された後、所定時間（Ｓ８１７からＳ８２１に至りＳ８１７に戻るループにおける処理時間のｎ倍：遊技媒体検出判定期間）の経過後にもオンが検出されないとスイッチオンと見なされない。つまり、最初のオン検出後、所定の遊技媒体検出判定期間経過後にもオン検出した場合に、１個の賞球の払出が完了したと見なされる。従って、誤ってスイッ

チオン検出がなされてしまうことは防止される。

【０３４９】

この場合、例えば、遊技媒体検出判定期間がほぼ２ｍｓとなるようにｎを設定すれば、遊技媒体検出判定期間を通常遊技媒体検出判定期間（電力供給停止時処理での処理でない、通常の遊技状態において遊技媒体の有無を判定するための期間。この実施の形態では、後述する図５６における７５１ｃで賞球カウントスイッチオンフラグの値が２であることが確認されるまでの２ｍｓ以上の期間）と同じ期間とすることが可能になる。このように構成すれば、通常の制御とほぼ同一の条件で、賞球カウントスイッチ３０１Ａがオンしたか否かを判定することが可能になる。

【０３５０】

なお、通常時のスイッチ処理（図４６におけるステップＳ７５２）でも、誤検出防止用のタイマ処理が施されている。よって、そのような通常時のスイッチ処理をコールするようにしてもよい。また、ここでは、検出期間用カウンタを用いたタイマ処理が行われたが、払出確認期間の計測の場合にＣＰＵ内蔵タイマを用いてもよいのと同様、ＣＰＵ内蔵タイマを用いてスイッチ検出処理におけるタイマ処理を実現してもよい。

【０３５１】

賞球カウントスイッチオン中でなく、かつ、賞球カウントスイッチ３０１Ａのオン状態が検出できない場合には、球貸しカウントスイッチ３０１Ｂについてスイッチ検出処理を行う。すなわち、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチオン中であるか否か確認する（ステップＳ８２７）。オン中であれば、検出期間用カウンタの値を１減らした後（ステップＳ８２８）、検出期間用カウンタの値が０になったか否か確認する（ステップＳ８２９）。０になっていれば、入力ポートを介して球貸しカウントスイッチ３０１Ｂの検出信号を確認し（ステップＳ８３０）、オン状態を示していれば、球貸しカウントスイッチ３０１Ｂが確実にオンしたとして、貸し球個数記憶の値を１減らす（ステップＳ８３１）。

【０３５２】

ステップＳ８２７で、球貸しカウントスイッチオン中でないことを確認したら、入力ポートを介して球貸しカウントスイッチ３０１Ｂの検出信号を確認し（ステップＳ８３２）、オン状態を示していれば、球貸しカウントスイッチＯＮ中フラグをセットするとともに（ステップＳ８３３）、検出期間用カウンタに初期値ｎをセットする（ステップＳ８３４）。

【０３５３】

以上の処理によって、払出確認期間内に球貸しカウントスイッチ３０１Ｂがオンしたら、貸し球個数記憶の値が－１される。バックアップＲＡＭの内容を保存するための処理は、このようなスイッチ検出処理の後で行われるので、払出が完了した貸し球について、必ず貸し球個数記憶が－１される。従って、遊技球の払出に関して、保存される制御状態に矛盾が生じてしまうことが防止される。また、上記のスイッチ検出処理では、検出期間用カウンタを用いたタイマ処理が施されている。すなわち、球貸しカウントスイッチ３０１Ｂのオンが所定時間（遊技媒体検出判定期間）以上継続しないとスイッチオンと見なされない。つまり、賞球の払出検出の場合と同様に、最初のオン検出後、所定の遊技媒体検出判定期間経過後にもオン検出した場合に、１個の貸し球の払出が完了したと見なされる。従って、誤ってスイッチオン検出がなされてしまうことは防止される。

【０３５４】

また、賞球の払出検出の場合と同様に、例えば、遊技媒体検出判定期間がほぼ２ｍｓとなるようにｎを設定すれば、遊技媒体検出判定期間を通常遊技媒体検出判定期間（電力供給停止時処理での処理でない、通常の遊技状態において遊技媒体の有無を判定するための期間。この実施の形態では、図５６における７５１ｈで球貸しカウントスイッチオンフラグの値が２であることが確認されるまでの２ｍｓ以上の期間）と同じ期間とすることが可能になる。このように構成すれば、通常の制御とほぼ同一の条件で、球貸しカウントスイッチ３０１Ｂがオンしたか否かを判定することが可能になる。

【０３５５】
払出確認期間が経過すると（ステップＳ８１８）、払出制御用ＣＰＵ３７１は、バックアップあり指定値（この例では「５５Ｈ」）をバックアップフラグにストアする（ステップＳ８３５）。バックアップフラグはバックアップＲＡＭ領域に形成されている。次いで、主基板３１のＣＰＵ５６の処理と同様の処理を行ってパリティデータを作成しバックアップＲＡＭ領域に保存する（ステップＳ８３６～Ｓ８４５）。そして、ＲＡＭアクセスレジスタにアクセス禁止値を設定する（ステップＳ８４６）。以後、内蔵ＲＡＭのアクセスができなくなる。
【０３５６】
なお、この実施の形態では、払出制御処理において用いられるデータが格納されるＲＡＭ領域は全て電源バックアップされている。従って、その内容が正しく保存されているか否かを示すチェックサムの生成処理、およびその内容を書き換えないようにするためのＲＡＭアクセス防止処理が、払出制御状態を保存するための処理に相当する。
【０３５７】
以上のように、この実施の形態では、停電等の発生に応じて電源断信号が出力されたら、まず、球払出装置９７の駆動を停止した後、払出確認期間、払出検出手段からの検出信号の入力処理が実行され、その後、払出制御状態を保存するための処理が行われる。従って、停電発生時に払出途中であった遊技球も、バックアップＲＡＭの保存内容に反映される。
【０３５８】
すなわち、この実施の形態では、遊技機への電力供給停止時に制御状態をバックアップ記憶手段に保存するように構成した場合に、制御の矛盾等を生じさせないようにすることができる。
【０３５９】
また、この実施の形態では、遊技媒体検出手段が所定の遊技媒体検出判定期間の前後において２回連続してオン検出した場合に、１個の賞球あるいは貸し球の払出を完了したと見なすようにしたので、誤ってスイッチオン検出がなされてしまうことを防止することができる。従って、電源断時における制御の適正化を図ることが可能になる。
【０３６０】
上述したように、この例では、振分ソレノイド３１０の出力ポート以外の出力ポートのクリア処理が、スイッチ検出処理の実行前（ステップＳ７６２の前）に行われる。電力供給停止時処理の実行中では、払出制御用ＣＰＵ３７１やスイッチ類はコンデンサ９２３，９２４の充電電力等で駆動されることになる。この例では、出力ポートのクリア処理をスイッチ検出処理の実行前に行っているので、コンデンサの充電電力等を電力供給停止時処理のために効率的に使用することができる。
【０３６１】
ＲＡＭアクセスレジスタにアクセス禁止値を設定すると、払出制御用ＣＰＵ３７１は、待機状態（ループ状態）に入る。従って、システムリセットされるまで、何もしない状態になる。
【０３６２】
この例では、電源の瞬断等に起因して電源断信号が発生した場合には、電源電圧は平常時の値に復旧し遊技機は制御可能な状態に戻る。そのような状況が発生したときには、電源基板９１０から復帰信号が払出基板３７に供給される。復帰信号が入力されると、払出制御用ＣＰＵ３７１にリセットがかかる。従って、払出制御用ＣＰＵ３７１は、図４６に示されたメイン処理の実行を開始することができる。その際、電源断信号が出力されたときに遊技状態が保存されているので、ステップＳ７１０の処理で払出状態復旧処理が実行され、払出制御は、電源断信号発生時の状態に戻り、その状態から払出制御が続行される。
【０３６３】
なお、ここでは、賞球カウントスイッチ３０１Ａまたは球貸しカウントスイッチ３０１Ｂの検出信号がオン状態を示したらタイマ（検出期間用カウンタ）をセットし、タイマがタ

イムアップしたときにも検出信号がオン状態を示していたら、スイッチが確実にオンしたと判定したが、主基板３１のＣＰＵ５６と同様に、２ｍｓのタイマ（２ｍｓ計測用カウンタ）がタイムアップする毎に検出信号の判定を行うように構成してもよい。

【０３６４】

また、この実施の形態でも、電源断信号に応じて起動される処理の最初にレジスタの保存処理が行われたが、スイッチ検出処理においてレジスタを使用しない場合には、スイッチ検出処理の実行後に、すなわち、バックアップフラグの設定とチェックサムの算出の処理の前にレジスタ保存処理を行うことができる。その場合には、レジスタ保存処理、バックアップフラグ設定処理、チェックサム算出処理および出力ポートのオフ設定処理を電力供給停止時処理と見なすことができる。さらに、スイッチ検出処理において幾つかのレジスタを使用する場合であっても、使用しないレジスタについては、バックアップフラグの設定とチェックサムの算出の処理の前にレジスタ保存処理を行うことができる。

【０３６５】

図５２は、払出制御用ＣＰＵ３７１が内蔵するＲＡＭの使用例を示す説明図である。この例では、バックアップＲＡＭ領域に、総合個数記憶（例えば２バイト）と貸し球個数記憶とがそれぞれ形成されている。総合個数記憶は、主基板３１の側から指示された賞球払出個数の総数を記憶するものである。貸し球個数記憶は、未払出の球貸し個数を記憶するものである。なお、バックアップＲＡＭ領域には、上記の遊技球の個数に関する情報を記憶する領域に限られず、例えば、後述する払出停止中フラグ、賞球経路エラーフラグなどのエラー状態を示すフラグ、バックアップフラグなどの各種のフラグを記憶する領域や、受信コマンドバッファなどの各種のバッファなどを記憶する領域なども形成されている。また、払出制御処理において用いられるデータが格納されるＲＡＭ領域は全て電源バックアップされるようにしてもよい。

【０３６６】

そして、払出制御用ＣＰＵ３７１は、例えば、賞球制御処理（ステップＳ７５７）において、遊技制御手段から賞球個数を示す払出制御コマンドを受信すると、指示された個数分だけ総合個数記憶に内容を増加する。また、球貸し制御処理（ステップＳ７５６）において、カードユニット５０から球貸し要求の信号を受信する毎に１単位（例えば２５個）の個数分だけ貸し球個数記憶に内容を増加する。さらに、払出制御用ＣＰＵ３７１は、賞球制御処理において賞球カウントスイッチ３０１Ａが１個の賞球払出を検出すると総合個数記憶の値を１減らし、球貸し制御処理において球貸しカウントスイッチ３０１Ｂが１個の貸し球払出を検出すると貸し球個数記憶の値を１減らす。

【０３６７】

従って、未払出の賞球個数と貸し球個数とが、所定期間はその内容を保持可能なバックアップＲＡＭ領域に記憶されることになる。よって、停電等の不測の電力供給停止が生じても、所定期間内に電力供給が復旧すれば、バックアップＲＡＭ領域の記憶内容にもとづいて賞球処理および球貸し処理を再開することができる。すなわち、遊技機への電力供給が停止しても、電力供給が再開すれば、電力供給停止時の未払出の賞球個数と貸し球個数とにもとづいて払い出しが行われ、遊技者に与えられる不利益を低減することができる。

【０３６８】

図５３は、主基板３１から受信した払出制御コマンドを格納するための受信バッファの一構成例を示す説明図である。この例では、２バイト構成の払出制御コマンドを６個格納可能なリングバッファ形式の受信バッファが用いられる。従って、受信バッファは、受信コマンドバッファ１～１２の１２バイトの領域で構成される。そして、受信したコマンドをどの領域に格納するのかを示すコマンド受信個数カウンタが用いられる。コマンド受信個数カウンタは、０～１１の値をとる。

【０３６９】

図５４は、割込処理による払出制御コマンド受信処理を示すフローチャートである。主基板３１からの払出制御用のＩＮＴ信号は払出制御用ＣＰＵ３７１のＣＬＫ／ＴＲＧ２端子に入力されている。よって、主基板３１からのＩＮＴ信号が立ち上がると、払出制御用Ｃ

ＰＵ３７１に割込がかかり、図５４に示す払出制御コマンドの受信処理が開始される。なお、払出制御用ＣＰＵ３７１は、割込が発生すると、ソフトウェアで割込許可にしない限り、マスク可能割込がさらに生ずることはないような構造のＣＰＵである。

【０３７０】

なお、ここでは払出制御手段のコマンド受信処理について説明するが、表示制御手段、ランプ制御手段および音制御手段でも、同様のコマンド受信処理が実行されている。また、この実施の形態では、ＣＬＫ／ＴＲＧ２端子の入力が立ち上がるとタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値が－１されるような初期設定を行ったが、すなわち、ＩＮＴ信号の立ち上がりで割込が発生するような初期設定を行ったが、ＣＬＫ／ＴＲＧ２端子の入力が立ち下がるとタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値が－１されるような初期設定を行ってもよい。換言すれば、ＩＮＴ信号の立ち下がりで割込が発生するような初期設定を行ってもよい。

【０３７１】

すなわち、取込信号としてのパルス状（矩形波状）のＩＮＴ信号のレベル変化タイミング（エッジ）で割込が発生するように構成すれば、エッジは立ち上がりエッジであっても立ち下がりエッジであってもよい。いずれにせよ、取込信号としてのパルス状（矩形波状）のＩＮＴ信号のレベル変化タイミング（エッジ）で割込が発生するように構成される。このようにすることで、コマンドの取込が指示された段階でいち早くコマンド受信を行うことが可能になる。また、Ａの期間（図３７参照）が経過するまでＩＮＴ信号の出力が待機されるので、ＩＮＴ信号の出力時に、制御信号ＣＤ０～ＣＤ７のライン上のコマンドデータの出力状態は安定している。よって、払出制御手段において、払出制御コマンドは良好に受信される。

【０３７２】

払出制御コマンドの受信処理において、払出制御用ＣＰＵ３７１は、まず、各レジスタをスタックに退避する（ステップＳ８５０）。次いで、払出制御コマンドデータの入力に割り当てられている入力ポート３７２ａ（図８参照）からデータを読み込む（ステップＳ８５１）。次いで、読み込んだデータが規則内のデータであるか否か確認する（ステップＳ８５１ａ）。規則内のデータであるか否かは、受信したデータの構成や内容が予め定められている規則に適合しているか否かを確認することで行われる。例えば、受信したデータが、正規のコマンドとはバイト数が異なるデータであった場合や、データの内容が正規のコマンドではあり得ない内容となっている場合などには、規則外のデータであると判定される。読み込んだデータが規則内のデータであれば、２バイト構成の払出制御コマンドのうちの１バイト目であるか否か確認する（ステップＳ８５２）。１バイト目であるか否かは、受信したコマンドの先頭ビットが「１」であるか否かによって確認される。先頭ビットが「１」であるのは、２バイト構成である払出制御コマンドのうちのＭＯＤＥバイト（１バイト目）のはずである（図３６参照）。そこで、払出制御用ＣＰＵ３７１は、先頭ビットが「１」であれば、有効な１バイト目を受信したとして、受信したコマンドを受信バッファ領域におけるコマンド受信個数カウンタが示す受信コマンドバッファに格納する（ステップＳ８５３）。

【０３７３】

払出制御コマンドのうちの１バイト目でなければ、１バイト目を既に受信したか否か確認する（ステップＳ８５４）。既に受信したか否かは、受信バッファ（受信コマンドバッファ）に有効なデータが設定されているか否かによって確認される。

【０３７４】

１バイト目を既に受信している場合には、受信した１バイトのうちの先頭ビットが「０」であるか否か確認する。そして、先頭ビットが「０」であれば、有効な２バイト目を受信したとして、受信したコマンドを、受信バッファ領域におけるコマンド受信個数カウンタ＋１が示す受信コマンドバッファに格納する（ステップＳ８５５）。先頭ビットが「０」であるのは、２バイト構成である払出制御コマンドのうちのＥＸＴバイト（２バイト目）のはずである（図３６参照）。なお、ステップＳ８５４における確認結果が１バイト目を

既に受信したである場合には、２バイト目として受信したデータのうちの先頭ビットが「０」でなければ処理を終了する。なお、ステップＳ８５４で「Ｎ」と判断された場合には、ステップＳ８５６の処理が行われないので、次に受信したコマンドは、今回受信したコマンドが格納されるはずであったバッファ領域に格納される。

【０３７５】

ステップＳ８５５において、２バイト目のコマンドデータを格納すると、コマンド受信個数カウンタに２を加算する（ステップＳ８５６）。そして、コマンド受信カウンタが１２以上であるか否か確認し（ステップＳ８５７）、１２以上であればコマンド受信個数カウンタをクリアする（ステップＳ８５８）。その後、退避されていたレジスタを復帰し（ステップＳ８５９）、最後に割込許可に設定する（ステップＳ８６０）。

【０３７６】

コマンド受信割込処理中は割込禁止状態になっている。上述したように、２ｍｓタイマ割込処理中は割込許可状態になっているので、２ｍｓタイマ割込中にコマンド受信割込が発生した場合には、コマンド受信割込処理が優先して実行される。また、コマンド受信割込処理中に２ｍｓタイマ割込が発生しても、その割込処理は待たされる。このように、この実施の形態では、主基板３１からのコマンド受信処理の処理優先度が高くなっている。また、コマンド受信処理中には他の割込処理が実行されないので、コマンド受信処理に要する最長時間は決まる。コマンド受信処理中に他の割込処理が実行可能であるように構成したのでは、コマンド受信処理に要する最長の時間を見積もることは困難である。コマンド受信処理に要する最長時間が決まるので、遊技制御手段のコマンド送出処理におけるＣの期間（図３７参照）をどの程度にすればよいのかを正確に判断することができる。さらに具体的には、コマンド受信処理に要する最長時間が決まるので、ステップＳ３６７でセットするウエイトカウンタの値をどの程度にすればよいのかを正確に判断することができる。

【０３７７】

また、払出制御コマンドは２バイト構成であって、１バイト目（ＭＯＤＥ）と２バイト目（ＥＸＴ）とは、受信側で直ちに区別可能に構成されている。すなわち、先頭ビットによって、ＭＯＤＥとしてのデータを受信したのかＥＸＴとしてのデータを受信したのかを、受信側において直ちに検出できる。よって、上述したように、適正なデータを受信したのか否かを容易に判定することができる。

【０３７８】

次に、コマンド送信に関する処理の実行中に電力供給が停止し、その後の電力供給開始時に再送されたコマンドを受信するコマンド受信側基板（例えば、払出制御基板３７）での受信状態について説明する。

【０３７９】

まず、ＭＯＤＥデータの受信中（図４１に示されたｂ～ｃの期間中）に電力供給が停止したあとに電力供給が再開した場合について説明する。この場合、図５５（Ａ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１に記憶する処理を行っていたＭＯＤＥデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３やステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ１に上書き保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ２に保存する。その後、主基板３１の遊技制御処理によって再送信されてきたＭＯＤＥデータをコマンド受信バッファ３に保存し、ＥＸＴデータをコマンド受信バッファ４に保存する。従って、ＭＯＤＥデータの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信される。

【０３８０】

次に、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｃ～ｄの期間中）に電力供給が停止し、その後に電力供給が再開した

場合について説明する。この場合、図５５（Ｂ）に示すように、コマンド受信側基板は、ＭＯＤＥデータを例えばコマンド受信バッファ１に保存し終えた状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３やステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ２に保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ３に保存する。すると、隣接するコマンド受信バッファにＭＯＤＥデータが連続して保存されたことになり、制御コマンドの受信規則に反するため、規則外のデータであるコマンド受信バッファ１に保存されているＭＯＤＥデータは破棄される。その後、主基板３１から再送信されてきたＭＯＤＥデータをコマンド受信バッファ４に保存し、ＥＸＴデータをコマンド受信バッファ５に保存する。従って、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信される。

【０３８１】

次に、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｇ～ｈの期間）に電力供給が停止し、その後に電力供給が再開した場合について説明する。この場合、図５５（Ｃ）に示すように、コマンド受信側基板は、ＭＯＤＥデータを例えばコマンド受信バッファ１に保存し、ＥＸＴデータをコマンド受信バッファ２に保存し終えた状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３やステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ３に保存し、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ４に保存する。その後、主基板３１から再送信されてきたＥＸＴデータをコマンド受信バッファ５に保存する。しかし、隣接するコマンド受信バッファにＥＸＴデータが連続して保存されたことになり、制御コマンドの受信規則に反するため、規則外のデータであるコマンド受信バッファ５に保存されているＥＸＴデータは破棄される。このように、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止した場合には、電力供給が再開したあとに再送されたＥＸＴデータは破棄されるので、制御コマンドは正常に受信されていることになる。

【０３８２】

最後に、ＥＸＴデータの受信中（図４１に示されたｆ～ｇの期間中）に電力供給が停止したあとに電力供給が再開した場合について説明する。この実施の形態では電力供給が再開した場合に初期設定コマンドが送信されるので、制御コマンドの取りこぼしを防止するため、ＥＸＴデータの受信中に電力供給が停止したあとに電力供給が再開した場合には、ＭＯＤＥデータから再送する構成とするのが好ましい。この場合、例えば、ステップＳ３３５のコマンド送信処理によって用いられるコマンド送信中フラグと、ステップＳ３４０のコマンド送信処理によって用いられるコマンド送信中フラグとを別個のフラグとし、ステップＳ３４０のコマンド送信処理によって用いられるコマンド送信中フラグがオン状態であるときに電力供給が停止して、その後に電力供給が再開した場合には、ステップＳ８７でスタック領域における復帰アドレスを示す値を、コマンドセット処理（図３９参照）の最初のアドレスを示す値に変更するようにすればよい。

【０３８３】

ＥＸＴデータの受信中に電力供給が停止したあとに電力供給が再開した場合にＭＯＤＥデータから再送する処理を行う構成とした場合には、図５５（Ｄ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１にＭＯＤＥデータを保存したあと、コマンド受信バッファ２に記憶する処理を行っていたＥＸＴデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３やステップＳ８４で送信されるコマンド）のＭＯＤＥデー

タをコマンド受信バッファ２に上書き保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ３に保存する。その後、主基板３１から再送信されたＭＯＤＥデータをコマンド受信バッファ４に保存し、主基板３１から再送信されたＥＸＴデータをコマンド受信バッファ５に保存する。従って、ＭＯＤＥデータの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに、取りこぼしが発生することなく制御コマンドが正常に受信される。

【０３８４】

なお、上記のように、ＥＸＴデータの受信中（図４１に示されたｆ～ｇの期間中）に電力供給が停止したあとに電力供給が再開した場合にＭＯＤＥデータから再送する構成とすると、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｇ～ｈの期間）に電力供給が停止し、その後に電力供給が再開した場合についても、ＭＯＤＥデータから再送する構成となる。従って、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止し、その後に電力供給が再開した場合に、制御コマンドが重複受信されることを防止するために、図４１に示されたｇ～ｈの期間をできるだけ短い期間となるように、ステップＳ３６２やステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値を調整することが望ましい。理想的には、コマンド受信処理の完了時と、コマンド送信中フラグがオフ状態とするときとが同一となるように、ステップＳ３６２やステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値を調整する。

【０３８５】

上記のように、遊技制御手段（例えば、ＣＰＵ５６）が、コマンドの送信に関連する処理（例えば、コマンド送信処理：図４０参照）の実行中に遊技機への電力供給が停止し、その後に電力供給が開始した場合には、コマンドの送信に関連する処理を所定のタイミング（例えば、コマンド送信処理の最初）から再度実行し、電力供給が停止したときに送信中のコマンドがあった場合には、当該、コマンドの少なくとも一部（ＭＯＤＥデータ、ＥＸＴデータ、あるいは制御コマンド）を再送する構成としたので、コマンドの出力にかかわる処理の実行中に電力供給が停止した場合であっても、電力供給再開後にそのコマンドを確実に送信することができる。

【０３８６】

例えば、払出手段からの遊技媒体の払出数を特定可能な払出制御コマンドを再送する構成とした場合には、たとえ遊技制御手段（例えば、ＣＰＵ５６）による払出制御コマンドの送信に関連する処理（例えば、コマンド送信処理：図４０参照）の実行中に電力供給が停止した場合であっても、払出制御コマンドは確実に送信されるので、遊技媒体の付与が確実に行なわれ、遊技者に不利益を及ぼしてしまうことを防止することができる。

【０３８７】

また、コマンドの送信に関連する処理（例えば、コマンド送信処理）は、コマンドの出力に用いられるコマンド出力ポートにデータを出力する処理（例えば、ステップＳ３５６）を含み、コマンドの送信に関連する処理を再度実行する所定のタイミングは、コマンド出力ポートにデータを出力する処理の前（例えば、コマンド送信処理の最初）であるように構成されているので、コマンド出力ポートにデータを出力する処理が確実に実行されることが保証される。

【０３８８】

さらに、コマンドの送信に関連する処理（例えば、コマンド送信処理）を再度実行する所定のタイミングは、コマンドの送信に関連する処理の最初であるように構成されているので、コマンドの送信に関連する処理が確実に実行されることが保証され、コマンドを確実に送信することができる。

【０３８９】

図５６は、ステップＳ７５２のスイッチ処理の一例を示すフローチャートである。スイッチ処理において、払出制御用ＣＰＵ３７１は、賞球カウントスイッチ３０１Ａがオン状態を示しているか否か確認する（ステップＳ７５１ａ）。オン状態を示していれば、払出制

御用ＣＰＵ３７１は、賞球カウントスイッチオンカウンタを＋１する（ステップＳ７５１ｂ）。賞球カウントスイッチオンカウンタは、賞球カウントスイッチ３０１Ａのオン状態を検出した回数を計数するためのカウンタである。

【０３９０】

そして、賞球カウントスイッチオンカウンタの値をチェックし（ステップＳ７５１ｃ）、その値が２になっていれば、１個の賞球の払出が行われたと判断する。１個の賞球の払出が行われたと判断した場合には、払出制御用ＣＰＵ３７１は、賞球未払出カウンタ（総合個数記憶に格納されている賞球個数：未払出数データ）を－１する（ステップＳ７５１ｄ）。

【０３９１】

ステップＳ７５１ａにおいて賞球カウントスイッチ３０１Ａがオン状態でないことが確認されると、払出制御用ＣＰＵ３７１は、賞球カウントスイッチオンカウンタをクリアする（ステップＳ７５１ｅ）。そして、この実施の形態では、球貸しカウントスイッチ３０１Ｂがオン状態を示しているか否か確認する（ステップＳ７５１ｆ）。オン状態を示していれば、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチオンカウンタを＋１する（ステップＳ７５１ｇ）。球貸しカウントスイッチオンカウンタは、球貸しカウントスイッチ３０１Ｂのオン状態を検出した回数を計数するためのカウンタである。

【０３９２】

そして、球貸しカウントスイッチオンカウンタの値をチェックし（ステップＳ７５１ｈ）、その値が２になっていれば、１個の貸し球の払出が行われたと判断する。１個の貸し球の払出が行われたと判断した場合には、払出制御用ＣＰＵ３７１は、貸し球未払出個数カウンタ（貸し球個数記憶に格納されている貸し球数：未払出数データ）を－１する（ステップＳ７５１ｉ）。

【０３９３】

ステップＳ７５１ｆにおいて球貸しカウントスイッチ３０１Ｂがオン状態でないことが確認されると、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチオンカウンタをクリアする（ステップＳ７５１ｊ）。

【０３９４】

図５７は、ステップＳ７５３の払出停止状態設定処理の一例を示すフローチャートである。払出停止状態設定処理において、払出制御用ＣＰＵ３７１は、受信バッファ中に受信コマンドがあるか否かの確認を行う（ステップＳ７５３ａ）。受信バッファ中に受信コマンドがあれば、受信した払出制御コマンドが払出停止状態指定コマンドであるか否かの確認を行う（ステップＳ７５３ｂ）。払出停止状態指定コマンドであれば、払出制御用ＣＰＵ３７１は、払出停止状態に設定する（ステップＳ７５３ｃ）。

【０３９５】

ステップＳ７５３ｂで受信コマンドが払出停止状態指定コマンドでないことを確認すると、受信した払出制御コマンドが払出可能状態指定コマンドであるか否かの確認を行う（ステップＳ７５３ｄ）。払出可能状態指定コマンドであれば、払出停止状態を解除する（ステップＳ７５３ｅ）。

【０３９６】

なお、払出停止状態に設定するときには、例えば払出モータ２８９の駆動が停止されるとともに払出停止中であることを示す内部フラグ（払出停止中フラグ）がセットされる。また、払出停止状態を解除するときには、払出モータ２８９の駆動が再開されるとともに、払出停止中フラグがリセットされる。すなわち、ステップＳ７５３ｃでは、払い出しが禁止された状態であることを示すデータ（セットされた払出停止中フラグ）を所定の記憶領域に記憶する処理が実行されており、ステップＳ７５３ｅでは、払い出しが許可された状態であることを示すデータ（リセットされた払出停止中フラグ）を所定の記憶領域に記憶する処理が実行されている。

【０３９７】

払出停止中フラグは、例えばバックアップＲＡＭ領域に格納されている。払出停止中フラ

グは、例えばＤ０～Ｄ７の各ビットから成る１バイト構成とされる。この場合、例えば、Ｄ０が「１」であれば払出停止状態が設定されている状態を示し、Ｄ１が「１」であれば払出停止状態が解除されている状態を示すようにすればよい。また、Ｄ２は、例えば、払出停止状態が解除されたあとの復帰待ち状態であることを示すために用いられる。なお、Ｄ３～Ｄ７は、未使用領域とされる。

【０３９８】

ここで、図５７の処理における払出停止中フラグの状態を具体的に説明する。ステップＳ７５３ｃの処理では、払出制御用ＣＰＵ３７１は、払出停止中フラグのＤ０を「０」とするとともに、Ｄ１を「１」とする。また、ステップＳ７５３ｅの処理では、払出制御用ＣＰＵ３７１は、払出停止中フラグのＤ０を「１」にするとともにＤ１を「０」とし、Ｄ２を「１」とする。なお、払出制御用ＣＰＵ３７１は、Ｄ２を「１」とした場合には、所定期間（例えば１［ｓ］）経過後にＤ２を「０」にする。この実施の形態では、払出停止中フラグは、Ｄ０が「０」であり、かつＤ１が「１」の状態であるときに、払出停止状態であることを示す。また、Ｄ０が「１」であり、かつＤ１が「０」の状態であるときに、払出許可状態（払出停止状態状態が解除されている状態）であることを示す。なお、払出停止中フラグは、１バイト構成以外の他の構成であってもよく、各ビットを他の態様で使用するようにしてもよい（例えば、Ｄ０のみを用いるようにして、Ｄ０が「０」であれば払出停止状態を示し、Ｄ０が「１」であれば払出許可状態を示すようにしてもよい）。

【０３９９】

払出停止状態に設定された場合に、直ちに払出モータ２８９を停止してもよいが、そのように制御するのではなく、切りのよいところで払出モータ２８９を停止するようにしてもよい。例えば、遊技球の払出を２５個単位で実行し、一単位の払出が完了した時点で払出モータ２８９を停止するとともに、内部状態を払出停止状態に設定するようにしてもよい。上述したように、球切れスイッチ１８７は、払出球通路に２７～２８個程度の遊技球が存在することを検出できるような位置に設置されているので、主基板３１の遊技制御手段が球切れを検出しても、その時点から少なくとも２５個の払出は可能である。従って、一単位の払出が完了した時点で払出停止状態にしても問題は生じない。また、一単位の区切りで払出停止状態とすれば、払出再開時の制御が容易になる。

【０４００】

図５８は、ステップＳ７５４のコマンド解析実行処理の一例を示すフローチャートである。コマンド解析実行処理において、払出制御用ＣＰＵ３７１は、受信バッファに受信コマンドがあるか否かの確認を行う（ステップＳ７５４ａ）。受信コマンドがあれば、受信した払出制御コマンドが賞球個数を指定するための払出制御コマンドであるか否かの確認を行う（ステップＳ７５４ｂ）。なお、払出制御用ＣＰＵ３７１は、コマンド指示手段としての読出ポインタが指す受信バッファ中のアドレスに格納されている受信コマンドについてステップＳ７５４ｂの判断を行う。また、その判断後、読出ポインタの値は＋１される。読出ポインタが指すアドレスが受信コマンドバッファ１２（図５３参照）のアドレスを越えた場合には、読出ポインタの値は、受信コマンドバッファ１を指すように更新される。

【０４０１】

受信した払出制御コマンドが賞球個数を指定するための払出制御コマンドであれば、払出制御コマンドで指示された個数を総合個数記憶に加算する（ステップＳ７５４ｃ）。すなわち、払出制御用ＣＰＵ３７１は、主基板３１のＣＰＵ５６から送られた払出制御コマンドに含まれる賞球個数をバックアップＲＡＭ領域（総合個数記憶）に記憶する。

【０４０２】

なお、払出制御用ＣＰＵ３７１は、必要ならば、コマンド受信個数カウンタの減算や受信バッファにおける受信コマンドシフト処理を行う。また、払出停止状態設定処理およびコマンド解析実行処理が、読出ポインタの値と受信バッファにおける最新コマンド格納位置とが一致するまで繰り返すように構成されていてもよい。例えば、読出ポインタの値と受信バッファにおける最新コマンド格納位置との差が「３」であれば未処理の受信済みコマ

ンドが３つあることになるが、一致するまで繰り返し処理が実行されることによって、未処理の受信済みコマンドがなくなる。すなわち、受信バッファに格納されている受信済みコマンドが、一度の処理で、全て読み出されて処理される。

【０４０３】

図５９は、ステップＳ７５５のプリペイドカードユニット制御処理の一例を示すフローチャートである。プリペイドカードユニット制御処理において、払出制御用ＣＰＵ３７１は、カードユニット制御用マイクロコンピュータより入力されるＶＬ信号を検知したか否かを確認する（ステップＳ７５５ａ）。ＶＬ信号を検知していなければ、ＶＬ信号非検知カウンタを＋１する（ステップＳ７５５ｂ）。また、払出制御用ＣＰＵ３７１は、ＶＬ信号非検知カウンタの値がこの実施の形態では１２５であるか否か確認する（ステップＳ７５５ｃ）。ＶＬ信号非検知カウンタの値が１２５であれば、払出制御用ＣＰＵ３７１は、発射制御基板９１への発射制御信号出力を停止して、駆動モータ９４を停止させる（ステップＳ７５５ｄ）。

【０４０４】

以上の処理によって、１２５回（２ｍｓ×１２５＝２５０ｍｓ）継続してＶＬ信号のオフが検出されたら、球発射禁止状態に設定される。

【０４０５】

ステップＳ７５５ａにおいてＶＬ信号を検知していれば、払出制御用ＣＰＵ３７１は、ＶＬ信号非検知カウンタをクリアする（ステップＳ７５５ｅ）。そして、払出制御用ＣＰＵ３７１は、発射制御信号出力を停止していれば（ステップＳ７５５ｆ）、発射制御基板９１への発射制御信号出力を開始して駆動モータ９４を動作可能状態にする（ステップＳ７５５ｇ）。

【０４０６】

図６０および図６１は、ステップＳ７５６の球貸し制御処理の一例を示すフローチャートである。なお、この実施の形態では、連続的な払出数の最大値を貸し球の一単位（例えば２５個）とするが、連続的な払出数の最大値は他の数であってもよい。

【０４０７】

球貸し制御処理において、払出制御用ＣＰＵ３７１は、球貸し停止中であるか否かを確認する（ステップＳ５１０）。停止中であれば、処理を終了する。なお、球貸し停止中であるか否かは、図５７に示された払出停止状態設定処理などにおいて設定される払出停止中フラグがオンしているか否かによって確認される。

【０４０８】

球貸し停止中でなければ、払出制御用ＣＰＵ３７１は、貸し球払出中であるか否かの確認を行い（ステップＳ５１１）、貸し球払出中であれば図６１に示す球貸し中の処理に移行する。なお、貸し球払出中であるか否かは、後述する球貸し処理中フラグの状態によって判断される。貸し球払出中でなければ、賞球の払出中であるか否か確認する（ステップＳ５１２）。賞球の払出中であるか否は、後述する賞球処理中フラグの状態によって判断される。

【０４０９】

貸し球払出中でも賞球払出中でもなければ、払出制御用ＣＰＵ３７１は、カードユニット５０から球貸し要求があったか否かを確認する（ステップＳ５１３）。要求があれば、球貸し処理中フラグをオンするとともに（ステップＳ５１４）、２５（球貸し一単位数：ここでは１００円分）をバックアップＲＡＭ領域の貸し球個数記憶に設定する（ステップＳ５１５）。そして、払出制御用ＣＰＵ３７１は、ＥＸＳ信号をオンする（ステップＳ５１６）。また、球払出装置９７の下方の球振分部材３１１を球貸し側に設定するために振分用ソレノイド３１０を駆動する（ステップＳ５１７）。さらに、払出制御用ＣＰＵ３７１は、２５個の遊技球を払い出すためのモータ回転時間を設定するか、または、モータ回転時間に応じた数の出力パルス数を決定する。そして、払出モータ２８９をオンして（ステップＳ５１８）、図６１に示す球貸し中の処理に移行する。

【０４１０】

なお、払出モータ２８９をオンするのは、厳密には、カードユニット５０が受付を認識したことを示すためにＢＲＱ信号をオフ状態にしてからである。また、球貸し処理中フラグはバックアップＲＡＭ領域に設定される。

【０４１１】

図６１は、払出制御用ＣＰＵ３７１による払出制御処理における球貸し中の処理を示すフローチャートである。球貸し処理では、払出モータ２８９がオンしていなければオンする。なお、この実施の形態では、ステップＳ７５１のスイッチ処理で、球貸しカウントスイッチ３０１Ｂの検出信号による遊技球の払出がなされたか否かの確認を行うので、球貸し制御処理では貸し球個数記憶の減算などは行われない。

【０４１２】

球貸し制御処理において、払出制御用ＣＰＵ３７１は、貸し球通過待ち時間中であるか否かの確認を行う（ステップＳ５１９）。貸し球通過待ち時間中でなければ、貸し球の払出を行い（ステップＳ５２０）、払出モータ２８９の駆動を終了すべきか（一単位の払出動作が終了したか）否かの確認を行う（ステップＳ５２１）。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転が完了した場合には、払出制御用ＣＰＵ３７１は、払出モータ２８９の駆動を停止し（ステップＳ５２２）、貸し球通過待ち時間の設定を行う（ステップＳ５２３）。

【０４１３】

ステップＳ５１９で貸し球通過待ち時間中であれば、払出制御用ＣＰＵ３７１は、貸し球通過待ち時間が終了したか否かの確認を行う（ステップＳ５２４）。貸し球通過待ち時間は、最後の払出球が払出モータ２８９によって払い出されてから球貸しカウントスイッチ３０１Ｂを通過するまでの時間である。貸し球通過待ち時間の終了を確認すると、一単位の貸し球は全て払い出された状態であるので、カードユニット５０に対して次の球貸し要求の受付が可能になったことを示すためにＥＸＳ信号をオフにする（ステップＳ５２５）。また、振分ソレノイドをオフするとともに（ステップＳ５２６）、球貸し処理中フラグをオフする（ステップＳ５２７）。なお、貸し球通過待ち時間が経過するまでに最後の払出球が球貸しカウントスイッチ３０１Ｂを通過しなかった場合には、球貸し経路エラーとされる。また、この実施の形態では、賞球も球貸しも同じ払出装置で行われる。

【０４１４】

なお、球貸し要求の受付を示すＥＸＳ信号をオフにした後、所定期間内に再び球貸し要求信号であるＢＲＱ信号がオンしたら、振分ソレノイドおよび払出モータをオフせずに球貸し処理を続行するようにしてもよい。すなわち、所定単位（この例では１００円単位）毎に球貸し処理を行うのではなく、球貸し処理を連続して実行するように構成することもできる。

【０４１５】

貸し球個数記憶の内容は、遊技機への電力供給が停止しても、所定期間電源基板９１０のバックアップ電源によって保存される。従って、所定期間中に電力供給が復旧すると、払出制御用ＣＰＵ３７１は、貸し球個数記憶の内容にもとづいて球貸し処理を継続することができる。

【０４１６】

図６２および図６３は、ステップＳ７５７の賞球制御処理の一例を示すフローチャートである。なお、この例では、連続的な払出数の最大値を貸し球の一単位と同数（例えば２５個）とするが、連続的な払出数の最大値は他の数であってもよい。

【０４１７】

賞球制御処理において、払出制御用ＣＰＵ３７１は、まず、賞球停止中であるか否かを確認する（ステップＳ５３０）。停止中であれば、処理を終了する。なお、賞球停止中であるか否かは、図５７に示された払出停止状態設定処理などにおいて設定される払出停止中フラグがオンしているか否かによって確認される。

【０４１８】

賞球停止中でなければ、払出制御用ＣＰＵ３７１は、貸し球払出中であるか否かの確認を

行い（ステップＳ５３１）、貸し球払出中であれば処理を終了する。なお、貸し球払出中であるか否かは、球貸し処理中フラグの状態によって判断される。貸し球払出中でなければ、既に賞球払出処理が開始されているか否か、すなわち賞球中であるか否か確認する（ステップＳ５３２）。賞球中であれば図６３に示す賞球中の処理に移行する。なお、賞球中であるか否かは、後述する賞球処理中フラグの状態によって判断される。

【０４１９】

賞球払出中でなければ、払出制御用ＣＰＵ３７１は、総合個数記憶に格納されている賞球数（未払出の賞球数）が０でないか否か確認する（ステップＳ５３４）。総合個数記憶に格納されている賞球数が０でなければ、賞球制御用ＣＰＵ３７１は、賞球処理中フラグをオンし（ステップＳ５３５）、総合個数記憶の値が２５以上であるか否か確認する（ステップＳ５３６）。なお、賞球処理中フラグは、バックアップＲＡＭ領域に設定される。

【０４２０】

総合個数記憶に格納されている賞球個数が２５以上であると、払出制御用ＣＰＵ３７１は、２５個分の遊技球を払い出すまで払出モータ２８９を回転させるように払出モータ２８９に対して駆動信号を出力するために、２５個払出動作の設定を行う（ステップＳ５３７）。具体的には、２５個の遊技球を払い出すためのモータ回転時間を設定したり、モータ回転時間に応じた数の出力パルス数を決定する。

【０４２１】

総合個数記憶に格納されている賞球個数が２５以上でなければ、払出制御用ＣＰＵ３７１は、総合個数記憶に格納されている数に応じた遊技球を払い出すまで払出モータ２８９を回転させるように駆動信号を出力するために、全個数払出動作の設定を行う（ステップＳ５３８）。具体的には、遊技球を払い出すためのモータ回転時間を設定したり、モータ回転時間に応じた数の出力パルス数を決定する。次いで、払出モータ２８９をオンする（ステップＳ５３９）。なお、振分ソレノイドはオフ状態であるから、球払出装置９７の下方の球振分部材は賞球側に設定されている。そして、図６３に示す賞球制御処理における賞球払出中の処理に移行する。

【０４２２】

図６３は、払出制御用ＣＰＵ３７１による払出制御処理における賞球中の処理の一例を示すフローチャートである。賞球制御処理では、払出モータ２８９がオンしていなければオンする。なお、この実施の形態では、ステップＳ７５１のスイッチ処理で、賞球カウントスイッチ３０１Ａの検出信号による遊技球の払出がなされたか否かの確認を行うので、賞球制御処理では総合個数記憶の減算などは行われない。

【０４２３】

賞球中の処理において、払出制御用ＣＰＵ３７１は、賞球通過待ち時間中であるか否かの確認を行う（ステップＳ５４０）。賞球通過待ち時間中でなければ、賞球払出を行い（ステップＳ５４１）、払出モータ２８９の駆動を終了すべきか（２５個または２５個未満の所定の個数の払出動作が終了したか）否かの確認を行う（ステップＳ５４２）。具体的には、所定個数の払出に対応した回転が完了したか否かを確認する。所定個数の払出に対応した回転が完了した場合には、払出制御用ＣＰＵ３７１は、払出モータ２８９の駆動を停止し（ステップＳ５４３）、賞球通過待ち時間の設定を行う（ステップＳ５４４）。賞球通過待ち時間は、最後の払出球が払出モータ２８９によって払い出されてから賞球カウントスイッチ３０１Ａを通過するまでの時間である。

【０４２４】

ステップＳ５４０で賞球通過待ち時間中であれば、払出制御用ＣＰＵ３７１は、賞球通過待ち時間が終了したか否かの確認を行う（ステップＳ５４５）。賞球通過待ち時間が終了した時点は、ステップＳ５３７またはステップＳ５３８で設定された賞球が全て払い出された状態である。そこで、払出制御用ＣＰＵ３７１は、賞球通過待ち時間が終了していれば、賞球処理中フラグをオフする（ステップＳ５４６）。賞球通過待ち時間が経過するまでに最後の払出球が賞球カウントスイッチ３０１Ａを通過しなかった場合には、賞球経路エラーとされる。

【０４２５】
なお、この実施の形態では、ステップＳ５１１、ステップＳ５３１の判断によって球貸しが賞球処理よりも優先されることになるが、賞球処理が球貸しに優先するようにしてもよい。
【０４２６】
総合個数記憶および貸し球個数記憶の内容は、遊技機への電力供給が停止しても、所定期間電源基板９１０のバックアップ電源によって保存される。従って、所定期間中に電力供給が復旧すると、払出制御用ＣＰＵ３７１は、総合個数記憶の内容にもとづいて払出処理を継続することができる。
【０４２７】
なお、払出制御用ＣＰＵ３７１は、主基板３１から指示された賞球個数を賞球個数記憶で総数として管理したが、賞球個数毎（例えば１５個、１０個、６個）に管理してもよい。例えば、賞球個数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを＋１する。そして、個数カウンタに対応した賞球払出が行われると、その個数カウンタを－１する（この場合、払出制御処理で減算処理を行うようにする）。その場合にも、各個数カウンタはバックアップＲＡＭ領域に形成される。よって、遊技機への電力供給が停止しても、所定期間中に電源が復旧すれば、払出制御用ＣＰＵ３７１は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。
【０４２８】
なお、この実施の形態では、払出制御手段は、払出制御信号に関するＩＮＴ信号が立ち上がったことを検知して、例えば割込処理によって１バイトのデータの取り込み処理を開始する。そして、複数の払出制御コマンドを格納可能な受信リングバッファ（この例では受信バッファ）が設けられているので、払出制御コマンドを受信後、そのコマンドにもとづく制御が開始されないうちに次の払出制御コマンドを受信しても、そのコマンドが、払出制御手段において受信されないということはない。
【０４２９】
払出制御手段において、払出停止状態であっても割込処理は起動されるので、払出制御手段は、払出停止中であっても、払出制御コマンドを受信することができる。そして、払出停止中では受信した払出制御コマンドに応じた払出処理は停止しているのであるが、複数の払出制御コマンドを格納可能な受信リングバッファが設けられているので、遊技制御手段から送出された払出制御コマンドは、払出制御手段において消失してしまうようなことはない。
【０４３０】
そして、払出制御手段において、送出コマンドを受信リングバッファにおけるどの領域に格納するのかを示すアドレス指示手段としてのコマンド受信個数カウンタが用いられる。よって、どの領域を使用すればよいのかの判断は容易である。
【０４３１】
なお、上記の実施の形態では、変動データ記憶手段としてＲＡＭを用いた場合を示したが、変動データ記憶手段として、電気的に書き換えが可能な記憶手段であればＲＡＭ以外のものを用いてもよい。
【０４３２】
さらに、上記の実施の形態では、電源監視手段が電源基板９１０に設けられ、システムリセットのための信号を発生する回路は電気部品制御基板に設けられたが、それらがともに電気部品制御基板に設けられていてもよい。
【０４３３】
次に、この実施の形態の遊技機が、電力供給が開始したあとに遊技球の払い出しを開始する際の処理の例について説明する。図６４は、電力供給開始時におけるＣＰＵ５６による払出可能状態指定コマンドの送信処理や払出制御用ＣＰＵ３７１による球払出装置９７を用いた遊技球の払出処理などの処理タイミングの一例を示すタイミングチャートである。

なお、図６４でも、電源基板９１０に搭載されているシステムリセット回路６５におけるリセットＩＣ６５１の外付けのコンデンサの容量と、電源監視用ＩＣ９０２の外付けのコンデンサの容量とを適切に選定することによって、電源監視用ＩＣ９０２から出力される電源断信号がハイレベルに立ち上がることとなる電圧値（この実施の形態では＋２２Ｖ）にＶSL電源電圧が到達した後に、リセット信号が立ち上がる例が示されている。

【０４３４】

遊技機に電源が投入され、ＶSL電源電圧が上昇して所定値（この実施の形態では＋９Ｖ）に到達すると、図６４に示されたように、主基板３１のＣＰＵ５６は、他の電気部品制御基板のＣＰＵ（この実施の形態では払出制御基板３７の払出制御用ＣＰＵ３７１）が動作を開始し、遅延回路９６０によって遅延される時間が経過したあとに動作を開始する。動作を開始すると、主基板３１のＣＰＵ５６は、制御状態を復旧する場合には、復旧する払出に関する制御状態が払出停止状態でなければ払出可能状態指定コマンドを送信する（ステップＳ８３参照）。なお、初期化する場合には、ＣＰＵ５６は、払出停止条件が成立していなければ払出可能状態指定コマンドを送信する（ステップＳ１３ｂ参照）。

【０４３５】

主基板３１のＣＰＵ５６が払出制御基板３７に対して払出可能状態指定コマンドを出力することができるということは、主基板３１のＣＰＵ５６が既に立ち上がっていることを意味する。従って、主基板３１のＣＰＵ５６は、賞球カウントスイッチ３０１Ａの検出信号を受信することができる状態となっている。

【０４３６】

払出可能状態指定コマンドを受信すると、払出制御用ＣＰＵ３７１は、初期設定における上述したステップＳ７１３あるいは復旧処理における上述したステップＳ７３２で設定していた払出停止状態を解除し（ステップＳ７５３ｅ参照）、未払出の遊技球が存在する場合には球払出装置９７を用いて遊技球の払出処理を実行する。そして、払い出された遊技球が賞球カウントスイッチ３０１Ａで検出される。賞球カウントスイッチ３０１Ａの検出信号は、動作を開始しているＣＰＵ５６および払出制御用ＣＰＵ３７１それぞれによって確実に受信される。

【０４３７】

以上説明したように、電力供給停止時処理（図２２～図２４、図４９～図５１参照）において、検出維持期間が経過するまでの間は、コンデンサ９２３，９２４に充電された電力を用いて、電源基板９１０が、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂを駆動可能な電力を供給するとともに、振分ソレノイド３１０が振分部材３１１の状態を保持するための駆動電力を供給し、遊技制御手段が賞球カウントスイッチ３０１Ａからの検出信号の入力処理（ステップＳ４６６～ステップＳ４８６）を行い、払出制御手段（払出制御用ＣＰＵ３７１）が賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂからの検出信号の入力処理（ステップＳ８１６～ステップＳ８３４）を行う構成としたので、電力供給停止時処理で、払い出された景品遊技媒体（入賞領域への入賞にもとづいて景品として払い出される遊技媒体）や貸出遊技媒体（遊技者からの貸出要求に応じて貸し出される遊技媒体）を確実に検出することができるようになる。すなわち、上述した遊技機によれば、電力供給停止時処理において、払い出された遊技媒体の検出を確実に実行することができるので、遊技媒体の未払出数を正確に把握することができるようになる。

【０４３８】

さらに、電気部品制御手段は、電力供給が開始されたときに、電力供給停止時処理において保存された制御状態が残っていても、操作手段（クリアスイッチ９２１）が操作されている場合には、状態復旧処理を実行せず初期化処理を実行する。よって、遊技店員等が保存状態を容易にクリアすることができ、遊技店での遊技機運用上の利便性を向上させることが可能になる。つまり、遊技店において、遊技機の状態復旧処理を行う必要がない場合にはバックアップ記憶手段の記憶内容を初期化することができるので、他の遊技者に本来与えられるべきでない利益が与えられることを容易に防止でき、その結果、遊技店におけ

る遊技機運用上の利便性を向上させることができる。

【０４３９】

また、上述したように、検出維持期間が経過するまでの間は、電源基板９１０が、振分ソレノイド３１０に対して振分部材３１１を駆動することが可能な電力を供給する構成とされているので、通路切換手段としての振分ソレノイド３１０の駆動状態を電気的に保持させることができる。従って、電源基板９１０には、検出維持期間が経過するまでの間、振分部材３１１の状態を維持させるための電力を供給する作動状態保持手段が搭載されていることになる。また、検出維持期間が経過するまでの間は振分部材３１１の状態が維持され、振分部材３１１が動作することがないので、振分部材３１１と球通路２９３ａ，２９３ｂ内の壁との間に遊技球が挟まってしまうことを防止できる。

【０４４０】

また、上述したように、停電等の発生に応じて電源断信号が出力されたら、まず、球払出装置９７の駆動が停止された後、所定の検出維持期間、払出検出手段（賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂ）からの検出信号の入力処理が実行され、その後、払出制御状態を保存するための処理が行われる。従って、停電発生時に払出途中であった遊技球も、バックアップＲＡＭの保存内容に確実に反映される。よって、遊技機への電力供給停止時に制御状態をバックアップ記憶手段に保存するように構成した場合に、保存される制御状態と実際の制御状態との間に矛盾等を生じさせないようにすることができる。

【０４４１】

また、上述したように、電源供給停止時処理のあとの待機状態が継続して実行されているのにもかかわらず電力供給が停止していない場合に、待機状態から復帰させるための復帰信号をＣＰＵ５６や払出制御用ＣＰＵ３７１に出力する構成としたので、復帰信号によって、ＣＰＵ５６や払出制御用ＣＰＵ３７１を待機状態から制御実行状態に復帰させることが可能になる。従って、ごく短時間で復旧する電源の瞬断等が生じても制御に支障を来すことがないようにすることができる。

【０４４２】

すなわち、記憶保持手段（例えばバックアップＲＡＭ）を有する遊技制御手段および払出制御手段が電源断信号に応じて電力供給停止時処理を行った後にシステムリセットを待つ待機状態にあるときに、電源復旧に応じて復帰信号が出力されると、遊技制御手段および払出制御手段は、プログラムの最初部分から動作を再開する。その際、電力供給停止時処理において保存された制御状態が復旧されるので、遊技者から見ると、何事もなかったかのように遊技が続行される。

【０４４３】

また、上述したように、復帰信号を出力可能な手段（例えばカウンタ９７１等で構成される手段：待機状態復帰手段の一例）が電源基板９１０に搭載される構成としたので、各制御基板毎に待機状態復帰手段を設ける必要がなく、簡単な構成で待機状態から復帰させることができるようになる。

【０４４４】

また、上述したように、状態復旧処理において、遊技制御手段（ＣＰＵ５６）の制御状態を、他の電気部品制御手段（例えば払出制御用ＣＰＵ３７１）よりも遅れて復旧させる遅延手段（例えば、コンデンサ、遅延回路９６０）を備える構成としてので、遊技制御基板以外の電気部品制御基板が動作状態となったあとに制御信号が供給されるため、遊技制御手段からの制御信号を受信する他の電気部品制御手段が、制御信号を確実に受信することができる。すなわち、電源供給再開時に、遊技制御手段が遅れて立ちあがるので、他の電気部品制御手段がコマンドをとりこぼしてしまうようなことが防止される。

【０４４５】

また、上述したように、システムリセット手段（例えば、システムリセット回路６５）が、各電気部品制御手段（ＣＰＵ５６や払出制御用ＣＰＵ１０１など）に電源を供給する電源基板（例えば、電源基板９１０）に搭載されるように構成したので、監視電源の供給源

の近くにシステムリセット手段を配することができ、システムリセット手段が電源の状態の監視を適切に行うことができるようになる。また、上記のように構成すれば、電源基板を変更するだけで、システムリセット手段の交換を行うことができる。

【０４４６】

また、上述したように、電源監視手段（例えば、電源監視用ＩＣ９０２）が、各電気部品制御手段（ＣＰＵ５６や払出制御用ＣＰＵ１０１など）に供給される直流電源のうち、最も電圧の高い電源（例えば、ＶSL（＋３０Ｖ））を監視するように構成されているので、早期に電圧の低下を検出することができる。

【０４４７】

また、上述したように、電源監視手段（例えば、電源監視用ＩＣ９０２）が、各電気部品制御手段（ＣＰＵ５６や払出制御用ＣＰＵ１０１など）に電源を供給する電源基板（例えば、電源基板９１０）に搭載されるように構成されているので、監視電源の供給源の近くに電源監視手段を配することができ、電源監視手段が電源の状態の監視を適切に行うことができるようになる。また、上記のように構成すれば、電源基板を変更するだけで、電源監視手段の交換を行うことができる。

【０４４８】

また、上述したように、電源断処理を実行させない所定期間（遅延期間）は、少なくとも所定電圧（例えば、２２Ｖ）以上に供給される電圧が上昇するまでの期間を含むように構成されているので、不安定な状態で電源断処理が実行されることを防止することができる。特に、上述した実施の形態では所定電圧以下となった場合に電源断処理が実行されるので、上記のような構成としたことによって、立ち上がり時に電源断処理が誤って実行されてしまうことを防止することができる。

【０４４９】

また、上述したように、遊技制御手段（例えば、ＣＰＵ５６）が、コマンドの送信に関連する処理（例えば、コマンド送信処理：図４０参照）の実行中に遊技機への電力供給が停止し、その後に電力供給が開始した場合には、コマンドの送信に関連する処理を所定のタイミング（例えば、コマンド送信処理の最初）から再度実行し、電力供給が停止したときに送信中のコマンドがあった場合には、当該、コマンドの少なくとも一部（ＭＯＤＥデータ、ＥＸＴデータ、あるいは制御コマンド）を再送する構成としたので、コマンドの出力にかかわる処理の実行中に電力供給が停止した場合であっても、電力供給再開後にそのコマンドを確実に送信することができる。

【０４５０】

例えば、払出手段からの遊技媒体の払出数を特定可能な払出制御コマンドを再送する構成とした場合には、たとえ遊技制御手段（例えば、ＣＰＵ５６）による払出制御コマンドの送信に関連する処理（例えば、コマンド送信処理：図４０参照）の実行中に電力供給が停止した場合であっても、払出制御コマンドは確実に送信されるので、遊技媒体の付与が確実に行なわれ、遊技者に不利益を及ぼしてしまうことを防止することができる。

【０４５１】

また、上述したように、コマンドの送信に関連する処理（例えば、コマンド送信処理）は、コマンドの出力に用いられるコマンド出力ポートにデータを出力する処理（例えば、ステップＳ３５６）を含み、コマンドの送信に関連する処理を再度実行する所定のタイミングは、コマンド出力ポートにデータを出力する処理の前（例えば、コマンド送信処理の最初）であるように構成されているので、コマンド出力ポートにデータを出力する処理が確実に実行されることが保証される。

【０４５２】

また、上述したように、コマンドの送信に関連する処理（例えば、コマンド送信処理）を再度実行する所定のタイミングは、コマンドの送信に関連する処理の最初であるように構成されているので、コマンドの送信に関連する処理が確実に実行されることが保証され、コマンドを確実に送信することができる。

【０４５３】

また、上述したように、コマンドが複数のデータ（ＭＯＤＥデータとＥＸＴデータ）によって構成され、コマンドの送信に関連する処理（例えば、コマンド送信処理）を再度実行する所定のタイミングは、複数のデータにおける１のデータを送信する処理の最初であるように構成されているので、コマンドを構成するデータを送信する処理が保証され、コマンドを確実に送信することができる。

【０４５４】

また、上述したように、電力供給が開始したときに、コマンド送信中フラグがオン状態であった場合には、コマンドの送信に関連する処理の実行中に電力供給が停止されたものと判定するように構成されているので、電力供給が停止されたときの制御状態を容易に判定することができる。

【０４５５】

また、上述したように、コマンド受信側基板のＣＰＵ（例えば、払出制御用ＣＰＵ３７１）が、遊技制御手段からのコマンドを所定の記憶領域（例えば、コマンド受信バッファ）に保存するコマンド受信処理（図５４参照）を実行し、遊技制御手段がコマンドの送信を行ってコマンドの送信に関連する処理を終了するタイミング（例えば、コマンド送信中フラグがオフ状態となるタイミング）が、コマンド受信側基板のＣＰＵが当該コマンドの保存を行ってコマンド受信処理が完了するタイミングよりも遅いタイミングとされるように構成されているので、コマンド受信側基板のＣＰＵによってコマンドが確実に受信されるようにすることができる。

【０４５６】

また、上述したように、コマンド受信側基板のＣＰＵが、遊技制御手段からのコマンドをコマンド受信バッファに保存するコマンド受信処理（例えば、図５４に示すコマンド受信割込処理）を実行し、遊技制御手段がコマンドの送信を行ってコマンド送信処理を終了するタイミング（例えば、コマンド送信処理が終了するタイミング）は、電気部品制御手段が当該コマンドの保存を行ってコマンド受信処理が完了するタイミング（例えば、コマンド受信割込処理が完了するタイミング）よりも遅いタイミングとされるように構成されているので、コマンド受信側基板のＣＰＵによってコマンドが受信されることが保証される。

【０４５７】

また、上述したように、コマンド受信側基板のＣＰＵが、取り込み信号（例えば、ＩＮＴ信号）の入力に応じてコマンド受信処理を実行し、遊技制御手段は、取り込み信号の出力後にコマンド受信処理の終了を担保する期間（例えば、ステップＳ３６２～ステップＳ３６４や、ステップＳ３６７～ステップＳ３６９の処理が実行されている期間）を設けた構成とされているので、コマンド受信側基板のＣＰＵによるコマンドの受信処理の実行タイミングを把握することができ、コマンド受信側基板のＣＰＵによってコマンドが確実に受信されるようにすることができる。

【０４５８】

また、上述したように、電力供給が開始した場合に、払出制御手段（払出制御用ＣＰＵ３７１）が、遊技制御手段（ＣＰＵ５６）からの払出可能状態指定コマンドの受信がなければ遊技球の払出処理を実行しない構成としたので、遊技制御手段が制御可能でない状態であるのにもかかわらず遊技球の払い出しがなされてしまうことを防止することができる。従って、遊技制御手段は、払い出された遊技球を検出する賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂの検出信号を確実に受信することができる。よって、未払出の遊技球数について遊技制御手段と払出制御手段とでそれぞれ把握している情報の内容に食い違いが生じてしまうことを防止することができ、遊技制御手段と払出制御手段とで確実に制御上の整合をとることができる。

【０４５９】

また、上述したように、遊技制御手段が、遊技状態復旧処理において、バックアップＲＡＭ５５領域の記憶内容に応じて払出停止状態か否か判定し（ステップＳ８２）、払出停止状態でない場合に払出可能状態指定コマンドを送信する（ステップＳ８３）構成としたの

で、電力供給停止前の状態に復旧することができる。

【０４６０】

また、上述したように、遊技制御手段が、初期化処理において、払出禁止条件が成立しているか否かの判定を行い（ステップＳ１３ａ）、払出禁止条件が成立していない場合に払出可能状態指定コマンドを送信する（ステップＳ１３ｂ）ように構成されているので、実際の遊技機の状態に応じて制御を開始することができる。

【０４６１】

また、上述したように、遊技状態復旧処理、払出状態復旧処理、および初期化処理で、払出禁止条件についての判定をそれぞれ実行する構成とされているので、早期に判定を行うことができ、制御状態を安定させることができる。

【０４６２】

なお、上記の実施の形態では、払出制御手段が、電力供給停止時処理において、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂがオンしたか否かをそれぞれ確認する構成としていたが、いずれか一方のスイッチの状態を確認する構成としてもよい。

【０４６３】

図６５～図６７は、賞球カウントスイッチ３０１Ａと球貸しカウントスイッチ３０１Ｂとのうちのいずれか一方のスイッチの状態を確認する構成とする場合の電源基板９１０からの電源断信号に応じて実行されるマスク不能割込処理（ＮＭＩ処理：電力供給停止時処理）の処理例を示すフローチャートである。なお、図４９～図５１を参照して既に説明した処理等については詳細な説明を省略する。

【０４６４】

マスク不能割込処理において、払出制御用ＣＰＵ３７１は、ステップＳ８０１～ステップＳ８０８の処理を行ったあと、ステップＳ８０９～ステップＳ８１５に示された出力ポートクリア処理を行う。その後、この実施の形態では、所定期間（検出維持期間）、賞球カウントスイッチ３０１Ａ（賞遊技媒体払出検出手段に相当）または球貸しカウントスイッチ３０１Ｂ（貸出遊技媒体払出検出手段に相当）の検出信号をチェックする。この例では、遊技球を検出する可能性のあるスイッチについてのみ検出信号をチェックする。検出する可能性のあるスイッチが賞球カウントスイッチ３０１Ａである場合には、賞球カウントスイッチ３０１Ａをチェックして、オンしたら総合個数記憶の内容を１減らす。また、検出する可能性のあるスイッチが球貸しカウントスイッチ３０１Ｂである場合には、球貸しカウントスイッチ３０１Ｂをチェックして、オンしたら貸し球個数記憶の内容を１減らす。

【０４６５】

この例では、払出制御用ＣＰＵ３７１は、賞球処理中フラグがオンしているか否か確認し（ステップＳ８４７）、オンしている場合には賞球処理中であるため、賞球カウントスイッチ３０１Ａによって賞球が検出される可能性があると判定する。賞球処理中フラグがオンでなければ、払出制御用ＣＰＵ３７１は、球貸し処理中フラグがオンしているか否か確認し（ステップＳ８４８）、オンしている場合には球貸し処理中であるため、球貸しカウントスイッチ３０１Ｂによって貸し球が検出される可能性があると判定する。

【０４６６】

なお、この例では、いずれのスイッチをチェックする場合にも、払出確認期間を計測するために、払出確認期間計測用カウンタが用いられる。賞球カウントスイッチ３０１Ａをチェックする場合には、払出確認期間計測用カウンタの値は、初期値ｍから、以下に説明する賞球カウントスイッチ検出処理のループ（Ｓ８１７から始まってＳ８１７に戻るループ）が１回実行される毎に－１され、その値が０になると、払出確認期間が終了したとする。また、球貸しカウントスイッチ３０１Ｂをチェックする場合には、払出確認期間計測用カウンタの値は、初期値ｍから、以下に説明する球貸しカウントスイッチ検出処理のループ（Ｓ８１７ａから始まってＳ８１７ａに戻るループ）が１回実行される毎に－１され、その値が０になると、払出確認期間が終了したとする。検出処理のループでは、例外はあ

るがほぼ一定の処理が行われるので、ループの１周に要する時間のｍ倍の時間が、ほぼ払出確認期間に相当する。なお、払出確認期間を計測するために、払出制御用ＣＰＵ３７１の内蔵タイマを用いてもよい。

【０４６７】

ステップＳ８４７で賞球処理中フラグがオンであれば、払出制御用ＣＰＵ３７１は、賞球カウントスイッチ３０１Ａからの検出信号の入力処理（賞球カウントスイッチ検出処理）を実行する。賞球カウントスイッチ検出処理では、払出制御用ＣＰＵ３７１は、まず、払出確認期間計測用カウンタに、払出確認期間に対応した値ｍを設定する（ステップＳ８１６）。そして、払出制御用ＣＰＵ３７１は、払出確認期間計測用カウンタの値を－１し（ステップＳ８１７）、払出確認期間計測用カウンタの値を確認する（ステップＳ８１８）。その値が０であれば、賞球カウントスイッチ検出処理を終了し、制御状態を保存するための処理である電力供給停止時処理に移行する。

【０４６８】

払出確認期間計測用カウンタの値が０になっていなければ、図５０に示された処理と同様にステップＳ８１９～ステップＳ８２６の処理を行う。ただし、賞球カウントスイッチ検出処理では、ステップＳ８２１で検出期間用カウンタの値が０になっていない場合、ステップＳ８２４で賞球カウントスイッチ３０１Ａがオン状態を示していない場合、ステップＳ８２６で検出期間用カウンタに初期値ｎをセットした場合のいずれの場合でも、それらの処理のあとにステップＳ８１７の処理に戻る。以上の処理によって、払出確認期間内に賞球カウントスイッチ３０１Ａがオンしたら、総合個数記憶の値が－１される。

【０４６９】

ステップＳ８４８で球貸し処理中フラグがオンであれば、払出制御用ＣＰＵ３７１は、球貸しカウントスイッチ３０１Ｂからの検出信号の入力処理（球貸しカウントスイッチ検出処理）を実行する。球貸しカウントスイッチ検出処理では、払出制御用ＣＰＵ３７１は、まず、払出確認期間計測用カウンタに、払出確認期間に対応した値ｍを設定する（ステップＳ８１６ａ）。そして、払出制御用ＣＰＵ３７１は、払出確認期間計測用カウンタの値を－１し（ステップＳ８１７ａ）、払出確認期間計測用カウンタの値を確認する（ステップＳ８１８ａ）。その値が０であれば、球貸しカウントスイッチ検出処理を終了し、制御状態を保存するための処理である電力供給停止時処理に移行する。

【０４７０】

払出確認期間計測用カウンタの値が０になっていなければ、図５０に示された処理と同様にステップＳ８２７～ステップＳ８３４の処理を行う。ただし、球貸しカウントスイッチ検出処理では、ステップＳ８２９で検出期間用カウンタの値が０になっていない場合、ステップＳ８３２で球貸しカウントスイッチ３０１Ｂがオン状態を示していない場合、ステップＳ８３４で検出期間用カウンタに初期値ｎをセットした場合のいずれの場合でも、それらの処理のあとにステップＳ８１７ａの処理に戻る。以上の処理によって、払出確認期間内に球貸しカウントスイッチ３０１Ｂがオンしたら、貸し球個数記憶の値が－１される。

【０４７１】

また、ステップＳ８４７とステップＳ８４８で、賞球処理中フラグおよび球貸し処理中フラグがともにオンでなければ、賞球カウントスイッチ３０１Ａと球貸しカウントスイッチ３０１Ｂのいずれもオンする可能性がないので、払出制御用ＣＰＵ３７１は、スイッチのチェックを行うことなく、図５１に示された処理と同様のバックアップＲＡＭの内容の保存などの処理（ステップＳ８３５～ステップＳ８４６）を行ったあと待機状態（ループ状態）に入る。

【０４７２】

上記のように、遊技球が検出される可能性がない場合には、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂのいずれの検出状態も確認しない構成としたので、無駄な処理を省略することができ、電力供給停止時処理（図６５～図６７）を迅速に行うことができる。

【０４７３】
また、上記のように、賞球カウントスイッチ３０１Ａまたは球貸しカウントスイッチ３０１Ｂのうち、遊技球が検出される可能性のあるスイッチについてのみ選択的に検出状態を確認するように構成されているので、無駄な処理を省略することができる。また、図５０に示されたスイッチ検出処理のループ処理よりも、図６５等に示すスイッチ検出のループ処理の方が処理期間が短いので、たとえ所定時間計測用カウンタに設定する値が同じであっても、最終回のループ処理で処理期間に差が出るため、上記の構成とすることで電力供給停止時処理（図６５～図６７）を迅速に行うことができるようになる。従って、図４９等に示された電力供給停止時処理が実行される場合と比較して、コンデンサ９２３，９２４の容量を小さくすることができる。

【０４７４】
なお、上記の例では、賞球処理中フラグがオンでない場合に、球貸し処理中フラグの状態を確認する構成としたが、賞球処理中フラグがオンでなければ直ちに球貸しカウントスイッチ検出処理を実行する構成としてもよい。また、賞球処理中フラグを確認することなく球貸し処理中フラグの状態を確認する構成とし、球貸し処理中フラグがオンでなければ直ちに賞球カウントスイッチ検出処理を実行する構成としてもよい。このように構成すれば、検出される可能性が残されているスイッチの状態を迅速に確認することができる。

【０４７５】
また、上記の例では、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂのいずれの検出状態も確認しないか、賞球カウントスイッチ３０１Ａまたは球貸しカウントスイッチ３０１Ｂのいずれか一方の検出状態を確認する構成としていたが、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂのいずれも確認する構成としてもよい。このように構成すれば、いずれのスイッチからの検出信号であるか否かを確認することなく、検出信号の入力があった場合に賞球あるいは貸し球のいずれが検出されたのであるか認識することができる。例えば、賞球処理中フラグがオンしていることを確認したあとカウントスイッチからの検出信号が入力した場合には、払出制御用ＣＰＵ３７１が、賞球カウントスイッチ３０１Ａからの検出信号が入力したと認識するようにすればよい。よって、上記のように構成すれば、賞球および球貸し用の一つのカウントスイッチによって払い出された遊技球を検出する構成としても、検出した遊技球が賞球であるのか貸し球であるのかを的確に判定することができるようになる。

【０４７６】
また、上述した実施の形態では、振分ソレノイド３１０のオン／オフに応じて、振分部材３１１が球貸し側／賞球側に遊技球が流下するように倒れる構成としていたが、例えば、振分部材３１１が倒れる位置をモータによって制御する構成とし、モータがオンする度に球貸し側／賞球側に交互に振分部材３１１が倒れる構成としてもよい。この構成では、振分部材３１１は、モータが新たにオンしない限り、現在の状態を継続して維持することになる。よって、上記のように構成することで、電力供給停止時処理にて、モータの駆動電源の電圧の状態とは無関係に、機械的な構造によって振分部材３１１の状態を維持しておくことができるようになる。なお、上記の構成とした場合には、電力供給が開始したあとの復旧処理あるいは初期化処理にて、振分部材３１１の状態を初期状態（例えば、球貸し側に遊技球が流下する状態）に戻す処理を実行するようにすればよい。所定の処理を行う度に球貸し側／賞球側に交互に振分部材３１１が倒れるようにすることができるものであれば、モータ以外の部材（例えばラッチ式のソレノイドなど）を用いるようにしてもよい。上記のように構成した場合には、振分部材３１１が倒れる位置を制御するモータが通路切換手段として機能するとともに、モータからの駆動信号がない限り現在の状態を維持可能な機構を有する振分部材３１１が作動状態保持手段として機能することになる。また、振分部材３１１が有する球貸し側／賞球側の状態を維持可能な機構が、検出維持期間が経過するまでの間、通路切換手段の状態を保持可能な保持機構として機能することになる。

【０４７７】
また、上記の実施の形態では、遊技媒体検出判定期間（検出期間用カウンタによって計測

される期間）がほぼ２ｍｓとなるようにｎ（ステップＳ８２６やステップＳ８３４参照）を設定するようにしてもよい旨の説明をしたが、例えばステップＳ８１７からステップＳ８１７に戻るループ処理が２ｍｓ毎に実行されるように、ステップＳ８１７のあとに所定の遅延期間（２ｍｓから通常のループ処理にかかる期間を減算した期間）が経過するまで遅延させる処理を行う構成としてもよい。遅延期間は、例えばソフトウェアタイマによって計測されるようにすればよい。なお、ステップＳ８１７ａからステップＳ８１７ａに戻るループ処理についても同様である。また、２ｍｓ以外の他の期間としてもよい。

【０４７８】

また、上記の実施の形態では、電力供給停止時処理において、遊技球が払い出されたか否かを監視し、払い出された場合には未払出の遊技球数として記憶している値を減算する処理（ステップＳ４８０、ステップＳ８２３、ステップＳ８３１）を行っていたが、未払出数の記憶値を減算する処理を行うことなく、賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂがオンしたか否かを確認し、その確認結果を電源バックアップされているＲＡＭに保存する構成としてもよい。この場合、電力供給が開始したあとの復旧処理（図２０、図４８参照）において、電源バックアップされているＲＡＭの記憶内容にもとづいて電力供給停止時処理の実行中に賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂがオンしていたことが確認された場合に、未払出数の記憶値を減算する処理を行うようにすればよい。上記のように、電力供給停止時処理において賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂがオンした場合に、未払出数を更新することなく、その賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂからの検出信号の入力処理の結果を保存して、復旧時に、保存されていた入力処理の結果に応じて未払出数を更新する構成とすれば、電力供給停止時処理で未払出数として記憶している値（未払出数データ）を変更する処理を行う必要がないので、電力供給停止時処理で未払出数データを変更する処理を行う場合と比較して電力供給停止時処理を迅速に終えることができるようになり、電力供給が停止する前に未払出の遊技球数を管理するために実行される処理をより確実に完了させることができるようになる。なお、上記のような構成の一例が、後述する実施の形態３で実現されている。

【０４７９】

上記のように、電力供給停止時処理を迅速に終えるようにすれば、スタックオーバーフローを生じさせ、初期化処理を実行させることにより大当りを発生させる不正行為を防止することができる。

【０４８０】

すなわち、電力供給の停止が生ずる訳ではないにも関わらず、電源断を検出する検出回路の側からマイクロコンピュータの割込端子に至る信号線において電源断信号が連続的に入力されると、スタック領域のサイズには限界があるにもかかわらず、繰り返し割込処理が実行されることによってスタック領域へのデータ保存が繰り返され、遂にはスタックオーバーフローが生じてしまう。その結果、スタックオーバーフローに起因してＲＡＭ領域の内容が破壊されてしまうことによりプログラム暴走が生じたことにもとづいて、ウォッチドッグタイマのタイムアップが生じてマイクロコンピュータにリセットがかかり、ＲＡＭ領域の内容が初期化される。

【０４８１】

大当りを発生させるか否かは、一般に、所定のタイミング（例えば始動入賞の発生時すなわち始動入賞信号の入力時）において、ＲＡＭ領域に形成された乱数発生用カウンタのカウント値があらかじめ決められた大当り判定値に一致するか否かによって決定される。電源断信号が連続的に入力されると、上述したようにシステムリセットがかかり、初期化処理においてＲＡＭの内容が初期化されるので、大当りを発生させるか否かを決定するための乱数発生用カウンタのカウント値も初期化される（０に戻される。）。すると、カウント値が０から歩進を開始するので、カウント値があらかじめ決められた大当り判定値に一致するタイミングを容易に把握できてしまう。

【０４８２】

つまり、不正基板等の不正手段を遊技機に搭載し、不正手段からマイクロコンピュータに対して電源断信号（割込信号）を連続的に入力させるとともに、乱数発生用カウンタのカウント値が大当り判定値に一致するようなタイミングで、マイクロコンピュータが搭載されている遊技制御基板に対して不正に始動入賞信号を送り込むことによって、不正に大当りを生じさせることが可能になってしまう。

【０４８３】

上記の実施の形態では、電力供給停止時処理が迅速に行われるので、不正な行為によって電源断信号が連続的に入力される前に、最初の電源断信号の入力にもとづく電力供給停止時処理が完了している可能性を高めることができる。従って、不正に割込信号を送り込むような不正行為が行われても、その行為を無効とすることが期待できる。なお、後述する他の構成（例えば電力供給停止時処理におけるスイッチチェックを、賞球あるいは貸し球についてのみ行う構成）によって電力供給停止時処理を迅速に終えるようにした場合であっても、上記の実施の形態の場合と同様の効果を得ることができる。

【０４８４】

なお、上記の実施の形態において、初期化処理を実行していることを報知するための報知手段を設けてもよい。報知手段を設けた場合、遊技制御手段は、初期化処理において、初期化中であることを示す制御コマンド（例えば通常の制御で用いられるコマンドであってもよく、初期化中であることを指定する専用のコマンドであってもよい）をサブ基板（例えば図柄制御基板８０など）に送信し、そのコマンドを受信したサブ基板における電気部品制御手段が初期化報知（例えば可変表示装置９による「初期化中」なる表示や、音やランプによって初期化中であることを示す演出などによって行われる）を所定期間（例えば５分などのあらかじめ定められた期間）継続的に実行する。

【０４８５】

遊技制御手段を初期化中であることを示す制御コマンドを送信するように構成し、サブ基板における電気部品制御手段を初期化報知を行うように構成した場合には、遊技制御手段に不正に信号を送り込むような不正行為が行われても、そのような不正行為を容易に発見することができるとともに、不正行為者が報知に気付いて直ちに離席したような場合でも、再度の不正行為を実行しづらくすることができるようになる。なお、遊技制御手段を初期化中であることを示す制御コマンドを送信するように構成し、サブ基板における電気部品制御手段を初期化報知を行うように構成した場合、例えば、可変表示装置９、スピーカ２７または各種ランプ・ＬＥＤ等が報知部品に相当する。また、報知部品を用いて初期化されたことを報知する処理を行う報知部品制御手段は、遊技制御手段以外の電気部品制御手段によって実現されていてもよいが、遊技制御手段によって実現されてもよい。すなわち、遊技制御手段が、直接、報知部品を制御するようにしてもよい。

【０４８６】

初期化処理は、遊技店の営業中において、停電からの復旧時でもない限り実行されることは考えにくい。それにもかかわらず、初期化処理が実行されているということは、スタックオーバーフローを発生させたり遊技制御手段にリセット信号を入力させるなどの不正行為によってシステムリセットされた可能性が高い。従って、停電復旧時でも遊技店員による初期化操作がなされたわけでもないのに、遊技店の営業時間中に初期化報知がなされている場合には、不正行為（ＲＡＭをクリアさせて初期状態とするなどの行為）が行われたものと判断することができ、その後の不正行為（大当りを発生させるなどの行為）を未然に防ぐことができる。

【０４８７】

また、遊技制御手段（ＣＰＵ５６）が、初期化処理において、初期化処理中であることを示す初期化信号を遊技機外部に出力する構成としてもよい。このように構成すれば、遊技店側などにおいて初期化処理中であることを認識可能とすることができる。よって、実際には電力供給が停止していないにも関わらず初期化処理中であることを示す信号が遊技機から出力された場合には不正行為がなされたと判断することができ、不正行為者が不正行為を行った遊技機から離れた場所にて容易に不正行為を発見することができるようになる

。
【０４８８】
また、上記の実施の形態では、球払出装置９７が賞球も貸し球も払い出し、振分ソレノイド３１０で駆動される振分部材３１１によって、賞球流下経路（景品遊技媒体通路）と貸し球流下経路（貸出遊技媒体経路）とが切り換えられた。しかし、賞球払出球を行う払出装置と球貸しを行う払出装置とを別個に設けてもよい。
【０４８９】
また、上記の実施の形態では、電源基板９１０からの復帰信号は、主基板３１においてＣＰＵ５６のリセット端子に入力されたが、Ｉ／Ｏポート部５７の入力ポートに入力されてもよい。
【０４９０】
そのように構成される場合には、遊技制御手段のマスク不能割込処理（電力供給停止時処理）において、図２２～図２４に示されたステップＳ４５１～Ｓ４９８の処理の後のシステムリセットを待つ待機状態において、入力ポートを介して復帰信号のオンの検出が実行されるようにし、復帰信号がオンになったら、図１８に示されたメイン処理のステップＳ１にジャンプするようにすればよい。メイン処理の実行が開始されると、電源断信号が出力されたときに遊技状態が保存されているので、ステップＳ１０の処理で遊技状態復旧処理が実行され、遊技制御は、電源断信号発生時の状態に戻り、その状態から遊技制御が続行される。
【０４９１】
なお、復帰信号は、例えば入力ポート１のビット５（図１７参照）に入力される。また、この例では、復帰信号のオンが検出されると直ちにステップＳ１にジャンプしたが、ノイズ除去等のために、複数回連続したオンを検出したらステップＳ１にジャンプするようにしたり、オン検出後所定期間経過後にも再度オンが検出されたらステップＳ１にジャンプするようにしてもよい。さらに、払出制御手段のマスク不能割込処理においても、入力ポートに入力される復帰信号を検出するようにしてもよい。
【０４９２】
また、上記の実施の形態では、復帰信号は電源基板９１０で作成されたが、復帰信号を必要とする電気部品制御基板において作成されてもよい。すなわち、待機状態復帰手段が、主基板３１や払出制御基板３７などの各制御基板にそれぞれ設けれられる構成としてもよい。復帰信号が各制御基板において作成される場合に用いられる電源基板は、復帰信号を出力しない構成とされる。また、リセット管理回路は、図１１に示された回路構成から復帰信号生成部分を除いた構成とすればよい。
【０４９３】
図６８は、電源基板において復帰信号が生成されない場合の遊技制御手段のマスク不能割込処理（電力供給停止時処理）の一例を示すフローチャートである。図６８に示すフローチャートは、図２２～図２４に示されたステップＳ４５１～Ｓ４９８の処理に続いて実行される。すなわち、この実施の形態では、ＲＡＭアクセス禁止値が設定された後（ステップＳ４９８）、システムリセットを待つ待機状態において、まず、カウンタの初期値Ｍが設定される（ステップＳ１１１）。そして、カウンタの値を１減算しつつ（ステップＳ１１２）、カウンタの値が０になったか否か確認する（ステップＳ１１３）。
【０４９４】
そして、カウンタの値が０になったら、図１８に示されたメイン処理のステップＳ１にジャンプする。メイン処理の実行が開始されると、電源断信号が出力されたときに遊技状態が保存されているので、ステップＳ１０の処理で遊技状態復旧処理が実行され、遊技制御は、電源断信号発生時の状態に戻り、その状態から遊技制御が続行される。
【０４９５】
カウンタに初期値Ｍが設定されてからカウントアップ（＝０になる）するまでの時間は、［ステップＳ１１２およびＳ１１３の処理に要する時間］×Ｍであるが、Ｍの値は、電源断信号が発生してから、Ｖcc電源で動作するＣＰＵ５６が動作不能になるまでに時間より

も長い時間をカウントするように設定される。従って、一般には、一般には、カウンタがカウントアップしてステップＳ１にジャンプする前に、ＣＰＵ５６は動作しなくなる。すなわち、ステップＳ１にジャンプすることはない。

【０４９６】

しかし、電源の瞬断等が生ずると、電源電圧レベルが短期間低下した後に復旧する。その場合にも、VSLの電圧レベルが電源断信号出力レベル以下になると、電源断信号がローレベルになって、電力供給停止時処理が開始される。そして、ＣＰＵ５６は電力供給停止時処理終了後ループ状態に入る。何らの制御も行わないと、ループ処理から抜けられないのであるが、この場合には、カウンタがカウントアップしてメイン処理に復帰することができる。

【０４９７】

すなわち、この実施の形態におけるカウンタは、電源断信号に応じた処理における待機状態において実行されるタイマ処理を行うためのソフトウェアタイマに相当する。そして、カウンタがカウントアップすると、すなわち、タイマ処理によって所定期間の経過が計測されると、復帰手段としてのＣＰＵ５６が、待機状態から遊技制御状態に復帰させる制御を行う。

【０４９８】

このような構成でも、電源の瞬断等に起因して電源断信号が発生したにもかかわらず電源電圧が平常時の値に復旧したときに、ＣＰＵ５６は、図１８に示されたメイン処理の実行を再開することができる。その際、電源断信号が出力されたときに遊技状態が保存されているので、ステップＳ１０の処理で遊技状態復旧処理が実行され、遊技制御は、電源断信号発生時の状態に戻り、その状態から遊技制御が続行される。

【０４９９】

このような制御は、払出制御手段が実行することも可能である。図６９は、電源基板において復帰信号が生成されない場合の払出制御手段のマスク不能割込処理（電力供給停止時処理）の一例を示すフローチャートである。図６９に示すフローチャートは、図４９～図５１あるいは図６５～図６７に示されたステップＳ８０１～Ｓ８４６の処理に続いて実行される。すなわち、この実施の形態では、ＲＡＭアクセス禁止値が設定された後（ステップＳ８４６）、システムリセットを待つ待機状態において、まず、カウンタの初期値Ｍが設定される（ステップＳ９２１）。そして、カウンタの値を１減算しつつ（ステップＳ９２２）、カウンタの値が０になったか否か確認する（ステップＳ９２３）。

【０５００】

そして、カウンタの値が０になったら、図４６に示されたメイン処理のステップＳ７０１にジャンプする。メイン処理の実行が開始されると、電源断信号が出力されたときに制御状態が保存されているので、ステップＳ７１０の処理で払出状態復旧処理が実行され、制御は電源断信号発生時の状態に戻り、その状態から払出制御が続行される。

【０５０１】

なお、主基板３１のＣＰＵ５６が扱うカウントアップ値（図６８におけるＳ１１１で設定されるＭ）は、払出制御用ＣＰＵ３７１が扱うカウントアップ値よりも大きい値であることが好ましい。ＣＰＵ５６が扱うカウントアップ値の方が大きい値である場合には、遊技制御手段よりも前に払出制御手段が再起動することになる。従って、払出制御手段が先に立ち上がって、遊技制御手段からの払出制御コマンドを取りこぼすようなことはない。

【０５０２】

上記のように、電源基板において復帰信号が生成されない場合にソフトウェアによってタイマ処理を行うことによって待機状態から制御状態に戻ることができるが、タイマ処理は、ハードウェアによって実行されてもよい。

【０５０３】

図７０は、電源基板において復帰信号が生成されない場合にハードウェアによってタイマ処理を行うような構成の一例を示すブロック図である。この例では、主基板３１に、ウォッチドッグタイマとして機能するカウンタ（ウォッチドッグタイマ回路）１６２が設けら

れる。ウォッチドッグタイマ回路１６２は、発振回路１６４の出力パルスをカウントし、カウントアップすると、Ｑ出力としてハイレベルの１パルスを発生する。そのパルス信号は、反転回路１６３で論理反転され、復帰信号としてＡＮＤ回路１６１に入力される。ＡＮＤ回路１６１は、リセット信号と復帰信号の論理積をとってＣＰＵ５６のリセット端子に供給する。なお、ＣＰＵ５６からシステムクロックまたはその分周クロックを出力するように設定し、そのクロックを、ウォッチドッグタイマ回路１６２の入力クロック信号としてもよい。

【０５０４】

カウントアップ値は、電源断信号がローレベルになってから、ＶSLの電圧値がＶcc生成可能電圧にまで低下する時間以上に設定される。ウォッチドッグタイマ回路１６２はＶccを電源として動作するので、カウントアップ値は、ウォッチドッグタイマ回路１６２の動作可能期間に相当する値以上に設定される。従って、遊技機への電力供給停止時には、一般には、ウォッチドッグタイマ回路１６２がカウントアップして復帰信号が出力される前に、ウォッチドッグタイマ回路１６２およびその他の回路部品は動作しなくなる。

【０５０５】

なお、ＣＰＵ５６が遊技制御を行っているときには、定期的にクリアパルスがウォッチドッグタイマ回路１６２に与えられる。クリアパルスの出力周期は、ウォッチドッグタイマ回路１６２がカウントアップするまでの時間よりも短い。従って、ＣＰＵ５６が、通常の遊技制御を行っているときにウォッチドッグタイマ回路１６２のＱ出力にパルスが現れることはない。

【０５０６】

図７１は、ウォッチドッグタイマ回路１６２が設けられた場合の遊技制御手段の２ｍｓタイマ割込処理を示すフローチャートである。図７１に示すように、遊技制御処理（ステップＳ２１～Ｓ３２ａ）内において、ウォッチドッグタイマクリア処理（ステップＳ３２ａ）が実行される。従って、ウォッチドッグタイマクリア処理は、２ｍｓ毎に実行される。

【０５０７】

ウォッチドッグタイマクリア処理（ステップＳ３２ａ）では、ウォッチドッグタイマ回路１６２のクリア端子に至る出力ポートに１パルスを出力する処理が行われる。よって、遊技制御処理の実行中では、ウォッチドッグタイマ回路１６２に定期的にクリアパルスが与えられるので、カウントアップすることはない。

【０５０８】

遊技機に対する供給電圧が低下して電源断信号が出力されると、図２２～図２４に示されたようなマスク不能割込処理が開始される。その処理中ではウォッチドッグタイマ回路１６２に対してクリアパルスは出力されない。従って、電源電圧が復旧して、ウォッチドッグタイマ回路１６２がカウントアップするまで動作しているような場合には復帰信号が出力される。

【０５０９】

図７２は、上述したソフトウェアタイマ処理またはウォッチドッグタイマ回路１６２によって復帰信号が作成される場合の復帰信号の出力タイミング等を示すタイミング図である。図７２（Ａ）は、遊技機に対する電力供給が停止された場合の例である。ソフトウェアタイマ処理は電力供給停止時処理が終了して待機状態になってから開始される。また、マスク不能割込処理ではウォッチドッグタイマ回路１６２に対してクリアパルスは出力されないので、ウォッチドッグタイマ回路１６は、実質的に、電力供給停止時処理の開始時から起動される。いずれの場合でも、タイムアップ値（カウントアップ値）は、電源電圧がＶcc生成可能電圧値よりも小さくなるまでタイムアップしないように設定されているので、復帰信号が発生することはない。

【０５１０】

電源の瞬断等が生ずると、図７２（Ｂ）に示すように、ＶSLの電圧レベルが短期間低下した後に復旧する。その場合にも、ＶSLの電圧レベルが電源断信号出力レベル以下になると、電源断信号がローレベルになって、電力供給停止時処理が開始される。そして、ＣＰＵ

５６は電力供給停止時処理終了後ループ状態に入る。何らの制御も行わないと、ループ処理から抜けられないのであるが、この場合には、ウォッチドッグタイマ回路１６２がカウントアップして復帰信号が発生する。

【０５１１】

図７０に示されたように、主基板３１において、復帰信号は、ＡＮＤ回路１６１を介して、ＣＰＵ５６のリセット端子に入力される。従って、ＣＰＵ５６にはシステムリセットがかかる。その結果、ＣＰＵ５６は待機状態から抜け出すことができる。

【０５１２】

図７３は、電源基板において復帰信号が生成されない場合に払出制御基板３７におけるハードウェアによってタイマ処理を行うような構成の一例を示すブロック図である。この例では、払出制御基板３７に、ウォッチドッグタイマとして機能するカウンタ（ウォッチドッグタイマ回路）３８６が設けられる。ウォッチドッグタイマ回路３８６は、発振回路３８８の出力パルスをカウントし、カウントアップすると、Ｑ出力としてハイレベルの１パルスを発生する。そのパルス信号は、反転回路３８７で論理反転され、復帰信号としてＡＮＤ回路３８５に入力される。ＡＮＤ回路３８５は、リセット信号と復帰信号の論理積をとってＣＰＵ５６のリセット端子に供給する。

【０５１３】

カウントアップ値は、電源断信号がローレベルになってから、ＶSLの電圧値がＶcc生成可能電圧にまで低下する時間以上に設定される。ウォッチドッグタイマ回路３８６はＶccを電源として動作するので、カウントアップ値は、ウォッチドッグタイマ回路３８６の動作可能期間に相当する値以上に設定される。従って、一般には、ウォッチドッグタイマ回路３８６がカウントアップして復帰信号が出力される前に、ウォッチドッグタイマ回路３８６およびその他の回路部品は動作しなくなる。なお、払出制御用ＣＰＵ３７１が払出制御を行っているときには、定期的にクリアパルスがウォッチドッグタイマ回路３８６に与えられる。クリアパルスの出力周期は、ウォッチドッグタイマ回路３８６がカウントアップするまでの時間よりも短い。従って、払出制御用ＣＰＵ３７１が、通常の遊技制御を行っているときにウォッチドッグタイマ回路３８６のＱ出力にパルスが現れることはない。

【０５１４】

図７４は、ウォッチドッグタイマ回路３８６が設けられた場合の払出制御手段のメイン処理の一部を示すフローチャートである。図７４に示す処理は、図４６に示されたステップＳ７０１～Ｓ７１４の処理に続いて実行される。この場合には、払出制御処理のループ（ステップＳ７１５，Ｓ７５１～Ｓ７６１）内において、ウォッチドッグタイマクリア処理（ステップＳ７６１）が実行される。従って、ウォッチドッグタイマクリア処理は、２ｍｓ毎に実行される。

【０５１５】

ウォッチドッグタイマクリア処理（ステップＳ７６１）では、ウォッチドッグタイマ回路３８６のクリア端子に至る出力ポートに１パルスを出力する処理が行われる。よって、払出制御処理の実行中では、ウォッチドッグタイマ回路３８６に定期的にクリアパルスが与えられるので、カウントアップすることはない。

【０５１６】

遊技機に対する供給電圧が低下して電源断信号が出力されると、図４９～図５１に示されたようなマスク不能割込処理が開始される。その処理中ではウォッチドッグタイマ回路３８６に対してクリアパルスは出力されない。従って、電源電圧が復旧して、ウォッチドッグタイマ回路３８６がカウントアップするまで動作しているような場合には復帰信号が出力される。

【０５１７】

図７３に示されたように、払出制御基板３７において、復帰信号は、ＡＮＤ回路３８５を介して、払出制御用ＣＰＵ３７１のリセット端子に入力される。従って、払出制御用ＣＰＵ３７１にはシステムリセットがかかる。その結果、払出制御用ＣＰＵ３７１は待機状態から抜け出すことができる。

【０５１８】
上記のように、主基板３１および払出制御基板３７においてウォッチドッグタイマ回路１６２，３８６が設けられている場合には、ハードウェアによって復帰信号を発生させることができる。しかも、電源電圧が低下したときのみならず、何らかの理由で、ＣＰＵ５６または払出制御用ＣＰＵ３７１の制御が無限ループに入ってしまったような場合にも、ループ状態から抜け出すことができる。
【０５１９】
なお、主基板３１のウォッチドッグタイマ回路１６２のカウントアップ値は、払出制御基板３７のウォッチドッグタイマ回路３８６のカウントアップ値よりも大きい値であることが好ましい。ウォッチドッグタイマ回路１６２のカウントアップ値の方が大きい値である場合には、復帰信号は、遊技制御手段よりも前に払出制御手段に対して供給される。従って、払出制御手段が先に立ち上がって、遊技制御手段からの払出制御コマンドを取りこぼすようなことはない。
【０５２０】
また、例えば主基板３１のみにウォッチドッグタイマ回路１６２を設置し、ウォッチドッグタイマ回路１６２による復帰信号をＣＰＵ５６に供給するとともに、払出制御基板３７に供給してもよい。そのように構成した場合には、全体的な回路構成規模を小さくすることができる。また、そのように構成した場合には、払出制御手段が先に立ち上がるように、ウォッチドッグタイマ回路１６２とＣＰＵ５６のリセット端子との間に遅延回路を置くことが好ましい。
【０５２１】
さらに、ウォッチドッグタイマ回路１６２，３８６による復帰信号をＣＰＵのリセット端子に接続するのではなく、入力ポートの入力するようにしてもよい。その場合には、電力供給停止時処理における待機状態で入力ポートの監視が行われ、復帰信号がオンしたことが検出されると、メイン処理の最初にジャンプする。さらに、ウォッチドッグタイマ回路１６２，３８６による復帰信号をＣＰＵのＣＴＣ端子に入力してもよい。その場合には、あらかじめ、復帰信号の入力に応じてＣＴＣ割込がかかるように設定される。また、待機状態で割込許可に設定される。そして、ＣＴＣ割込がかかると、メイン処理の最初にジャンプする。
【０５２２】
また、上記の実施の形態では、払出制御基板３７において、ＮＭＩに応じて電力供給停止時処理が実行されたが、電源断信号を払出制御用ＣＰＵ３７１のマスク可能端子に接続し、マスク可能割込処理によって電力供給停止時処理を実行してもよい。また、電源断信号を入力ポートに入力し、入力ポートのチェック結果に応じて電力供給停止時処理を実行してもよい。
【０５２３】
また、上記の実施の形態では、各電気部品制御手段に供給するリセット信号を発生する回路（システムリセット回路６５）が電源基板９１０に１つ設けられる構成としていたが、主基板３１のＣＰＵ５６に供給するリセット信号を発生する回路と、他の電気部品制御基板のＣＰＵに供給するリセット信号を発生する回路とを別個に設ける構成としてもよい。
【０５２４】
また、上述した実施の形態では、各電気部品制御手段に供給するリセット信号を発生する回路（システムリセット回路６５）が電源基板９１０に１つ設けられる構成としていたが、各電気部品制御基板それぞれにリセット信号を発生する回路を設ける構成としてもよい。
【０５２５】
上記のように、システムリセット手段（システムリセット回路６５）が、各電気部品制御手段が搭載される各電気部品制御基板それぞれに搭載される構成とした場合には、システムリセット手段の出力信号を伝送するケーブル（システムリセット手段とＣＰＵとを接続するケーブル）を短くすることができ、ノイズの影響を受けにくくすることができる。

【０５２６】
また、上述した実施の形態では、遅延手段（例えば、リセットＩＣ６５１の外付けコンデンサおよび電源監視用いＣ９０２の外付けコンデンサ）を設けることで、リセット信号が立ち上がる前に電源断信号が立ち上がるようにしていたが、リセット解除の後であって、制御プログラムが実行される前に、セキュリティチェックプログラム（制御プログラムの正当性をチェックするためのプログラムすなわち自己の診断を行うためのプログラム）などの起動時処理を実行するように構成されているＣＰＵを用いる場合には、遅延手段を設けることなく、リセット信号が立ち上がってセキュリティチェックなどの起動時処理が終了する前に電源断信号が立ち上がるようにしてもよい。この場合、例えば、起動時処理に要する時間を考慮して、起動時処理実行中に電源断信号が立ち上がるタイミングとなるように、電源監視回路が電源断信号を立ち上げる電源電圧の電圧値が定められる。
【０５２７】
図７５は、起動時処理が終了する前に電源断信号がハイレベルになるようにした場合における電源復旧時のリセット信号と電源断信号との関係の一例を示すタイミング図である。この例では、遊技機に電源が投入され、ＶSL電源電圧が上昇して所定値（この実施の形態では＋９Ｖ）に到達すると、システムリセット回路６５は、リセット信号をハイレベルに立ち上げる。リセット信号がハイレベル立ち上げられると、主基板３１以外の各電気部品制御基板のＣＰＵは、自動的に起動時処理を開始する。また、システムリセット回路６５の出力がハイレベル立ち上げられると、主基板３１のＣＰＵ５６は、上述した遅延回路９６０によって遅延されたあとに入力されるリセット解除を示す信号にもとづいて、自動的に起動時処理を開始する。その後、この実施の形態では、起動時処理が実行されているときに、ＶSL電源電圧が所定値（この実施の形態では＋２２Ｖ）に到達するので、起動時処理の実行中に電源監視回路からの電源断信号がハイレベルになる。そして、各電気部品制御手段のＣＰＵは、起動時処理を終えると、制御プログラムを実行する。各電気部品制御手段のＣＰＵが起動時処理を終えて制御プログラムの実行処理に移行する時点では、すでに電源断信号がハイレベルになっているのでＮＭＩは発生しない。各電気部品制御手段のＣＰＵが起動時処理を行っているときには、割込禁止状態とされるので、電源断信号がローレベルとなっていてもＮＭＩは発生しない。なお、この例では、図７５に示すように、主基板３１のＣＰＵ５６に供給されているリセット信号が立ち上げられるタイミングが、他の電気部品制御手段のＣＰＵよりも遅延されたタイミングとされている。従って、この例においても、主基板３１のＣＰＵ５６は、他の電気部品制御基板のＣＰＵよりもあとに制御動作を開始することになる。また、図７５ではコンデンサの容量によって決まる時間（電源電圧が＋９Ｖや＋２２Ｖになってからリセット信号が立ち上がるまでの時間）は省略されている。
【０５２８】
上記のように、リセット信号が立ち上がってＣＰＵが動作を開始したあと、セキュリティチェックなどの起動時処理が終了する前に、電源断信号がハイレベルに立ち上がる構成としたので、割込有効状態となる前に電源断信号をＮＭＩが発生しないレベル（ハイレベル）にすることができる。その結果、リセット信号が立ち上がってから電源断信号が立ち上がるまでの間に電源断処理が実行されてしまうことを確実に防止することができる。
【０５２９】
また、上記の例の他、遅延手段（例えば、システムリセット回路６５が備えるコンデンサ）を設けてリセット信号が立ち上がるタイミングを所定時間遅延させ、リセット信号がハイレベルとされたあと、セキュリティチェックなどの起動時処理が終了する前に、電源断信号がハイレベルに立ち上がるようにしてもよい。この場合、例えば、起動時処理に要する時間を考慮して、起動時処理実行中に電源断信号が立ち上がるように、リセット信号の立ち上げを遅延させる所定の時間（より具体的には、所定の時間となるようなコンデンサの容量）や、各信号を出力することとする電圧値が定められる。
【０５３０】
図７６は、遅延手段によりリセット信号の立ち上がりタイミングを所定時間遅延させ、起

動時処理が終了する前に電源断信号が立ち上がるようにした場合における電源投入時のリセット信号と電源断信号との関係を示すタイミング図である。遊技機に電源が投入され、ＶSL電源電圧が上昇して所定値（この実施の形態では＋９Ｖ）に到達すると、システムリセット回路６５は、所定の遅延時間が経過したあと、リセット信号をハイレベルに立ち上げる。この遅延時間は、システムリセットが解除されたあとの起動時処理の実行中にＶSL電源電圧が所定値（この実施の形態では＋２２Ｖ）に到達するように予め定められた時間とされる。主基板３１以外の各電気部品制御基板のＣＰＵは、システムリセットが解除されると、自動的に起動時処理を開始する。

【０５３１】

また、システムリセット回路６５が出力信号をハイレベルに立ち上げたあと、上述した遅延回路９６０による所定の遅延時間が経過すると、主基板３１のＣＰＵ５６に供給されているリセット信号が立ち上げられ、主基板３１のＣＰＵ５６が、自動的に起動時処理を開始する。その後、この実施の形態では、起動時処理が実行されているときに、ＶSL電源電圧が所定値（この実施の形態では＋２２Ｖ）に到達するので、起動時処理の実行中に電源監視回路からの電源断信号がハイレベルになる。そして、各電気部品制御手段のＣＰＵは、起動時処理を終えると、制御プログラムを実行する。各電気部品制御手段のＣＰＵが起動時処理を終えて制御プログラムの実行処理に移行する時点では、すでに電源断信号がハイレベルになっているのでＮＭＩは発生しない。なお、この例では、図７６に示すように、主基板３１のＣＰＵ５６に供給されているリセット信号が立ち上げられるタイミングが、他の電気部品制御手段のＣＰＵよりも遅延されたタイミングとされている。従って、この例においても、主基板３１のＣＰＵ５６は、他の電気部品制御基板のＣＰＵよりもあとに制御動作を開始することになる。

【０５３２】

この実施の形態では、遅延手段によりリセット信号の立ち上がりタイミングを所定時間遅延させ、セキュリティチェックなどの起動時処理が終了する前に電源断信号が立ち上がるように構成されているので、不安定な状態で電源断処理が実行されることを防止することができる。特に、上述した実施の形態では所定電圧以下となった場合に電源断処理が実行されるので、上記のような構成としたことによって、割込有効状態となる前に電源断信号をＮＭＩを生じさせないハイレベルとすることができ、各電気部品制御手段のＣＰＵが起動時処理を終えて制御プログラムの実行処理に移行したときに電源断信号ががハイレベルとなっていることを保障することができるため、電源供給開始時に電源断処理が実行されてしまうことを確実に防止することができる。

【０５３３】

また、上述した実施の形態では、電源供給停止時処理においてコマンド出力ポートをクリアする構成としていたが、出力ポートをクリアする前にコマンド出力ポートの状態をＲＡＭのバックアップ領域に保存する処理を行い、電源復旧処理においてコマンド出力ポートの状態を電源断前の状態に復旧する構成としてもよい。このように構成すれば、例えば出力ポートに制御コマンドを出力したものの、ＩＮＴ信号を出力する前に電源供給が停止したような場合が発生しても、電源供給が再開したあとに確実に送信先に制御コマンドを出力することができるようになる。

【０５３４】

また、上述した実施の形態では、遊技状態復旧処理で初期設定コマンドを送信する構成（ステップＳ８２～ステップＳ８４）としていたが、再送するコマンドデータが存在するときには初期設定コマンドを送信しない構成としてもよい。この場合、ステップＳ８５でコマンド送信中フラグがオンでないと判断された場合に、ステップＳ８２～ステップＳ８４の処理を行うようにすればよい。

【０５３５】

図７７は、再送するコマンドデータが存在するときには初期設定コマンドを送信しない構成とした場合に、電力供給開始時に再送されたコマンドを受信するコマンド受信側基板（例えば、払出制御基板３７）での受信状態を示す説明図である。なお、遊技状態復旧処理

において初期設定コマンドを常に送信しない構成とされていてもよい。

【０５３６】

まず、ＭＯＤＥデータの受信中（図４１に示されたｂ～ｃの期間中）に電力供給が停止したあとに電力供給が再開した場合について説明する。この場合、図７７（Ａ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１に記憶する処理を行っていたＭＯＤＥデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。その後、主基板３１の遊技制御処理によって再送信されたＭＯＤＥデータをコマンド受信バッファ１に上書き保存し、ＥＸＴデータをコマンド受信バッファ２に保存する。従って、ＭＯＤＥデータの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドは正常に受信される。

【０５３７】

次に、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｃ～ｄの期間中）に電力供給が停止し、その後に電力供給が再開した場合について説明する。この場合、図７７（Ｂ）に示すように、コマンド受信側基板は、ＭＯＤＥデータを例えばコマンド受信バッファ１に保存し終えた状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。その後、主基板３１から再送信されてきたＭＯＤＥデータをコマンド受信バッファ２に保存し、ＥＸＴデータをコマンド受信バッファ３に保存する。すると、隣接するコマンド受信バッファにＭＯＤＥデータが連続して保存されたことになり、制御コマンドの受信規則に反するため、規則外のデータであるコマンド受信バッファ１に保存されているＭＯＤＥデータは破棄される。従って、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドは正常に受信される。

【０５３８】

次に、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｇ～ｈの期間）に電力供給が停止し、その後に電力供給が再開した場合について説明する。この場合、図７７（Ｃ）に示すように、コマンド受信側基板は、ＭＯＤＥデータを例えばコマンド受信バッファ１に保存し、ＥＸＴデータをコマンド受信バッファ２に保存し終えた状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。その後、主基板３１から再送信されてきたコマンドのＥＸＴデータをコマンド受信バッファ３に保存する。しかし、隣接するコマンド受信バッファにＥＸＴデータが連続して保存されたことになり、制御コマンドの受信規則に反するため、規則外のデータであるコマンド受信バッファ３に保存されているＥＸＴデータは破棄される。このように、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止した場合には、電力供給が再開したあとに再送されたＥＸＴデータは破棄されるので、制御コマンドが正常に受信されることになる。

【０５３９】

最後に、ＥＸＴデータの受信中（図４１に示されたｆ～ｇの期間中）に電力供給が停止し、その後に電力供給が再開した場合について説明する。この場合、図７７（Ｄ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１にＭＯＤＥデータを保存したあと、コマンド受信バッファ２に記憶する処理を行っていたＥＸＴデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。その後、主基板３１から再送信されたＥＸＴデータをコマンド受信バッファ２に上書き保存する。従って、この例では、ＥＸＴデータの受信中に電力供給が停止したあとに電力供給が再開した場合についても、制御コマンドは正常に受信される。

【０５４０】

上記のように、少なくとも再送するコマンドデータが存在するときには初期設定コマンド

を送信しない構成とした場合には、ステップＳ３３５のコマンド送信処理によって用いられるコマンド送信中フラグと、ステップＳ３４０のコマンド送信処理によって用いられるコマンド送信中フラグとを別個のフラグとするなどの構成をとることなく、制御コマンドの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信されるようにすることができる。また、少なくとも再送するコマンドデータが存在するときには初期設定コマンドを送信しない構成とした場合には、制御コマンドを構成するコマンドデータ（ＭＯＤＥデータまたはＥＸＴデータ）のみが常に再送されるようにすることができ、コマンド送信側および受信側の処理負担を軽減させることができる。

【０５４１】

また、上述した実施の形態では、遊技状態復旧処理において、コマンド送信中フラグの状態を確認することでコマンドの再送を行うか否かの判断を行う構成としていたが（ステップＳ８５）、スタック領域に退避している復帰アドレス（ＮＭＩによる電力供給停止時処理によって退避されたアドレス）を示す値を確認することで、コマンドの再送を行うか否かの判断を行うようにしてもよい。この場合、コマンド送信中フラグの状態を確認する処理に替えて、スタック領域における復帰アドレスを示す値がコマンド送信処理のアドレスを示す値であるか否か確認する処理を行う。すなわち、復帰アドレスを示す値が、コマンド送信処理が実行されているときに用いられる何れかのアドレスを示す値であるか否かを確認する。コマンド送信処理のアドレスを示す値であれば、コマンド送信処理の実行中に電力供給が停止したことになるので、上述したステップＳ８７の処理が実行され、ステップＳ９２の次のＲＥＴ命令によってコマンド送信処理が開始されるときのアドレスにリターンするようになる。

【０５４２】

このように、スタック領域における復帰アドレスを示す値がコマンドの送信に関連する処理の実行中に用いられるアドレスを示す値であるか否か確認することで、コマンドの再送を行うか否かの判断を行う場合には、コマンドの送信に関連する処理の実行中に用いられるアドレスが他の処理で用いられないようにしておけば、確実な判定がなされるようになる。すなわち、コマンドの送信に関連する処理が専用のモジュールで実行されるように構成しておけば、スタック領域に退避している復帰アドレスを示す値によって、電力供給が停止した際にコマンドの送信に関連する処理が実行されていたか否かを確実に判定することができるようになる。なお、コマンドの送信に関連する処理を実行する専用のモジュールは、複数のモジュールによって構成するようにしてもよい。この場合、例えば、コマンドの送信に関連する処理の一部をそれぞれ実行する複数種類の専用のモジュールを設けて、これら複数のモジュールによってコマンドの送信に関連する処理を実行する専用のモジュールが構成されるようにすればよい。

【０５４３】

上記のように、スタック領域における復帰アドレスを示す値に応じてコマンドの再送を行うか否かの判断を行う構成とした場合には、スタック領域における復帰アドレスを示す値にもとづいてコマンドの送信に関連する処理の実行中に電力供給が停止されたか否かを判定することができるので、新たなフラグを必要とすることなくＲＡＭ５５の必要容量の削減となり、また、上述した実施の形態と同様の効果を得ることもできる。

【０５４４】

また、スタック領域における復帰アドレスを示す値に応じてコマンドの再送を行うか否かの判断を行う構成とする場合に、例えば、コマンドの送信に関連する処理のうち、コマンドの取りこぼしなどの弊害を確実に防止する必要性が高い処理についてだけ専用のモジュール（プログラムモジュール）によって行うようにしてもよい。このようにすれば、弊害を確実に防止する必要性が高い処理の実行中に電力供給が停止した場合には、電力供給再開後に確実にコマンドが再送されるので、防止の必要性が高い弊害を確実に防ぐことができる。コマンドの取りこぼしなどの弊害を確実に防止する必要性が高い処理には、例えば払出制御コマンドの送信に関連する処理などの、コマンドの取りこぼしによって遊技者に

不利益を及ぼしてしまう処理などが該当する。例えば、払出制御コマンドの送信に関連する処理を実行するための専用のモジュールを設けた構成とすれば、遊技者に付与する遊技媒体数を指定する払出制御コマンドの送信に関連する処理の実行中に電力供給が停止した場合には、電力供給の再開後に確実に払出制御コマンドの送信に関連する処理が再度実行されるので、遊技媒体の付与が確実に行なわれるようになり、遊技者に不利益を及ぼすことが回避される。

【０５４５】

また、上述した実施の形態では、コマンド送信処理の実行中に電力供給が停止した場合に、その後の電力供給開始時にコマンドを再送する処理を行う構成としていたが、コマンドセット処理の実行中に電力供給が停止し、その後に電力供給が開始した場合に、コマンドセット処理を再度実行してコマンドを再送する処理を行う構成としてもよい。この場合、例えばコマンドセット処理（図３９参照）の最初（ステップＳ３３１の前）にコマンド送信中フラグをオンし、最後（ステップＳ３４０の後）にコマンド送信中フラグをオフするようにするとともに、遊技状態復旧処理のステップＳ８７でスタック領域に退避している復帰アドレスにコマンドセット処理の最初のアドレスを示す値をセットするようにすればよい。

【０５４６】

上記のように、コマンドセット処理の実行中に電力供給が停止し、その後に電力供給が開始した場合に、コマンドセット処理を再度実行してコマンドを再送する処理を行う構成とした場合には、電力供給が開始したあとにＭＯＤＥデータおよびＥＸＴデータが送信されるので、上述した実施の形態と同様に、制御コマンドを確実に送信し、受信側の基板に取り込ませるようにすることができるようになる。

【０５４７】

上記の例では、コマンドセット処理の実行中に電力供給が停止したあと電力供給が開始すると、ＭＯＤＥデータおよびＥＸＴデータが送信される。図７８は、コマンドセット処理の実行中に電力供給が停止したあとの電力供給開始時に再送されたコマンドを受信するコマンド受信側基板（例えば、払出制御基板３７）での受信状態を示す説明図である。

【０５４８】

まず、ＭＯＤＥデータの受信中（図４１に示されたｂ～ｃの期間中）に電力供給が停止したあとに電力供給が再開した場合について説明する。この場合、図７８（Ａ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１に記憶する処理を行っていたＭＯＤＥデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３またはステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ１に上書き保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ２に保存する。その後、主基板３１から再送信されたＭＯＤＥデータをコマンド受信バッファ３に保存し、ＥＸＴデータをコマンド受信バッファ４に保存する。従って、ＭＯＤＥデータの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信される。

【０５４９】

次に、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｃ～ｄの期間中）に電力供給が停止し、その後に電力供給が再開した場合について説明する。この場合、図７８（Ｂ）に示すように、コマンド受信側基板は、ＭＯＤＥデータを例えばコマンド受信バッファ１に保存し終えた状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３またはステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ２に保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ３に保存する。すると、隣接するコマンド受信バッファにＭＯＤＥデータが連続

して保存されたことになり、制御コマンドの受信規則に反するため、規則外のデータであるコマンド受信バッファ１に保存されているＭＯＤＥデータは破棄される。その後、主基板３１から再送信されたＭＯＤＥデータをコマンド受信バッファ４に保存し、ＥＸＴデータをコマンド受信バッファ５に保存する。従って、ＭＯＤＥデータの受信を終了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信される。

【０５５０】

次に、ＥＸＴデータの受信中（図４１に示されたｆ～ｇの期間中）に電力供給が停止したあとに電力供給が再開した場合について説明する。この場合、図７８（Ｃ）に示すように、コマンド受信側基板は、例えばコマンド受信バッファ１にＭＯＤＥデータを保存したあと、コマンド受信バッファ２に記憶する処理を行っていたＥＸＴデータを完全に取り込んでいない状態で電力供給が停止した状態となる。その後、電力供給が再開すると、コマンド受信側基板では、コマンド受信バッファの内容が復元される。次いで、受信した初期設定コマンド（この例では、ステップＳ８３またはステップＳ８４で送信されるコマンド）のＭＯＤＥデータをコマンド受信バッファ２に上書き保存する。また、受信した初期設定コマンドのＥＸＴデータをコマンド受信バッファ３に保存する。その後、主基板３１から再送信されたＭＯＤＥデータをコマンド受信バッファ４に保存し、再送信されたＥＸＴデータをコマンド受信バッファ５に保存する。従って、ＭＯＤＥデータの受信中に電力供給が停止した場合であっても、電力供給が再開したあとに制御コマンドが正常に受信される。

【０５５１】

なお、この例では、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前（図４１に示されたｇ～ｈの期間）に電力供給が停止し、その後に電力供給が再開した場合には、制御コマンドがＭＯＤＥデータから再送されることとなる。従って、ＥＸＴデータの受信を完了したあとコマンド送信中フラグがオフ状態とされる前に電力供給が停止し、その後に電力供給が再開した場合に、制御コマンドが重複受信されることを防止するために、図４１に示されたｇ～ｈの期間ができるだけ短い期間となるように、ステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値を調整することが望ましい。理想的には、コマンド受信処理の完了時と、コマンド送信中フラグがオフ状態とするときとが同一となるように、ステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値を調整する。

【０５５２】

上記のように、遊技制御手段（例えば、ＣＰＵ５６）が、コマンドの送信に関連する処理（例えば、コマンドセット処理：図３９参照）の実行中に遊技機への電力供給が停止し、その後に電力供給が開始した場合には、コマンドの送信に関連する処理を所定のタイミング（例えば、コマンドセット処理の最初）から再度実行し、電力供給が停止したときに送信中のコマンドがあった場合には、当該、コマンドの少なくとも一部（ＭＯＤＥデータ、あるいは制御コマンド）を再送する構成としたので、コマンドの出力にかかわる処理の実行中に電力供給が停止した場合であっても、電力供給再開後にそのコマンドを確実に送信することができる。

【０５５３】

なお、上記の例では、遊技状態復旧処理で初期設定コマンドを送信する構成としていたが、再送するコマンドデータが存在するときには初期設定コマンドを送信しない構成としてもよい。

【０５５４】

また、上述した実施の形態では、制御コマンドがＭＯＤＥデータとＥＸＴデータとで構成されていたが、制御コマンドは３以上のデータによって構成されていてもよく、１のデータによって構成されていてもよい。また、制御コマンドは、上述したように、２バイト構成に限られない。

【０５５５】

また、上述した実施の形態では、ＩＮＴ信号の受信に応じてコマンドの受信処理（図５４参照）が実行される構成としていたが、ＩＮＴ信号が用いられることなくコマンド受信処理を実行する構成とされていてもよい。この場合、例えば、コマンド受信側の各電気部品制御基板が、所定期間毎にコマンド入力ポート（例えば、図４５に示す入力ポートＡ）を監視するようにし、ポートの状態に応じてコマンド受信処理を実行する構成とすればよい。

【０５５６】

また、上述した実施の形態では、コマンドを複数の信号線を用いて伝送する構成としていたが、コマンドをシリアル信号によって構成し、１の信号線を用いたシリアル伝送を行うように構成されていてもよい。

【０５５７】

なお、上述した実施の形態においては詳しく説明していなかったが、コマンド受信処理（図５４参照）の実行中に電力供給が停止し、その後に電力供給が開始すると、コマンド受信側基板のＣＰＵは、コマンド受信処理を再開するが、復旧時には、入力ポート（例えば、図４５に示す入力ポートＡ）の内容が正規のコマンド形式とはなっていない。従って、電力供給が開始して再開したコマンド受信処理において、ステップＳ８５１で読み込んだデータは、規則外のデータと判定されるので（ステップＳ８５１ａのＮ）、受信コマンドバッファに格納されない。その後、コマンド受信側基板のＣＰＵは、状態復旧した主基板３１によって再送されてきたコマンドを受信する処理（図５４参照）を行う。

【０５５８】

また、上述した実施の形態では、ステップＳ３６２（図４０参照）で設定されるウエイトカウンタの値と、ステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値とを調整することで、コマンド受信側の基板でのコマンド受信処理（図５４参照）の実行期間を確保する構成としていたが、何れか一方で設定されるウエイトカウンタの値によってコマンド受信処理の実行期間を確保するようにしてもよい。例えば、ＩＮＴ信号が立ち上げられたあとの立下りに従ってコマンド受信処理が開始される場合（例えば、ステップＳ３３６の処理の実行に応じてコマンド受信処理が開始される場合）には、ステップＳ３６７（図４０参照）で設定されるウエイトカウンタの値を調整することでウエイト期間を調整し、コマンド受信処理の実行期間を確保するようにすればよい。

【０５５９】

また、上記の実施の形態では、遊技制御以外の電気部品制御手段として、主として、電気部品としての球払出装置９７等を制御する払出制御手段を例にした。それは、払出制御コマンドの送受信処理に不備があると、払い出されるべき遊技球が払い出されないという事態を招くおそれがあり、遊技者の不利益に直結するため、かかる事態を招くことを回避することが可能な実施の形態を示すためのである。しかし、他の制御コマンドの送受信処理に不備があった場合にも遊技者に対して不利益を及ぼす可能性があり、またコマンドの送受信処理に不備があった場合に遊技演出が円滑に実行されない事態を招くおそれもあるため、それらの問題を解消するために、本発明が適用される電気部品制御手段が、払出制御手段以外の他の制御手段であるとしてもよい。

【０５６０】

また、上述した実施の形態では、遊技媒体の払い出しが可能であるか否かを判定する払出状態判定手段（遊技制御手段の一部）が払出可能でないことを検出したら、原因の如何に関わらず、１種類の払出停止状態指定コマンド（すなわち、この実施の形態では、払出停止状態指定コマンドは、払い出しを禁止する複数種類の条件のうちのどの条件が成立した場合であっても、共通して用いられるコマンドとされている。）が送信されるようにしたが、原因別のコマンド（上述した例では、補給球の不足を示すコマンドと下皿満タンを示すコマンド）に分けて送信してもよい。この場合、払出状態判定手段がいずれかの払出禁止条件が不成立となったことを検出したら、該当する払出禁止条件が解除されたことを示すコマンド（例えば、補給球の不足の解消を示すコマンド、下皿満タンの解消を示すコマンド）を送信するようにすればよい。上記の構成とする場合、払出制御手段は、払い出し

の禁止条件の原因別に設けられているコマンドのいずれかを受信した場合に払出制御の実行が不能な状態とし、払い出しを禁止する複数種類の条件の全てが解除された場合（例えば、払出禁止条件別に設けられたそれぞれのフラグが全て条件不成立を示す状態となった場合）に払出制御の実行が可能な状態とすればよい。

【０５６１】

また、遊技球の払出が可能でない場合に、遊技の継続を禁止するために遊技球の発射を禁止することを指示するコマンドを払出制御基板３７に対して送信してもよい。払出制御基板３７に搭載された払出制御手段は、遊技球の発射を禁止することを指示するコマンドを受信したら、打球発射装置の駆動を停止する。また、遊技球の払出が可能でない場合に、遊技制御手段が発射制御手段に対して、直接、遊技球の発射を禁止することを指示する信号を与えてもよい。また、払出制御手段は、払出停止状態指定コマンドを受信した場合に、打球発射装置の駆動を停止するようにしてもよい。

【０５６２】

また、上述した実施の形態では、電力供給が開始されたあとに払出制御の実行が可能な状態とする場合には、払出許可状態指定コマンドを送信する構成としていたが、例えば払出個数を指定する払出制御コマンドなどの他のコマンドを用いる構成としてもよい。すなわち、払出制御用ＣＰＵ３７１が、電源供給が開始されたあと、主基板３１からの何らかのコマンドを受信したことにもとづいて、遊技球の払出制御を実行する構成としてもよい。主基板３１がコマンドを送信したということは、主基板３１は確実に立ちあがっていることになる。従って、上記のように構成した場合であっても、電力供給が開始された場合に、ＣＰＵ５６が確実に制御可能な状態となったあとに払出制御を実行することができる。

【０５６３】

また、上記の実施の形態では、ＣＰＵ５６が初期化処理において払出禁止条件が成立しているか否かの判定を行う構成としていたが、ＣＰＵ５６が、初期化処理ではそのような判定処理を実行することなく（すなわち、ステップＳ１３ａ、ステップＳ１３ｂを実行しない）、払出禁止状態に設定する（例えば、球切れフラグと満タンフラグをともにオン状態とする）処理を行うようにし、遊技制御処理で実行される処理（スイッチ処理など、具体的にはステップＳ１５０～ステップＳ１６８の処理。）を用いて払出禁止状態の解除を指示する構成としてもよい。このように構成すれば、ＣＰＵ５６が制御可能な状態となったあとに払出制御を実行可能にすることが、従来から実行されている処理を流用して行うことができる。

【０５６４】

電力供給が開始した場合に制御状態を復旧させる場合についても、同様に、ＣＰＵ５６が、払出禁止条件が成立しているか否かの判定処理を実行することなく（すなわち、ステップＳ８２、ステップＳ８３を実行しない）、払出禁止状態に設定する（例えば、払出停止中フラグをオン状態とする）処理を行うようにし、遊技制御処理で実行される処理（スイッチ処理など、具体的にはステップＳ１５０～ステップＳ１６８の処理。）を用いて払出禁止状態の解除を指示する構成としてもよい。このように構成すれば、制御状態を復旧させる場合についても、ＣＰＵ５６が制御可能な状態となったあとに払出制御を実行可能にすることが、従来から実行されている処理を流用して行うことができる。

【０５６５】

上記のように、遊技状態復旧処理および払出状態復旧処理、または遊技制御手段および払出制御手段での初期化処理においてそれぞれ払出禁止状態に設定する構成とする場合には、遊技制御手段と払出制御手段とで払出禁止状態であるか否かの認識に食い違いが発生してしまうことを防止することができる。

【０５６６】

また、上述した実施の形態では、払出モータ２８９として、払出制御用ＣＰＵ３７１からのパルス信号（駆動信号）によって回転するステッピングモータを用いる構成としたが、ソレノイドを用いる構成としてもよい。この場合、電力供給停止時処理において、賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂの状態を確認する処理の前（

例えばステップＳ８１６の前）に、払出モータ２８９の駆動を停止させる処理を行うようにすればよい。このように構成すれば、ソレノイドを用いて払出モータ２８９を構成したとしても、電力消費を抑制することができるようになる。

【０５６７】

また、上記の実施の形態では、払出手段は球貸しも賞球払出も実行可能な構成であったが、球貸しを行う機構と賞球払出を行う機構とが独立していても本発明を適用することができる。その場合、球貸しを行う機構と賞球払出を行う機構とが独立していても、払出制御手段が両方の機構を制御するように構成されていれば、上記の実施の形態のように、遊技制御手段が、複数の景品払出禁止条件のうちいずれの条件が成立した場合でも、払出手段における賞球払出を行う機構からの景品としての遊技媒体の払い出しを禁止することを示す共通の景品払出禁止状態指定コマンドを払出制御手段に対して送信し、複数の貸出禁止条件のうちいずれの条件が成立した場合でも、払出手段における球貸しを行う機構からの遊技媒体の貸し出しを禁止することを示す共通の貸出禁止状態指定コマンドを払出制御手段に対して送信するように構成することができる。

【０５６８】

また、上記の実施の形態では、電力供給停止時処理において、遊技球が払い出されたか否かを監視し、払い出された場合には未払出の遊技球数として記憶している値を減算する処理を行っていたが、未払出数の記憶値を減算する処理を行うことなく、賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂがオンしたか否かを確認し、その確認結果を電源バックアップされているＲＡＭに保存する構成としてもよい。この場合、電力供給が開始したときに、電源バックアップされているＲＡＭの記憶内容にもとづいて、電力供給停止時処理の実行中に賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂがオンしていたことが確認された場合に、未払出数の記憶値を減算する処理を行うようにすればよい。上記のように構成すれば、電力供給停止時処理に未払出数として記憶している値を変更する処理を行う必要がないので、電力供給が停止する前に未払出の遊技球数を管理するために実行される処理をより確実に完了させることができるようになる。

【０５６９】

また、上記の実施の形態では、球切れ状態や下皿満タン状態である場合に払出禁止条件が成立するものとしていたが、他の払い出しを行うことが好ましくない場合や払い出しを行うことができない場合に払出禁止条件が成立するようにしてもよい。例えば、ガラス扉枠２が開状態となっているとき、カウントスイッチ短絡信号が入力されているとき、ＶＬ信号の入力状態によりカードユニット５０が未接続状態であることが確認されているとき、賞球詰まりフラグがオンであるとき、あるいは貸し球詰まりフラグがオンであるときなどの場合に、払出禁止条件が成立するように構成されていてもよい。

【０５７０】

実施の形態２．

図７９は、第２の実施の形態（実施の形態２）における主基板３１から他の各電気部品制御基板（サブ基板）に送信される制御コマンド（払出制御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）の送出形態を示すタイミング図である。この例では、上述した実施の形態とは異なる形態の制御コマンドを用いる。すなわち、図８に示された主基板３１の出力ポート（出力ポート１）５７１からは８ビットのコマンドデータが出力され、出力ポート５７０からは割込信号およびストローブ信号（ＳＴＢ信号）が出力される。割込信号は、払出制御用ＣＰＵ３７１の割込端子に入力される。また、ＳＴＢ信号は、Ｉ／Ｏポートに入力される。

【０５７１】

図７９に示すように、主基板３１（メイン）からコマンドデータが出力された後、割込信号およびＳＴＢ信号がオン状態になる。このように、遊技制御手段は、コマンドデータの出力に関連して、データ出力中信号（この例ではＳＴＢ信号）の出力タイミングと同タイミングで、コマンドデータの電気部品制御手段への入力を指示するための指示信号としての割込信号を出力する。

【０５７２】
その後、メインからの割込信号はオフ状態になり、サブ基板の電気部品制御手段がコマンド受信処理を完了した後のタイミングで、メインからのＳＴＢ信号はオフ状態になる。
【０５７３】
図８０は、払出制御コマンドを送信するためのコマンド制御処理の一例を示すフローチャートである。払出制御コマンドを送信するためのコマンド制御処理は、例えば、図２１に示されたフローチャートにおけるステップＳ３２の賞球処理において実行される。払出制御コマンドを送信するためのコマンド制御処理において、ＣＰＵ５６は、出力ポート１出力内容記憶領域（出力ポート１の出力内容を記憶する領域。なお、払出制御コマンドの送出要求を行うための払出制御コマンド送出要求フラグに対応して設けられている。）に、送出すべき払出制御コマンドのコマンドデータを書き込む（ステップＳ３２１）。そして、払出制御コマンド送出要求フラグをセットする（ステップＳ３２２）。なお、ステップＳ３２１では出力ポート１出力内容記憶領域ではなくバックアップＲＡＭにおける他の領域にコマンドデータを書き込み、実際にコマンドデータが出力ポート１に出力されるときに、出力ポート１出力内容記憶領域にコマンドデータを書き込むように構成してもよい。
【０５７４】
例えば、賞球払出数を指定するための払出制御コマンドとして、０１（Ｈ）～０Ｆ（Ｈ）のいずれかが用いられる。従って、１個～１５個の賞球払出数を指定することができる。また、払出制御状態を指定するための払出制御コマンドとして、０１（Ｈ）～０Ｆ（Ｈ）以外の１バイトのデータが用いられる。例えば、払出禁止を指定する場合には１１（Ｈ）が用いられ、払出禁止解除を指定する場合には１２（Ｈ）が用いられる。あるいは、払出禁止／払出禁止解除の原因毎に払出制御コマンドを定義してもよい。例えば、球切れ（補給球不足）の場合にはＦ０（Ｈ）、その解除の場合にはＦ１（Ｈ）、下皿満タンの場合にはＦ２（Ｈ）、その解除の場合にはＦ３（Ｈ）のようにしてもよい。さらに、１バイトのうちの上位の４ビットを指示の種類を示すデータとし、下位の４ビットを具体的内容を示すデータとしてもよい。例えば、上位４ビットが０００００であれば賞球払出数を指示することとし下位４ビットで賞球数を示すようにする。また、上位４ビットが０００１であれば払出禁止／払出禁止解除を指示することにしてもよい。
【０５７５】
この例では、例えば図２１に示された割込処理（ただし、この実施の形態では図２１の処理とは異なるタイミングで割込処理が実行される）でポート出力処理が実行され、このポート出力処理によって制御コマンドが出力される。ここでは、払出制御コマンドを出力するためのポート出力処理について説明する。ポート出力処理において、ＣＰＵ５６は、払出制御コマンド送出要求フラグがセットされていれば、出力ポート１出力内容記憶領域のデータを出力ポート１に出力する。このタイミングは、図７９におけるａ区間の開始時に相当する。
【０５７６】
次に、ＣＰＵ５６は、出力ポート０の、データを出力した出力ポート１に対応した出力ポート０の割込信号のビット（ビット０～３のいずれか（ここでは払出制御コマンドなのでビット０：払出制御信号用割込信号））と、出力ポート０のＳＴＢ信号のビット（ビット４～７のいずれか（ここでは払出制御コマンドなのでビット４：払出制御信号用ＳＴＢ信号））とに「１」を出力する。このタイミングは、図７９におけるｂ区間の開始時に相当する。なお、コマンドデータの出力と、割込信号およびＳＴＢ信号の出力との間に、ディレイ時間をおいてもよい。
【０５７７】
そして、払出制御コマンド送出要求フラグをクリアする。なお、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。
【０５７８】
次いで、図７９におけるｂ区間とｃ区間の時間の合計に相当する時間だけ待ってから、データを出力した出力ポート１に対応した出力ポート０の割込信号のビット（ここではビッ

ト０：払出制御信号用割込信号）を「０」にする。また、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図７９におけるｄ区間の開始時に相当する。なお、ｂ区間は、主基板３１が割込信号を出力してからサブ基板（ここでは払出制御基板３７）において割込が受け付けられるまでの遅れ時間に相当する。

【０５７９】

さらに、図７９におけるｄ区間とｅ区間の時間の合計に相当する時間だけ待ってから、データを出力した出力ポート（ここでは出力ポート１）に対応した出力ポート０のＳＴＢ信号のビット（ここではビット４：払出制御信号用ＳＴＢ信号）を「０」にする。また、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図７９におけるｅ区間の終了時に相当する。

【０５８０】

なお、この例では、タイマ割込処理が４ｍｓ毎に実行される。従って、上述したポート出力処理も４ｍｓに１回しか実行されない。従って、各電気部品制御基板には、主基板３１から、１回の制御期間（この例では４ｍｓ）において高々１つの制御コマンドしか出力されない。

【０５８１】

以上のようにして、図７９に示されたようなタイミングで、制御コマンドがサブ基板に送出される。なお、タイマ割込がかかったときに、複数種類の制御コマンド送出要求フラグがオンしていたときには、例えば、あらかじめ決められている優先順位に従って、いずれかの制御コマンド送出要求フラグについてポート出力処理が実行される。

【０５８２】

このように、この実施の形態では、制御コマンドのコマンドデータを出力するときに、ポート出力内容記憶領域のデータを出力ポートに出力する。そして、ポート出力内容記憶領域のデータは、電力供給が停止しても所定期間はその内容が保存されるバックアップＲＡＭに設定される。この例では、メイン処理においてはポート出力内容記憶領域ではなくバックアップＲＡＭにおける他の領域にコマンドデータを書き込み、実際にコマンドデータが出力ポートに出力されるときに、ポート出力内容記憶領域にコマンドデータを書き込む。従って、出力ポートにコマンドデータを出力するときに、ポート出力内容記憶領域に、出力ポートに出力したコマンドデータが設定される構成とされている。

【０５８３】

次に、この例における払出制御用ＣＰＵ３７１の処理について説明する。図８１は、払出制御手段（払出制御用ＣＰＵ３７１およびＲＯＭ，ＲＡＭ等の周辺回路）がプログラムに従って実行するメイン処理を示すフローチャートである。メイン処理では、払出制御用ＣＰＵ３７１は、上述したステップＳ７０１～ステップＳ７０５の処理を実行したあとに（図４６参照）、ウォッチドッグクリア処理（ステップＳ７０５Ａ）を行って、ＲＡＭをアクセス可能状態に設定する（ステップＳ７０６）。ステップＳ７０５Ａでは、払出制御用ＣＰＵ３７１がウォッチドッグ機能を内蔵し、それを利用している場合には、ウォッチドッグ機能の初期化およびタイマクリア処理が行われる。

【０５８４】

この実施の形態では、内蔵ＣＴＣのうちの一つのチャネルがタイマモードで使用される。従って、ステップＳ７０４の内蔵デバイスレジスタの設定処理およびステップＳ７０５の処理において、使用するチャネルをタイマモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。そして、そのチャネルによる割込がタイマ割込として用いられる。タイマ割込を例えば１ｍｓ毎に発生させたい場合は、初期値として１ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。

【０５８５】

なお、タイマモードに設定されたチャネル（この実施の形態ではチャネル３）に設定される割込ベクタは、タイマ割込処理の先頭アドレスに相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでタイマ割込処理の先頭アドレスが特定される。タ

イマ割込処理では、払出制御処理が実行される。

【０５８６】

また、内蔵ＣＴＣのうちの他の一つのチャネル（この実施の形態ではチャネル２）が、遊技制御手段からの払出制御コマンド受信のための割込発生用のチャネルとして用いられ、そのチャネルがカウンタモードで使用される。従って、ステップＳ７０４の内蔵デバイスレジスタの設定処理およびステップＳ７０５の処理において、使用するチャネルをカウンタモードに設定するためのレジスタ設定、割込発生を許可するためのレジスタ設定および割込ベクタを設定するためのレジスタ設定が行われる。

【０５８７】

カウンタモードに設定されたチャネル（チャネル２）に設定される割込ベクタは、後述するコマンド受信割込処理の先頭アドレスに相当するものである。具体的は、Ｉレジスタに設定された値と割込ベクタとでコマンド受信割込処理の先頭アドレスが特定される。

【０５８８】

この実施の形態では、払出制御用ＣＰＵ３７１でも割込モード２が設定される。従って、内蔵ＣＴＣのカウントアップにもとづく割込処理を使用することができる。また、ＣＴＣが送出した割込ベクタに応じた割込処理開始アドレスを設定することができる。

【０５８９】

ＣＴＣのチャネル２（ＣＨ２）のカウントアップにもとづく割込は、上述したタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値が「０」になったときに発生する割込である。従って、例えばステップＳ７０５において、特定レジスタとしてのタイマカウンタレジスタＣＬＫ／ＴＲＧ２に初期値「１」が設定される。さらに、ＣＬＫ／ＴＲＧ２端子に入力される信号の立ち上がりまたは立ち下がりで特定レジスタとしてのタイマカウンタレジスタＣＬＫ／ＴＲＧ２のカウント値が－１されるのであるが、所定の特定レジスタの設定によって、立ち上がり／立ち下がりの選択を行うことができる。この実施の形態では、ＣＬＫ／ＴＲＧ２端子に入力される信号の立ち上がりで、タイマカウンタレジスタＣＬＫ／ＴＲＧ２のカウント値が－１されるような設定が行われる。

【０５９０】

また、ＣＴＣのチャネル３（ＣＨ３）のカウントアップにもとづく割込は、ＣＰＵの内部クロック（システムクロック）をカウントダウンしてレジスタ値が「０」になったら発生する割込であり、後述する１ｍｓタイマ割込として用いられる。具体的には、ＣＰＵ３７１の動作クロックを分周したクロックがＣＴＣに与えられ、クロックの入力によってレジスタの値が減算され、レジスタの値が０になるとタイマ割込が発生する。例えば、ＣＨ３のレジスタ値はシステムクロックの１／２５６周期で減算される。分周したクロックにもとづいて減算が行われるので、レジスタの初期値は大きくならない。ステップＳ７０５において、ＣＨ３のレジスタには、初期値として１ｍｓに相当する値が設定される。

【０５９１】

ＣＴＣのＣＨ２のカウントアップにもとづく割込は、ＣＨ３のカウントアップにもとづく割込よりも優先順位が高い。従って、同時にカウントアップが生じた場合に、ＣＨ２のカウントアップにもとづく割込、すなわち、コマンド受信割込処理の実行契機となる割込の方が優先される。

【０５９２】

次いで、払出制御用ＣＰＵ３７１は、図４６に示すように、ステップＳ７０７～ステップＳ７０９の判定処理の一部または全部を実行する。

【０５９３】

なお、この例では、払出制御用ＣＰＵ３７１は、例えば、オン状態が少なくとも１ｍｓ（１ｍｓ毎に起動される処理の１回目の処理における検出直前に検出信号がオンした場合）継続しないとスイッチオンとは見なさないが、クリアスイッチ９２１のオン検出の場合には、１回のオン判定でオン／オフが判定される。すなわち、初期化操作手段としてのクリアスイッチ９２１が所定の操作状態であるか否かを払出制御用ＣＰＵ３７１が判定するための初期化要求検出判定期間は、遊技媒体検出手段としての賞球カウントスイッチ等が遊

技媒体を検出したことを判定するための遊技媒体検出判定期間とは異なる期間とされている。

【０５９４】

ステップＳ７０９でのチェック結果が正常でない場合などには、不測の停電等からの復旧時ではなく電源投入時に実行される初期化処理を実行する。初期化処理では、上述したステップＳ７１１，ステップＳ７１２，ステップＳ７１４の処理が実行される（図４６参照）。なお、この例では、ステップＳ７１２で、１ｍｓ毎に定期的にタイマ割込がかかるように払出制御用ＣＰＵ３７１に設けられているＣＴＣのレジスタの設定が行われる。すなわち、初期値として１ｍｓに相当する値が所定のレジスタ（時間定数レジスタ）に設定される。また、この例では、初期化処理において、内部状態を払出禁止状態に設定する処理が実行される。

【０５９５】

このように、この例における遊技制御手段以外の電気部品制御手段においても、電力供給が開始された場合に、電力供給が停止する前の制御状態に復旧させるか否かを決めるための復旧条件が複数あり、電気部品制御手段は、復旧条件の全てが成立していたら電力供給が停止する前の制御状態に復旧させ、復旧条件のうち少なくとも１つが成立していなかったら制御状態を初期化する初期化処理を行うように構成されている。従って、誤って復旧処理がなされ、誤った制御がなされてしまうことが防止される。なお、この例では、復旧条件の成立は、クリアスイッチ９２１の押下がないこと、バックアップフラグがオン状態であること、およびパリティチェックの結果が正常であったことである。

【０５９６】

ステップＳ７０９でチェック結果が正常であれば、払出制御用ＣＰＵ３７１は、内部状態を電力供給停止時の状態に戻すための払出状態復旧処理を行う（ステップＳ７１０）。なお、この例では、払出制御用ＣＰＵ３７１は、図４８に示された処理と同様にして払出状態復旧処理を行い、内部状態を払出禁止状態に設定する処理を実行する。なお、内部状態を払出禁止状態に設定するということは、例えば、対応する内部フラグを設定することである。そして、バックアップＲＡＭ領域に保存されていたＰＣ（プログラムカウンタ）の指すアドレスに復帰する。

【０５９７】

この実施の形態では、電力供給停止時処理を実行したことを示すフラグとして１バイトデータであるバックアップフラグを用いたが、電力供給停止時処理を実行したことを示すフラグであればどのような形態のフラグを用いてもよい。また、そのようなフラグは複数あってもよい。

【０５９８】

次いで、払出制御処理（ステップＳ７５１Ａ～Ｓ７６０）が繰り返し（ループ処理で）実行される。

【０５９９】

払出制御処理において、払出制御用ＣＰＵ３７１は、まず、ウォッチドッグクリア処理を実行する（ステップＳ７５１Ａ）。ステップＳ７５１Ａでは、払出制御用ＣＰＵ３７１がウォッチドッグ機能を内蔵し、それを利用している場合には、内蔵されているウォッチドッグタイマにタイマクリアするためのデータを書き込む処理が行われる。なお、リセットＩＣ９７６に信号を与えることによってウォッチドッグ機能を実現する構成としてもよく、そのように構成されている場合には、１パルスの信号を出力する。

【０６００】

そして、上述したステップＳ７５２～ステップＳ７６０の処理が実行される（図４６参照）。その後、ステップＳ７５１Ａに戻る。なお、この例では、後述するように、タイマ割込処理において、入力ポートのデータが所定のＲＡＭ領域に保存されている。従って、ステップＳ７５２のスイッチ処理では、そのＲＡＭ領域を介して、賞球カウントスイッチ３０１Ａや球貸しカウントスイッチ３０１Ｂ等のスイッチの検出信号を認識し、それらの状態判定を行う。また、この実施の形態では、後述するように、タイマ割込処理において、

出力ポート出力内容記憶領域のデータが出力ポートに出力される。従って、ステップＳ７５８の払出モータ制御処理では、出力ポート出力内容記憶領域に駆動信号等を設定する。

【０６０１】

図８２は、この例におけるタイマ割込処理を示すフローチャートである。タイマ割込処理において、払出制御用ＣＰＵ３７１は、レジスタの退避処理を行った後（ステップＳ７９３）、ポート入力処理（ステップＳ７９４）、ポート出力処理（ステップＳ７９５）およびタイマ更新処理（ステップＳ７９６）を行う。そして、レジスタの復旧処理を行い（ステップＳ７９７）、割込許可状態にして（ステップＳ７９８）、処理を終了する。

【０６０２】

ステップＳ７９４のポート入力処理は、入力ポートのデータを読み出して、読み出したデータを所定のＲＡＭ領域に書き込む処理である。払出制御処理（図８１に示されたループ処理）では、ＲＡＭ領域の内容にもとづいて入力ポートの入力状態を認識する。ステップＳ７９５のポート出力処理は、出力ポート出力内容記憶領域の内容を対応する出力ポートに出力する処理である。ステップＳ７９６のタイマ更新処理は、払出制御処理において用いられている各種タイマの値を減算する処理である。例えば、払出制御処理では、タイマに計測時間に相当した値をタイマにセットし、タイマの値が０になったらタイムアウトしたと認識する。

【０６０３】

図８３は、主基板３１からの割込信号（払出制御用）に応じて起動されるコマンド受信割込処理を示すフローチャートである。コマンド受信割込処理において、払出制御用ＣＰＵ３７１は、レジスタの退避処理を行った後（ステップＳ８５０）、入力ポートＢ（図４５参照）のデータを入力する（ステップＳ８６１）。そして、そのビット７を確認する（ステップＳ８６２）。この例では、入力ポートＢのビット７は、払出制御用ＳＴＢ信号が入力されるビットとされているものとする。払出制御用ＳＴＢ信号がオン状態であれば、入力ポートＡ（図４５参照）のデータを入力する（ステップＳ８６３）。そして、入力したデータを、コマンド受信個数カウンタが示す受信コマンドバッファに格納し（ステップＳ８６４）、コマンド受信個数カウンタの値を更新する（ステップＳ８６５）。

【０６０４】

その後、レジスタ復旧処理を行い（ステップＳ８５９）、割込許可状態にして（ステップＳ８６０）、処理を終了する。以上のように、この実施の形態では、払出制御手段は、指示信号（割込信号）とデータ出力中信号（ＳＴＢ信号）の両方の出力を検出した場合に、コマンドデータを入力する処理（ステップＳ８６３）を実行することになる。

【０６０５】

なお、この例では、主基板３１から受信した払出制御コマンドを格納するための受信バッファとして、払出制御コマンドを４個格納可能なリングバッファ形式の受信バッファが用いられる。従って、受信バッファは、受信コマンドバッファ１～４の４バイトの領域で構成される。そして、受信したコマンドをどの領域に格納するのかを示すコマンド受信個数カウンタが用いられる。コマンド受信個数カウンタは、０～３の値をとる。

【０６０６】

なお、コマンド解析実行処理は図８１に示されたメイン処理で実行され、その処理において、読出ポインタが指す受信バッファの内容が読み出されるとともに読出ポインタの値が＋１される。また、主基板３１の遊技制御手段は、４ｍｓの制御期間において１つしか払出制御コマンドを送信しない。従って、通常、受信バッファに、複数の払出制御コマンドが記憶されていることはない。

【０６０７】

図８４および図８５は、この例における払出制御用ＣＰＵ３７１によって電源基板９１０からの電源断信号に応じて実行されるマスク不能割込処理（ＮＭＩ処理：電力供給停止時処理）の処理例を示すフローチャートである。

【０６０８】

電力供給停止時処理において、払出制御用ＣＰＵ３７１は、上述したステップＳ８０１～

ステップＳ８０７の処理（図４９参照）を実行する。なお、ステップＳ８０１～Ｓ８０７の処理は、電源監視手段の検出信号に応じて制御状態を復旧させるために必要なデータを変動データ記憶手段に保存させるためのデータ退避処理に相当する。

【０６０９】

次に、処理ループ回数としてあらかじめ決められた値をセットし（ステップＳ６０１）、賞球カウントスイッチ３０１Ａのチェック処理と払出制御コマンド受信処理とを所定期間実行するループ処理に移行する。払出制御用ＣＰＵ３７１は、まず、ウォッチドッグクリア処理を行う（ステップＳ６０２）。次いで、入力ポートＢ（図４５参照：ただし、この例では、ビット７は払出制御用ＳＴＢ信号に割り当てられている）のデータを入力する（ステップＳ６０３）。そして、入力したデータのビット７（払出制御用ＳＴＢ信号）を確認する（ステップＳ６０４）。払出制御用ＳＴＢ信号がオン状態であって、オン状態の確認が最初のものであれば（ステップＳ６０５）、入力ポートＡ（図４５参照）のデータを入力し、入力したデータをコマンドバッファに格納する（ステップＳ６０６）。

【０６１０】

コマンドバッファは、通常の制御時に使用される通常時コマンド記憶領域としての受信バッファとは異なるＲＡＭ領域に設けられているバックアップコマンド記憶領域であり、電力供給停止時でも所定期間は保存される。

【０６１１】

次いで、ポートチェック回数としてあらかじめ決められている値をセットし（ステップＳ６０７）、入力ポートＢのデータを入力する（ステップＳ６０８）。そして、スイッチチェックタイミングが到来していない場合には（ステップＳ６０９）、ポートチェック回数を減算し（ステップＳ６１０）、その値が０になっていなければステップＳ６０８に戻る（ステップＳ６１１）。０になっていれば、ステップＳ６１７に移行する。

【０６１２】

スイッチチェックタイミングが到来している場合には、スイッチチェック処理を行う（ステップＳ６１２）。そして、賞球カウントスイッチ３０１Ａがオンしたことを検出したら（ステップＳ６１３）、総合個数記憶（総賞球数格納バッファ）の値を１減算し（ステップＳ６１４）、ステップＳ６１７に移行する。また、球貸しカウントスイッチ３０１Ｂがオンしたことを検出したら（ステップＳ６１５）、貸し球個数記憶（貸し球個数格納バッファ）の値を１減算し（ステップＳ６１６）、ステップＳ６１７に移行する。なお、スイッチチェック処理は、賞球カウントスイッチ３０１Ａが確かにオンしたか否かを検出するとともに、球貸しカウントスイッチ３０１Ｂが確かにオンしたか否かを検出する処理であり、例えば、所定回連続して賞球カウントスイッチ３０１Ａあるいは球貸しカウントスイッチ３０１Ｂのオン状態が検出されたら、ステップＳ６１３で賞球カウントスイッチ３０１Ａが確かにオンしたと判断され、あるいはステップＳ６１５で球貸しカウントスイッチ３０１Ｂが確かにオンしたと判断される。

【０６１３】

ステップＳ６１７では、処理ループ回数を減算し、処理ループ回数が０になっていなければステップＳ６０２に戻る（ステップＳ６１８）。処理ループ回数が０になっていれば、ステップＳ８０８に移行する。

【０６１４】

ステップＳ８０８ではスタックポインタをバックアップＲＡＭ領域に退避させる。そして、払出制御用ＣＰＵ３７１は、上述したステップＳ８３５～ステップＳ８４６の処理（図５１参照）を実行する。

【０６１５】

その後、払出制御用ＣＰＵ３７１は、待機状態（ループ状態）に入る。従って、システムリセットされるまで、何もしない状態になる。なお、ウォッチドッグタイマを使用している場合には、ループ状態でウォッチドッグクリア処理を行っていないので、ウォッチドッグタイマがタイムアウトする。ただし、正常な電力供給停止時にはその前にシステムリセットがかかる。しかし、例えばノイズ等によってＮＭＩがかかった場合には、電力供給停

止時ではないのでシステムリセットがかからないが、ウォッチドッグタイマのタイムアウトによってリセットがかかり、ループから抜け出すことができる。

【０６１６】

図７９に示されたｂ～ｅ期間において電力供給が停止しマスク不能割込が主基板３１のＣＰＵ５６にかかると、ＣＰＵ５６は、出力ポートの出力状態を変更しないので、払出制御用ＳＴＢ信号が出力されていた場合にはその出力状態は維持されている。すなわち、遊技制御手段は、コマンドデータの出力に関連してコマンドデータを出力していることを示すデータ出力中信号（この例ではＳＴＢ信号）を出力するとともに、電力供給停止時処理を開始した後にも所定期間（上記の例ではシステムリセットされるまででであって、払出制御手段がコマンド受信を完了するまでの期間よりも短い期間）はデータ出力中信号の出力を維持している。電力供給が停止するときには払出制御用ＣＰＵ３７１にもマスク不能割込がかかるが、払出制御用ＣＰＵ３７１が実行するマスク不能割込処理において、所定期間（この例では処理ループ回数の初期値×Ｓ６０２～Ｓ６１８のループ時間）データ出力中信号の状態を監視し（ステップＳ６０４）、データ出力中信号が出力されている場合には、コマンドデータを取り込む処理を実行する。そして、コマンドデータが受信されコマンドバッファに格納される（ステップＳ６０６）。従って、ｂ～ｅ期間において電力供給が停止する場合には、払出制御手段において、送信途中であった払出制御コマンドの受信が完了する。

【０６１７】

なお、図７９に示されたｃ～ｄ期間において電力供給が停止しマスク不能割込が主基板３１のＣＰＵ５６にかかると、電力供給停止のタイミングによっては、電力供給再開後の払出状態復旧処理によってコマンド受信割込処理に復旧し、コマンド受信割込処理によって払出制御コマンドを受信してしまう場合も考えられる。

【０６１８】

そこで、この実施の形態では、メイン処理におけるコマンド解析実行処理（ステップＳ７５４）において、まず、コマンドバッファにデータがあるか否か確認する。コマンドバッファは電力供給停止時処理において受信した払出制御コマンドを格納するバックアップコマンド記憶領域であり、電力供給停止時でも所定期間は保存されている。コマンドバッファにデータがある場合には、そのデータについてコマンド解析処理を実行した後、コマンドバッファの内容をクリアするとともに、さらに、通常時コマンド記憶領域としての受信バッファをクリアする。すなわち、通常時コマンド記憶領域の内容を無効にする。

【０６１９】

なお、コマンド解析処理は受信されていた払出制御コマンドがいかなるコマンドであるかを解析する処理であり、例えば、賞球個数を指示する払出制御コマンドであったことが確認されたら、総合個数記憶（総賞球数格納バッファ）の内容を更新する。そして、コマンド受信カウンタを初期化する。すなわち、読出ポインタの値と一致させる。

【０６２０】

メイン処理において、このような制御を行えば、電力供給が停止するときにコマンド受信割込処理の処理途中であって、電力供給が復旧してコマンド割込処理の実行が再開され、受信コマンドを受信バッファに格納したとしても、その受信コマンドはメイン処理において破棄される。よって、払出制御コマンドがコマンドバッファと受信バッファの双方に格納されるという状況、すなわち、払出制御コマンドを二重に受信してしまうという状況が発生することはない。なお、上述したように、コマンド受信割込処理中に停電等の不測の電力供給停止が発生した場合、本来コマンド受信割込処理によって受信されるべき払出制御コマンドは、電力供給停止時処理によって受信され、コマンドバッファに格納されている。

【０６２１】

以上に説明したような第２の実施の形態でも、第１の実施の形態と同様の効果を得ることができる。例えば、具体的には、電力供給停止時処理（図８４、図８５参照）で、検出維持期間（ステップＳ６０１でループ回数が設定されてから、設定された回数のループ処理

が終了してステップＳ６１８で「Ｙ」となるまでの期間）が経過するまでの間は、コンデンサ９２３に充電された電力を用いて、電源基板９１０が、賞球カウントスイッチ３０１Ａ（景品遊技媒体検出手段の一例）および球貸しカウントスイッチ３０１Ｂ（貸出遊技媒体検出手段の一例）を駆動可能な電力を供給するとともに、振分ソレノイド３１０（通路切換手段の一例）が振分部材３１１の状態を保持するための駆動電力を供給し、払出制御手段（払出制御用ＣＰＵ３７１）が賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂからの検出信号の入力処理（ステップＳ６０７～ステップＳ６１８）を行う構成としたので、電力供給停止時処理で、払い出された景品遊技媒体（入賞領域への入賞にもとづいて景品として払い出される遊技媒体）や貸出遊技媒体（遊技者からの貸出要求に応じて貸し出される遊技媒体）を確実に検出することができるようになる。すなわち、第２の実施の形態の遊技機によれば、電力供給停止時処理で、払い出された遊技媒体の検出を確実に実行することができるので、遊技媒体の未払出数を正確に把握することができるようになる。

【０６２２】

また、払出制御手段のメイン処理は、図８１に示されたように実行される。従って、第２の実施の形態でも、払出制御手段は、電力供給が開始されたときに、電力供給停止時処理において保存された制御状態が残っていても、操作手段（クリアスイッチ９２１）が操作されている場合には、状態復旧処理を実行せず初期化処理を実行する。よって、遊技店員等が保存状態を容易にクリアすることができ、遊技店での遊技機運用上の利便性を向上させることが可能になる。

【０６２３】

なお、第２の実施の形態においても、電力供給停止時処理において、払出制御手段が、賞球カウントスイッチ３０１Ａあるいは球貸しカウントスイッチ３０１Ｂのうちいずれか一方のスイッチの状態を確認する構成としてもよい。

【０６２４】

実施の形態３．

図８６は、第３の実施の形態（実施の形態３）における主基板３１から各電気部品制御基板（サブ基板）に送信される制御コマンド（払出制御コマンド、表示制御コマンド、ランプ制御コマンド、音制御コマンド）の送出形態を示すタイミング図である。この例では、制御コマンドのコマンドデータは１バイトで構成されている。

【０６２５】

図８６に示すように、主基板３１（メイン）から割込信号がオン状態になった後オフ状態になったら、コマンドデータが出力される。さらに、ＳＴＢ信号がオン状態になる。このように、遊技制御手段は、電気部品制御手段がコマンドデータを入力する入力処理を実行する契機を示す信号（この例では割込信号）を送信した後、コマンドデータを出力し、コマンドデータを出力した後に、入力処理実行中における実際の入力の契機を示す信号として指示信号（この例ではＳＴＢ信号）を出力する。サブ基板では、電気部品制御手段を構成するマイクロコンピュータに対して割込信号の立ち上がりで割込がかかり、制御コマンドの受信処理（入力処理）が開始される。

【０６２６】

サブ基板の電気部品制御手段は、受信処理において、ＳＴＢ信号がオン状態になったらコマンドデータを取り込む。その後、サブ基板の電気部品制御手段がコマンド受信処理を完了した後のタイミングで、メインからのＳＴＢ信号はオフ状態になる。

【０６２７】

この実施の形態でも、遊技制御手段は、制御コマンドの送出処理などを除き、上述した実施の形態と同様の制御を行う。すなわち、電源断信号に応じて電力供給停止時処理を実行する（図２２～図２４参照）。また、電力供給開始時に、復旧条件が成立していることを確認したら、遊技状態復旧処理を行う。なお、この実施の形態では、入出力ポートの信号割り当ては、実施の形態２の場合と同じである。

【０６２８】

この例では、例えば図２１に示された割込処理（ただし、この実施の形態では図２１の処理とは異なるタイミングで割込処理が実行される）でポート出力処理が実行され、このポート出力処理によって制御コマンドが出力される。ここでは、払出制御コマンドを出力するためのポート出力処理について説明する。ポート出力処理において、ＣＰＵ５６は、払出制御コマンド送出要求フラグがセットされていれば、コマンドデータを出力する出力ポート０の割込信号のビット（ここではビット０：払出制御信号用割込信号）に「１」を出力するとともに、払出制御コマンド送出要求フラグをリセットし、さらに、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図８６におけるａ区間の開始時に相当する。

【０６２９】

次に、ＣＰＵ５６は、図８６におけるａ区間とｂ区間の時間の合計に相当する時間だけ待ってから、コマンドデータを出力する出力ポート（ここでは払出制御コマンドを出力するための出力ポート１）に対応した出力ポート０の割込信号のビット（ここではビット０：払出制御信号用割込信号）を「０」にする。なお、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図８６におけるｃ区間の開始時に相当する。なお、ａ区間は、主基板３１が割込信号を出力してからサブ基板において割込が受け付けられるまでの遅れ時間に相当する。

【０６３０】

次いで、ＣＰＵ５６は、払出制御信号用割込信号をオンする際に確認した制御コマンド送出要求フラグに対応したポート出力内容記憶領域（ここでは出力ポート１出力内容記憶領域）のデータを、対応する出力ポート（ここでは出力ポート１）に出力する。

【０６３１】

なお、メイン処理ではポート出力内容記憶領域ではなくバックアップＲＡＭにおける他の領域にコマンドデータを書き込み、実際にコマンドデータが出力ポートに出力されるときに、ポート出力内容記憶領域にコマンドデータを書き込むようにしてもよい。この場合には、出力ポートにコマンドデータを出力するときに、ポート出力内容記憶領域に、出力ポートに出力したコマンドデータを設定するようにすればよい。また、なお、コマンドデータを出力する前にディレイ時間をおいてもよい。

【０６３２】

次に、ＣＰＵ５６は、図８６におけるｄ区間の時間に相当する時間だけ待ってから、出力ポート０の、コマンドデータを出力した出力ポート（ここでは出力ポート１）に対応した出力ポート０のＳＴＢ信号のビット（ここではビット４：払出制御信号用ＳＴＢ信号）に「１」を出力する。なお、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図８６におけるｅ区間の開始時に相当する。なお、ｄ区間の時間に相当する時間待つことなく上記の処理を行うようにしてもよい。また、サブ基板では、ｄ区間開始のタイミングから、やや遅れて受信処理が開始される。その遅れは、サブ基板におけるマイクロコンピュータの処理遅れ（ソフトウェアがＳＴＢ信号のオンを検知するまでの遅れ）である。

【０６３３】

そして、ＣＰＵ５６は、図８６におけるｅ区間の時間に相当する時間だけ待ってから、出力ポート０の、コマンドデータを出力した出力ポート（ここでは出力ポート１）に対応した出力ポート０のＳＴＢ信号のビット（ビット４：払出制御信号用ＳＴＢ信号）に「０」を出力する。なお、出力ポート０の出力状態を出力ポート０出力内容記憶領域にコピーしておく。このタイミングは、図８６におけるｅ区間の終了時に相当する。

【０６３４】

以上のようにして、図８６に示されたようなタイミングで、制御コマンドがサブ基板に送出される。なお、タイマ割込がかかったときに、複数種類の制御コマンド送出要求フラグがオンしていたときには、例えば、あらかじめ決められている優先順位に従って、いずれかの制御コマンド送出要求フラグについて上記のポート出力処理が実行される。

【０６３５】

このように、この実施の形態では、制御コマンドのコマンドデータを出力するときに、ポート出力内容記憶領域のデータを出力ポートに出力する。そして、ポート出力内容記憶領域のデータは、電力供給が停止しても所定期間はその内容が保存されるバックアップＲＡＭに設定される。上述したように、メイン処理ではポート出力内容記憶領域ではなくバックアップＲＡＭにおける他の領域にコマンドデータを書き込み、実際にコマンドデータが出力ポートに出力されるときに、ポート出力内容記憶領域にコマンドデータを書き込むように構成した場合には、出力ポートにコマンドデータを出力するときに、ポート出力内容記憶領域に、出力ポートに出力したコマンドデータが設定される。

【０６３６】

次に、この実施の形態における払出制御用ＣＰＵ３７１の処理について説明する。払出制御手段も、上述した各実施の形態の場合と同様にメイン処理およびタイマ割込処理を行うことができるが、メイン処理における電力供給開始時に復旧条件が成立していることを確認したら実行される払出状態復旧処理、コマンド受信割込処理、および電力供給停止時処理は、各実施の形態の場合とは異なる。なお、この実施の形態では、入出力ポートの信号割り当ては、実施の形態２の場合と同じである。

【０６３７】

図８７は、この実施の形態におけるコマンド受信割込処理を示すフローチャートである。コマンド受信割込処理において、払出制御用ＣＰＵ３７１は、レジスタの退避処理を行った後（ステップＳ８５０）、ＳＴＢ信号待ちカウンタをセットする（ステップＳ８９７）。そして、入力ポートＢ（図４５参照：ただし、この例では、ビット７は払出制御用ＳＴＢ信号に割り当てられている）のデータを入力し（ステップＳ８６１）、そのビット７（払出制御用ＳＴＢ信号）を確認する（ステップＳ８６２）。払出制御用ＳＴＢ信号がオン状態であれば、ステップＳ８６３に移行する。

【０６３８】

払出制御用ＳＴＢ信号がオン状態でなければ、ＳＴＢ信号待ちカウンタのカウント値を－１し（ステップＳ８９８）、カウント値が０になっているか否か確認する（ステップＳ８９９）。０になっていなければ、ステップＳ８６１に戻る。０になっていたら、ステップＳ８５９に移行する。

【０６３９】

ステップＳ８６３において、払出制御用ＣＰＵ３７１は、入力ポートＡ（図４５参照）のデータを入力する。そして、入力したデータを、コマンド受信個数カウンタが示す受信コマンドバッファに格納し（ステップＳ８６４）、コマンド受信個数カウンタの値を更新する（ステップＳ８６５）。

【０６４０】

その後、レジスタ復旧処理を行い（ステップＳ８５９）、割込許可状態にして（ステップＳ８６０）、処理を終了する。

【０６４１】

コマンド受信割込処理は、主基板３１からの割込信号がオン状態になったことに起因して起動される。そして、コマンド割込処理において、ＳＴＢ信号がオン状態になったことを検出したらコマンドデータの取込が実行される（ステップＳ８６３）。また、所定期間（ＳＴＢ信号待ちカウンタの初期値に対応した時間）内にＳＴＢ信号がオン状態にならなかったら処理を終了する。

【０６４２】

図８８は、この実施の形態における電源基板９１０からの電源断信号に応じて実行されるマスク不能割込処理（ＮＭＩ処理：電力供給停止時処理）の処理例を示すフローチャートである。

【０６４３】

電力供給停止時処理において、払出制御用ＣＰＵ３７１は、上述したステップＳ８０１～ステップＳ８０７の処理（図４５参照）を実行する。なお、ステップＳ８０１～Ｓ８０７の処理は、電源監視手段の検出信号に応じて制御状態を復旧させるために必要なデータを

変動データ記憶手段に保存させるためのデータ退避処理に相当する。また、出力ポートクリア処理を行う（ステップＳ８７１）。

【０６４４】

次に、ポートチェック回数としてあらかじめ決められた値をセットし（ステップＳ６０７）、賞球カウントスイッチ３０１Ａのチェック処理と払出制御コマンド受信処理とを所定期間実行するループ処理に移行する。払出制御用ＣＰＵ３７１は、まず、入力ポートＢ（図４５参照：ただし、この例では、ビット７は払出制御用ＳＴＢ信号に割り当てられている）のデータを入力する（ステップＳ６０８）。そして、スイッチチェック処理を行い（ステップＳ６１２）、賞球カウントスイッチ３０１Ａがオンしたことを検出したら（ステップＳ６１３）、賞球カウント値を＋１する（ステップＳ８７２）。また、球貸しカウントスイッチ３０１Ｂがオンしたことを検出したら（ステップＳ６１５）、球貸しカウント値を＋１する（ステップＳ８７３）。賞球カウント値および球貸しカウント値はバックアップＲＡＭに形成され、払出状態復旧処理において、賞球カウント値のカウント数が総合個数記憶に反映され、球貸しカウント値のカウント数が貸し球個数記憶に反映される。

【０６４５】

そして、ポートチェック回数を減算し（ステップＳ６１０）、その値が０になっていれば、図８５に示されたステップＳ８０８に移行する。０になっていなければ、ソフトウェアタイマによって所定時間のディレイ時間（スイッチチェック間隔をとるための遅延時間に相当）を設定する（ステップＳ８７４）。次いで、ウエイト用コードにもとづく処理を実行するとともに（ステップＳ８７５）、ソフトウェアタイマを減算し（ステップＳ８７６）、ディレイ時間が経過していなければステップＳ８７５に戻る（ステップＳ８７７のＮ）。ディレイ時間が経過していればステップＳ６０８に戻る（ステップＳ８７７のＹ）。ウエイト用コードにもとづく処理は、遅延時間が経過するまでに時間を稼ぐための処理であり、他の制御内容に影響を与えない処理である。

【０６４６】

図８９は、この実施の形態における払出状態復旧処理の一例を示すフローチャートである。払出状態復旧処理において、払出制御用ＣＰＵ３７１は、まず、スタックポインタの復旧処理を行う（ステップＳ８８１）。スタックポインタの値は、後述する電力供給停止時処理において、所定のＲＡＭエリア（電源バックアップされている）に退避している。よって、ステップＳ８８１では、そのＲＡＭエリアの値をスタックポインタに設定することによって復旧させる。なお、復旧されたスタックポインタが指す領域（すなわちスタック領域）には、電力供給が停止したときのレジスタ値やプログラムカウンタ（ＰＣ）の値が退避している。

【０６４７】

この実施の形態では、主基板３１のＣＰＵ５６は、電力供給開始時に復旧条件が成立していたら実行される遊技状態復旧処理において、保存されていたポート出力内容記憶領域の内容を出力ポートに出力する処理を行う。従って、この実施の形態では、払出制御用ＣＰＵ３７１は、そのような状況を考慮して、主基板３１からポート出力内容記憶領域の内容が出力されたことを確認してから、電力供給停止直前に実行されていたアドレスに復帰する制御を行う。

【０６４８】

払出制御用ＣＰＵ３７１は、まず、処理ループ回数をセットする（ステップＳ８８２）。そして、入力ポートＡ（図４５参照）のデータすなわちコマンドデータを入力する（ステップＳ８８３）。そして、入力したデータが前回入力したデータと同じであるか否か確認する（ステップＳ８８４）。同じであれば、処理ループ回数を－１する（ステップＳ８８５）。そして、処理ループ回数が０になっていなければステップＳ８８３に戻る。処理ループ回数が０になっていればステップＳ８８７に移行する。また、ステップＳ８８４において入力したデータが前回入力したデータと同じであることを確認した場合にもステップＳ８８７に移行する。

【０６４９】

ステップＳ８８７において、払出制御用ＣＰＵ３７１は、ＣＴＣやＰＩＯなどの内蔵デバイスの初期設定を行い、また、スタック領域から各種レジスタの退避値を読み出して、各種レジスタに設定する。すなわち、レジスタ復元処理を行う。ここで、ＲＡＭアクセス許可状態に設定する処理も行う。さらに、バックアップフラグをクリアする（ステップＳ８８８）。次いで、電力供給が停止したときに実行された電力供給停止時処理において保存された賞球カウント値を総合個数記憶に反映する（ステップＳ８８９）。例えば、総合個数記憶の内容から賞球カウント値を減算する。また、電力供給が停止したときに実行された電力供給停止時処理において保存された貸出カウント値を貸し球個数記憶に反映する（ステップＳ８９０）。例えば、貸し球個数記憶の内容から貸出カウント値を減算する。また、ＲＡＭ領域における保護領域以外の領域の内容をクリアする（ステップＳ８９１）。そして、パリティフラグがオンしていない場合には割込許可状態にする（ステップＳ８９２，Ｓ８９３）。最後に、内部状態を払出禁止状態に設定して（ステップＳ８９４）、ＡＦレジスタ（アキュミュレータとフラグのレジスタ）をスタック領域から復元する（ステップＳ８９５）。

【０６５０】

そして、所定時間（処理ループ回数の初期値に応じた時間）内に入力ポートの状態が変化しなかった場合には、すなわち、ステップＳ８８２～Ｓ８８６の処理において遊技制御手段からのコマンドデータの出力が確認されなかったら、プログラムカウンタ（ＰＣ）を初期化して（ステップＳ８９６）ＲＥＴ命令が実行される。従って、この実施の形態では、払出状態復旧処理を実行した後、初期状態から払出制御が開始される。

【０６５１】

以上のような処理によって、電力供給が開始したときに、復旧条件が成立していた場合に実行される払出状態復旧処理において、主基板３１からのコマンドデータが入力される入力ポートの状態が変化したことを確認してから、電力供給停止時にＮＭＩが発生したアドレスに復帰する。従って、そのアドレスがコマンド受信割込処理におけるアドレスであるような場合に、保存されていたポート出力内容記憶領域の内容を出力ポートに出力する処理を主基板３１のＣＰＵ５６が行ったことを確認してからコマンド受信割込処理を再開することができる。従って、払出制御コマンドの受信を確実に行うことができ、払出制御コマンドが消失してしまうことを確実に防止することができる。なお、コマンド受信割込処理が完了したら、初期状態から払出制御が開始される。

【０６５２】

実施の形態２とは異なり、この実施の形態では、電力供給停止時処理において、払出制御コマンドの受信を継続する処理は実行されない。しかし、払出状態状態復旧処理において、保存されていたポート出力内容記憶領域の内容を出力ポートに出力する処理を主基板３１のＣＰＵ５６が行ったことを確認してからコマンド受信割込処理を再開する。すなわち、電力供給が開始された場合に、遊技制御手段によるコマンドデータの出力ポートへの出力状態を監視し、出力状態に応じてコマンドデータを取り込む処理を再開可能な状態にする。従って、電力供給停止の直前に払出制御コマンドの受信が開始されたにも関わらず受信が完了しなかった場合でも、電力供給が復旧したときに、確実にコマンド受信処理を完了させることができる。

【０６５３】

なお、この実施の形態では、主基板３１のＣＰＵ５６がポート出力内容記憶領域の内容を出力ポートに出力する処理を行ったことを確認するための所定時間内に、ＣＰＵ５６がポート出力内容記憶領域の内容を出力ポートに出力する処理を行ったことを確認できなかった場合には、初期状態に戻るようにしたが、そのような場合には、電力供給が停止したときにコマンド受信処理は行われていなかったはずであり、コマンド受信処理に復旧することはない。すなわち、ＣＰＵ５６がポート出力内容記憶領域の内容を出力ポートに出力する処理を行ったことを確認できなかった場合には、初期状態に戻っても問題はない。また、初期状態に戻る際にＲＡＭの保護領域の内容は保存されているので、遊技者に不利益が与えられることはない。

【０６５４】
また、払出状態復旧処理において保護領域以外の領域がクリアされるので、不正確なデータによって誤った制御を行ってしまうことが防止される。この実施の形態では、払出状態復旧処理において保護領域以外の領域がクリアされるが、電力供給が開始されたときにコマンド受信処理に復旧するような場合には、コマンド受信処理におけるコマンドデータの取り込みを実行してから保護領域以外の領域をクリアするようにしてもよい。
【０６５５】
以上に説明したような第３の実施の形態でも、第１の実施の形態と同様の効果を得ることができる。例えば、電力供給停止時処理（図８８、図８５参照）で、検出維持期間（ステップＳ６０７でポートチェック回数が設定されてから、設定された回数のポートチェックが終了してステップＳ６１１で「Ｙ」となるまでの期間）が経過するまでの間は、コンデンサ９２３に充電された電力を用いて、電源基板９１０が、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂを駆動可能な電力を供給するとともに、振分ソレノイド３１０が振分部材３１１の状態を保持するための駆動電力を供給し、払出制御手段（払出制御用ＣＰＵ３７１）が賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂからの検出信号の入力処理（ステップＳ６０７～ステップＳ６１１）を行う構成としたので、電力供給停止時処理で、払い出された景品遊技媒体（入賞領域への入賞にもとづいて景品として払い出される遊技媒体）や貸出遊技媒体（遊技者からの貸出要求に応じて貸し出される遊技媒体）を確実に検出することができるようになる。すなわち、第３の実施の形態の遊技機によれば、電力供給停止時処理で、払い出された遊技媒体の検出を確実に実行することができるので、遊技媒体の未払出数を正確に把握することができるようになる。
【０６５６】
また、払出制御手段のメイン処理は、第１の実施の形態または第２の実施の形態の場合と同様に、図４６または図８１に示されたように実行される。従って、第３の実施の形態でも、払出制御手段は、電力供給が開始されたときに、電力供給停止時処理において保存された制御状態が残っていても、操作手段（クリアスイッチ９２１）が操作されている場合には、状態復旧処理を実行せず初期化処理を実行する。よって、遊技店員等が保存状態を容易にクリアすることができ、遊技店での遊技機運用上の利便性を向上させることが可能になる。
【０６５７】
なお、第３の実施の形態においても、電力供給停止時処理において、払出制御手段が、賞球カウントスイッチ３０１Ａあるいは球貸しカウントスイッチ３０１Ｂのうちいずれか一方のスイッチの状態を確認する構成としてもよい。
【０６５８】
なお、第２の実施の形態および第３の実施の形態では、主として払出制御手段の処理について説明したが、例えば電力供給停止時処理における賞球カウントスイッチ３０１Ａからの検出状態の確認などの処理は、遊技制御手段で同様に実行される。
【０６５９】
例えば、図９０に示すように、主基板３１のＣＰＵ５６は、ステップＳ４５１～Ｓ４５７（第１の実施の形態の図２２に示された処理と同じ処理）の処理を実行した後、出力ポートクリア処理を行い（ステップＳ５５１）、次に、スイッチチェック回数としてあらかじめ決められた値をセットし（ステップＳ５５２）、賞球カウントスイッチ３０１Ａのチェック処理を所定期間実行するループ処理に移行する。ループ処理で、ＣＰＵ５６は、まず、スイッチチェック処理を行い（ステップＳ５５３）、賞球カウントスイッチ３０１Ａがオンしたことを検出したら（ステップＳ５５４）、賞球カウント値を＋１する（ステップＳ５５５）。
【０６６０】
そして、スイッチチェック回数を減算し（ステップＳ５５６）、その値が０になっていれば、スタックポインタの退避処理を行って（ステップＳ４５８）、図２４に示されたステ

ップＳ４８７に移行する。０になっていなければ、ソフトウェアタイマによって所定時間のディレイ時間（スイッチチェック間隔をとるための遅延時間に相当）を設定する（ステップＳ５５８）。次いで、ウエイト用コードにもとづく処理を実行するとともに（ステップＳ５５９）、ソフトウェアタイマを減算し（ステップＳ５６０）、ディレイ時間が経過していなければステップＳ５５９に戻る（ステップＳ５６１）。ディレイ時間が経過していればステップＳ５５３に戻る。なお、賞球カウント値はバックアップＲＡＭに形成されている。

【０６６１】

図９１は、この実施の形態における遊技状態復旧処理の一例を示すフローチャートである。遊技状態復旧処理において、ＣＰＵ５６は、スタックポインタの復帰処理を行い（ステップＳ８１）、未払出数データを記憶している総賞球数格納バッファの内容から賞球カウント値を減算する（ステップＳ５７１）。すなわち、電力供給停止時処理において払出遊技媒体検出手段としての賞球カウントスイッチ３０１Ａからの検出信号の入力処理の結果を示すデータ（この例では賞球カウント値）が変動データ記憶手段に保存されている場合に、入力処理の結果を示すデータにもとづいて未払出数データを更新する処理を実行する。そして、ステップＳ８２～Ｓ９２（第１の実施の形態の図２０に示された処理と同じ処理）の処理を実行する。

【０６６２】

なお、上記の各実施の形態では、待機状態復帰手段（電力供給停止時処理の後の待機状態において、遊技機への電力供給が停止しない場合に当該待機状態から復帰させ復旧処理を実行可能（必ずしも復旧処理を実行させる必要はなく、電気部品制御手段の状態をリセットして待機状態から復帰させるようにすればよいことを意味する）にする手段）を、複数の制御手段（ＣＰＵ５６、払出制御用ＣＰＵ３７１）を復帰させる単一の手段による構成（復帰信号を出力可能な電源基板９１０に備えられたカウンタ９７１による構成）や、遊技制御手段および払出制御手段それぞれに設けられる構成（ウォッチドッグタイマにタイムアップにもとづきシステムリセットする機能を有するＣＰＵ５６や払出制御用ＣＰＵ３７１による構成）とした。しかし、上記のような種類の異なる待機状態復帰手段を複数備える構成としてもよい。この場合、複数の待機状態復帰手段によって機能が重複してしまうため、不具合が生じてしまう可能性があるので、種類の異なる複数の待機状態復帰手段のうちいずれか一方を優先させて動作させ、他方は補助的に動作させる構成とすることが望ましい。これにより一方の待機状態復帰手段が何らかのトラブルにより機能が停止した場合であっても、制御手段（ＣＰＵ５６、払出制御用ＣＰＵ３７１）は確実に待機状態から復旧させることが可能になる。

【０６６３】

また、上述した各実施の形態では、待機状態として無限ループを用いたが、これに限らず制御プログラムの電力供給停止時処理の最後にＨＡＬＴ（ホールト）指令等を用いることで制御手段（ＣＰＵ５６、払出制御用ＣＰＵ３７１）の制御状態を待機状態（割込みを受付可能な待機状態）としてもよい。この場合には、割込端子への信号入力が有効になり、割込端子への信号入力トリガに制御状態を復帰させることが可能になり、簡単な構成で待機状態復帰手段を構成することができる。

【０６６４】

実施の形態４．

上記の実施の形態では、各電気部品制御手段に供給するリセット信号（システムリセット信号）を発生する回路（システムリセット回路６５）が電源基板９１０に設けられていたが、起動順序規制手段として動作するリセット信号を発生する回路が、電気部品制御手段のそれぞれを搭載した電気部品制御基板に搭載される構成にしてもよい。以下、各電気部品制御基板にリセット信号を発生する回路を設けた構成例として、図９２および図９３を参照して、主基板３１と払出制御基板３７のＣＰＵ周りの構成例について説明する。

【０６６５】

図９２は、主基板３１におけるＣＰＵ５６周りの一構成例を示すブロック図である。この

実施の形態では、図９２に示すように、システムリセット回路６５Ａが主基板３１に搭載されている。また、電源基板９１０の電源監視回路（電源監視手段）からの電源断信号が、ＣＰＵ５６のマスク不能割込端子（ＸＮＭＩ端子）に接続されている。なお、この実施の形態では、電源基板９１０の構成は、図９に示された構成からリセット管理回路９４０を除いた構成である。

【０６６６】

図９２に示すように、システムリセット回路６５Ａにおけるリセット１Ｃ６５１Ａは、電源投入時に、外付けのコンデンサの容量で決まる所定時間だけ出力をローレベルにし、所定時間が経過すると出力をハイレベルにする。すなわち、リセット信号をハイレベルに立ち上げてＣＰＵ５６を動作可能状態にする。また、リセット１Ｃ６５１Ａは、電源監視回路が監視する電源電圧と等しい電源電圧であるＶSLの電源電圧を監視して電圧値が所定値（電源監視回路が電源断信号を出力する電源電圧値よりも低い値）以下になると出力をローレベルにする。従って、ＣＰＵ５６は、電源監視回路からの電源断信号に応じて所定の電力供給停止時処理を行った後、システムリセットされる（すなわち、システムの最初の状態に戻される）。

【０６６７】

図９２に示すように、リセット１Ｃ６５１Ａからのリセット信号は、ＮＡＮＤ回路９４７に入力されるとともに、反転回路（ＮＯＴ回路）９４４を介してカウンタＩＣ９４１のクリア端子に入力される。カウンタＩＣ９４１は、クリア端子への入力がローレベルになると、発振器９４３からのクロック信号をカウントする。そして、カウンタＩＣ９４１のＱ５出力がＮＯＴ回路９４５，９４６を介してＮＡＮＤ回路９４７に入力される。また、カウンタＩＣ９４１のＱ６出力は、フリップフロップ（ＦＦ）９４２のクロック端子に入力される。フリップフロップ９４２のＤ入力はハイレベルに固定され、Ｑ出力は論理和回路（ＯＲ回路）９４９に入力される。ＯＲ回路９４９の他方の入力には、ＮＡＮＤ回路９４７の出力がＮＯＴ回路９４８を介して導入される。そして、ＯＲ回路９４９の出力がＣＰＵ５６のリセット端子に接続されている。このような構成によれば、電源投入時に、ＣＰＵ５６のリセット端子に２回のリセット信号（ローレベル信号）が与えられるので、ＣＰＵ５６は、確実に動作を開始する。

【０６６８】

そして、例えば、電源監視回路の検出電圧（電源断信号を出力することになる電圧）を＋２２Ｖとし、リセット信号をローレベルにするための検出電圧を＋９Ｖとする。そのように構成した場合には、電源監視回路とシステムリセット回路６５Ａとが、同一の電源ＶSLの電圧を監視するので、電圧監視回路が電源断信号を出力するタイミングとシステムリセット回路６５Ａがシステムリセット信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、電源監視回路からの電源断信号に応じて電力供給停止時処理を開始してから電力供給停止時処理が確実に完了するまでの期間である。なお、電源監視回路とシステムリセット回路６５Ａとが監視する電源の電圧は異なっていてもよい。

【０６６９】

ＣＰＵ５６等の駆動電源である＋５Ｖ電源から電力が供給されていない間、ＲＡＭの少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電力供給が停止しても内容は保存される。そして、＋５Ｖ電源が復旧すると、システムリセット回路６５Ａからリセット信号が発せられるので、ＣＰＵ５６は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップＲＡＭに保存されているので、停電等からの復旧時に停電等の発生時の遊技状態に復旧させることができる。

【０６７０】

なお、図９２に示す構成では、電源投入時にＣＰＵ５６のリセット端子に２回のリセット信号（ローレベル信号）が与えられるが、リセット信号の立ち上がりタイミングが１回しかなくても確実にリセット解除されるＣＰＵを使用する場合には、符号９４１～９４９で示された回路素子は不要である。その場合、リセット１Ｃ６５１Ａの出力がそのままＣＰ

Ｕ５６のリセット端子に接続される。
【０６７１】
図９３は、この例における払出制御用ＣＰＵ３７１周りの一構成例を示すブロック図である。図９３に示すように、システムリセット回路６５Ｂが払出制御基板３７に搭載されている。また、電源基板９１０の電源監視回路からの電源断信号が、バッファ回路９８０を介して払出制御用ＣＰＵ３７１のマスク不能割込端子（ＸＮＭＩ端子）に接続されている。
【０６７２】
払出制御用ＣＰＵ３７１のＣＬＫ／ＴＲＧ２端子には、主基板３１からのＩＮＴ信号が接続されている。ＣＬＫ／ＴＲＧ２端子にクロック信号が入力されると、払出制御用ＣＰＵ３７１に内蔵されているタイマカウンタレジスタＣＬＫ／ＴＲＧ２の値がダウンカウントされる。そして、レジスタ値が０になると割込が発生する。従って、タイマカウンタレジスタＣＬＫ／ＴＲＧ２の初期値を「１」に設定しておけば、ＩＮＴ信号の入力に応じて割込が発生することになる。
【０６７３】
この実施の形態では、システムリセット回路６５ＢにおけるリセットＩＣ６５１Ｂは、電源投入時に、外付けのコンデンサに容量で決まる所定時間だけ出力をローレベルとし、所定時間が経過すると出力をハイレベルにする。また、リセットＩＣ６５１Ｂは、ＶSLの電源電圧を監視して電圧値が所定値（例えば＋９Ｖ）以下になると出力をローレベルにする。従って、遊技機への電力供給停止時には、リセットＩＣ６５１Ｂからの信号がローレベルになることによって払出制御用ＣＰＵ３７１がシステムリセットされる。
【０６７４】
リセットＩＣ６５１Ｂが電力供給停止を検知するための所定値は、通常時の電圧より低いが、払出制御用ＣＰＵ３７１が暫くの間動作しうる程度の電圧である。また、リセットＩＣ６５１Ｂが、払出制御用ＣＰＵ３７１が必要とする電圧（この例では＋５Ｖ）よりも高い電圧を監視するように構成されているので、払出制御用ＣＰＵ３７１が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。
【０６７５】
＋５Ｖ電源から電力が供給されていない間、払出制御用ＣＰＵ３７１の内蔵ＲＡＭの少なくとも一部は、電源基板から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、停電等の遊技機に対する電力供給停止が発生しても内容は保存される。そして、＋５Ｖ電源が復旧すると、システムリセット回路６５Ｂからリセット信号が発せられるので、払出制御用ＣＰＵ３７１は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の払出制御状態に復旧させることができる。
【０６７６】
なお、図９３に示された構成では、システムリセット回路６５Ｂは、電源投入時に、コンデンサの容量で決まる期間のローレベルを出力し、その後ハイレベルを出力する。すなわち、リセット解除タイミングは１回だけである。しかし、図９２に示された主基板３１の場合と同様に、複数回のリセット解除タイミングが発生するような回路構成を用いてもよい。また、払出制御基板３７以外の電気部品制御基板において、リセット信号を発生する回路は、図９３に示されたように構成される。
【０６７７】
主基板３１におけるリセットＩＣ６５１Ａの外付けコンデンサの容量は、払出制御基板３７におけるリセットＩＣ６５１Ｂの外付けコンデンサの容量よりも大きい。よって、電源供給開始時に、リセットＩＣ６５１Ａが出力をハイレベルにするタイミングは、リセットＩＣ６５１Ｂが出力をハイレベルにするタイミングよりも遅い。従って、主基板３１のＣＰＵ５６にリセット解除を示す信号が供給されるタイミングは、主基板３１以外の各電気部品制御基板のＣＰＵにリセット解除を示す信号が供給されるタイミングよりも遅い。すなわち、遊技機への電力供給開始時に、遊技制御手段は払出制御手段よりも遅く立ち上が

る。
【０６７８】
図９４は、主基板３１のＣＰＵ５６および払出制御基板３７の払出制御用ＣＰＵ３７１へのリセット信号の出力タイミングを示すタイミング図である。図９４に示すように、主基板３１におけるリセットＩＣ６５１Ａの外付けコンデンサの容量は払出制御基板３７におけるリセットＩＣ６５１Ｂの外付けコンデンサの容量よりも大きいので、電力供給開始時に、電源電圧が検出電圧（例えば＋９Ｖ）に達してからリセット回路６５Ａが出力をハイレベルにするまでの時間は、リセット回路６５Ｂが出力をハイレベルにするまでの時間よりも長い。その結果、リセットＩＣ６５１Ａが出力をハイレベルにする（リセット解除信号を出力する）タイミングは、リセットＩＣ６５１Ｂが出力をハイレベルにするタイミングよりも遅くなる。
【０６７９】
主基板３１および払出制御基板３７以外の電気部品制御基板に搭載されているリセットＩＣの外付けコンデンサの容量も、主基板３１におけるリセットＩＣ６５１Ａの外付けコンデンサの容量よりも小さい。従って、遊技機への電力供給開始時に、遊技制御手段は、他の電気部品制御手段よりも遅く立ち上がる。よって、この実施の形態では、コンデンサの容量を異ならせることによって各電気部品制御手段の起動順序を制御する起動順序規制手段が実現されている。そして、この実施の形態でも、起動順序規制手段は、遊技制御手段を最後に起動する。
【０６８０】
なお、この実施の形態でも、遊技制御手段、払出制御手段および他の電気部品制御手段は、上記の各実施の形態の場合と同様に動作する。
【０６８１】
また、この実施の形態のように、各電気部品制御基板に起動順序規制手段としてのシステムリセット回路が別個に搭載される場合には、システムリセット回路の出力信号をＣＰＵに伝送する経路を短くすることができ、長いケーブルを必要としないようにすることができるので、ノイズの影響を受けにくくすることができる。
【０６８２】
電源基板９１０において、主基板３１のＣＰＵ５６に供給するリセット信号を発生する回路と、他の電気部品制御基板のＣＰＵに供給するリセット信号を発生する回路とを別個に設けてもよい。図９５は、そのような構成における電源基板９１０のリセット信号出力に関する部分の構成例を示すブロック図である。
【０６８３】
図９５に示すように、電源基板９１０には、主基板３１のＣＰＵ５６に供給するリセット信号を発生するシステムリセット回路６５ａと、主基板３１以外の電気部品制御基板のＣＰＵに供給するリセット信号を発生するシステムリセット回路６５ｂとが備えられている。なお、システムリセット回路６５ａおよびシステムリセット回路６５ｂは、ともに図１１に示されたシステムリセット回路６５と同様の構成である。ただし、コンデンサの容量は異なる。システムリセット回路６５ａにおけるリセットＩＣ６５１ａは、電源投入時に、外付けのコンデンサの容量で決まる所定の時間だけ出力をローレベルにし、その時間が経過すると出力をハイレベルにする。リセットＩＣ６５１ａの出力は、バッファ回路９６５に供給される。そして、バッファ回路９６５の出力が、主基板３１にリセット解除を示す信号（リセット信号がハイレベルに立ち上げられた信号）として供給される。従って、リセットＩＣ６５１ａの出力がハイレベルになると、主基板３１のＣＰＵ５６が動作可能状態になる。
【０６８４】
また、システムリセット回路６５ｂにおけるリセットＩＣ６５１ｂは、電源投入時に、外付けのコンデンサの容量で決まる所定の時間だけ出力をローレベルにし、その時間が経過すると出力をハイレベルにする。リセットＩＣ６５１ｂの出力は、バッファ回路９６１～バッファ回路９６４に供給される。そして、バッファ回路９６１の出力が払出制御基板３

７に、バッファ回路９６２の出力が表示制御基板８０に、バッファ回路９６３の出力がランプ制御基板３５に、さらにバッファ回路９６４の出力が音声制御基板７０に、それぞれリセット解除を示す信号として供給される。従って、リセットＩＣ６５１ｂの出力がハイレベルになると、主基板３１以外の各電気部品制御基板（払出制御基板３７、表示制御基板８０、ランプ制御基板３５、音声制御基板７０）のＣＰＵ（払出制御用ＣＰＵ３７１、表示制御用ＣＰＵ１０１、ランプ制御用ＣＰＵ３５１、音声制御用ＣＰＵ７０１）が動作可能状態になる。

【０６８５】

そして、リセットＩＣ６５１ａの外付けコンデンサの容量は、リセットＩＣ６５１ｂの外付けコンデンサの容量よりも大きい。よって、電源供給開始時に、リセットＩＣ６５１ａが出力をハイレベルにするタイミングは、リセットＩＣ６５１ｂが出力をハイレベルにするタイミングよりも遅い。従って、主基板３１のＣＰＵ５６にリセット解除を示す信号が供給されるタイミングは、主基板３１以外の各電気部品制御基板のＣＰＵにリセット解除を示す信号が供給されるタイミングよりも遅い。すなわち、遊技機への電力供給開始時に、遊技制御手段は、他の電気部品制御手段よりも遅く立ち上がる。

【０６８６】

各電気部品制御手段に供給するリセット信号を発生する回路を２つ設け、それぞれの回路が備えるコンデンサの容量を上記のように異ならせる場合には、遅延回路９６０を設けることなく、電源基板９１０から各電気部品制御基板のＣＰＵにリセット解除を示す信号が供給されるときに、主基板３１におけるＣＰＵ５６に供給されるリセット解除を示す信号の出力タイミングを、他の電気部品制御基板におけるＣＰＵ供給されるリセット解除を示す信号の出力タイミングに対して遅らせることができる。従って、電源供給開始時に主基板３１における遊技制御手段が他の電気部品制御基板に対して制御コマンドを出力するときには、他の電気部品制御基板におけるＣＰＵは既に立ち上がっている。よって、制御コマンドは確実に受信側の電気部品制御基板のＣＰＵで受信される。

【０６８７】

なお、図９５に示すように構成する場合にも、例えばバッファ回路９６５の前段などに遅延回路を設け、コンデンサの容量に応じて定められる遅延時間を考慮して、実際に遅延させる時間を調整するようにしてもよい。

【０６８８】

さらに、図９６に示すように、主基板３１のＣＰＵ５６にリセット信号を供給するシステムリセット回路６５ａと、払出制御基板３７の払出制御用ＣＰＵ３７１にリセット信号を供給するシステムリセット回路６５ｂとを電源基板９１０に搭載し、主基板３１および払出制御基板３７以外の電気部品制御基板のＣＰＵに供給するリセット信号を発生するリセット回路を、それぞれの電気部品制御基板に搭載するようにしてもよい。

【０６８９】

図９６に示す例では、図柄制御基板８０に、表示制御用ＣＰＵ１０１に供給するリセット信号を発生するシステムリセット回路６５ｃが搭載され、ランプ制御基板３５に、ランプ制御用ＣＰＵ３５１に供給するリセット信号を発生するシステムリセット回路６５ｄが搭載され、音制御基板７０に、音制御用ＣＰＵ７０１に供給するリセット信号を発生するシステムリセット回路６５ｅが搭載されている。

【０６９０】

システムリセット回路６５ｃ，６５ｄ，６５ｅにおけるリセットＩＣ６５１ｃ，６５１ｄ，６５１ｅは、電源供給開始時に、外付けのコンデンサの容量で決まる所定の時間だけ出力をローレベルにし、所定時間が経過すると出力をハイレベルにする。リセットＩＣ６５１ｃの出力は、表示制御用ＣＰＵ１０１にリセット解除を示す信号として供給される。リセットＩＣ６５１ｄの出力は、ランプ制御用ＣＰＵ３５１にリセット解除を示す信号として供給される。さらに、リセットＩＣ６５１ｅの出力は、音制御用ＣＰＵ７０１にリセット解除を示す信号として供給される。

【０６９１】

そのような構成にすれば、各システムリセット回路６５ａ～システムリセット回路６５ｅがそれぞれ備えるコンデンサの容量を、それぞれ調整することで、各電気部品制御手段のＣＰＵが動作可能となる時期を容易に異ならせることができる。

【０６９２】

なお、この実施の形態では、リセットＩＣの外付けコンデンサの容量によって、リセット信号が立ち上がる前に電源断信号が立ち上がるようにしているが、リセット解除の後であって、制御プログラムが実行される前に、セキュリティチェックプログラムなどの所定のプログラムによる起動時処理を実行するように構成されているＣＰＵを用いる場合には、リセット信号が立ち上がった後セキュリティチェックなどの起動時処理が終了する前に電源断信号が立ち上がるように、コンデンサの容量を選定してもよい。その場合、例えば、起動時処理に要する時間を考慮して、起動時処理実行中に電源断信号が立ち上がるタイミングとなるように、電源監視回路が電源断信号を立ち上げる電源電圧の電圧値が定められる。

【０６９３】

また、主基板３１のＣＰＵ５６が、電力供給開始時に、制御プログラムが実行される前に、セキュリティチェックプログラムなどの所定のプログラムによる起動時処理を実行し、他の電気部品制御手段におけるＣＰＵがセキュリティチェックプログラムなどの所定のプログラムを実行しないように構成されている場合には、遊技制御手段および他の電気部品制御手段におけるリセット信号がハイレベルに立ち上がるタイミングを同タイミングにしてもよい。すなわち、電気部品制御手段のうちに電力供給の開始に関連して所定のプログラムを実行するものがある場合には、所定のプログラムを実行する電気部品制御手段は、所定のプログラムを実行しない電気部品制御手段よりも遅れて起動するので、特に起動順序規制手段を設けなくても、セキュリティチェックプログラムによって起動順序規制手段が実現される。例えば、遊技制御手段が実行するセキュリティチェック時間を、払出制御手段が実行するセキュリティチェック時間よりも長くすることにより起動順序規制手段が構成される。

【０６９４】

例えば、遊技制御手段からのコマンドにもとづいて、スピーカ２７、各種ランプ・ＬＥＤ、可変表示装置９を制御する演出制御手段としての音制御手段、ランプ制御手段、表示制御手段が設けられている場合、遊技制御手段がセキュリティチェックプログラムなどの所定のプログラムによる起動時処理を実行し、演出制御手段がセキュリティチェックプログラムなどの所定のプログラムによる起動時処理を実行しないことによって、遊技制御手段が、演出制御手段よりも遅れて起動する（制御が可能な状態になる）ように構成してもよい。

【０６９５】

また、遊技制御手段の他にセキュリティチェックプログラムなどの所定のプログラムを実行する電気部品制御手段（例えば払出制御手段）がある場合に、遊技制御手段が実行するセキュリティチェックプログラムなどの所定のプログラムの長さを、他の電気部品制御手段が実行するセキュリティチェックプログラムなどの所定のプログラムよりも長くすることによって、遊技制御手段が、他の電気部品制御手段よりも遅れて起動するように構成してもよい。

【０６９６】

さらに、電気部品制御手段がセキュリティチェックプログラムを実行することによってセキュリティチェックを行うのではなく、ＣＰＵの外にセキュリティチェック回路が設けられ、電力供給開始時に、セキュリティチェック回路がハードウェア的にセキュリティチェックを行うように構成されている場合にも、セキュリティチェックが終了してＣＰＵが制御動作を開始できるようになる時期を異ならせることによって、遊技制御手段が、他の電気部品制御手段よりも遅れて起動するように構成することができる。

【０６９７】

また、起動順序規制手段として、リセット解除信号の出力順序を規制することによって各

電気部品制御手段の起動順序を規制したり、セキュリティチェックプログラムの有無やセキュリティチェックプログラムの長さを変えることによって各電気部品制御手段の起動順序を規制するものの他、遊技制御手段が制御コマンドを送信するタイミングより早く他の電気部品制御手段が制御コマンドを受信可能な状態になっていれば、各電気部品制御手段に対する電源投入順序を規制する等の他の方法によって実現されていてもよい。

【０６９８】

また、上述した各実施の形態において、ＲＡＭにバックアップ電源を供給する手段は、制御手段（ＣＰＵ５６、払出制御用ＣＰＵ３７１）毎に設けられている構成としてもよい。すなわち、バックアップＲＡＭ領域を含むＲＡＭ毎に、バックアップ電源を供給する手段が設けられていてもよい。また、そのような手段の数や搭載位置（制御基板上、あるいは電源基板上に搭載するか否か）は、どのように構成されていてもよい。

【０６９９】

また、上述した各実施の形態では、賞球カウントスイッチ３０１Ａに対する電源基板９１０からの電力供給は、主基板３１を介してなされるが、払出制御基板３７を介してなされるようにしてもよい。また、電源基板９１０から直接電力供給される構成とされていてもよい。

【０７００】

また、上述した各実施の形態では、球貸しカウントスイッチ３０１Ｂに対する電源基板９１０からの電力供給は、払出制御基板３７を介してなされるが、主基板３１を介してなされるようにしてもよい（例えば、後述するように遊技制御手段に球貸しカウントスイッチ３０１Ｂの検出信号が入力される場合）。また、電源基板９１０から直接電力供給される構成とされていてもよい。

【０７０１】

また、上述した各実施の形態において、補助電力供給手段は、電源監視手段からの検出信号が出力された後、少なくとも賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂへの電源を供給するものであれば、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂ以外のもの（入賞検出スイッチなど）への電力をも供給するものであってもよく、賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂのみに電力を供給するものであってもよい。賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂのみに電力を供給するものであれば、補助電力供給手段の消費電力（充電容量）を小さくすることができる。

【０７０２】

また、上述した各実施の形態において、補助電力供給手段は、各電気部品制御手段（ＣＰＵ５６、払出制御用ＣＰＵ３７１）毎に設けられていても良い。

【０７０３】

また、上述した各実施の形態では、球貸しカウントスイッチ３０１Ｂの検出信号は、払出制御手段（払出制御基板３７が備える払出制御用ＣＰＵ３７１）にのみ入力される構成としていたが、遊技制御手段（主基板３１が備えるＣＰＵ５６）に入力される構成としてもよく、払出制御手段および遊技制御手段の双方に入力される構成としてもよい。そして、遊技制御手段が、遊技制御処理（具体的には上述したステップＳ２１のスイッチ処理）および電力供給停止時処理において、球貸しカウントスイッチ３０１Ｂの検出信号の入力処理を実行するように構成されていてもよい。この場合、遊技制御手段のＲＡＭ５５の電源バックアップ領域に、貸し球の未払出数を示すデータを格納するバッファ（貸し球数格納バッファ）を設けるようにし、電力供給停止時処理（図２２～図２４）で、上述したステップＳ４６７～ステップＳ４８６に示された賞球カウントスイッチ３０１Ａの検出信号の入力処理と同様の処理を、球貸しカウントスイッチ３０１Ｂの検出信号の入力処理として実行するようにすればよい。また、遊技制御処理（例えばステップＳ２１に示されたスイッチ処理）において、上述した賞球個数減算処理（図４２参照）と同様の処理を、貸し球個数の減算処理として実行するようにすればよい。そのように構成する場合には、遊技制御手段が、払出制御手段におけるプリペイドカードユニット５０との信号のやりとりに関

する処理を実行する機能を備えるようにして、払出制御コマンドを用いて貸出要求があった貸し球の数に関する情報を払出制御手段に向けて送信する処理を行うようにすればよい。なお、電力供給停止時処理（図２２～図２４）にて球貸しカウントスイッチ３０１Ｂの検出信号の入力処理を実行する場合には、ステップＳ４６６のあとステップＳ４８７の前（例えばステップＳ４８７の直前）に実行するようにすればよい。

【０７０４】

上記のように構成すれば、遊技制御手段にて貸し球の個数管理を実行することができるようになる。特に球貸しカウントスイッチ３０１Ｂの検出信号を払出制御手段および遊技制御手段の双方に入力する構成とした場合には、遊技制御手段と払出制御手段双方で貸し球の個数管理を実行することができるようになり、貸し球の個数管理をより正確に行うことが可能となる。

【０７０５】

なお、球貸しカウントスイッチ３０１Ｂの検出信号が遊技制御手段に入力される場合には、遊技機に対する電力供給停止時において、少なくとも払出確認期間以上の期間は＋１２Ｖ電源電圧がスイッチ駆動可能な範囲に維持され、球貸しカウントスイッチ３０１Ｂ（あるいは賞球カウントスイッチ３０１Ａおよび球貸しカウントスイッチ３０１Ｂ）が動作可能となるように、コンデンサ９２３の容量が決定される。

【０７０６】

また、上述した各実施の形態において、電力供給停止時処理でのスイッチ検出処理（例えば図２３、図５０に示す処理）の処理モジュールと、通常の制御におけるスイッチ検出処理（図２８の処理や図２９の処理を含む図２１のステップＳ２１の処理、図４６のステップＳ７５２の処理）の処理モジュールとを共通のモジュールとする（すなわち、共通のサブルーチンを用いるようにする）ことができるが、この場合には、入力処理（上記のスイッチ検出処理）においてスタックポインタの内容が書き換えられる。従って、共通のモジュールを用いる場合には、遊技制御手段においては、ステップＳ４５８の処理をステップＳ４８７の処理の前に行うようにし、払出制御手段においては、ステップＳ８０８の処理をステップＳ８３５の処理の前に行うようにすればよい。

【０７０７】

なお、電力供給停止時処理でのスイッチ検出処理の処理モジュールと、通常の制御におけるスイッチ検出処理の処理モジュールとを共通のモジュールとすることは、上記のように球貸しカウントスイッチ３０１Ｂの検出信号を遊技制御手段に入力する構成とした場合には、遊技制御手段が実行する球貸しカウントスイッチ３０１Ｂのスイッチ検出処理（検出信号の入力処理）に適用することができる。

【０７０８】

また、上述した各実施の形態では、記録媒体処理装置（プリペイドカードユニット５０）で使用される記録媒体が磁気カード（プリペイドカード）であったが、磁気カードに限られず、非接触型あるいは接触型のＩＣカードであってもよい。また、記録媒体処理装置が識別符号にもとづいて記録情報を特定できる構成とされている場合には、記録媒体は、記録情報を特定可能な識別符号などの情報を少なくとも記録媒体処理装置が読み取り可能に記録できるようなものであってもよい。さらに、記録媒体は、例えばバーコードなどの所定の情報記録シンボル等が読み取り可能にプリントされたものであってもよい。また、記録媒体の形状は、カード状のものに限られず、例えば円盤形状や球状、あるいはチップ形状など、どのような形状とされていてもよい。

【０７０９】

また、上記の各実施の形態では、電源監視手段（例えば電源監視用ＩＣ９０２）は、電源電圧が所定の値（例えば２２Ｖ）となった場合に電源断信号を出力する構成としているが、例えば、交流電源（例えばＡＣ２４Ｖ）に関連する交流波をデジタル変換したデジタル信号を監視し、そのデジタル信号が所定期間途切れた場合に電源断信号を出力する構成としてもよい。

【０７１０】

また、上記の各実施の形態では、電源監視手段（例えば電源監視用ＩＣ９０２）が、電源電圧が所定の値（例えば２２Ｖ）となったことを検出した場合に電源断時処理が実行され、さらに電源電圧が所定の値（例えば９Ｖ）となったことをシステムリセット手段（例えばシステムリセット回路６５）が検出した場合にシステムリセットされる構成としていたが、電源断時処理を開始したあと所定期間の経過後に、自動的にシステムリセットされるようにしてもよい。このように構成すれば、電源電圧が所定の値（例えば２２Ｖ）となったことが電源監視手段によって検出された場合には、その後システムリセット手段による検出がなされなかった場合であっても、確実にシステムリセットすることができるようになる。

【０７１１】

上記の各実施の形態のパチンコ遊技機は、主として、始動入賞にもとづいて可変表示部９に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第１種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第２種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第３種パチンコ遊技機であっても、本発明を適用できる。

【０７１２】

さらに、遊技媒体が遊技球であるパチンコ遊技機に限られず、スロット機等においても、遊技媒体の払い出しを行う電気部品が備えられている場合には本発明を適用することができる。

【０７１３】

【発明の効果】

以上のように、請求項１記載の発明によれば、遊技機を、遊技機への電力供給が開始したときに、遊技制御手段が遊技に関わる制御が可能な状態になる時期を、払出制御手段が払出手段の制御が可能な状態になる時期よりも遅い時期となるように規制する起動順序規制手段を備え、払出制御手段が、電力供給停止時処理にて、景品遊技媒体または貸出遊技媒体の払出中であるか否かを確認し、景品遊技媒体の払出中にあるときに補助電力供給手段から電力が供給される景品遊技媒体検出手段からの検出信号の入力処理を行い、貸出遊技媒体の払出中であるときに補助電力供給手段から電力が供給される貸出払出遊技媒体検出手段からの検出信号の入力処理を行い、電力供給停止時処理にて景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理の結果を示すデータを変動データ記憶手段に保存し、復旧処理にて入力処理の結果を示すデータにもとづいて未払出数データを更新する処理を実行し、電力供給停止時処理にて、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理を実行した後、待機状態に移行する前に、変動データ記憶手段へのアクセスを禁止する処理を実行するように構成にしたので、電力供給停止時処理において、払い出された遊技媒体を確実に検出することが可能となる。また、電力供給開始時に、遊技制御手段からのコマンドを受信する払出制御手段が、コマンドを確実に受信することができるという効果がある。さらに、電力供給停止時処理での入力処理を迅速に行うことができる。また、電力供給停止時処理後に変動データ記憶手段の内容が破壊されること等を防止することができる。

【０７１４】

請求項２記載の発明では、払出制御手段が、電力供給が復帰したときには、電力供給が停止する前の制御状態に復旧させるか否かを決定するための複数の復旧条件がすべて成立したときに、変動データ記憶手段に保存されていた記憶内容にもとづいて制御状態を復旧させる復旧処理を実行し、複数の復旧条件のうち少なくとも１つの条件が不成立であったときに変動データ記憶手段の記憶内容を初期化する初期化処理を実行することが可能であるように構成されているので、不確実な状態から制御状態が復旧してしまうことが低減される。

【０７１６】

請求項３記載の発明では、払出制御手段が、電力供給停止時処理にて、出力ポートの出力状態を初期化する出力ポートクリア処理を実行した後、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理を行うように構成されているので、景品遊技媒体検出手段または貸出遊技媒体検出手段からの検出信号の入力処理に関連しない電気部品により電力が消費されてしまうことを回避することができる。

【０７１８】

請求項４記載の発明では、検出維持期間が、払出手段により払い出された遊技媒体が景品遊技媒体検出手段および貸出遊技媒体検出手段の検出位置に到達するまでの期間以上の期間に設定されているので、払い出された遊技媒体を確実に検出することができる。

【０７２０】

請求項５記載の発明では、起動順序規制手段が、遊技制御手段および払出制御手段へのリセット解除信号の出力順序を規制することによって遊技制御手段および払出制御手段が制御が可能な状態になる時期を規制するように構成されているので、リセット解除信号によって正確に遊技制御手段および払出制御手段を制御可能な状態とする時期を規制することができる。

【０７２１】

請求項６記載の発明では、システムリセット手段が、リセット解除信号を出力するタイミングを決定するためのコンデンサを含み、コンデンサの容量を異ならせることによって遊技制御手段および払出制御手段が制御が可能な状態になる時期を規制するように構成されているので、簡単な構成で起動順序規制手段を実現することができる。

【０７２２】

請求項７記載の発明では、システムリセット手段が、遊技制御基板および払出制御基板に搭載されるので、遊技制御手段あるいは払出制御手段とシステムリセット手段との間の経路を短くすることができ、ノイズの影響を受けにくくすることができる。

【０７２３】

請求項８記載の発明では、遊技制御基板および払出制御基板とは別個に、遊技機へ供給される電源から遊技制御基板および払出制御基板で用いられる電圧の電源を作成する電源基板を備え、起動順序規制手段が、電源基板に搭載される構成にしたので、起動順序規制手段を制御基板毎に別個に設ける必要がなくなる。

【０７２４】

請求項９記載の発明では、遊技制御手段および払出制御手段が電力供給の開始に関連して制御が可能になる時期よりも前に自己の診断を行うセキュリティチェックを実行可能であり、遊技制御手段が実行するセキュリティチェック時間を、払出制御手段が実行するセキュリティチェック時間よりも長くすることにより起動順序規制手段が構成されるので、ソフトウェア的に起動順序規制手段の機能を実現することができる。

【０７２５】

請求項１０記載の発明では、遊技制御手段からのコマンドに応じて遊技機に設けられている演出用電気部品を制御する演出制御手段を備え、起動順序規制手段が、演出制御手段が演出用電気部品の制御が可能な状態になる時期を規制するとともに、遊技制御手段が遊技に関わる制御が可能な状態になる時期を最も遅い時期となるように規制するように構成されているので、遊技制御手段からの制御信号を受信する演出制御手段が、コマンドを確実に受信することができる。

【０７２６】

請求項１１記載の発明では、景品遊技媒体検出手段および貸出遊技媒体検出手段の検出信号が、遊技制御手段と払出制御手段の双方に入力されるように構成されているので、遊技媒体の払い出し状況を複数の制御手段で管理することができ、より正確な遊技媒体の管理が可能となる。

【０７２７】

請求項１２記載の発明では、電源監視手段が、景品遊技媒体検出手段および貸出遊技媒体検出手段に供給される電源の電圧値よりも高い電圧値の電源を監視するように構成され

ているので、電源監視手段による検出信号の出力前に景品遊技媒体検出手段および貸出遊技媒体検出手段の機能が停止してしまうことを防止することができる。

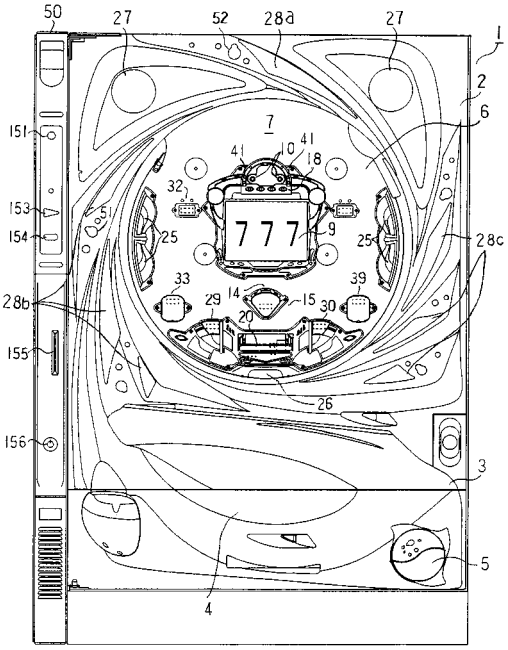
【図面の簡単な説明】

【図１】　パチンコ遊技機を正面からみた正面図である。
【図２】　ガラス扉枠を取り外した状態での遊技盤の前面を示す正面図である。
【図３】　遊技機を裏面から見た背面図である。
【図４】　各種部材が取り付けられた機構板を遊技機背面側から見た背面図である。
【図５】　球払出装置の構成例を示す分解斜視図である。
【図６】　遊技盤に設置されている電源基板の露出部分を示す正面図である。
【図７】　遊技制御基板（主基板）の回路構成例を示すブロック図である。
【図８】　払出制御基板の回路構成例を示すブロック図である。
【図９】　電源基板の回路構成例を示すブロック図である。
【図１０】　クリアスイッチの他の構成例を示す説明図である。
【図１１】　リセット管理回路の構成例を示すブロック図である。
【図１２】　ＣＰＵ周りの一構成例を示すブロック図である。
【図１３】　リセット信号と電源断信号の様子を示すタイミング図である。
【図１４】　タイマ手段の一例であるカウンタの作用を説明するためのタイミング図である。
【図１５】　出力ポートのビット割り当ての一例を示す説明図である。
【図１６】　出力ポートのビット割り当ての一例を示す説明図である。
【図１７】　入力ポートのビット割り当ての一例を示す説明図である。
【図１８】　主基板におけるＣＰＵが実行するメイン処理を示すフローチャートである。
【図１９】　バックアップフラグと遊技状態復旧処理を実行するか否かとの関係の一例を示す説明図である。
【図２０】　遊技状態復旧処理を示すフローチャートである。
【図２１】　２ｍｓタイマ割込処理を示すフローチャートである。
【図２２】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図２３】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図２４】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図２５】　遊技機への電力供給停止時の電源低下やＮＭＩ信号の様子を示すタイミング図である。
【図２６】　検出信号の入力処理が実行される様子の一例を示すタイミング図である。
【図２７】　ＲＡＭにおけるスイッチタイマの形成例を示す説明図である。
【図２８】　スイッチ処理の一例を示すフローチャートである。
【図２９】　スイッチチェック処理の一例を示すフローチャートである。
【図３０】　賞球処理の一例を示すフローチャートである。
【図３１】　賞球処理の一例を示すフローチャートである。
【図３２】　賞球処理の一例を示すフローチャートである。
【図３３】　スイッチオンチェック処理を示すフローチャートである。
【図３４】　入力判定値テーブルの構成例を示す説明図である。
【図３５】　コマンド送信テーブル等の一構成例を示す説明図である。
【図３６】　制御コマンドのコマンド形態の一例を示す説明図である。
【図３７】　制御コマンドを構成する８ビットの制御信号とＩＮＴ信号との関係を示すタイミング図である。
【図３８】　払出制御コマンドの内容の一例を示す説明図である。
【図３９】　コマンドセット処理の処理例を示すフローチャートである。
【図４０】　コマンド送信処理ルーチンを示すフローチャートである。
【図４１】　コマンド送信に関連する処理とコマンド受信処理の処理タイミングを示すタイミングチャートである。
【図４２】　賞球個数減算処理の一例を示すフローチャートである。

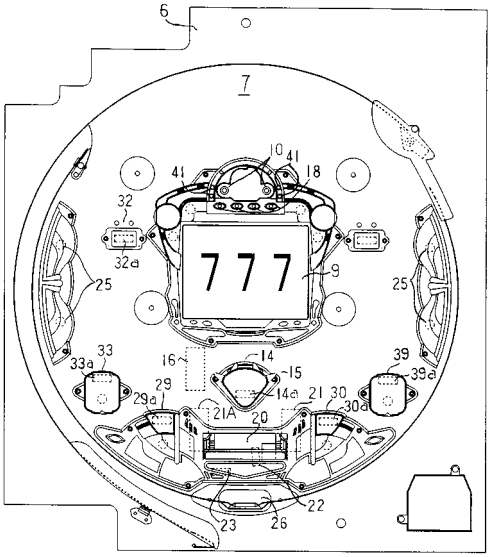
【図４３】　払出制御用ＣＰＵ周りの一構成例を示すブロック図である。
【図４４】　出力ポートのビット割り当ての一例を示す説明図である。
【図４５】　入力ポートのビット割り当ての一例を示す説明図である。
【図４６】　払出制御基板におけるＣＰＵが実行するメイン処理を示すフローチャートである。
【図４７】　２ｍｓタイマ割込処理を示すフローチャートである。
【図４８】　払出状態復旧処理を示すフローチャートである。
【図４９】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図５０】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図５１】　マスク不能割込処理（電力供給停止時処理）を示すフローチャートである。
【図５２】　払出制御手段におけるＲＡＭの一構成例を示す説明図である。
【図５３】　受信コマンドバッファの一構成例を示す説明図である。
【図５４】　払出制御用ＣＰＵのコマンド受信処理の例を示すフローチャートである。
【図５５】　コマンド受信状態の例を示す説明図である。
【図５６】　スイッチ処理の例を示すフローチャートである。
【図５７】　払出停止状態設定処理の例を示すフローチャートである。
【図５８】　コマンド解析実行処理の例を示すフローチャートである。
【図５９】　プリペイドカードユニット制御処理の例を示すフローチャートである。
【図６０】　球貸し制御処理の例を示すフローチャートである。
【図６１】　球貸し制御処理の例を示すフローチャートである。
【図６２】　賞球制御処理の例を示すフローチャートである。
【図６３】　賞球制御処理の例を示すフローチャートである。
【図６４】　電力供給が開始したあとに払出処理が実行されるタイミングの例を示すタイミングチャートである。
【図６５】　マスク不能割込処理（電力供給停止時処理）の他の例を示すフローチャートである。
【図６６】　マスク不能割込処理（電力供給停止時処理）の他の例を示すフローチャートである。
【図６７】　マスク不能割込処理（電力供給停止時処理）の他の例を示すフローチャートである。
【図６８】　遊技制御手段における電力供給停止時処理の他の例を示すフローチャートである。
【図６９】　払出制御手段における電力供給停止時処理の他の例を示すフローチャートである。
【図７０】　遊技制御手段の他の構成例の一部を示すブロック図である。
【図７１】　主基板におけるＣＰＵが実行する２ｍｓタイマ割込処理の他の例を示すフローチャートである。
【図７２】　ソフトウェアタイマおよびウォッチドッグタイマ回路の作用を説明するためのタイミング図である。
【図７３】　払出制御手段の他の構成例の一部を示すブロック図である。
【図７４】　払出制御基板におけるＣＰＵが実行するメイン処理の他の例を示すフローチャートである。
【図７５】　リセット信号と電源断信号の他の様子を示すタイミング図である。
【図７６】　リセット信号と電源断信号のさらに他の様子を示すタイミング図である。
【図７７】　初期設定コマンドが送信されない場合のコマンド受信状態の例を示す説明図である。
【図７８】　コマンド受信状態の他の例を示す説明図である。
【図７９】　第２の実施の形態において主基板からサブ基板に送信される制御コマンドの送出形態を示すタイミング図である。
【図８０】　コマンド制御処理を示すフローチャートである。

【図８１】　払出制御基板におけるＣＰＵが実行するメイン処理を示すフローチャートである。
【図８２】　タイマ割込処理を示すフローチャートである。
【図８３】　コマンド受信処理を示すフローチャートである。
【図８４】　第２の実施の形態におけるマスク不能割込処理（電力供給停止時処理）の例を示すフローチャートである。
【図８５】　第２の実施の形態におけるマスク不能割込処理（電力供給停止時処理）の例を示すフローチャートである。
【図８６】　第３の実施の形態において主基板からサブ基板に送信される制御コマンドの送出形態を示すタイミング図である。
【図８７】　コマンド受信処理を示すフローチャートである。
【図８８】　第３の実施の形態における払出制御手段が実行するマスク不能割込処理（電力供給停止時処理）の例を示すフローチャートである。
【図８９】　第３の実施の形態における払出状態復旧処理の例を示すフローチャートである。
【図９０】　第３の実施の形態における遊技制御手段が実行するマスク不能割込処理（電力供給停止時処理）の例を示すフローチャートである。
【図９１】　第３の実施の形態における遊技状態復旧処理の例を示すフローチャートである。
【図９２】　主基板におけるＣＰＵ周りの他の構成例を示すブロック図である。
【図９３】　払出制御用ＣＰＵ周りの他の構成例を示すブロック図である。
【図９４】　主基板のＣＰＵおよび払出制御基板の払出制御用ＣＰＵへのリセット信号の出力タイミングを示すタイミング図である。
【図９５】　電源基板におけるリセット信号出力部分の回路構成の他の例を示すブロック図である。
【図９６】　電源基板等のリセット信号の供給に係る部分の回路構成の例を示すブロック図である。
【符号の説明】
１　　パチンコ遊技機
３１　　遊技制御基板（主基板）
３７　　払出制御基板
５６　　ＣＰＵ
６５，６５Ａ，６５Ｂ，６５ａ，６５ｂ，６５ｃ，６５ｄ，６５ｅ　システムリセット回路（電源監視手段）
９７　　球払出装置
３０１Ａ　賞球カウントスイッチ
３０１Ｂ　球貸しカウントスイッチ
３１０　　振分ソレノイド
３１１　　振分部材
３７１　　払出制御用ＣＰＵ
６５１，６５１Ａ，６５１Ｂ，６５１ａ，６５１ｂ，６５１ｃ，６５１ｄ，６５１ｅ　リセットＩＣ
９１０　　電源基板
９０２　　電源監視用ＩＣ（電源監視手段）
９１４　　電源スイッチ
９２１　　クリアスイッチ
９２３，９２４　　コンデンサ

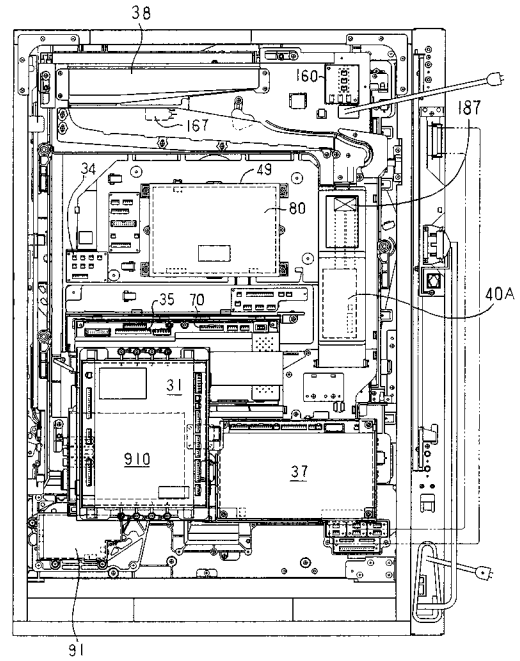
【図１】


50
27
52
28a
27
1
2
6
151
153
154
7
41
10
41
18
32
777
9
25
25
28c
28b
33
29
14
15
30
39
20
155
26
156
3
5
4

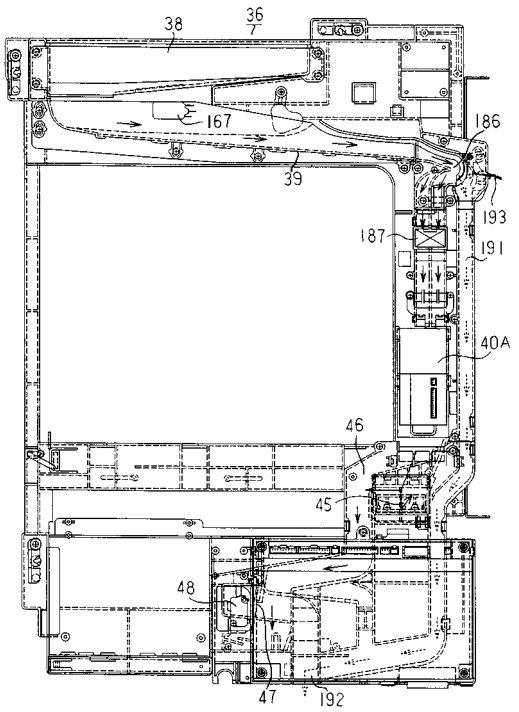
【図２】


6
7
10
41
41
18
32
32a
777
9
25
25
33
33a
16
14
15
39
39a
29
29a
14a
21
30
30a
21A
20
23
26
22

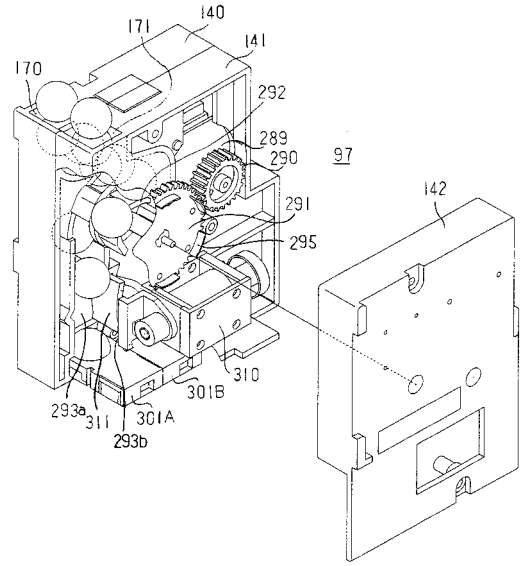
【図３】


38
160
187
167
34
49
80
40A
35
70
31
910
37
91

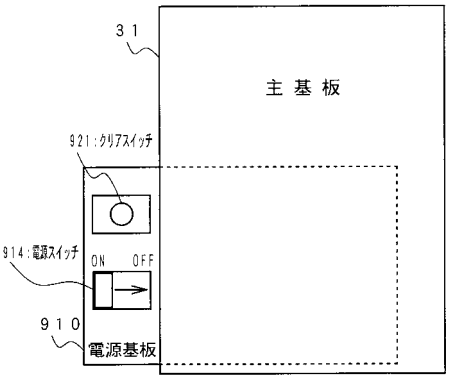
【図４】


38
36
7
167
186
39
193
187
191
40A
46
45
48
47
192

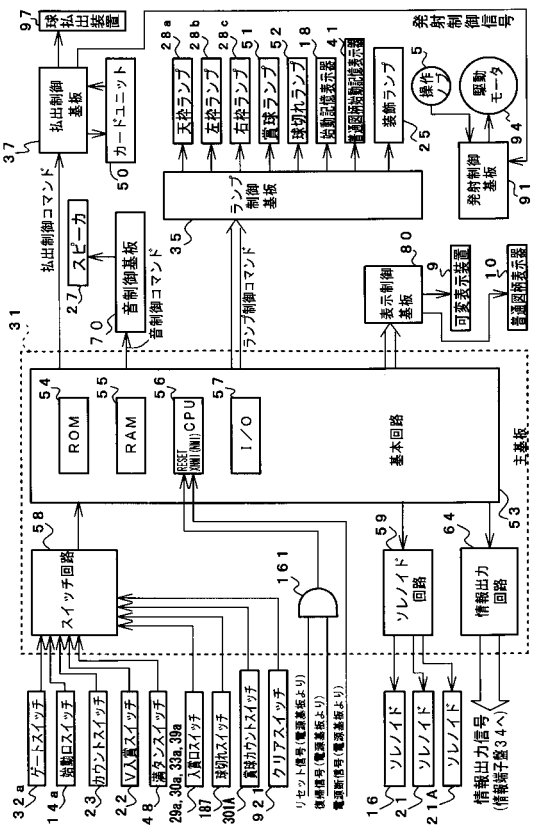
【図５】


171
140
141
170
292
289
290
97
291
295
142
310
301B
293a
311
301A
293b

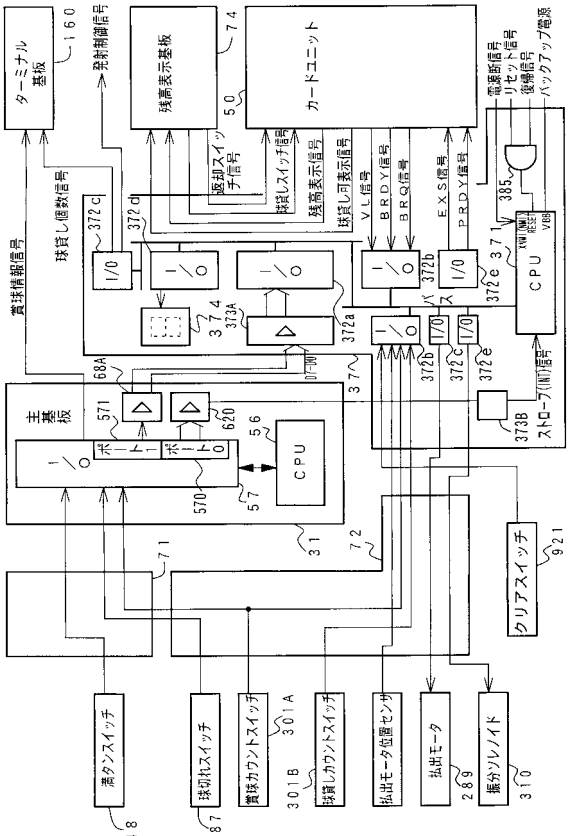
【図６】


31
主基板
921：クリアスイッチ
914：電源スイッチ
ON
OFF
910
電源基板

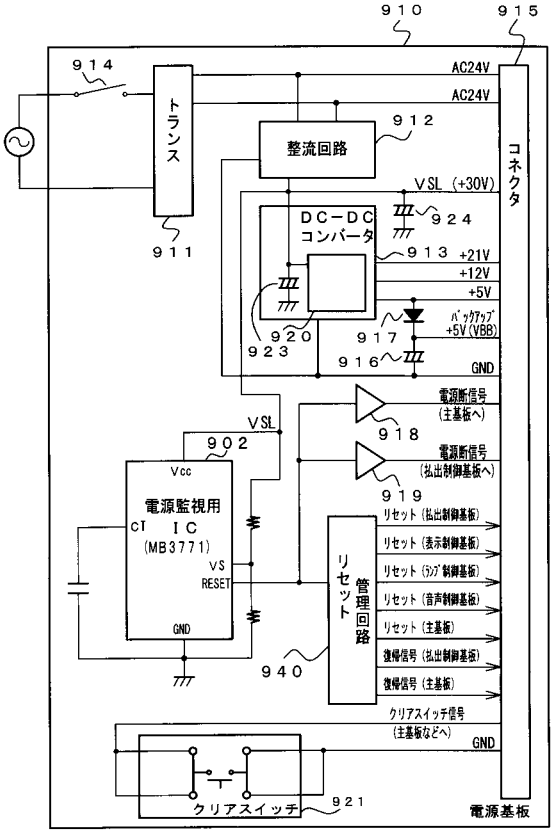
【図７】


払出制御コマンド
ランプ制御コマンド
音制御コマンド
ROM
RAM
CPU
I／O
基本回路
スイッチ回路
ソレノイド回路
情報出力回路
主基板
払出制御基板
カードユニット
スピーカ
音制御基板
ランプ制御基板
表示制御基板
可変表示装置
普通図柄表示器
発射制御基板
操作ノブ
発射制御信号
賞球情報信号
球貸し個数信号
ターミナル基板
残高表示基板
発射制御信号
CPU
ストローブ(INT)信号
クリアスイッチ
ゲートスイッチ
満タンスイッチ
球切れスイッチ
賞球カウントスイッチ
球貸しカウントスイッチ
払出モータ位置センサ
払出モータ
振分ソレノイド

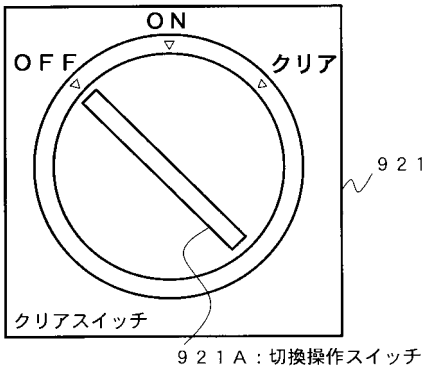
【図８】


ターミナル基板
残高表示基板
カードユニット
主基板
CPU
ストローブ(INT)信号
クリアスイッチ
満タンスイッチ
球切れスイッチ
賞球カウントスイッチ
球貸しカウントスイッチ
払出モータ位置センサ
払出モータ
振分ソレノイド

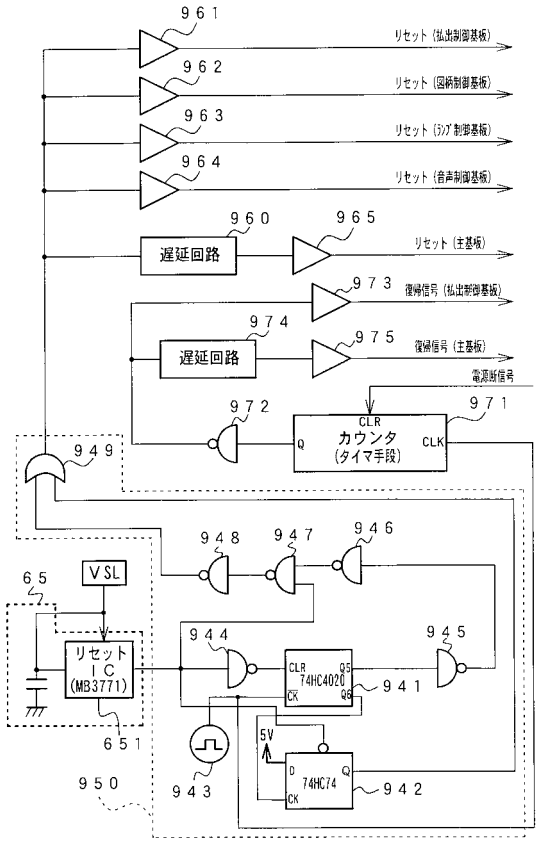
【図９】



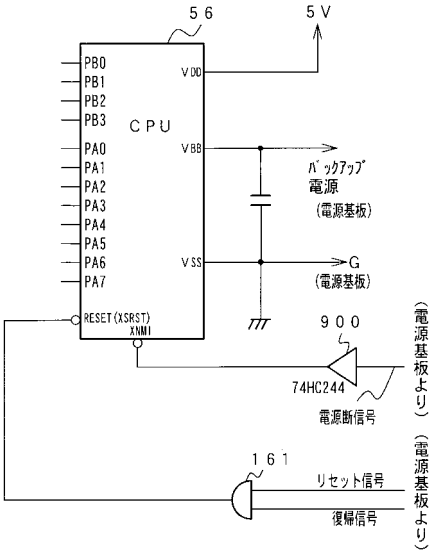
【図１０】



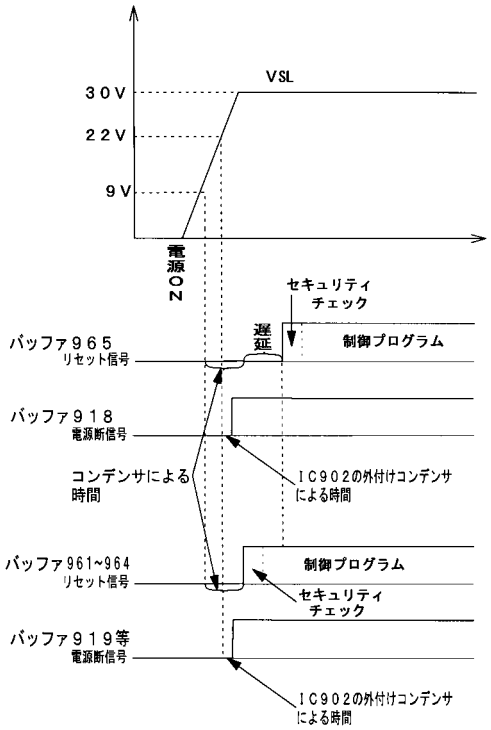
【図１１】



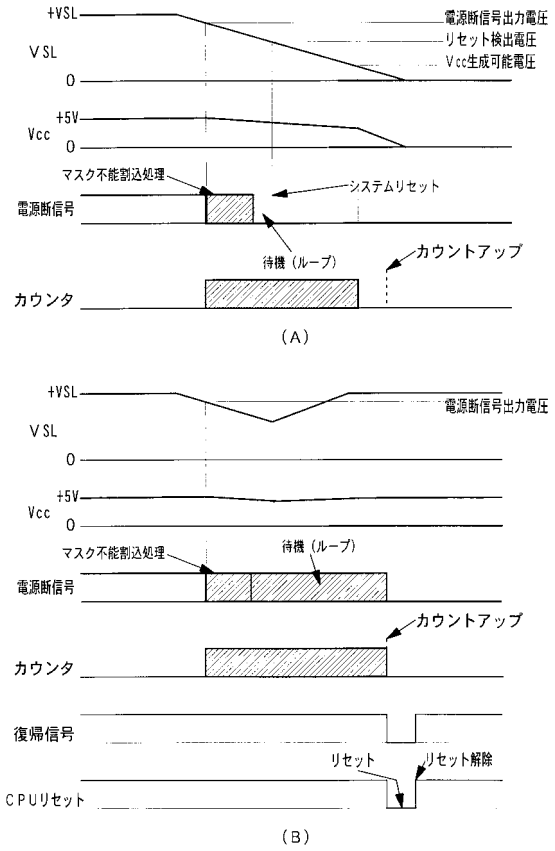
【図１２】



【図１３】



【図１４】



【図１５】

アドレス	ビット	データ内容	論理	状態
出力ポート0（００Ｈ）	0	払出制御信号ＩＮＴ	1	オン
	1	表示制御信号！ＮＴ	1	オン
	2	ランプ制御信号ＩＮＴ	1	オン
	3	音声制御信号ＩＮＴ	1	オン
	4	未使用	−	−
	5	未使用	−	−
	6	未使用	−	−
	7	未使用	−	−
出力ポート1（０１Ｈ）	0	払出制御信号ＣＤ０	1	オン
	1	払出制御信号ＣＤ１	1	オン
	2	払出制御信号ＣＤ２	1	オン
	3	払出制御信号ＣＤ３	1	オン
	4	払出制御信号ＣＤ４	1	オン
	5	払出制御信号ＣＤ５	1	オン
	6	払出制御信号ＣＤ６	1	オン
	7	払出制御信号ＣＤ７	1	オン
出力ポート2（０２Ｈ）	0	表示制御信号ＣＤ０	1	オン
	1	表示制御信号ＣＤ１	1	オン
	2	表示制御信号ＣＤ２	1	オン
	3	表示制御信号ＣＤ３	1	オン
	4	表示制御信号ＣＤ４	1	オン
	5	表示制御信号ＣＤ５	1	オン
	6	表示制御信号ＣＤ６	1	オン
	7	表示制御信号ＣＤ７	1	オン
出力ポート3（０３Ｈ）	0	ランプ制御信号ＣＤ０	1	オン
	1	ランプ制御信号ＣＤ１	1	オン
	2	ランプ制御信号ＣＤ２	1	オン
	3	ランプ制御信号ＣＤ３	1	オン
	4	ランプ制御信号ＣＤ４	1	オン
	5	ランプ制御信号ＣＤ５	1	オン
	6	ランプ制御信号ＣＤ６	1	オン
	7	ランプ制御信号ＣＤ７	1	オン

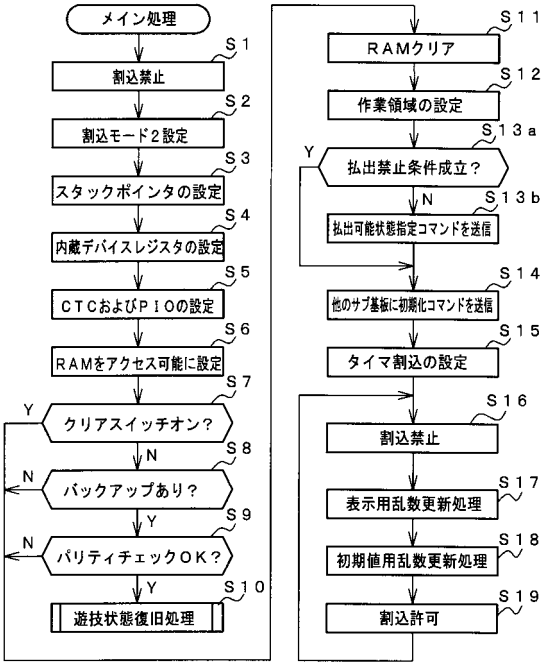
【図１６】

アドレス	ビット	データ内容	論理	状態
出力ポート4（０４Ｈ）	0	音声制御信号ＣＤ０	1	オン
	1	音声制御信号ＣＤ１	1	オン
	2	音声制御信号ＣＤ２	1	オン
	3	音声制御信号ＣＤ３	1	オン
	4	音声制御信号ＣＤ４	1	オン
	5	音声制御信号ＣＤ５	1	オン
	6	音声制御信号ＣＤ６	1	オン
	7	音声制御信号ＣＤ７	1	オン
出力ポート5（０５Ｈ）	0	始動口信号	1	オン
	1	図柄確定回数１信号	1	オン
	2	大当り１信号	1	オン
	3	大当り２信号	1	オン
	4	確率変動信号	1	オン
	5	図柄確定回数２信号	1	オン
	6	役物回数信号	1	オン
	7	賞球情報信号	1	オン
出力ポート6（０６Ｈ）	0	ソレノイド（大入賞口扉）	1	オン
	1	ソレノイド（大入賞口内誘導板）	1	オン
	2	ソレノイド（普通電動役物）	1	オン
	3	未使用	−	−
	4	未使用	−	−
	5	未使用	−	−
	6	未使用	−	−
	7	未使用	−	−

【図１７】

アドレス	ビット	データ内容	論理	状態
入力ポート0（0EH）	0	左入賞口スイッチ（33a）	1	オン
	1	右入賞口スイッチ（39a）	1	オン
	2	左落とし入賞口スイッチ（29a）	1	オン
	3	右落とし入賞口スイッチ（30a）	1	オン
	4	ゲートスイッチ	1	オン
	5	始動口スイッチ	1	オン
	6	カウントスイッチ	1	オン
	7	特定領域スイッチ（Vカウントスイッチ）	1	オン
入力ポート1（0FH）	0	賞球カウントスイッチ	1	オン
	1	満タンスイッチ	1	オン
	2	球切れスイッチ	1	オン
	3	カウントスイッチ短絡	1	オン
	4	クリアスイッチ	1	オン
	5	未使用	－	0固定
	6	未使用	－	0固定
	7	未使用	－	0固定

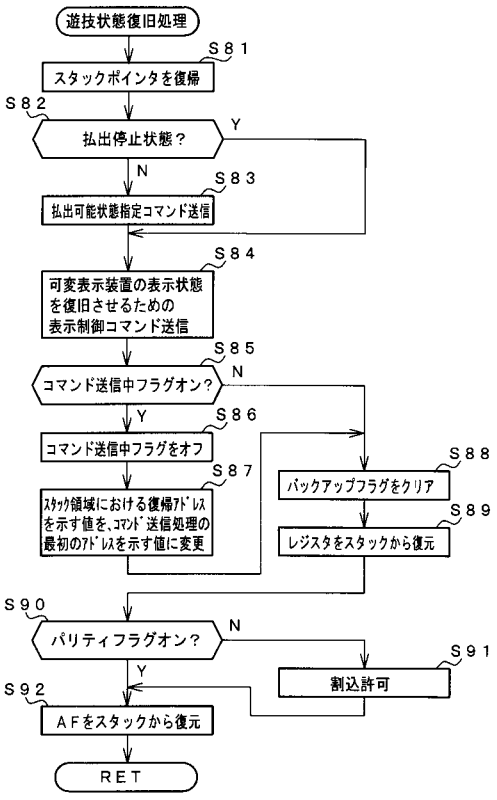
【図１８】



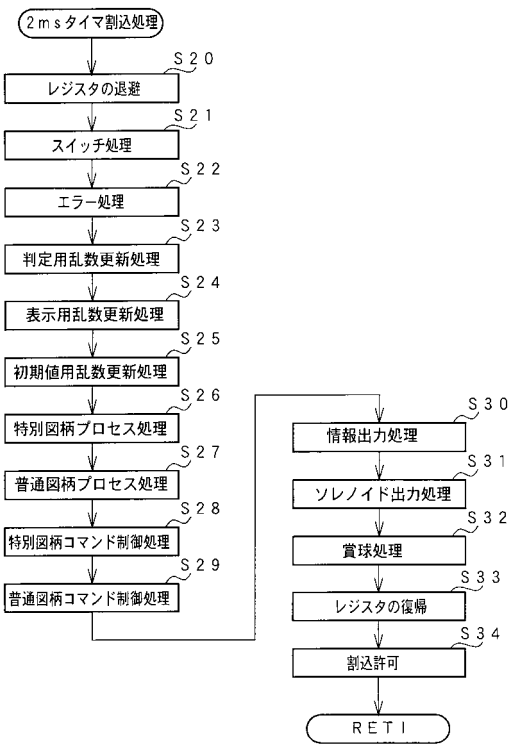
【図１９】

チェック結果 ＼ バックアップフラグの値	５５H	５５H以外
正常	復旧	初期化
異常	初期化	初期化

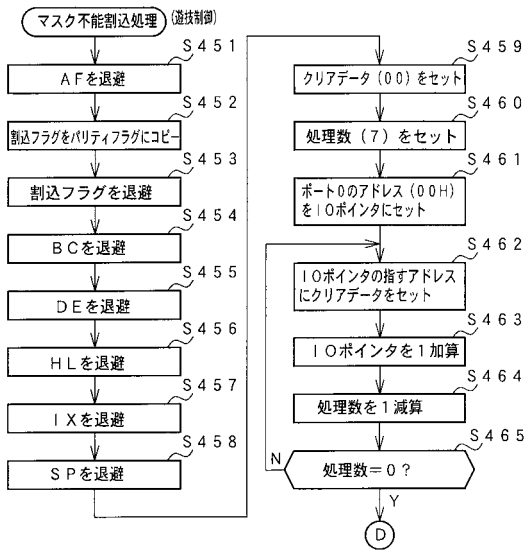
【図２０】



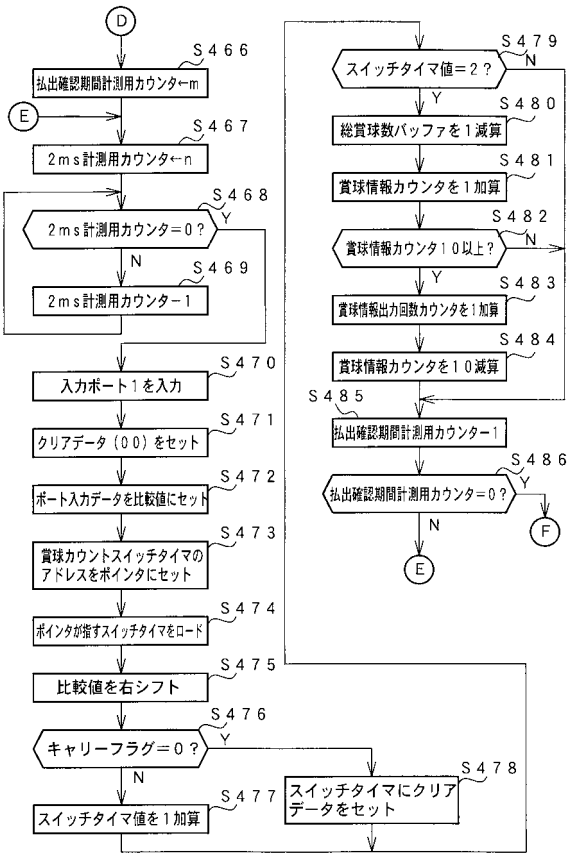
【図２１】



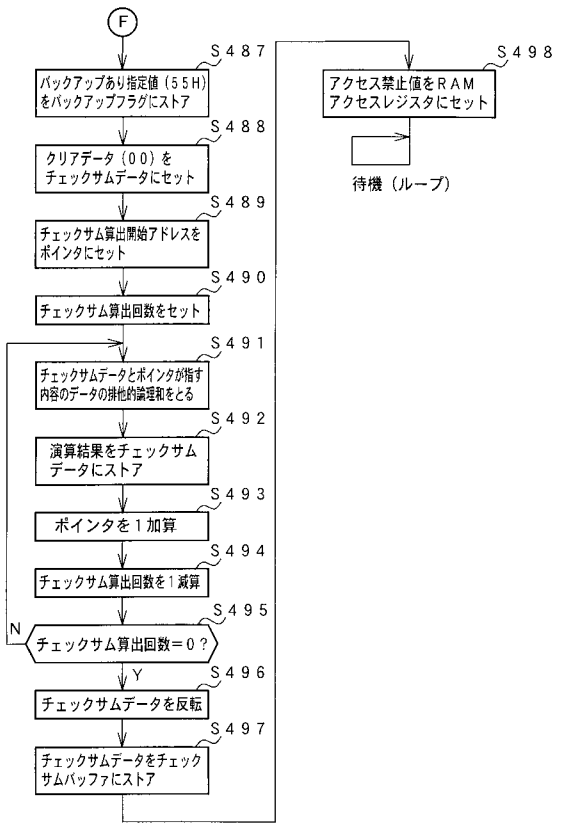
【図２２】



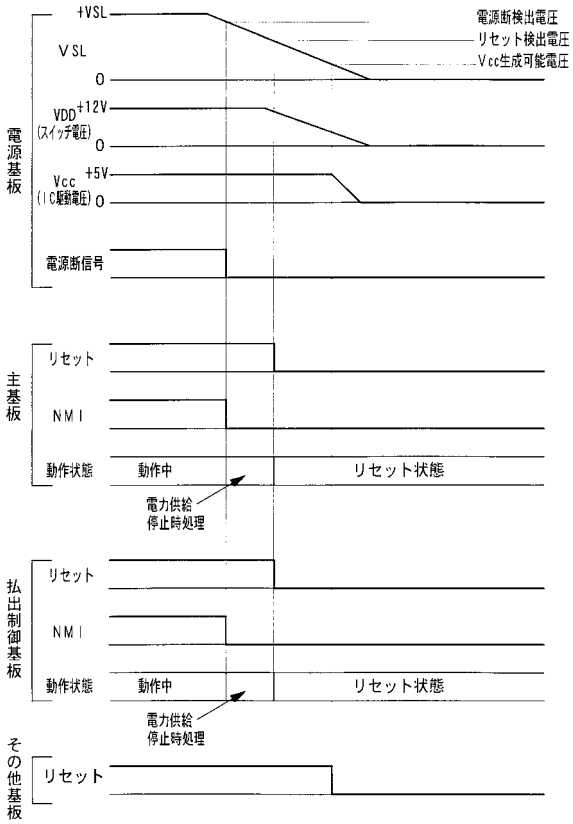
【図２３】



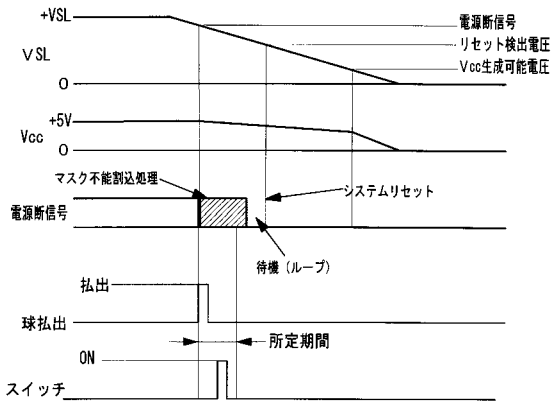
【図２４】



【図２５】

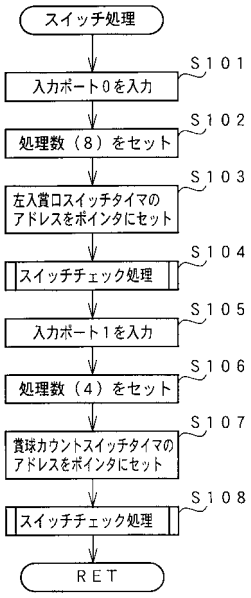


【図２６】

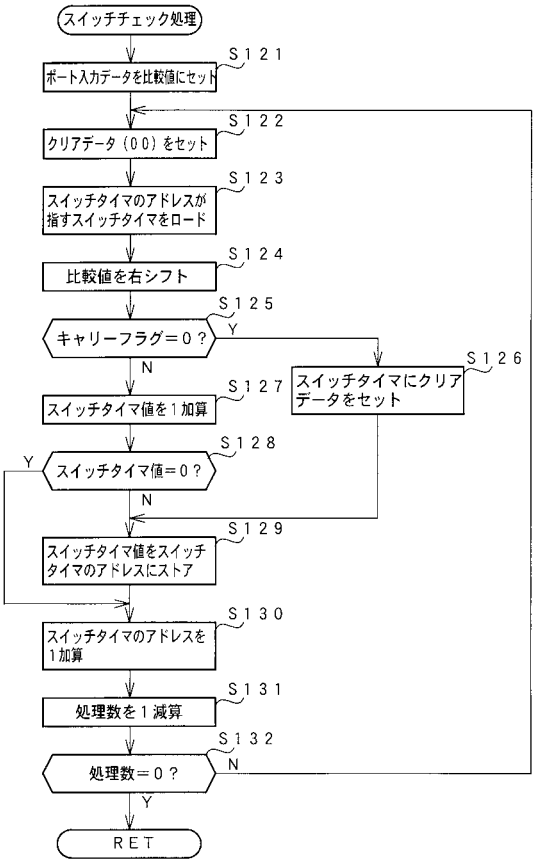


【図２７】

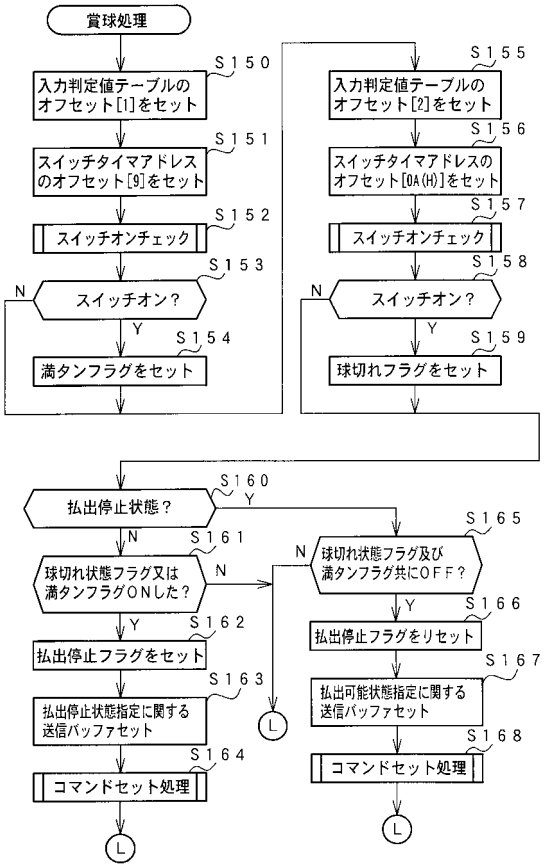
【図２８】



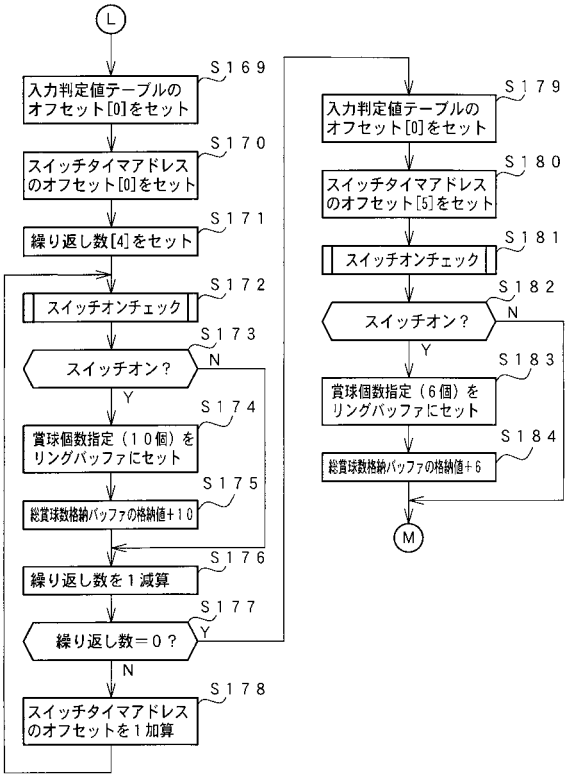
【図２９】



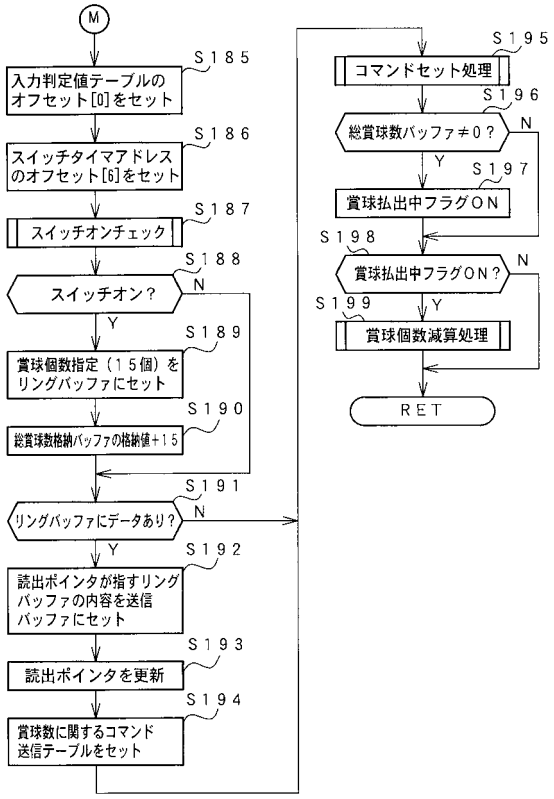
【図３０】



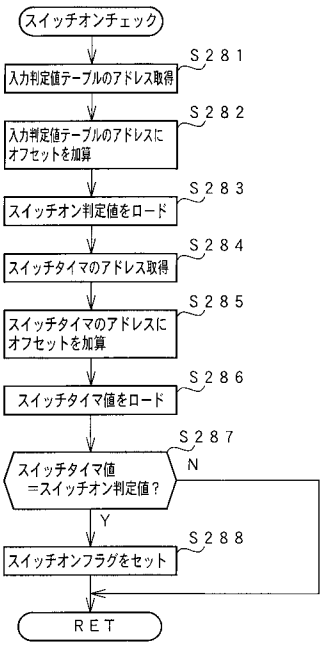
【図３１】



【図３２】



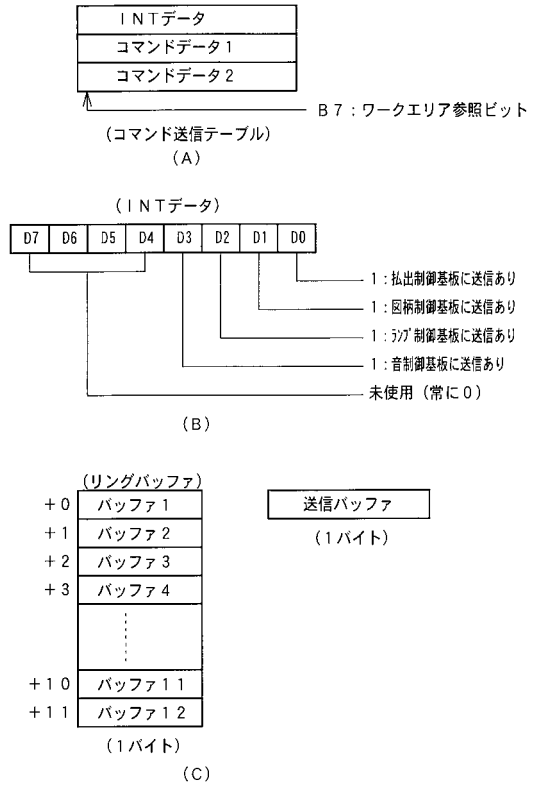
【図３３】



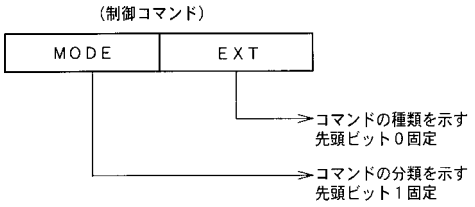
【図３４】

種類	判定値
スイッチオン判定値	2
満タンスイッチオン判定値	５０
球切れスイッチオン判定値	２５０
球切れスイッチオフ判定値	３０
カウントスイッチ断線エラー判定値	２５０
カウントスイッチ短絡エラー判定値	1

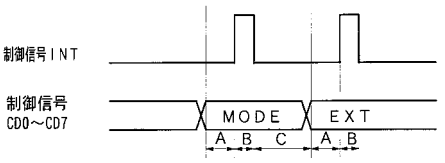
【図３５】



【図３６】



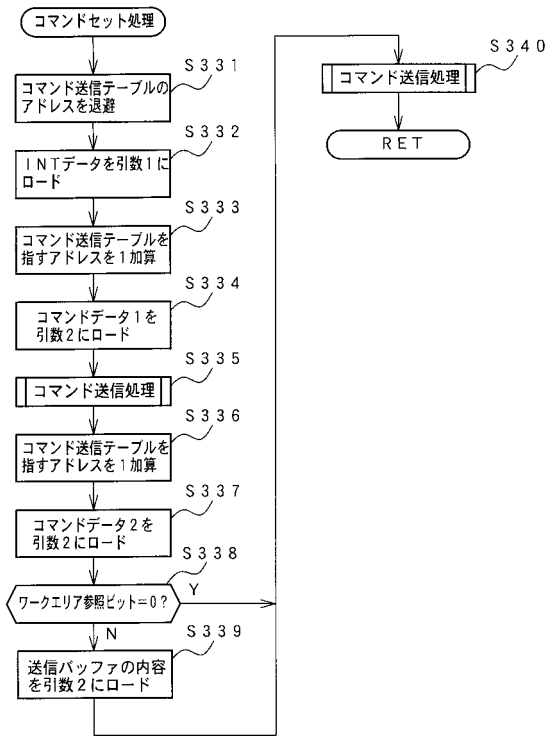
【図３７】



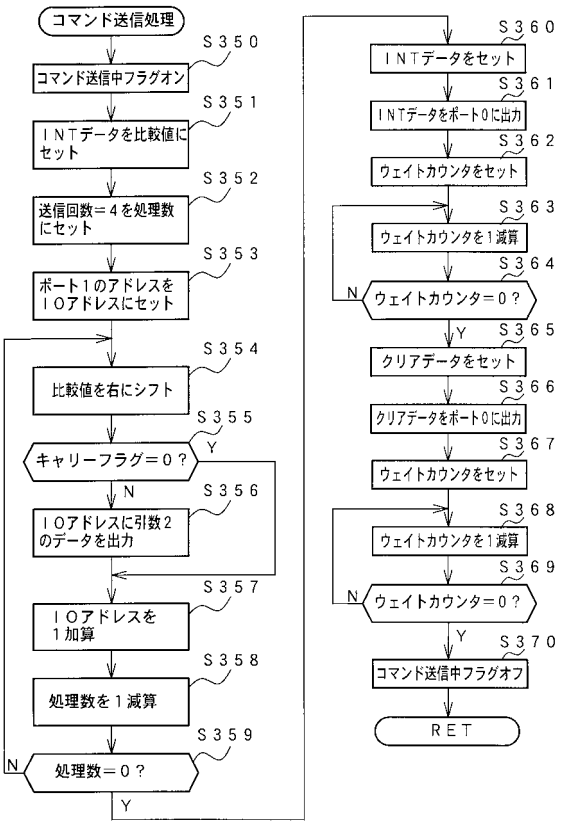
【図３８】

MODE	EXT	名称	内容
ＦＦ	００	払出可能状態指定	払い出しできることを指定
ＦＦ	０１	払出停止状態指定	払い出しできないことを指定
Ｆ０	ＸＸ	賞球個数指定	賞球により払い出す個数を指定

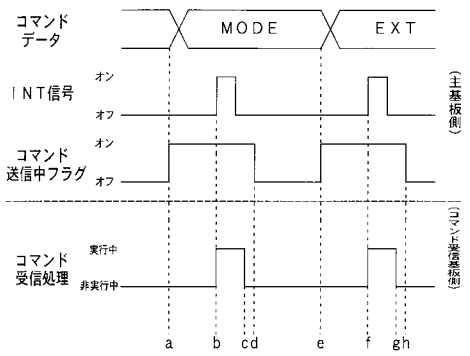
【図３９】



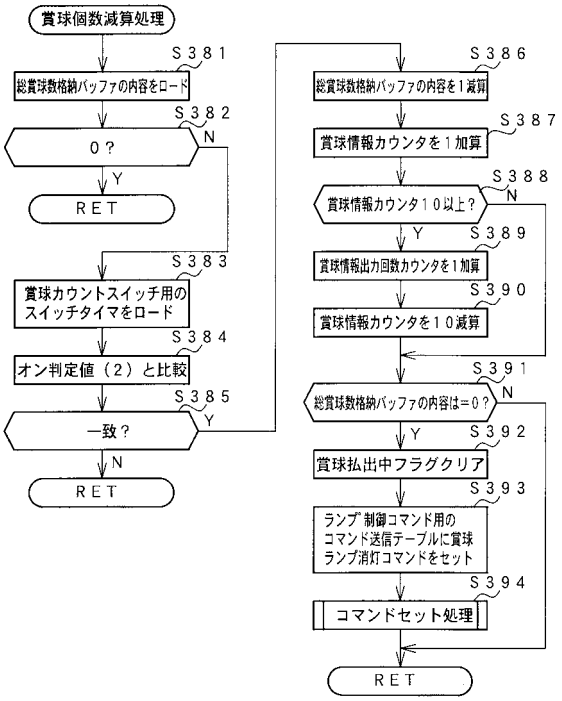
【図４０】



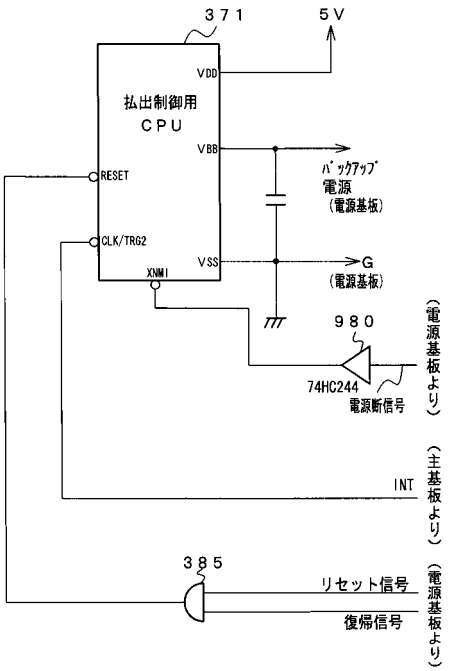
【図４１】



【図４２】



【図４３】



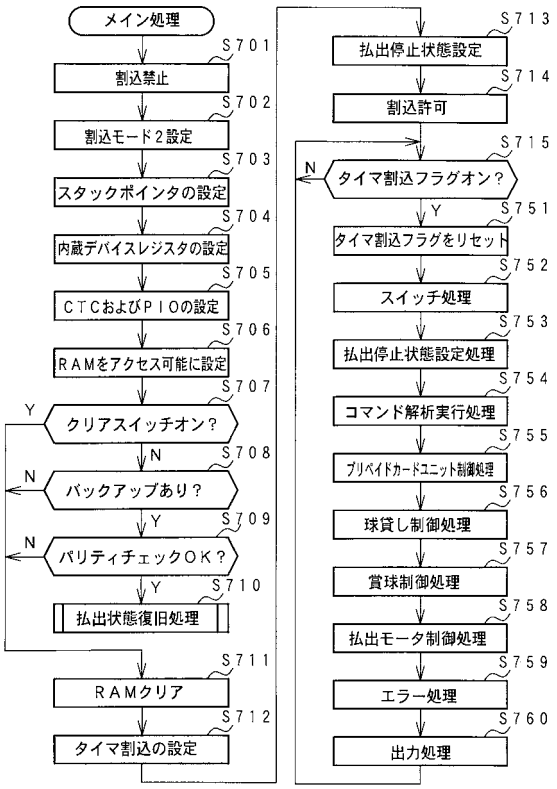
【図４４】

アドレス	ビット	データ内容	論理	状態
出力ポートC（００Ｈ）	0	払出モータφ４	1	オン
	1	払出モータφ３	1	オン
	2	払出モータφ２	1	オン
	3	払出モータφ１	1	オン
	4	発射制御信号	1	オン
	5	球貸し個数信号	1	オン
	6	未使用	－	－
	7	未使用	－	－
出力ポートD（０１Ｈ）	0	エラー表示ＬＥＤａ	1	オン
	1	エラー表示ＬＥＤｂ	1	オン
	2	エラー表示ＬＥＤｃ	1	オン
	3	エラー表示ＬＥＤｄ	1	オン
	4	エラー表示ＬＥＤｅ	1	オン
	5	エラー表示ＬＥＤｆ	1	オン
	6	エラー表示ＬＥＤｇ	1	オン
	7	未使用	－	－
出力ポートE（０２Ｈ）	0	振分ソレノイド	1	オン
	1	ＥＸＳ	1	オン
	2	ＰＲＤＹ	1	オン
	3	未使用	－	－
	4	未使用	－	－
	5	未使用	－	－
	6	未使用	－	－
	7	未使用	－	－

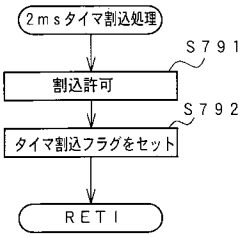
【図４５】

アドレス	ビット	データ内容	論理	状態
入力ポートA（０６Ｈ）	0	払出制御信号ＣＤ０	1	オン
	1	払出制御信号ＣＤ１	1	オン
	2	払出制御信号ＣＤ２	1	オン
	3	払出制御信号ＣＤ３	1	オン
	4	払出制御信号ＣＤ４	1	オン
	5	払出制御信号ＣＤ５	1	オン
	6	払出制御信号ＣＤ６	1	オン
	7	払出制御信号ＣＤ７	1	オン
入力ポートB（０７Ｈ）	0	賞球カウントスイッチ	1	オン
	1	球貸しカウントスイッチ	1	オン
	2	モータ位置センサ	0	オン
	3	ＢＲＤＹ	0	オン
	4	ＢＲＱ	0	オン
	5	ＶＬ	0	オン
	6	クリアスイッチ	1	オン
	7	未使用	－	0固定

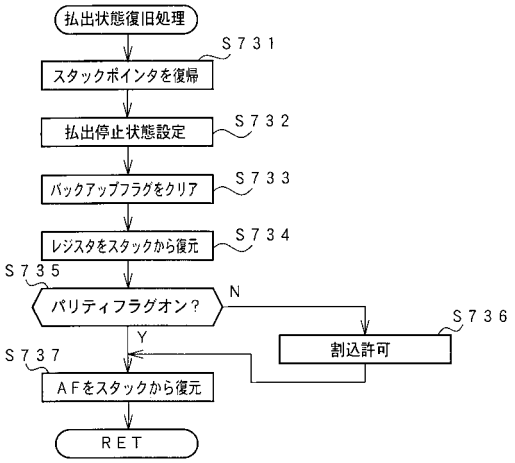
【図４６】



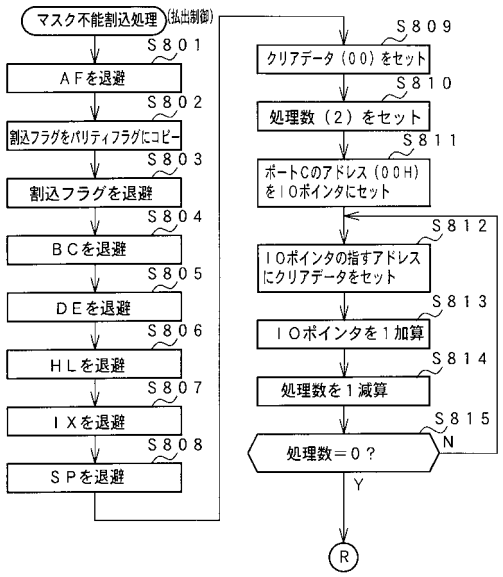
【図４７】



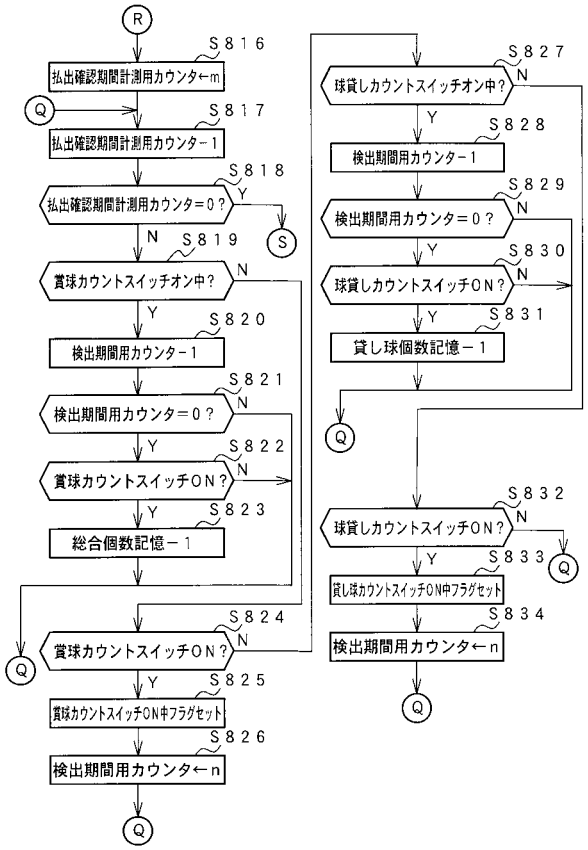
【図４８】



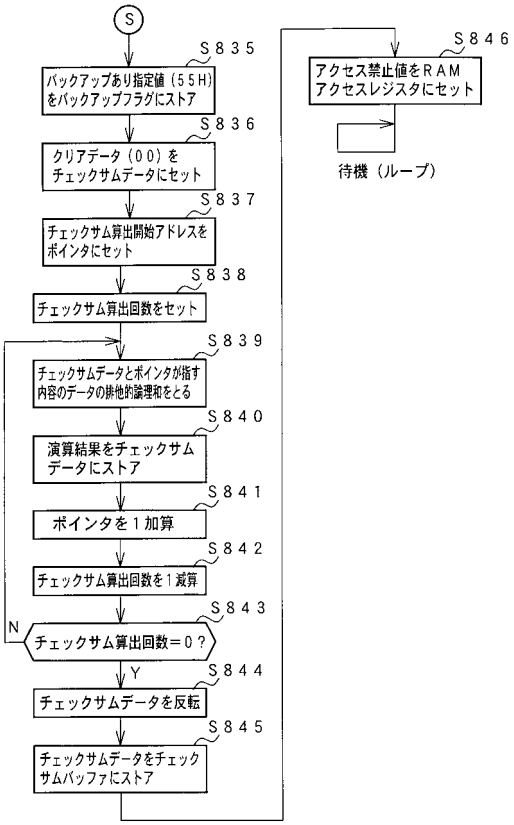
【図４９】



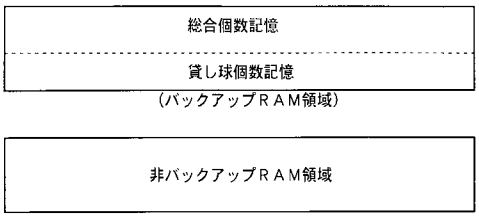
【図５０】



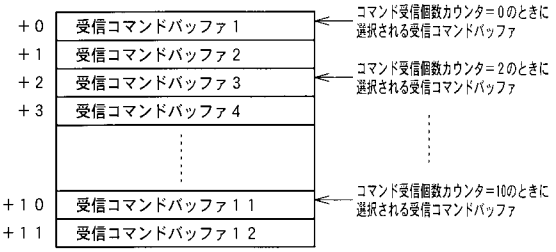
【図５１】



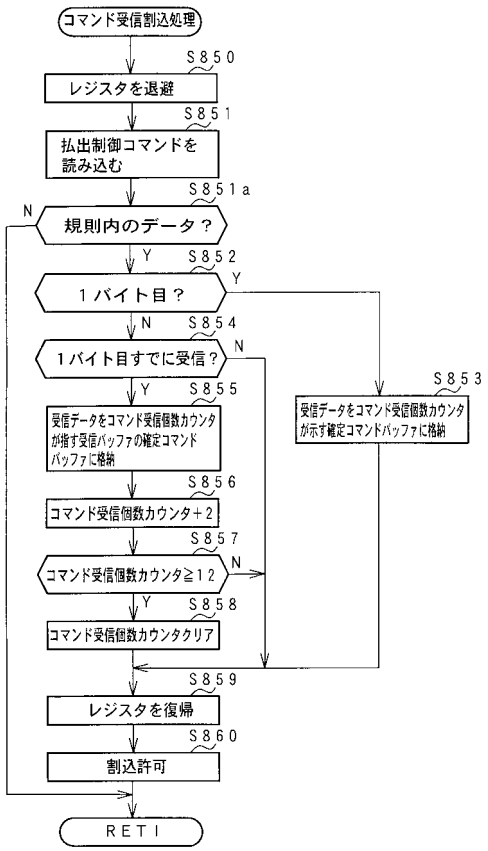
【図５２】



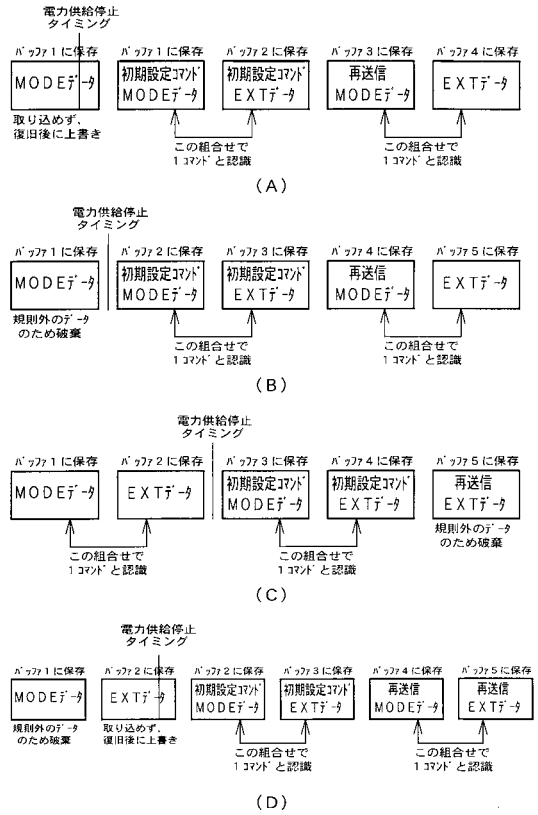
【図５３】



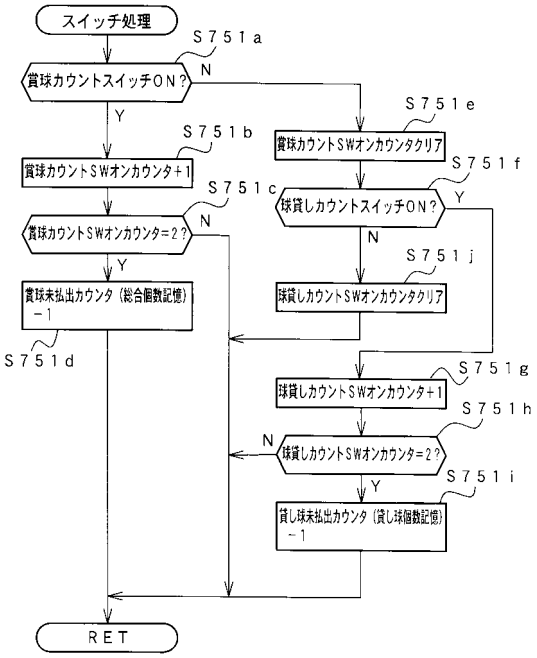
【図５４】



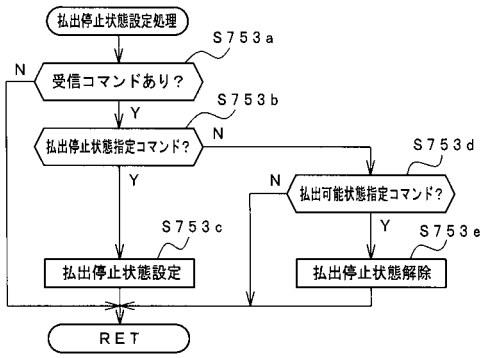
【図５５】



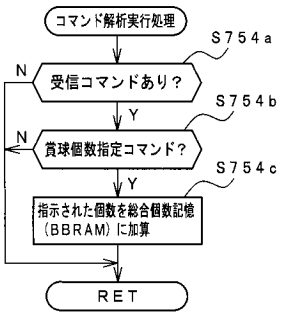
【図５６】



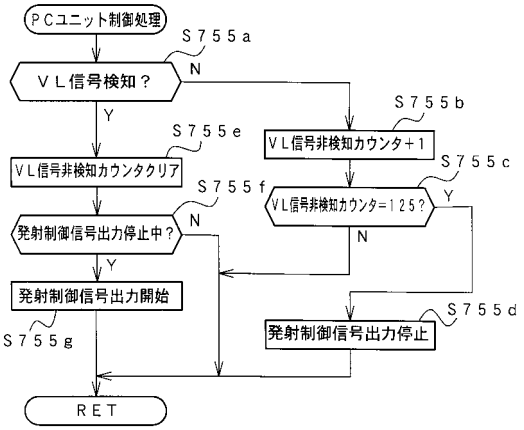
【図５７】



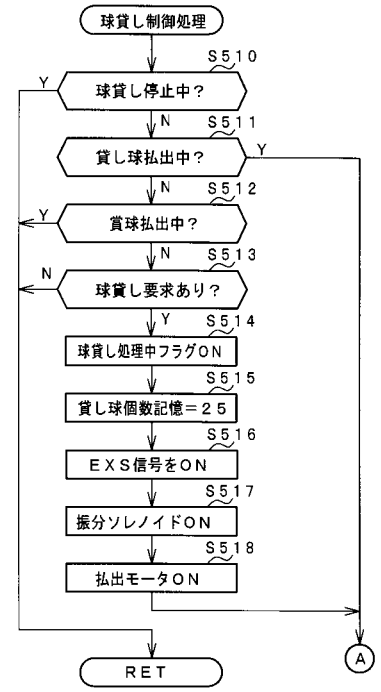
【図５８】



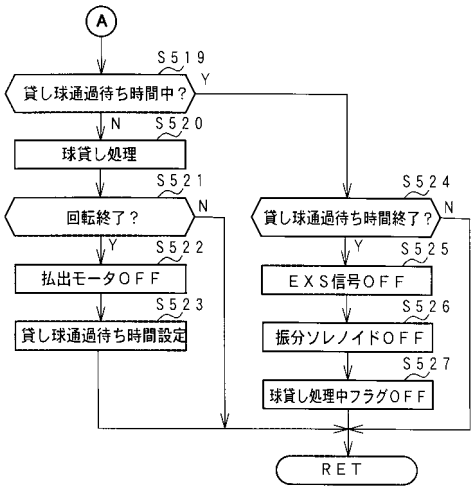
【図５９】



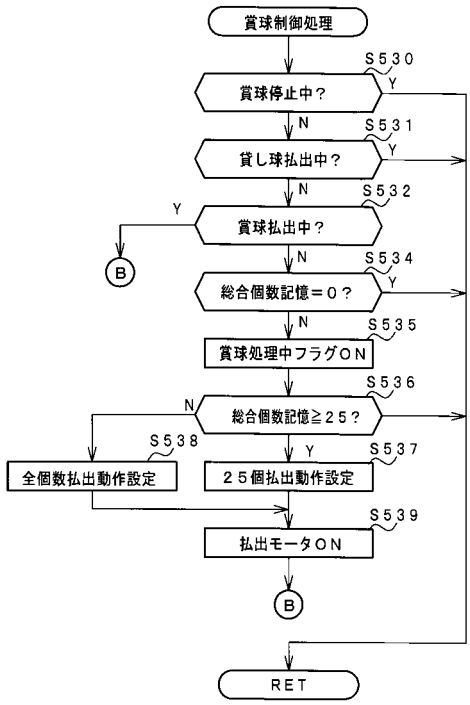
【図６０】



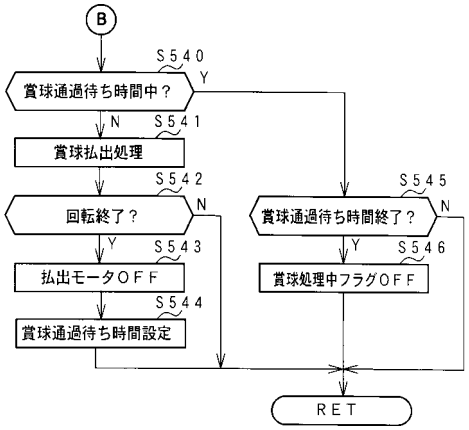
【図６１】



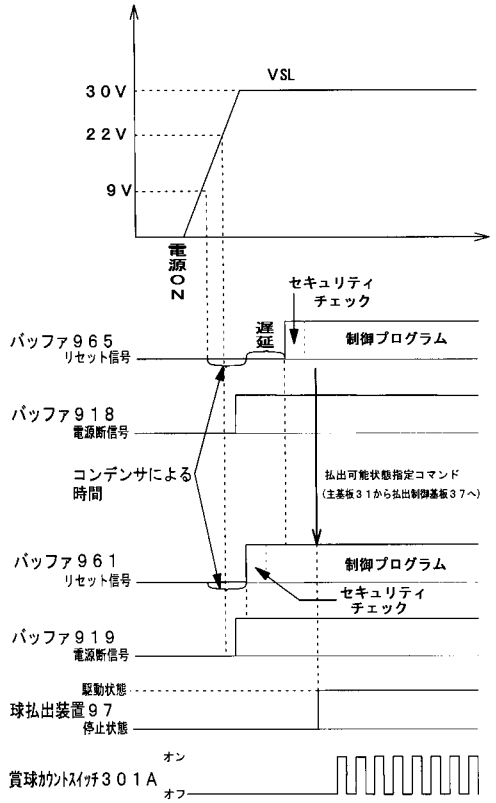
【図６２】



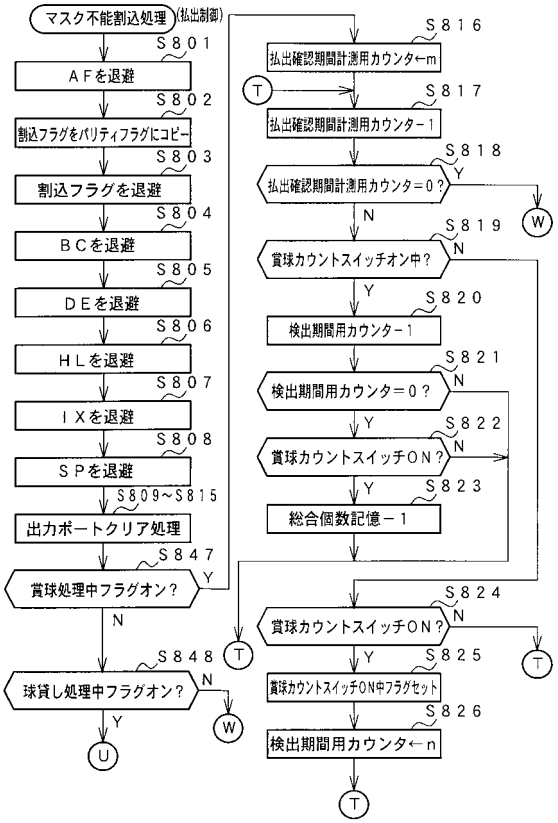
【図６３】



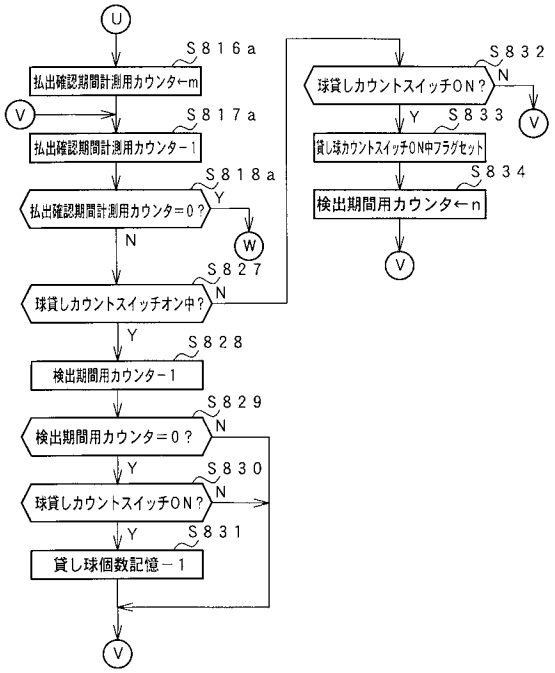
【図６４】



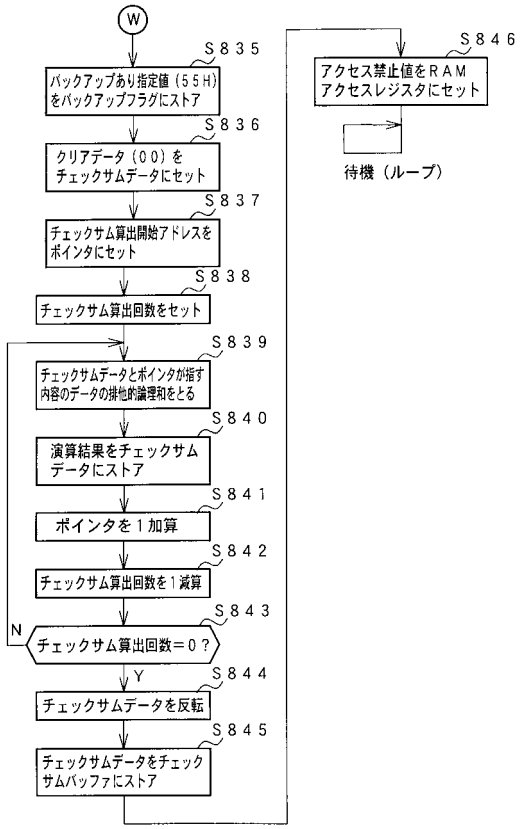
【図６５】



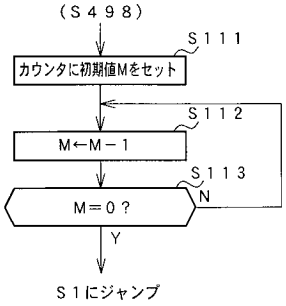
【図６６】



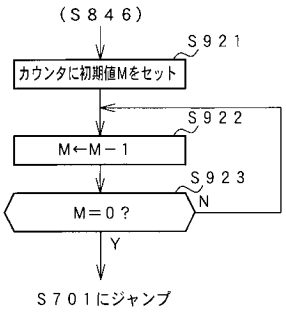
【図６７】



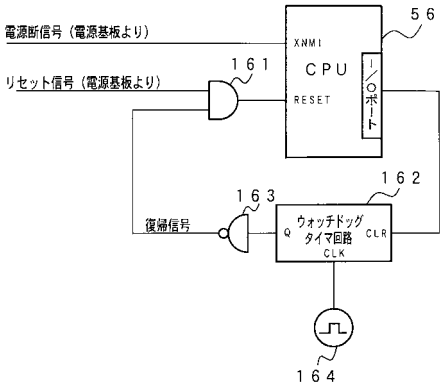
【図６８】



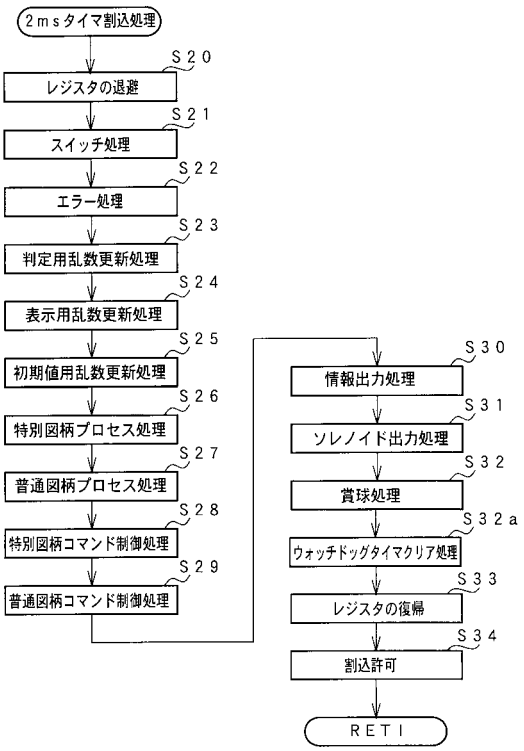
【図６９】



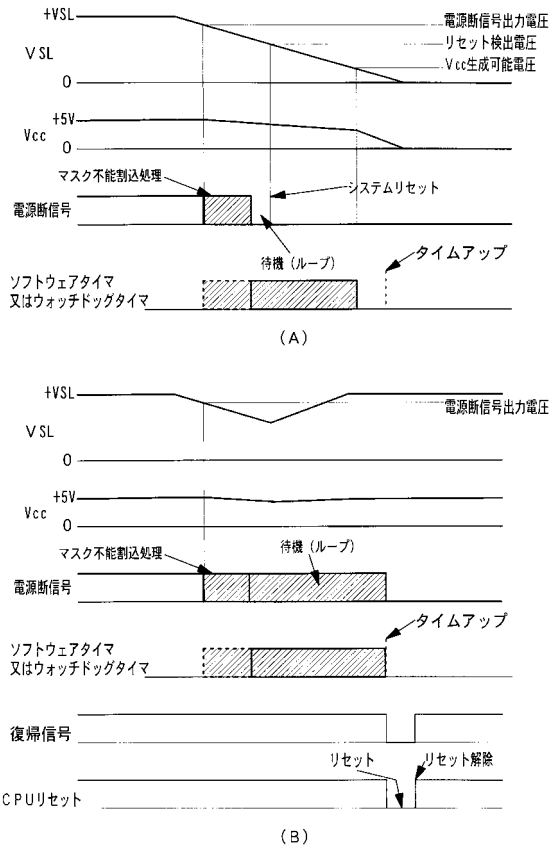
【図７０】



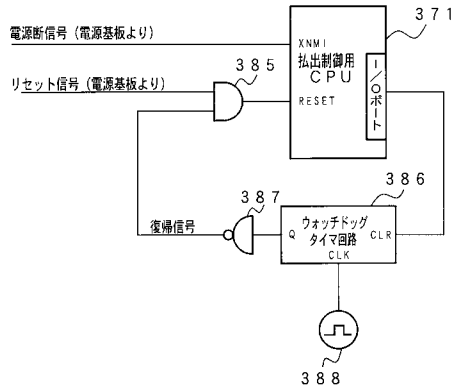
【図７１】



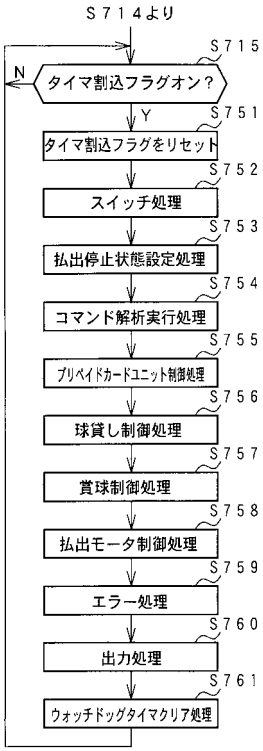
【図７２】



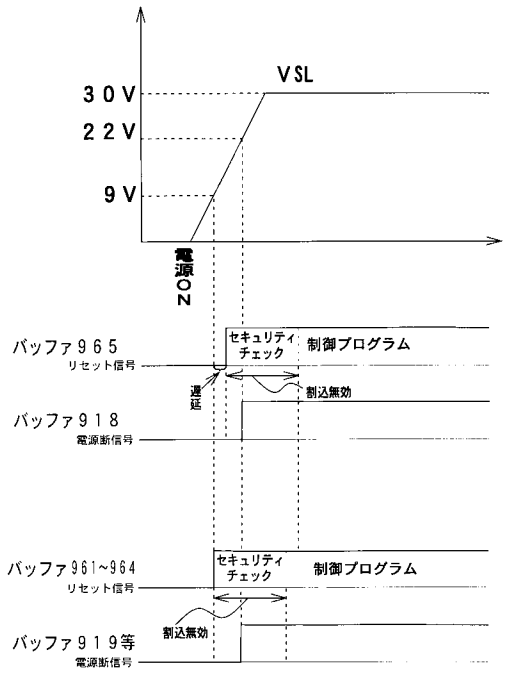
【図７３】



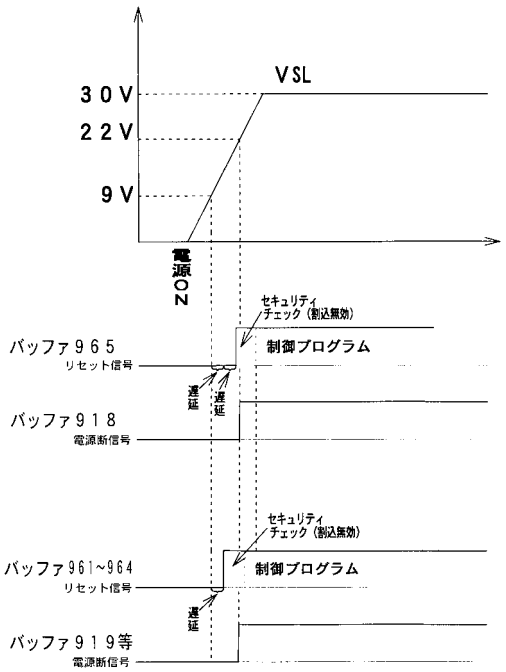
【図７４】



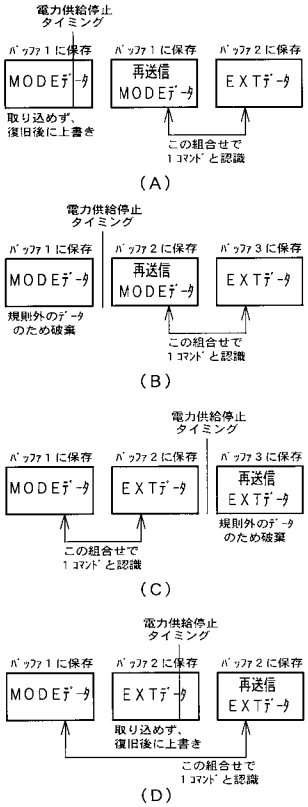
【図７５】



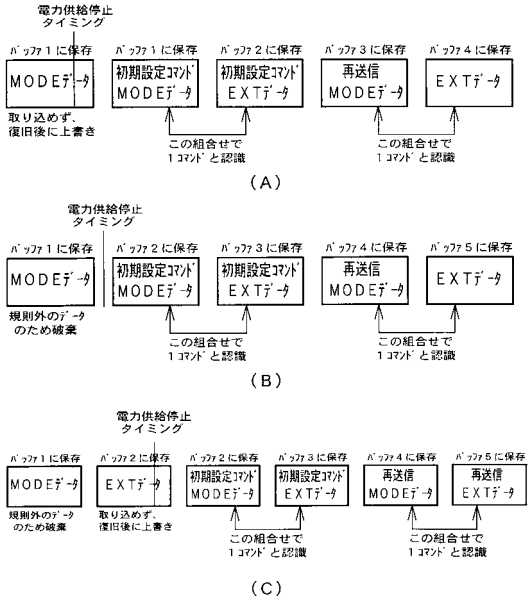
【図７６】



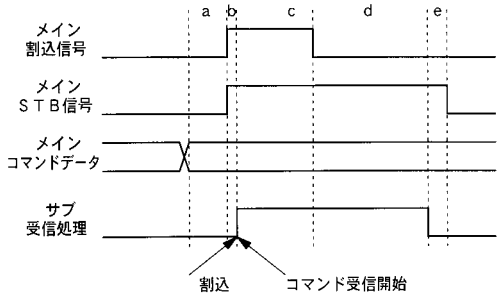
【図７７】



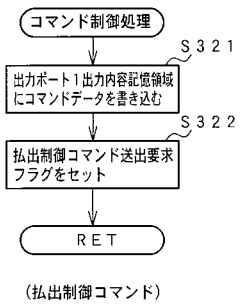
【図７８】



【図７９】

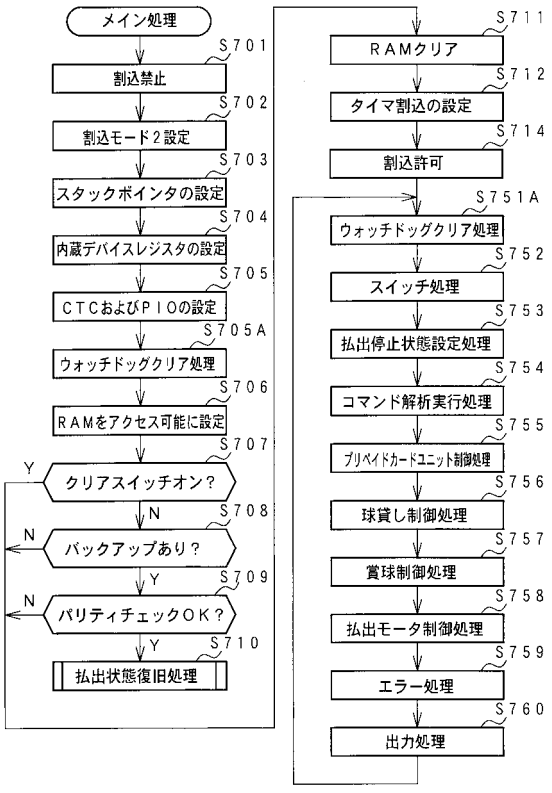


【図８０】

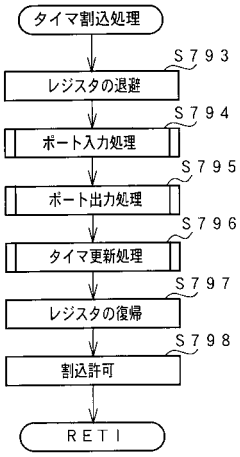


(払出制御コマンド)

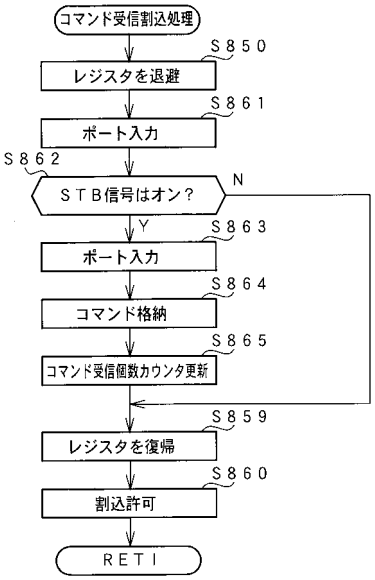
【図８１】



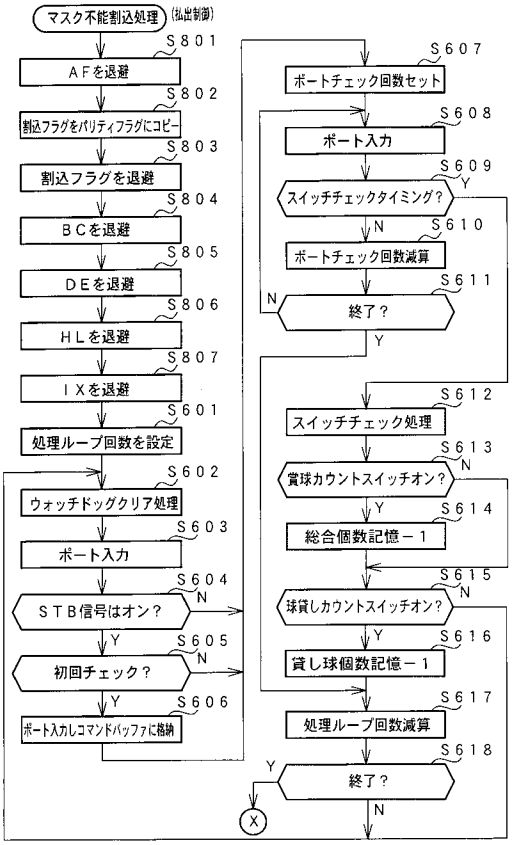
【図８２】



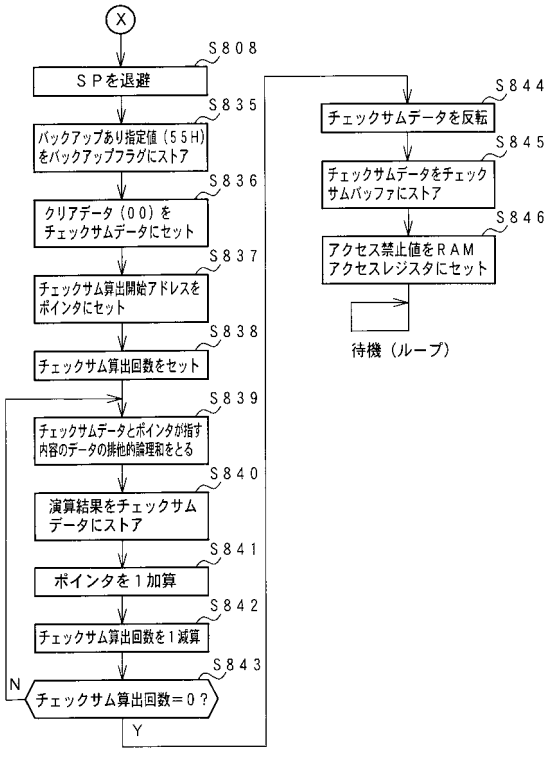
【図８３】



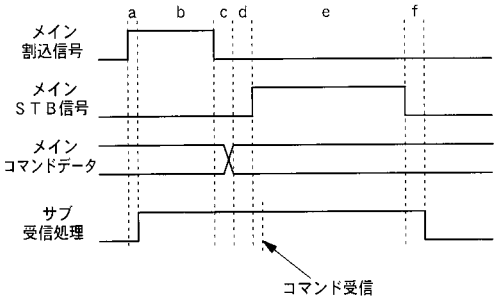
【図８４】



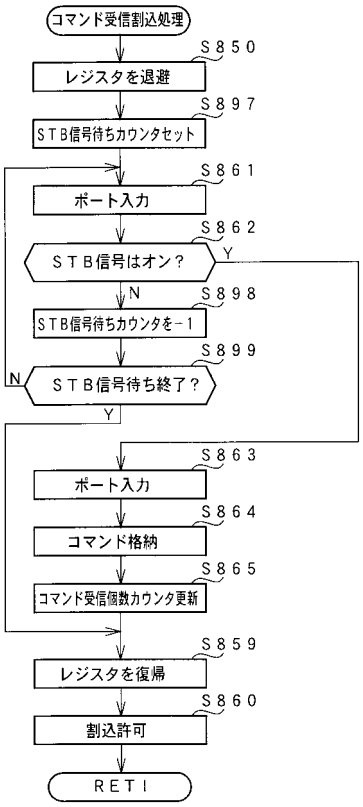
【図８５】



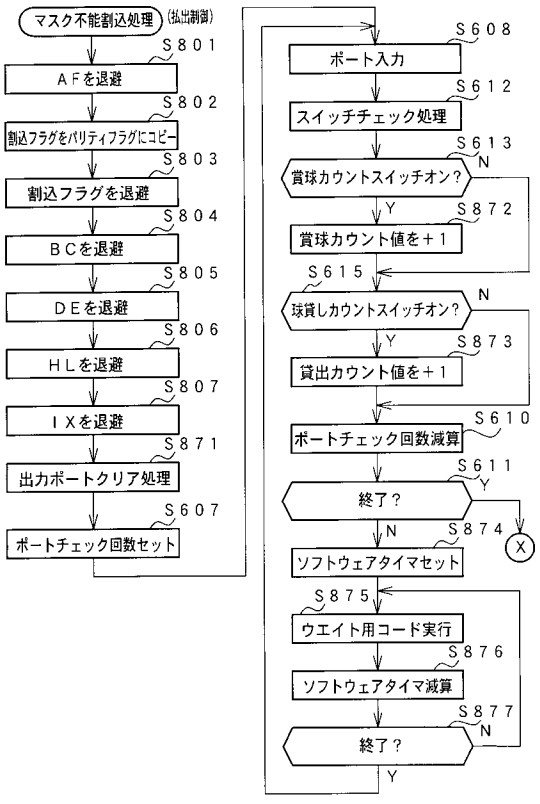
【図８６】



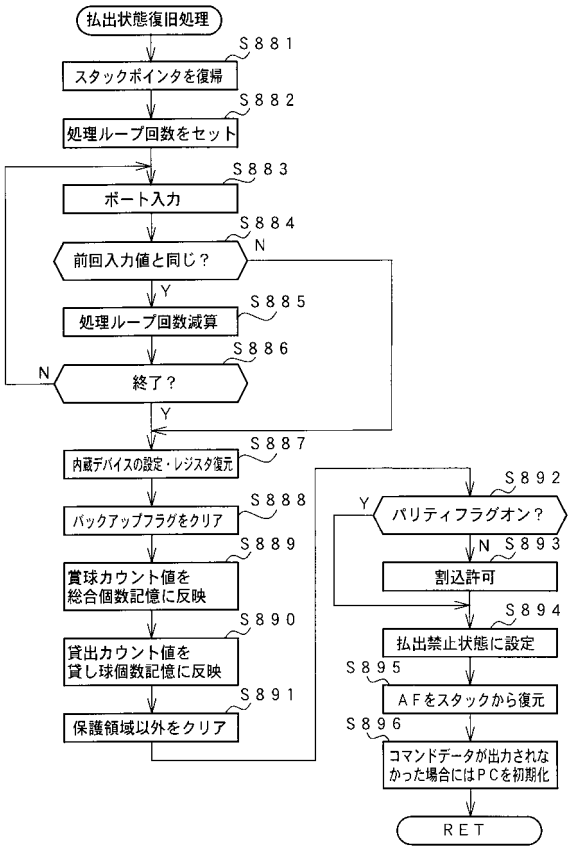
【図８７】



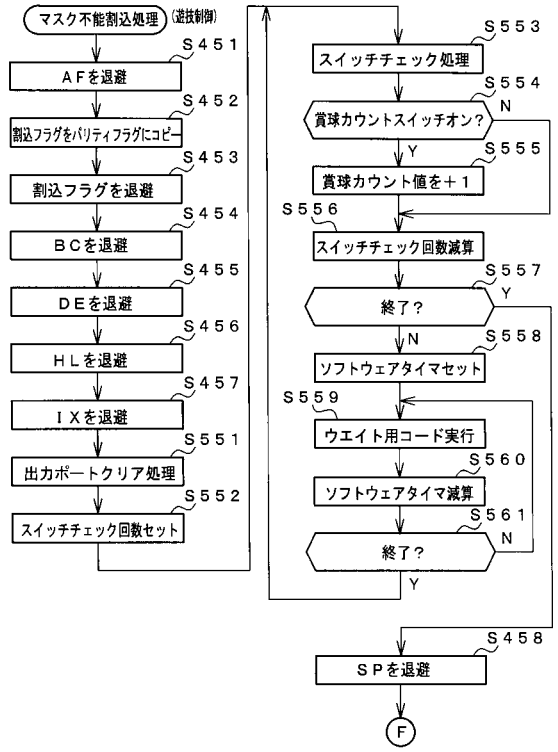
【図８８】



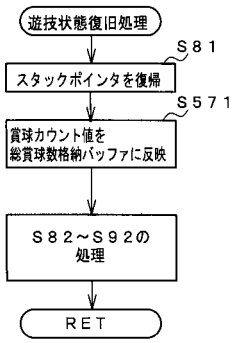
【図８９】



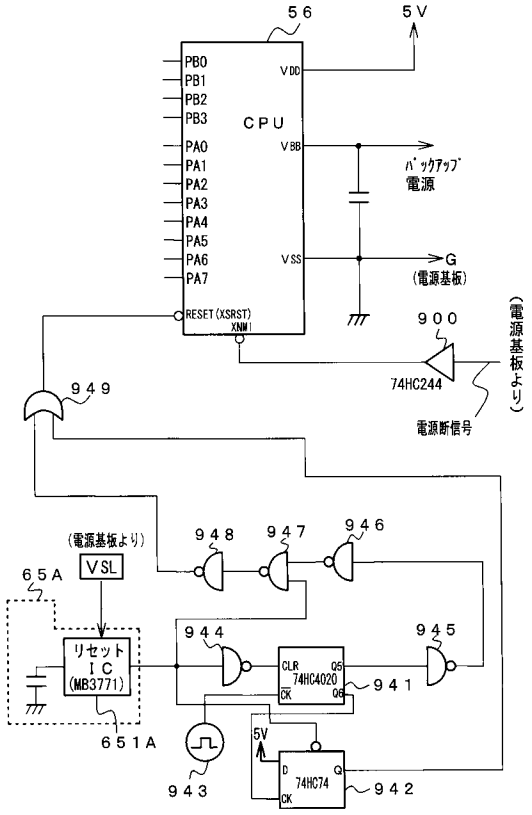
【図９０】



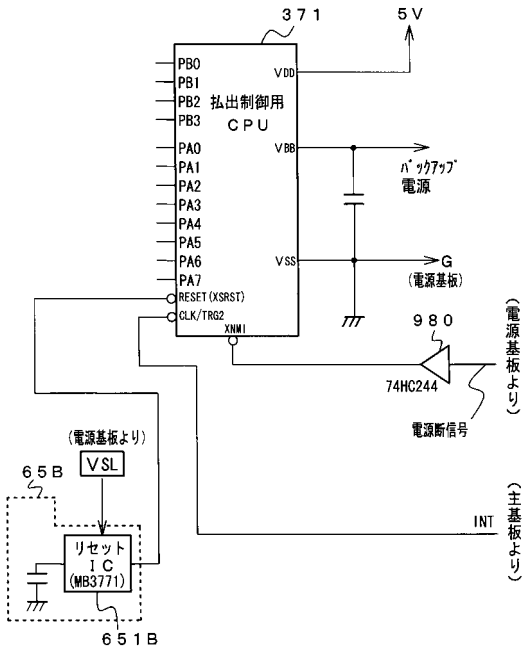
【図９１】



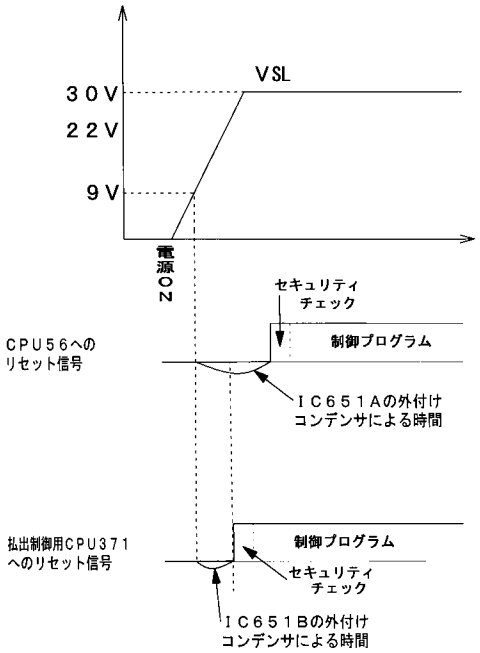
【図９２】



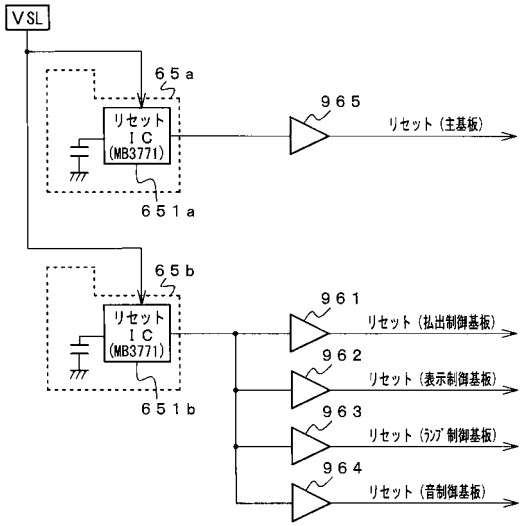
【図９３】



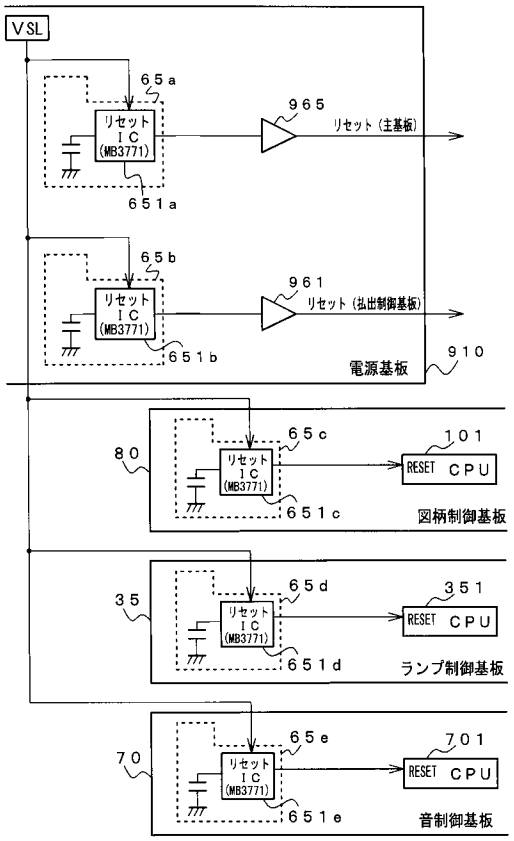
【図９４】


VSL
３０Ｖ
２２Ｖ
９Ｖ
電源ＯＮ
セキュリティチェック
制御プログラム
ＣＰＵ５６への
リセット信号
ＩＣ６５１Ａの外付け
コンデンサによる時間
制御プログラム
払出制御用ＣＰＵ３７１
へのリセット信号
セキュリティチェック
ＩＣ６５１Ｂの外付け
コンデンサによる時間

【図９５】


VSL
６５ａ
リセット
ＩＣ
(MB3771)
６５１ａ
９６５
リセット（主基板）
６５ｂ
リセット
ＩＣ
(MB3771)
６５１ｂ
９６１
リセット（払出制御基板）
９６２
リセット（表示制御基板）
９６３
リセット（ﾗﾝﾌﾟ制御基板）
９６４
リセット（音制御基板）

【図９６】


VSL
６５ａ
リセット
ＩＣ
(MB3771)
６５１ａ
９６５
リセット（主基板）
６５ｂ
リセット
ＩＣ
(MB3771)
６５１ｂ
９６１
リセット（払出制御基板）
電源基板
９１０
８０
６５ｃ
リセット
ＩＣ
(MB3771)
６５１ｃ
１０１
RESET ＣＰＵ
図柄制御基板
３５
６５ｄ
リセット
ＩＣ
(MB3771)
６５１ｄ
３５１
RESET ＣＰＵ
ランプ制御基板
７０
６５ｅ
リセット
ＩＣ
(MB3771)
６５１ｅ
７０１
RESET ＣＰＵ
音制御基板

フロントページの続き

審査官　太田　恒明

(56)参考文献　特開２００３－１１７１８３（ＪＰ，Ａ）
特開２００１－２４６１０３（ＪＰ，Ａ）
特開２００１－７１６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
A63F 7/02 324
A63F 7/02 304
A63F 7/02 334