

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成 25 年 9 月 5 日 (2013.9.5)

【公開番号】特開 2011-166733 (P2011-166733A)  
 【公開日】平成 23 年 8 月 25 日 (2011.8.25)  
 【年通号数】公開・登録公報 2011-034  
 【出願番号】特願 2010-171177 (P2010-171177)  
 【国際特許分類】

H 0 4 N 5/374 (2011.01)

【F I】

H 0 4 N 5/335 7 4 0

【手続補正書】

【提出日】平成 25 年 7 月 22 日 (2013.7.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

各々が入射光に応じて画素信号を出力する、行列状に配列された複数の画素と、前記複数の画素の列に対応して設けられた複数の A / D 変換回路と、を備える撮像システムであって、

前記 A / D 変換回路は、

前記画素信号を電圧レベルとして保持する保持部と、

前記保持部に保持された電圧レベルと基準レベルとの比較を行う比較器と、

前記保持部に保持された電圧レベルが第 1 の割合と前記第 1 の割合よりも小さい第 2 の割合とで前記基準レベルに近づくように前記保持部に保持された電圧レベルを変化させる手段と、を備え、

前記保持部に保持された前記画素信号の電圧レベルを前記第 1 の割合で変化させ、前記保持部に保持された電圧レベルと前記基準レベルとの関係が逆転したことに応じて上位ビットを決定し、その後、前記保持部に保持された電圧レベルを前記第 2 の割合で変化させ、前記保持部に保持された電圧レベルと前記基準レベルとの関係が逆転したことに応じて下位ビットを決定し、

前記撮像システムはさらに、

前記上位ビットの決定の後の前記保持部に保持された電圧レベルが取り得る範囲に渡って前記保持部に保持された電圧レベルと前記下位ビットとの関係が線形となるように、前記上位ビットの決定の後、前記第 2 の割合で前記保持部に保持された電圧レベルを変化させるまでの期間に、前記保持部に保持された電圧レベルを調整する調整部を備えることを特徴とする撮像システム。

【請求項 2】

撮像装置と、前記撮像装置を調整するための調整装置と、を有する撮像システムにおいて、

前記撮像装置は、複数の光電変換素子が二次元アレイ状に配置された画素領域を含む撮像部と、前記撮像部の出力を上位ビットおよび下位ビットからなるデジタル信号に変換する A / D 変換回路と、調整データを記憶するメモリとを有し、

前記 A / D 変換回路は、

電圧レベルを保持する保持部と、

前記撮像部から出力された信号の電圧レベルを初期レベルとして前記保持部に保持させる書き込み部と、を備え、

前記 A / D 変換回路は、前記保持部によって保持された電圧レベルを前記初期レベルから第 1 の傾きで基準レベルに向けて変化させながら、その変化を開始した時刻から前記電圧レベルが前記基準レベルと交差する時刻までの時間をカウントするカウンタによるカウント値を前記上位ビットとし、前記電圧レベルが前記基準レベルと交差し、前記電圧レベルと前記基準レベルとの間に差分が生じた後に前記電圧レベルを第 2 の傾きで前記基準レベルに向けて変化させながら、前記第 2 の傾きで変化を開始した時刻から前記電圧レベルが前記基準レベルと再び交差する時刻までの時間をカウントする前記カウンタによるカウント値を前記下位ビットとするように構成され、前記差分の発生量は前記メモリに格納された前記調整データに従って調整され、

前記調整装置は、

前記 A / D 変換回路に複数の電圧レベルを順に提供して、前記 A / D 変換回路に前記複数の電圧レベルをデジタル信号に変換させる提供部と、

前記複数の電圧レベルとそれらが前記 A / D 変換回路に提供されたときに前記 A / D 変換回路から出力されるデジタル信号の値とが前記電圧レベルのとり得る範囲の全域にわたって線形になるように前記差分の発生量を調整するための前記調整データを前記メモリに格納する処理部と、

を具備することを特徴とする撮像システム。

#### 【請求項 3】

複数の光電変換素子が二次元アレイ状に配置された画素領域を含む撮像部と、前記撮像部の出力を上位ビットおよび下位ビットからなるデジタル信号に変換する A / D 変換回路と、調整データを記憶するメモリと、調整回路とを備える撮像装置であって、前記 A / D 変換回路は、

電圧レベルを保持する保持部と、

前記光電変換素子から出力された信号の電圧レベルを初期レベルとして前記保持部に保持させる書き込み部とを備え、

前記 A / D 変換回路は、前記保持部によって保持された電圧レベルを前記初期レベルから第 1 の傾きで基準レベルに向けて変化させながら、その変化を開始した時刻から前記電圧レベルが前記基準レベルと交差する時刻までの時間をカウントするカウンタによるカウント値を前記上位ビットとし、前記電圧レベルが前記基準レベルと交差し、前記電圧レベルと前記基準レベルとの間に差分が生じた後に前記電圧レベルを第 2 の傾きで前記基準レベルに向けて変化させながら、前記第 2 の傾きで変化を開始した時刻から前記電圧レベルが前記基準レベルと再び交差する時刻までの時間をカウントする前記カウンタによるカウント値を前記下位ビットとするように構成され、前記差分の発生量は前記メモリに格納された前記調整データに従って調整され、

前記調整データは、

前記 A / D 変換回路に複数の電圧レベルを供給したときに前記 A / D 変換回路から出力されるデジタル信号の値と前記複数の電圧レベルとの関係が前記 A / D 変換回路の入力の値がとり得る範囲の全域にわたって線形となるように前記差分の発生量を制御するデータであり、

前記調整回路は、前記調整データを前記メモリから読み出して前記差分の発生量を制御する差分制御回路を備えることを特徴とする撮像装置。

#### 【請求項 4】

前記 A / D 変換回路は、前記保持部にそれぞれ互いに電流値の異なる第 1 および第 2 の電流を供給する第 1 および第 2 の電流源を更に備え、前記第 1 および第 2 の電流を前記保持部に供給することによって前記第 1 及び第 2 の傾きで前記電圧レベルを変化させることを特徴とする請求項 3 に記載の撮像装置。

#### 【請求項 5】

前記差分制御回路は、前記 A / D 変換回路を駆動するクロック信号の位相を制御するこ

とを特徴とする請求項 3 に記載の撮像装置。

【請求項 6】

前記差分制御回路は、前記電圧レベルに対して前記第 2 の傾きで変化を開始した時刻から前記カウンタによるカウントの開始までの時間を制御することを特徴とする請求項 3 に記載の撮像装置。

【請求項 7】

前記 A / D 変換回路は、前記保持部によって保持された電圧レベルを前記初期レベルから前記第 1 の傾きで前記基準レベルに向けて変化させたときに前記電圧レベルが前記基準レベルと交差した後であって、前記電圧レベルを前記第 2 の傾きで前記基準レベルに向けて変化させる前に電流を前記保持部に供給することによって前記電圧レベルを変化させる第 3 の電流源を更に備え、前記差分制御回路は前記第 3 の電流源で前記電圧レベルを変化させる時間を制御することによって前記差分の発生量を制御することを特徴とする請求項 4 に記載の撮像装置。

【請求項 8】

前記 A / D 変換回路は、前記保持部によって保持された電圧レベルを前記初期レベルから前記第 1 の傾きで前記基準レベルに向けて変化させたときに前記電圧レベルが前記基準レベルと交差した後であって、前記電圧レベルを前記第 2 の傾きで前記基準レベルに向けて変化させる前に電流を前記保持部に供給することによって前記電圧レベルを変化させる電流源を更に備え、前記差分制御回路は前記電流源が前記保持部に供給する電流の値を制御することによって前記差分の発生量を制御することを特徴とする請求項 3 に記載の撮像装置。

【請求項 9】

前記 A / D 変換回路は前記下位ビットのビット数を変更可能に構成されていることを特徴とする請求項 3 に記載の撮像装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明の 1 つの側面は、各々が入射光に応じて画素信号を出力する、行列状に配列された複数の画素と、前記複数の画素の列に対応して設けられた複数の A / D 変換回路と、を備える撮像システムであって、前記 A / D 変換回路は、前記画素信号を電圧レベルとして保持する保持部と、前記保持部に保持された電圧レベルと基準レベルとの比較を行う比較器と、前記保持部に保持された電圧レベルが第 1 の割合と前記第 1 の割合よりも小さい第 2 の割合とで前記基準レベルに近づくように前記保持部に保持された電圧レベルを変化させる手段と、を備え、前記保持部に保持された前記画素信号の電圧レベルを前記第 1 の割合で変化させ、前記保持部に保持された電圧レベルと前記基準レベルとの関係が逆転したことに応じて上位ビットを決定し、その後、前記保持部に保持された電圧レベルを前記第 2 の割合で変化させ、前記保持部に保持された電圧レベルと前記基準レベルとの関係が逆転したことに応じて下位ビットを決定し、

前記撮像システムはさらに、前記上位ビットの決定の後の前記保持部に保持された電圧レベルが取り得る範囲に渡って前記保持部に保持された電圧レベルと前記下位ビットとの関係が線形となるように、前記上位ビットの決定の後、前記第 2 の割合で前記保持部に保持された電圧レベルを変化させるまでの期間に、前記保持部に保持された電圧レベルを調整する調整部を備えることを特徴とする。