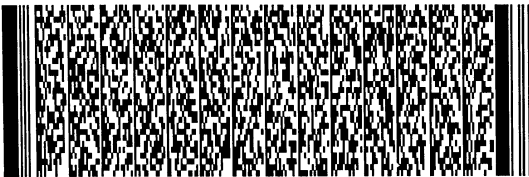


|                    |           |              |
|--------------------|-----------|--------------|
| 公告本<br>申請日期<br>類別： | 11. X     | 案號：88119-223 |
|                    | G66F 1/32 |              |

(以上各欄由本局填註)

| 發明專利說明書                                                                             |                     | 525052                                                          |
|-------------------------------------------------------------------------------------|---------------------|-----------------------------------------------------------------|
| 一、<br>發明名稱                                                                          | 中 文                 | 用以提供智慧型電源管理之方法及裝置                                               |
|                                                                                     | 英 文                 | METHOD AND APPARATUS FOR PROVIDING INTELLIGENT POWER MANAGEMENT |
| 二、<br>發明人                                                                           | 姓 名<br>(中文)         | 1. 羅諾 巴彼                                                        |
|                                                                                     | 姓 名<br>(英文)         | 1. RONALD BARBEE                                                |
|                                                                                     | 國 籍                 | 1. 美國                                                           |
|                                                                                     | 住、居所                | 1. 美國德州貝悠威斯塔市多芬大道5號                                             |
| 三、<br>申請人                                                                           | 姓 名<br>(名稱)<br>(中文) | 1. 美商鳳凰工業股份有限公司                                                 |
|                                                                                     | 姓 名<br>(名稱)<br>(英文) | 1. PHOENIX TECHNOLOGIES LTD.                                    |
|                                                                                     | 國 籍                 | 1. 美國                                                           |
|                                                                                     | 住、居所<br>(事務所)       | 1. 美國加州聖約瑟市東普朗利亞大道411號                                          |
|                                                                                     | 代表人<br>姓 名<br>(中文)  | 1. 大衛 J. 鮑爾                                                     |
|                                                                                     | 代表人<br>姓 名<br>(英文)  | 1. DAVID J. POWER                                               |
|  |                     |                                                                 |

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

美國 US

1998/11/04 09/185,674

有

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

## 發明背景

## 1. 發明範圍

本發明係大體上有關於以處理器為基礎的系統，而更明確而言，係關於用以在以處理器為基礎的系統中提供智慧型電源管理之一裝置及方法。

## 2. 相關技藝之說明

電源管理係以處理器為基礎的系統實施，以保存電源或減少系統的電源消耗。電源管理典型係藉由一辨偵測到非使用或不動作時間而將在系統中的一或多個電路電源關閉實現。非使用或不動作時間，典型的術語“時間終止”時間通常是固定的。使用者典型必須輸入一特殊應用的設定模式和選取，或輸入應用的時間終止值。時間終止值的選擇亦基於系統效率的使用者的認知與電池壽命期待的比較，如此便不能最佳化。

因此，在技術的需要是一裝置及方法可用以在一以處理器為基礎的系統中提供許多應用的電源管理，當將系統效率最佳化的時候，有助於系統的電源保護。

## 發明概述

本發明係在以處理器為基礎的系統電路而提供電源管理裝置之裝置及方法。該裝置係包含一記憶體，以儲存由以處理器為基礎的系統所處理的指令序列，而且一處理器係耦合至該記憶體。該等儲存的指令序列可造成該處理器：  
(a)決定該電路之一系統存取時間；(b)決定該系統存取時間是否小於一第一預定值，如果為是，在電路動作過程



#### 五、發明說明 (2)

中，增加該電路之一可存取時間。各種不同的具體實施例將會描述。

#### 圖式之簡單說明

圖1描述一裝置之電源狀態輪廓的一具體實施例。

圖2係使用本發明的裝置及方法之一處理器系統範例的系統方塊圖。

圖3係描述利用本發明的裝置和方法之一作業系統結構的全部功能方塊圖。

圖4係實施本發明智慧型電源管理(IPM)技術的一般程序之具體實施例高階流程圖。

圖5係描述本發明的IPM程序之一具體實施例的流程圖。

圖6係描述本發明的IPM程序之一第二具體實施例的流程圖。

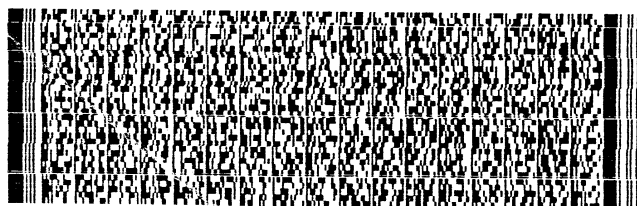
圖7係描述本發明的IPM程序之一第三具體實施例的流程圖。

圖8係描述本發明的IPM程序之一第四具體實施例的流程圖。

#### 較佳發明之詳細描述

#### 操作原理

本發明係基於裝置的系統位準要求而在關閉一裝置之前改變時間週期之一裝置及方法。圖1係描述一裝置之電源狀態輪廓的一具體實施例。如圖所示，從使用時間的裝置轉變成一不動作時間，一關閉時間，然後回到一使用時間。



## 五、發明說明 (3)

下列各項參考指示是在圖1使用：

T表示從一裝置關閉的時間開始時間，直到它重新存取為止；

$T[to]$ 表示在關閉裝置之前之一不動作暫停時間；此值是由於本發明智慧型電源管理方法結果而變化；

$T[\delta]$ 表示在裝置關閉過程中的總時間，而且是在裝置不動作時間之後及在裝置由系統存取的時候發生；

$T[\delta_{inc}]$ 表示符合每一電源管理裝置的一儲存時間間隔，那是用來決定該裝置的暫停時間 $T[to]$ 是否應增加。在一具體實施例， $T[\delta_{inc}]$ 是大約等於 $1/3\{T[\delta]\}$ ；

$T[\delta_{dec}]$ 表示符合每電源管理裝置的一儲存時間間隔，那是用來決定裝置的暫停時間 $T[to]$ 是否應減少。在一具體實施例， $T[\delta_{dec}]$ 是大約等於 $T[\delta] + 1/3\{T[\delta]\}$ 。

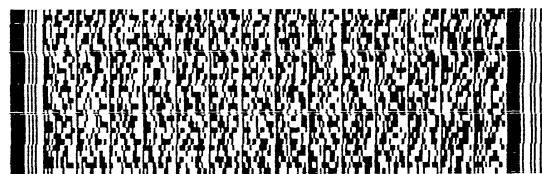
在下列單元所使用的其他參考指示係包括如下所示：

$T[ito]$ 表示一初始的不動作暫停值；

DIR表示指示“暫停”改變的目前模式之一旗號；

INDEX表示一整數值，用來控制暫停值 $T[to]$ 的增加或減少量。

大體上，本發明的智慧型電源管理技術可決定一電源管理裝置的系統存取是否發生太快、太慢，或系統存取是否大致和一預定暫停不動作值相應。該暫停不動作值在一電源管理裝置不動作過程中係符合一預定的時間週期。只要



## 五、發明說明 (4)

到達暫停不動作時間的結束，電源管理裝置便會關閉。

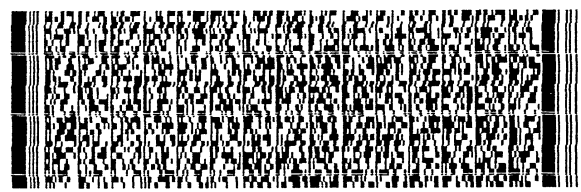
如果系統存取的發生快於一第一預定暫停值，該裝置暫停不動作時間 $T[t_0]$ 便會增加。如果系統存取的發生慢於一第二預定暫停值， $T[t_0]$ 便會減少。如果存取發生在可接受的相對暫停不動作值的範圍內，亦即， $T[t_0]$ 發生在第一及第二預定值之間，沒有變化會實現。在一具體實施例， $T[t_0]$ 能以一預定比率增加或減少，以加速或減速將 $T[t_0]$ 增加或減少一預定數值。

此外，若要避免 $T[t_0]$ 永遠無限增加而逐漸破壞系統回應的界限，一邊界條件便要設定。一最大界限

$T[t_{0\_max}]$ ，其中 $T[t_{0\_max}] = K * T[t_{0\_max}]$ 可確保 $T[t_0]$ 不會無限制的增加。在一具體實施例， $K=16$ 。在另一具體實施例， $K$ 可以是任何使用者的選定數值。

## 實施

本具體實施例的描述係與處理器系統10有關。圖2係描述實現本發明程序的一處理器系統10範例。該處理器系統10係包含一中央處理單元12及一記憶體模組14。該記憶體模組14係包括隨機存取記憶體(RAM) 14a及唯讀記憶體(ROM) 14b。在一具體實施例，該記憶體模組14亦包括一主記憶體或一動態隨機存取記憶體(DRAM)。中央處理單元12與記憶體模組14係耦合至一系統匯流排16。處理器系統10亦包括各種不同的輸入/輸出及週邊組件(MISC輸入/輸出#1、#2、...、#N)，這些係至沿著一輸入/輸出匯流排20耦合，接著經由一匯流排橋接22而耦合至系統匯流排



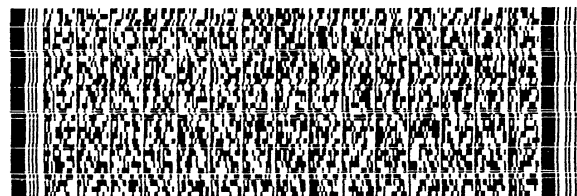
#### 五、發明說明 (7)

(典型是在RAM 14a；參考圖1)，並由實體裝置驅動器82所存取。

圖4係實施本發明的IPM技術的一般程序之一具體實施例高階流程圖。在一具體實施例，在IPM環境的初始化之後，該系統程序便可配置而以例如每10秒的一預定間隔執行。此間隔係以在監督與控制電源管理裝置與電源的IPM程序消耗減到最小之間的一優缺點而建立。該預定間隔可增加或減少，其係局定在系統需求與使用者偏愛。

實施IPM程序(通常是由程序方塊106-108表示)的本發明之系統程序100是從一開始狀態到方塊102進行處理，其中IPM環境已初始化。特別是，例如計時器的各種不同電路或系統程序100的使用所需的變數會被初始化。該程序100然後可前進到程序方塊104，其中來自過濾器裝置驅動器80(參考圖3)的輸入/輸出存取可被讀取。該等輸入/輸出存取然後是由程序100應用，以識別及控制如在程序方塊106所示的一或多個電源管理裝置之電源狀態。程序100隨後可輸出用以控制電源處理裝置及/或系統10的一或多個電源狀態請求，就如程序方塊108所示。在一具體實施例，此請求是由結構管理器72(圖3)服務。

程序100然後可前進到決定方塊110，其中它會決定系統是否仍在動作。如果不動作，程序100便會結束(程序方塊112)。否則，IPM程序100便會暫時中止一預定時段。在一具體實施例，IPM程序100會暫時中止10秒鐘。特別是，一計時器係設定成一預定時段。程序100可決定該預定時間



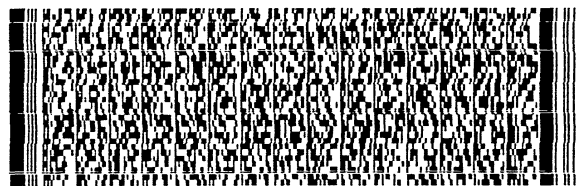
##### 五、發明說明 (12)

在決定方塊408，如果程序400決定輪廓ID未指示裝置正提供試算表服務，它便進行到決定方塊412，其中它會在一預定時間之中決定是否有來自例如一鍵盤、一滑鼠、或一磁碟機的輸入/輸出裝置任何動作。在一具體實施例，該預定時間是1分鐘。如果不是，程序400便進行到程序方塊414，其中它會將裝置時脈設定為min。程序然後會回返到主程序流程。在決定方塊412，如果程序400決定在預定時間中有來自一輸入/輸出裝置的動作，程序400便進行到程序方塊416，其中它可將裝置時脈設定為 $\text{device\_clock} = D * \text{device\_clock}$ ，其中D是一預定數值。程序400然後會回到主程序100流程。

圖8係描述本發明的IPM程序之一第四具體實施例流程圖。在一具體實施例，IPM程序500可實施於例如軟碟的輸入/輸出裝置管理。從一開始狀態開始，程序500進行程序方塊502，其中它會決定 $T[t_o]$ 是否大於例如4秒鐘的一預定量。如果為是，裝置便會關閉。程序500然後會回到主程序100流程。如果 $T[t_o]$ 小於一預定量，程序500便直接回到主程序100流程。

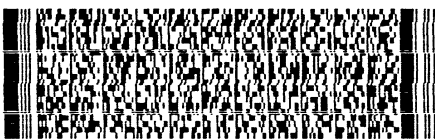
本發明所提供的裝置和方法係用以在一以處理器為基礎的系統中提供許多應用的電源管理，其有助於系統電源的保護，而使系統效率最佳化。

雖然本發明是從某些較佳具體實施例的觀點描述，但是在技藝中技術的其他的具體實施例亦是在本發明的範圍內。例如，上述的程序100、200、300、400、與500是說



## 五、發明說明 (13)

明而不是限制。此外，IPM程序200、300、400、與500能個別地或組合實現。因此，本發明的範圍只由文後的申請專利範圍所定義。

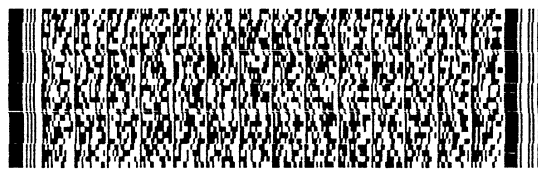
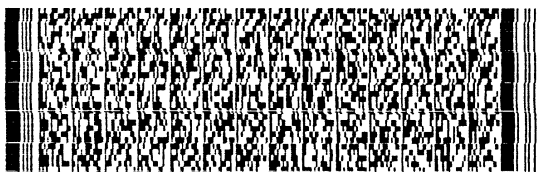


## 四、中文發明摘要 (發明之名稱：用以提供智慧型電源管理之方法及裝置)

本發明係用於以處理器為基礎的系統中電路而提供電源管理裝置之裝置及方法。該裝置係包含一記憶體，以儲存由以處理器為基礎的系統所處理的指令序列，而且一處理器係耦合至該記憶體。該等儲存的指令序列可造成該處理器：(a)決定該電路之一系統存取時間；(b)決定該系統存取時間是否小於一第一預定值，如果為是，在電路動作過程中，增加該電路之一可存取時間。各種不同的具體實施例將會描述。

## 英文發明摘要 (發明之名稱：METHOD AND APPARATUS FOR PROVIDING INTELLIGENT POWER MANAGEMENT)

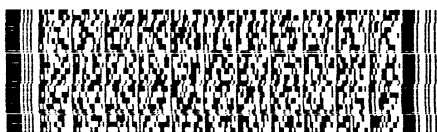
The present invention is an apparatus and method for providing power management apparatus for a circuit in a processor-based system. The apparatus comprises a memory to store instruction sequences by which the processor-based system is processed and a processor coupled to the memory. The stored instruction sequences cause the processor to: (a) determine a system access time of the circuit; (b) determine if the system access time is less than a first predetermined value, if



四、中文發明摘要 (發明之名稱：用以提供智慧型電源管理之方法及裝置)

英文發明摘要 (發明之名稱：METHOD AND APPARATUS FOR PROVIDING INTELLIGENT POWER MANAGEMENT)

so, increasing an accessibility period of the circuit, during which the circuit is active. Various embodiments are described.



圖式

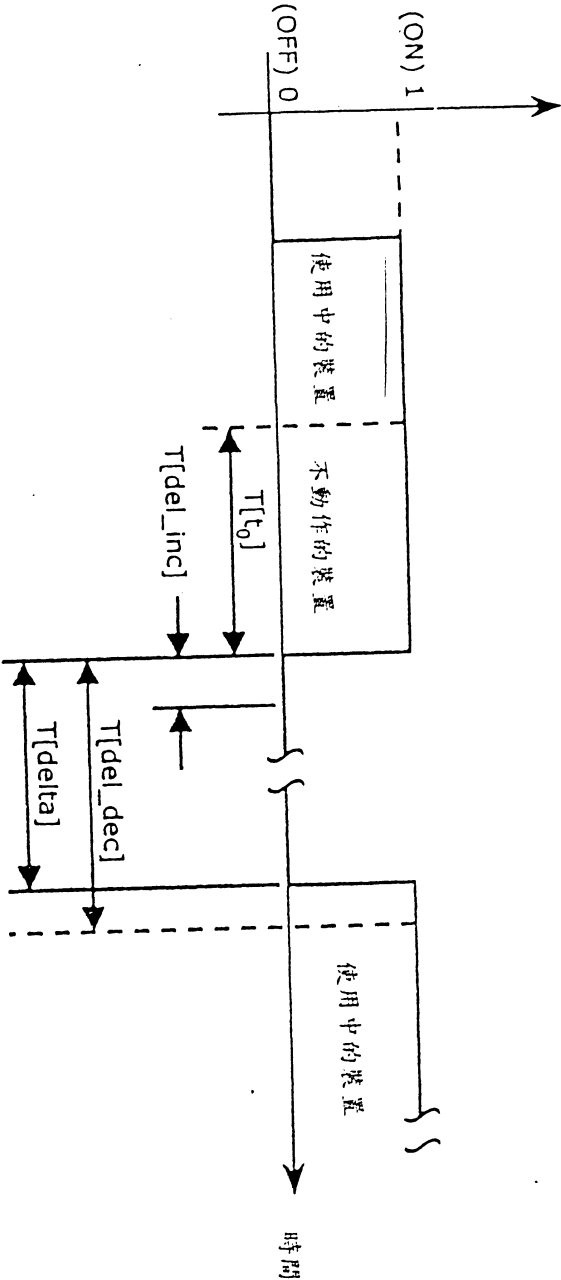


圖 1

圖式

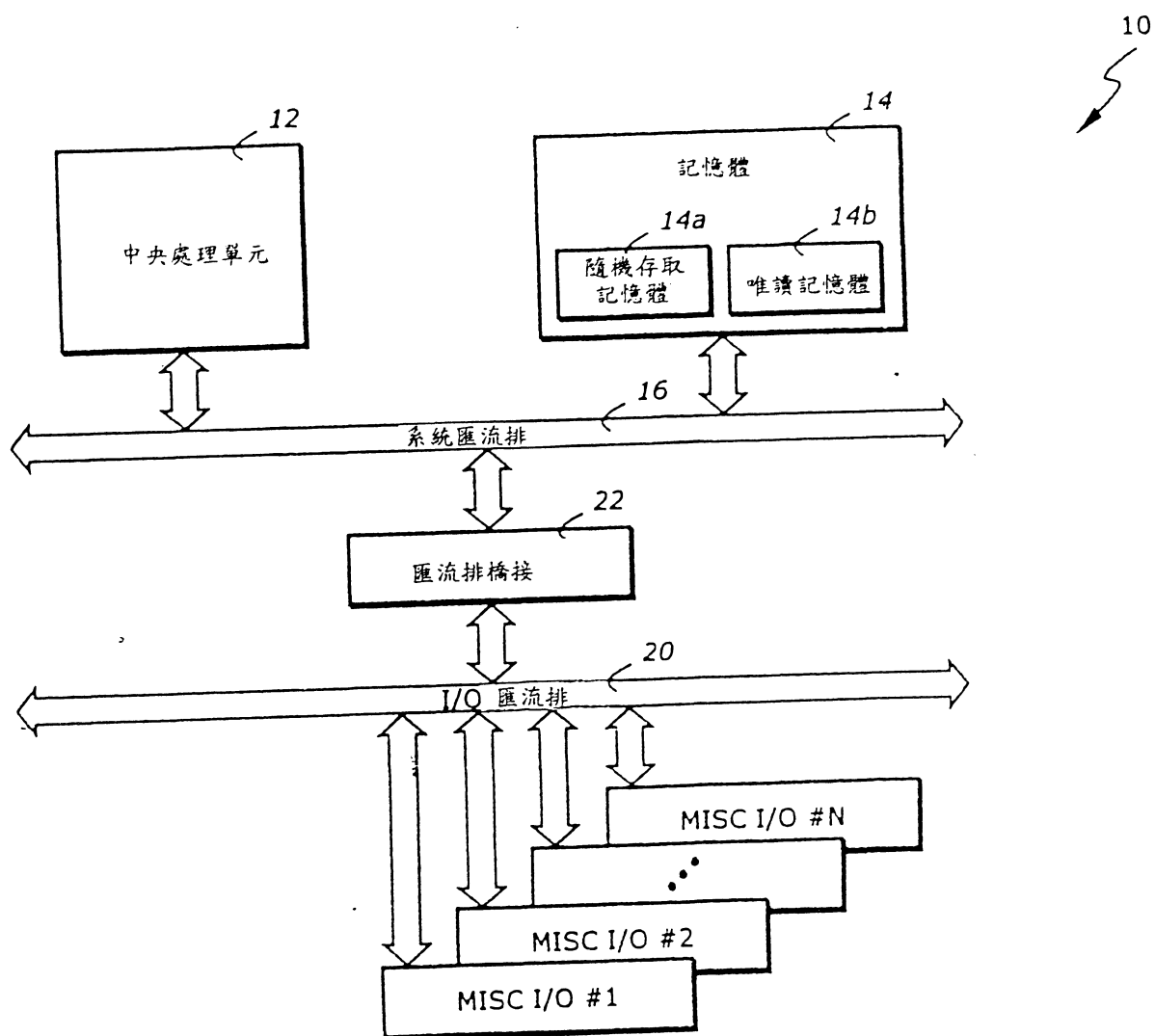


圖 2

圖式

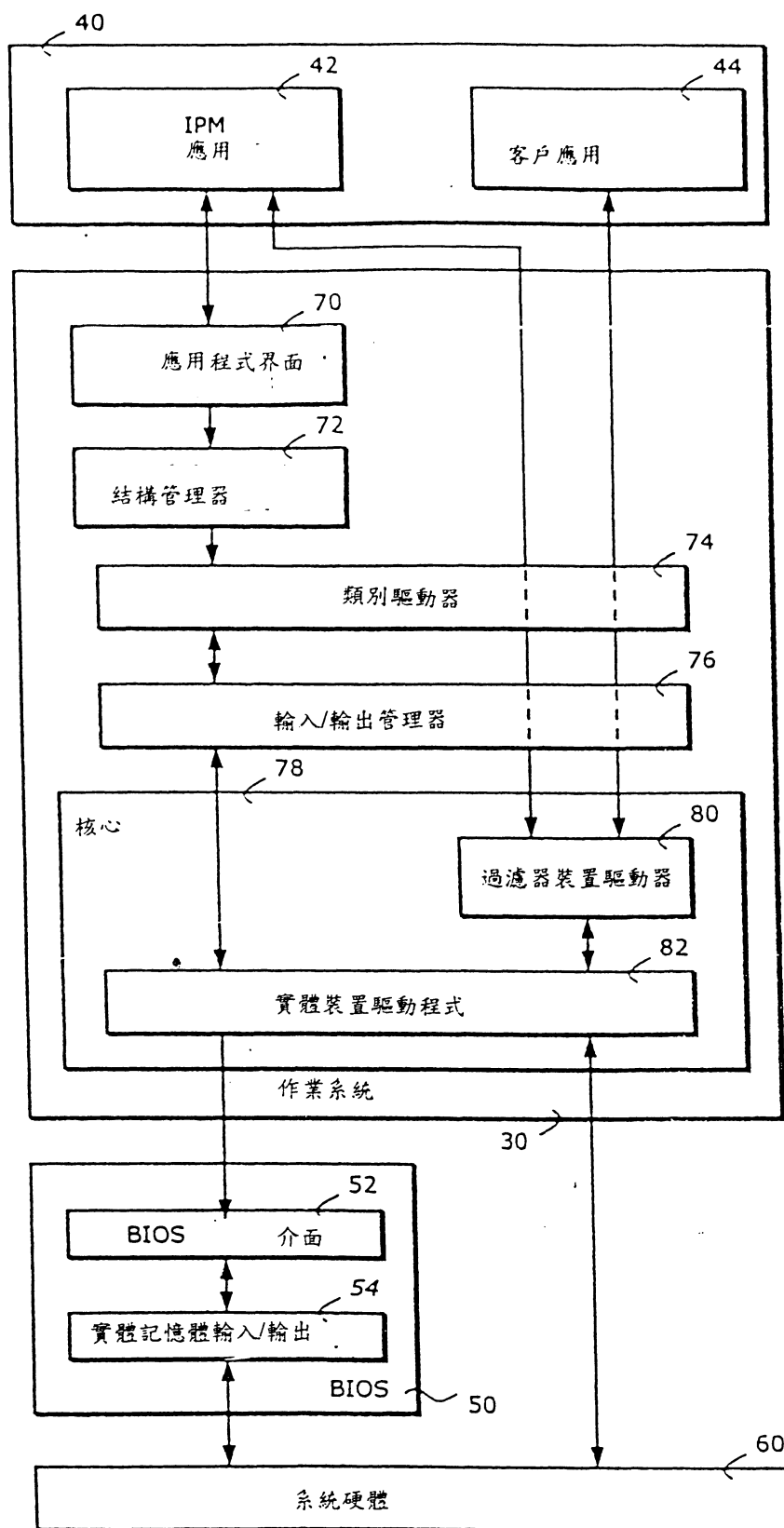


圖 3

圖式

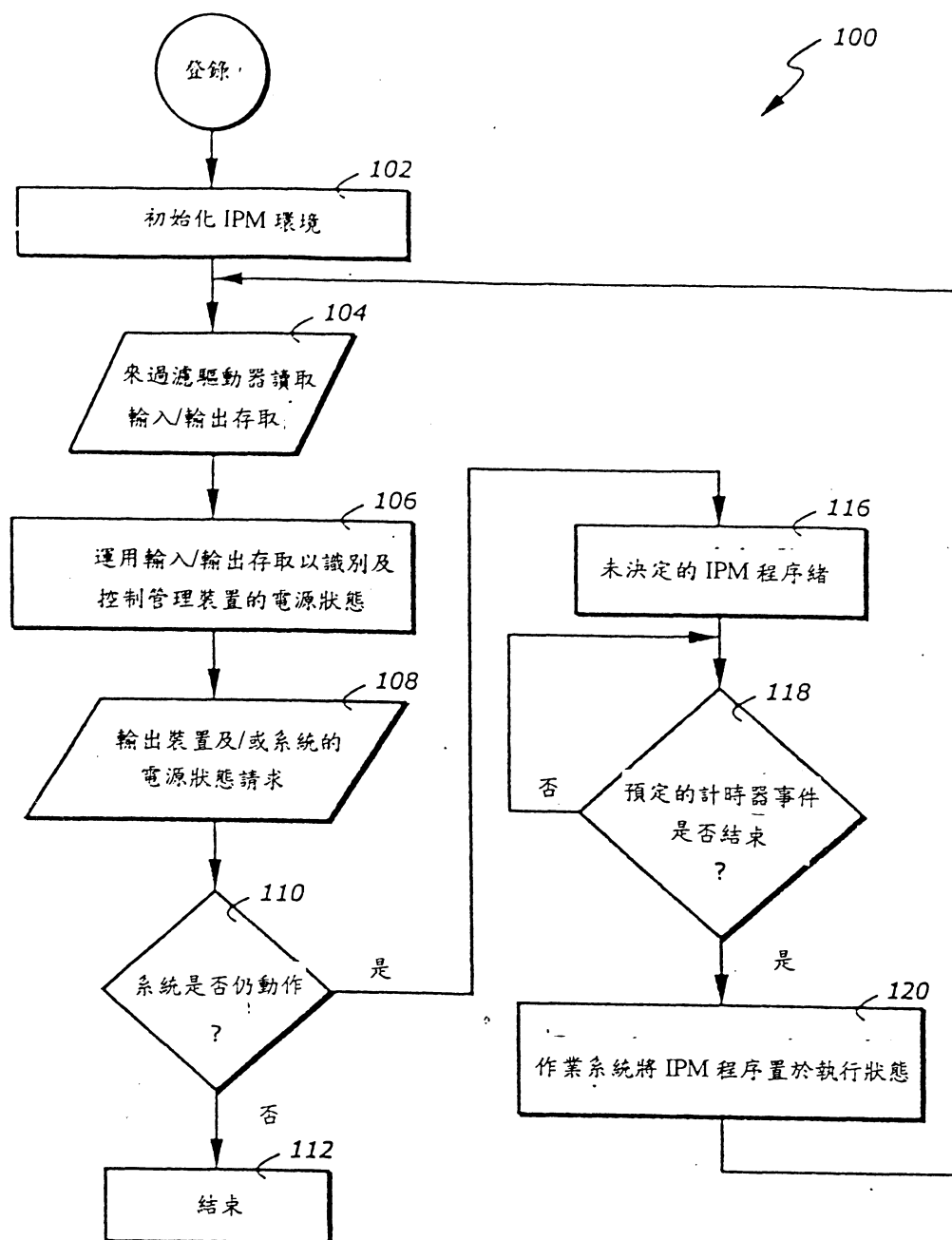


圖 4

圖式

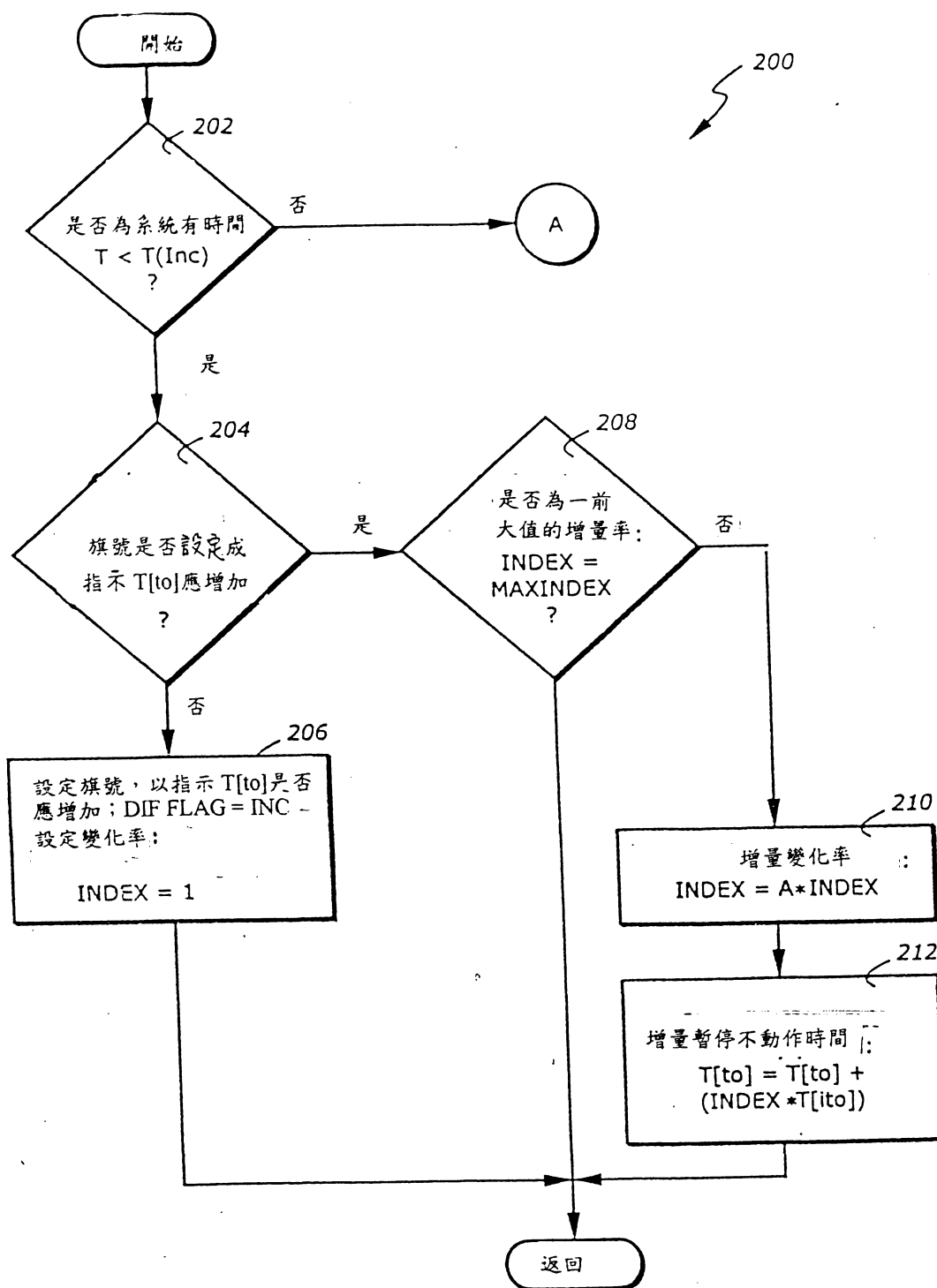


圖 5A

圖式

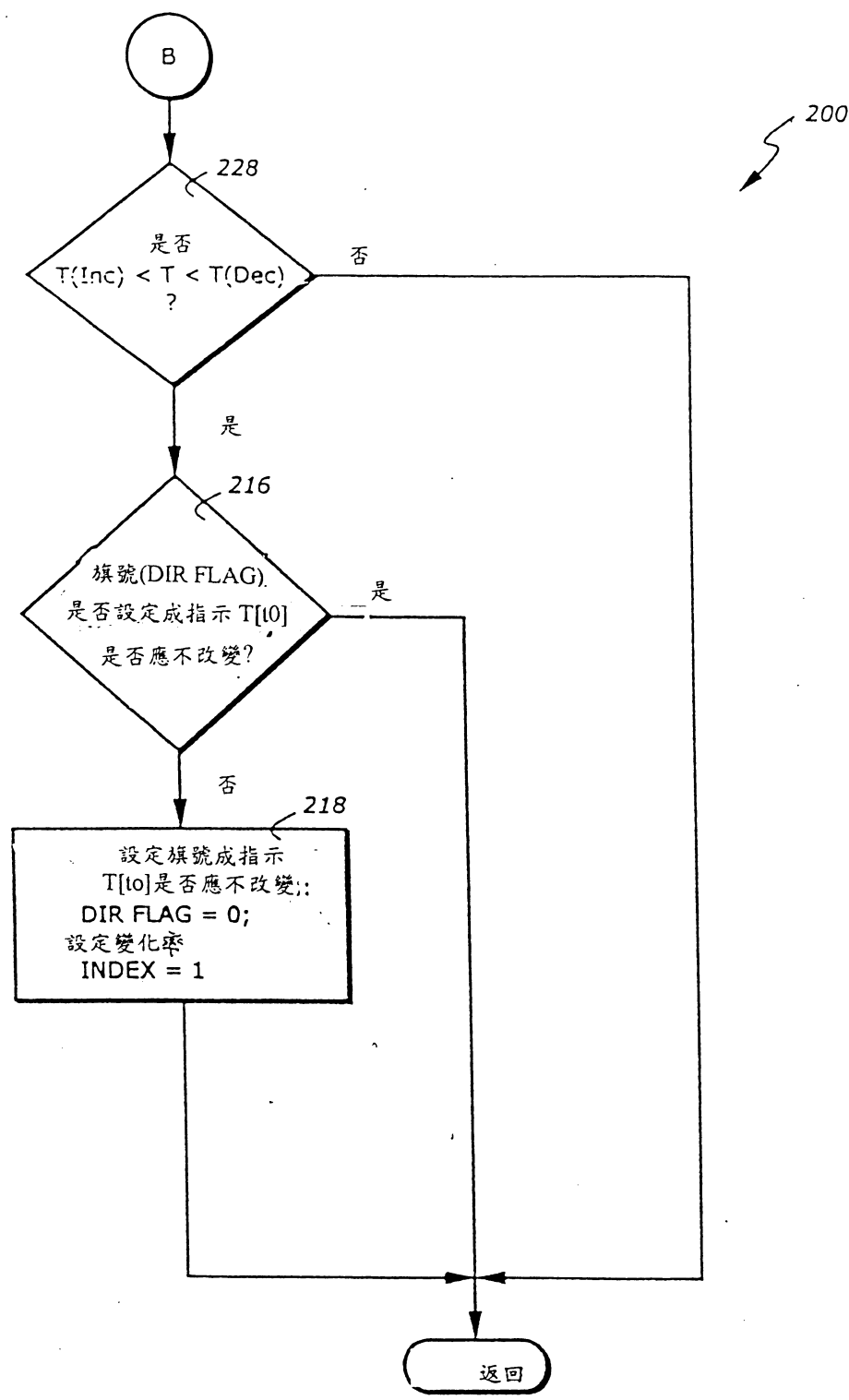
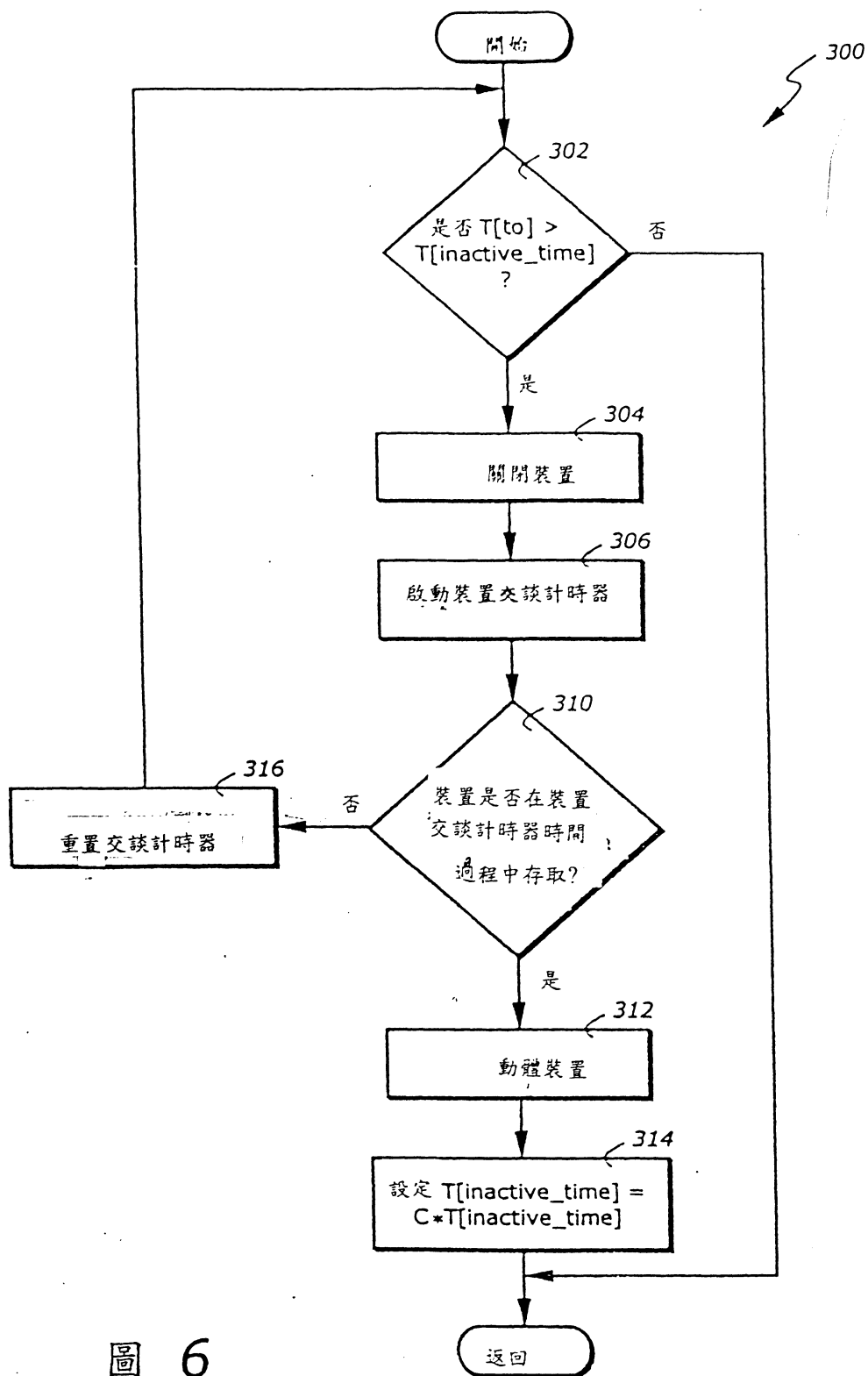


圖 5C

圖式



圖式

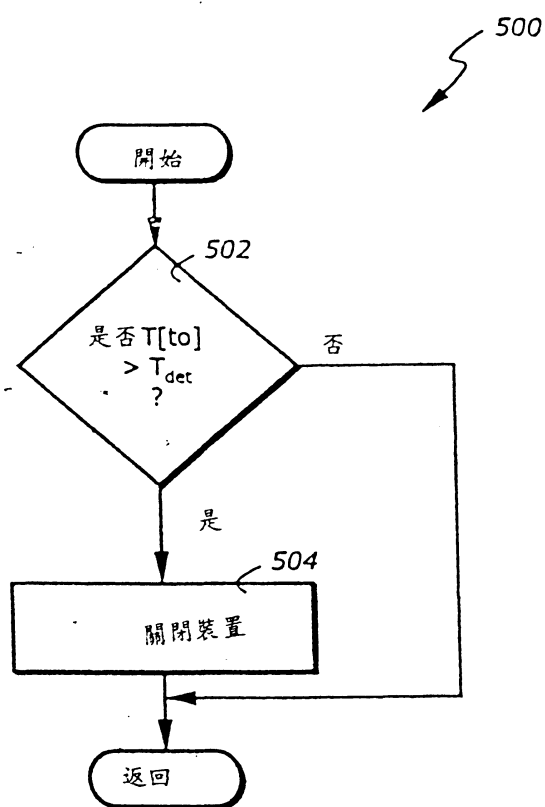


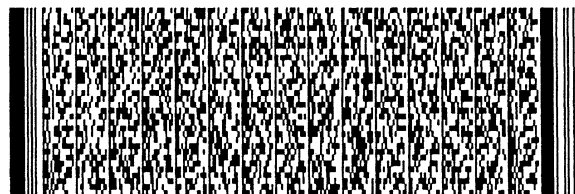
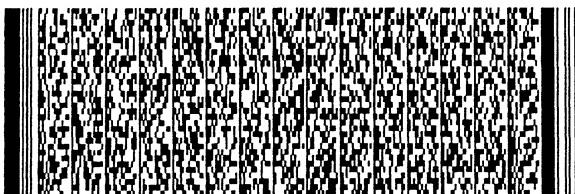
圖 8

## 五、發明說明 (5)

20。週邊模組的範例係包括一控制台、一印表機、與一滑鼠。

本發明的描述亦與在處理系統10上安裝的作業系統有關。圖3係利用本發明的裝置和方法而描述一處理系統10結構的整個功能方塊圖。該處理的系統10係包含一作業系統30，可支援使用者應用40、基本的輸入/輸出系統("BIOS") 50與系統硬體60。使用者應用係包括一智慧型電源管理(IPM)應用42與客戶應用44。該基本輸出入系統50是驅動器、或硬體裝置的軟體介面，例如控制台(鍵盤與顯示器)、一般印表機、輔助裝置(串列埠)、電腦時脈、與啟動磁碟裝置。基本輸出入系統50典型係內建在可程式唯讀記憶體(PROM)。在作業系統啟動與執行之後，作業系統典型便不利用基本輸出入系統50。在作業系統30中的核心驅動器係直接與系統硬體60形成界面。

作業系統30係包括與IPM應用42形成界面的一應用程式界面(API) 70，及基於來自IPM應用42的請求而配置在作業系統30上所安裝的資源之一結構管理器74。作業系統30係進一步包括一類別驅動器74，其係與使用者應用40(或直接，如客戶應用44的情況、或經由API 70與結構管理器72)、與一輸入/輸出管理器76形成界面。輸入/輸出管理器76可將輸入/輸出請求(經由類別驅動74達成)轉換成位在核心78的各種不同驅動常式的正確序列呼叫。特別是，當輸入/輸出管理器76接收一輸入/輸出請求的時候，它便使用請求的功能碼來呼叫位在核心78的一驅動器之數個其

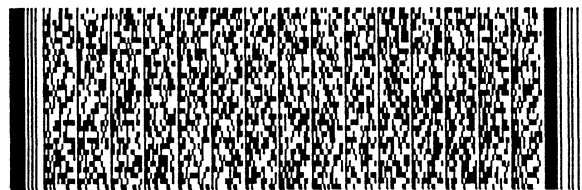


## 五、發明說明 (6)

中一分派常式。核心78可提供不依賴硬體的功能，稱為系統功能，可經由軟體中斷而存取。由核心78所提供的功能係包括檔案與目錄管理、記憶體管理、字元裝置輸入/輸出、及時間與日期支援。在一具體實施例，作業系統是Windows NT作業系統。在另一具體實施例，作業系統30係包括Solaris或AIX作業系統或基於要求頁虛擬記憶體子系統的其他作業系統。

本發明可提供IPM應用42，其藉著使用位在核心78的一或多個過濾裝置驅動器80而可監督例如MISC I/O #1，...，MISC I/O #N（圖2）的輸入/輸出裝置之輸入/輸出動作。基於由過濾裝置驅動器80所提供的資訊，IPM應用42可確認在系統10上安裝電源管理裝置之最適當的電源狀態及/或使用本發明的以知識為基礎的技術之系統10。然後，系統硬體60的電源狀態能有效地受到控制及處理。在一具體實施例，IPM應用42可藉由結構管理器72的使用而控制系統硬體的電源狀態，該結構管理器可將必需的指標器提供給位在核心78的實體裝置驅動器82。該實體裝置驅動器82可直接控制系統硬體60，或經由基本輸出入系統界面52與基本輸出入系統50的實體記憶體與輸入/輸出電路54而與系統硬體60形成界面。

在一較佳具體實施例，IPM應用42與過濾裝置驅動器80係包含以C語言撰寫的原始程式碼。一般可了解到其他的組合語言可利用來實施IPM應用42與過濾裝置驅動80的功能。基本輸出入系統資料與位址典型係位在實體記憶體50

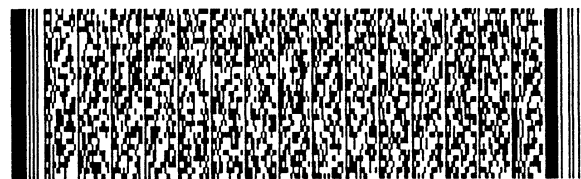
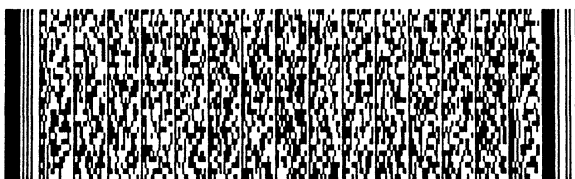


## 五、發明說明 (8)

是否已過去，就如程序方塊118所示。如果不是，程序100便可持續監視計時器事件。否則，它便進行程序方塊120，其中作業系統將IPM程序置於執行狀態，並回到程序方塊104。

圖5係描述本發明的IPM程序之一具體實施例流程圖。在一具體實施例，圖5的IPM程序可實施輸入/輸出的裝置管理，例如硬磁、CD-ROMS、與數據機。IPM程序200是從一開始狀態開始，並進行到程序方塊202，其中它會決定一管理裝置的系統存取時間 $T$ 是否小於一第一預定值 $T(Inc)$ 。如果為是，程序200便前進到決定方塊204，其中它可決定指示暫停不動作變化的目前模式之旗號DIR FLAG是否已設定成指示 $T[to]$ 應該增加。如果不是，程序便進行程序方塊206，其中在DIR FLAG係設定成INC，指示管理裝置的暫停不動作時間 $T[to]$ 應該增加。此外， $T[to]$ 的變化率INDEX係設定成1。程序200然後便會結束。

在程序方塊204，如果程序200決定指示暫停不動作變化的目前模式之旗號DIR FLAG已設定成指示 $T[to]$ 應該增加，該程序便會前進到決定方塊208，其中它會決定增加的 $T[to]$ 率是否為一最大值。如果是，程序200便會回到系統程序100流。否則，該程序便會進行程序方塊210，其中它會增加INDEX，藉由設定 $INDEX = A * INDEX$ 的 $T[to]$ 變化率，其中 $A$ 是一預定值。在一具體實施例， $A = 2$ 。程序然後會進行程序方塊212，其中暫停不動作時間 $T[to]$ 可藉由設定 $INDEX = INDEX * T[ito]$ 而增加，其中 $T[ito]$ 是



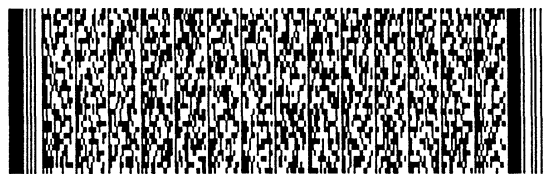
修正本有無變更實質內容是否准予修正之

## 五、發明說明 (9)

初始的暫停不動作值。程序200然後會回到主程序100流程。

在決定方塊202，如果程序決定系統存取時間T不小於第一預定值T(Inc)，程序200便會進行程序方塊214，其中它會決定該系統存取時間是否大於一第二預定時間T(Dec)。如果為是，程序便前進到決定方塊216，其中它會決定DIR FLAG是否已設定成指示T[to]應該減少。如果不是，程序便進行程序方塊218，其中它會置定DIR FLAG，以指示T[to]應該減少。在一具體實施例，DIR係設定成"2"的值，以指示T[to]應該減少。程序200然後會回到主程序100流程。在決定方塊216，如果程序決定DIR FLAG已設定成指T[to]應該減少，它便前進到決定方塊220，其中它會詢問T[to]是否等於初始暫停不動作值T[ito]。如果為是，主程序200便會回到主程序100流程。否則，它便進行程序方塊224，其中它會藉由設定INDEX = B \* INDEX而增加變化率，其中B是一常數。在一具體實施例，B=2。程序200然後會前進到程序方塊226，其中它可藉由設定T[to] = T[to] - (INDEX \* T[ito])而減少暫停不動作時間T[to]。程序200然後會回到主程序100流程。

在決定方塊214，如果程序200決定T不大於一第二預定值T(Dec)，程序200便前進到決定方塊228，其中它會詢問T是否在一可接受的範圍。在一具體實施例，程序會詢問是否T(Inc) < T < T(Dec)。如果為是，程序便進行到程序方塊230，其中它可決定DIR FLAG是否已設定成指示



## 五、發明說明 (10)

90  
12  
18  
之

T[to] 不應該改變。如果不是，程序200便進行到程序方塊232，其中它可將DIR FLAG設定成指示T[to]應不改變。在一具體實施例，DIR係設定成"0"的值，以指示T[to]應不改變。程序200然後便回到主程序100流程。在決定方塊230，如果程序200決定DIR FLAG已設定成指示T[to]應該減少，它便回到主程序100流程。此外，在決定方塊228，如果程序決定T不是在該預定可接受的範圍內，亦即，T不大於T(Inc)而且不小於T(Dec)，該程序便回到主程序100流程。

圖6係描述本發明的IPM程序之一第二具體實施例流程圖。在一具體實施例，IPM程序300可實施於例如影像電路的顯示裝置管理。IPM程序300是從一開始狀態開始，並前進到決定方塊302，其中程序300會決定一裝置的暫停不動作時間T[to]是否大於一預定不動作時間T[inactive\_time]。在一具體實施例，T[inactive\_time]是輸入/輸出裝置的不動作時間，例如一鍵盤或諸如一滑鼠的指標器。在另一具體實施例，T[inactive\_time]是10秒鐘。如果為是，程序300便進行程序方塊304，其中在會關閉裝置。程序300然後會進行程序方塊306，其中在它會開始裝置交談計時器而執行一預定時段，例如15秒。程序300然後會詢問管理裝置是否在裝置交談計時器時間的過程中存取，就如決定方塊310所示。如果為是，程序300便進行程序方塊312，其中它會啟動管理裝置。程序300亦會進行設定 $T[inactive\_time] = C * T[inactive\_time]$ ，



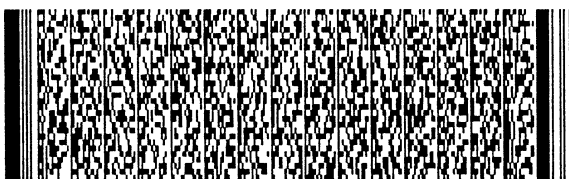
修正本有無變更事實同定是否准予修正

##### 五、發明說明 (11)

其中C是一預定數值。在一具體實施例， $C = 4$ 。程序300然後會回到主程序100流程。在決定方塊310，如果程序決定裝置不是在裝置交談計時器時間的過程中存取，程序300便前進到程序方塊316，其中交談計時器便會被重新設定。程序然後回到決定方塊302。在決定方塊302，如果程序300決定 $T[to]$ 不大於 $T[inactive\_time]$ ，程序300便回到主程序100流程。

圖7係描述本發明的IPM程序之一第三具體實施例流程圖。在一具體實施例，IPM程序400可實施於例如處理單元或中央處理器的處理電路之管理。從一開始狀態開始，程序400會進行程序方塊402，其中它會讀取管理裝置的輪廓確認(ID)。輪廓ID可提供管理裝置的操作模式。程序400然後前進到決定方塊404，其中它會詢問裝置的輪廓ID是否指示該裝置正提供為字處理或發表服務。如果為是，程序便可將裝置時脈設定為min，min是管理裝置的整個操作速度微量。在一範例，管理裝置的整個操作速度的"min" = 25%。程序400然後回到主程序100流程。

在決定方塊404，如果程序決定該管理裝置的輪廓ID不是字處理或不是發表服務，它便前進到決定方塊408，其中它會決定裝置的輪廓ID是否指示它係包括在提供試算表服務。如果為是，程序400便會將裝置時脈設定為max，就如程序方塊410所示，其是該管理裝置的整個操作速度之一預定百分比。在一具體實施例，"max"是管理裝置的整個操作速度的100%。程序400然後會回到主程序100流程。



請  
本  
有  
經  
史  
部  
內  
公  
文  
註  
冊  
修  
正

圖式簡單說明



修正本有無變更實質內容是否准予修正

#### 六、申請專利範圍

1. 一種用於以處理器為基礎的系統之電路之電源管理裝置，其係包含：

一記憶體，係儲存由以處理器為基礎的系統所處理之指令序列；及

一處理器，其係耦合至該記憶體，其中該等儲存的指令序列可造成該處理器：(a)決定該電路的一系統存取時間；及(b)決定該系統存取時間是否小於一第一預定值，如果為是，在電路動作過程中增加該電路之一可存取時間。

2. 如申請專利範圍第1項之裝置，其中該等儲存的指令序列係進一步造成處理器：(c)決定該系統存取時間是否大於一第二預定值，如果為是，則減少該電路之可存取時間。

3. 如申請專利範圍第1項之裝置，其中該等儲存的指令序列係進一步造成處理器：(d)決定該系統存取時間是否在該第一及該第二預定值之間的範圍，如果為是，則設定一旗號，以表示該電路的可存取時間不應改變。

4. 如申請專利範圍第1項之裝置，其中(a)包含：

(a.1)監督該電路，以決定該電路的系統存取時間；及

(a.2)將該電路的系統存取時間提供給該處理器。

5. 如申請專利範圍第1項之裝置，其中(b)包含：

(b.1)決定該系統存取時間是否小於一第一預定值；及



修正本有無變更實質內容是否准予修正。

#### 六、申請專利範圍

(b.2) 如果為是，以一預定率增加該電路之一可存取時間。

6. 如申請專利範圍第2項之裝置，其中(c)包含：

(c.1) 決定該系統存取時間是否大於一第二預定值；及

(c.2) 如果為是，以一預定率減少該電路之可存取時間。

7. 一種用於以處理器為基礎的系統之電路之電源管理裝置，其係包含：

一記憶體，係儲存處理以處理器為基礎的系統之指令序列；及

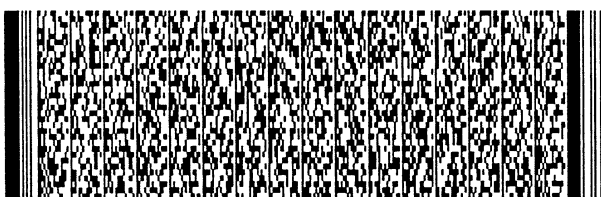
一處理器，其係耦合至該記憶體，其中該等儲存的指令序列可造成該處理器：(a) 決定該電路的一系統存取時間；及(b) 決定該系統存取時間是否大於一第一預定值，如果為是，在電路動作過程中減少該電路的一可存取時間。

8. 如申請專利範圍第7項之裝置，其中該等儲存的指令序列係進一步造成處理器：(c) 決定該系統存取時間是否小於一第二預定值，如果為是，增加該電路之一可存取時間。

9. 如申請專利範圍第7項之裝置，其中(b)包含：

(b.1) 決定該系統存取時間是否大於一第一預定值；及

(b.2) 如果為是，以一預定率減少該電路之可存取



修正本有無變更實質內容是否准予修正。

#### 六、申請專利範圍

時間。

10. 如申請專利範圍第8項之裝置，其中(c)包含：

(c.1) 決定該系統存取時間是否小於一第二預定值；及

(c.2) 如果為是，以一預定率增加該電路之可存取時間。

11. 一種用於以處理器為基礎的系統之電路之電源管理裝置，其係包含：

一記憶體，係儲存處理以處理器為基礎的系統之指令序列；及

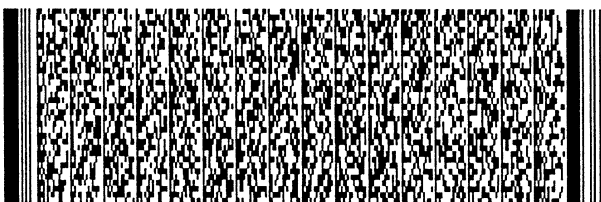
一處理器，其係耦合至該記憶體，其中該等儲存的指令序列可造成處理器：(a) 決定該電路的一可存取時間是否大於一第一預定值，如果為是，結束電路的電源供應之該電路的一存取電路時間；及(b) 決定該電路是否在一預定時間間隔之中存取，如果為是，便啟動該電路。

12. 如申請專利範圍第11項之裝置，其中該等指令序列係進一步造成該處理器：(c) 以一第二預定值增加該第一預定值。

13. 一種用於以處理器為基礎的系統之電路之電源管理裝置，其係包含：

一記憶體，係儲存處理以處理器為基礎的系統之指令序列；及

一處理器，其係耦合至該記憶體，其中該儲存的指令序列可造成該處理器：(a) 決定該電路的一操作模



修正本有無變更實質內容是否准予修正。

#### 六、申請專利範圍

式；(b)基於該電路的操作模式而以一第一預定位準操作電路。

14. 如申請專利範圍第13項之裝置，其中該儲存的指令序列係進一步造成該處理器(c)決定在一預定時間之中是否有來自耦合至該電路的一輸入/輸出裝置之一活動位準，如果為是，基於該活動位準而以一第二預定位準操作電路，否則以一第三預定位準操作該電路。

15. 一種用於以處理器為基礎的系統電路而提供電源管理之方法，其係包含：

決定該電路的一系統存取時間；及

決定該系統存取時間是否小於一第一預定值，如果為是，在電路動作過程中增加該電路的一可存取時間。

16. 如申請專利範圍第15項之方法，其係進一步包含決定該系統存取時間是否大於一第二預定值，如果為是，減少該電路之可存取時間。

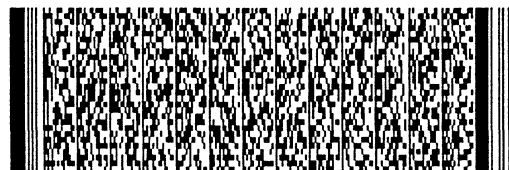
17. 如申請專利範圍第16項之方法，其係進一步包含決定該系統存取時間是否在第一及第二預定值之間的範圍，如果為是，設定一旗號，以表示該電路的可存取時間應不改變。

18. 如申請專利範圍第15項之方法，其中(a)包含：

(a.1) 監督該電路，以決定該電路的系統存取時間；及

(a.2) 將該電路的系統存取時間提供給該處理器。

19. 如申請專利範圍第15項之方法，其中(b)包含：



## 六、申請專利範圍

(b.1) 決定該系統存取時間是否小於一第一預定值；及

(b.2) 如果為是，以一預定率增加該電路之一可存取時間。

20. 如申請專利範圍第16項之方法，其中(c)包含：

(c.1) 決定該系統存取時間是否大於一第二預定值；及

(c.2) 如果為是，以一預定率減少該電路之可存取時間。

21. 一種用於以處理器為基礎的系統之電路而提供電源管理之方法，其係包含：

(a) 決定該電路的系統存取時間；及

(b) 決定該系統存取時間是否大於一第一預定值，如果為是，在電路動作過程中，減少該電路之可存取時間。

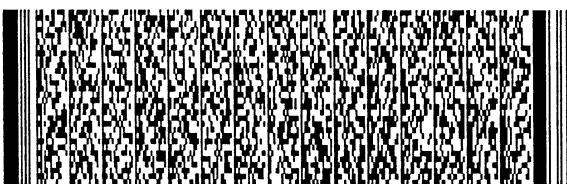
22. 如申請專利範圍第21項之方法，其係進一步包含：  
(c) 決定該系統存取時間是否小於一第二預定值，如果為是，增加該電路之一可存取時間。

23. 如申請專利範圍第21項之方法，其中(b)包含：

(b.1) 決定該系統存取時間是否比大於一第一預定值；及

(b.2) 如果為是，以一預定率減少該電路之可存取時間。

24. 如申請專利範圍第22項之方法，其中(c)包含：



## 六、申請專利範圍

(c.1) 決定該系統存取時間是否小於一第二預定值；及

(c.2) 如果為是，以一預定率增加該電路之一可存取時間。

25. 一種用於以處理器為基礎的系統之電路而提供電源管理之方法，其係包含：

(a) 決定該電路之一可存取時間是否大於一第一預定值，如果為是，結束該電源供應的該電路之一系統存取時間；及

(b) 決定該電路是否在一預定時間間隔之中存取，如果為是，啟動該電路。

26. 如申請專利範圍第25項之方法，其係進一步包含：

(c) 以一第二預定值增加該第一預定值。

27. 一種用於以處理器為基礎的系統電路而提供電源管理之方法，其係包含：

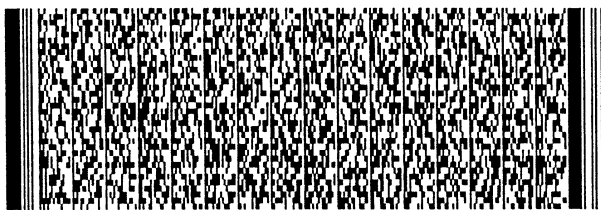
(a) 決定該電路之一操作模式；及

(b) 基於該電路的操作模式而以一第一預定位準操作電路。

28. 如申請專利範圍第27項之方法，其係進一步包含：

(c) 決定在一預定時間之中是否有來自耦合到該電路的一輸入/輸出裝置之預定活動位準，如果為是，基於該活動位準而以一第二預定位準操作電路，否則以一第三預定位準操作該電路。

29. 一種電腦可讀裝置，其係包含：



修正本有無變更實質內容是否合於修正之

#### 六、申請專利範圍

一 電腦可讀媒體，其可儲存一指令序列，當由一處理器執行時可造成該處理器：

決定該電路的系統存取時間；及

決定該系統存取時間是否小於一第一預定值，如果為是，在電路動作過程中，增加該電路之一可存取時間。

30. 如申請專利範圍第29項之電腦可讀裝置，其中該電腦可讀媒體之該等指令序列進一步造成處理器決定該系統存取時間是否大於一第二預定值，如果為是，減少該電路之可存取時間。

31. 如申請專利範圍第30項之電腦可讀裝置，其中該電腦可讀媒體之該等指令序列進一步造成處理器決定該系統存取時間是否在第一及第二預定值之間的範圍，如果為是，設定一旗號，以表示該電路的可存取時間應不改變。

32. 如申請專利範圍第28項之方法，其中(a)包含：

(a.1) 監督該電路，以決定該電路的系統存取時間；及

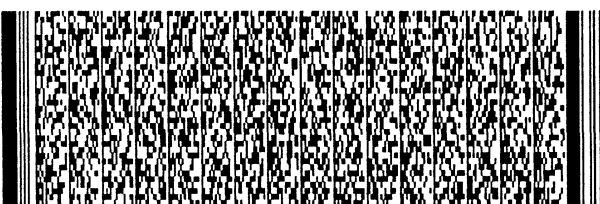
(a.2) 將該電路的系統存取時間提供給該處理器。

33. 如申請專利範圍第28項之方法，其中(b)包含：

(b.1) 決定該系統存取時間是否小於一第一預定值；及

(b.2) 如果為是，以一預定率增加該電路之一可存取時間。

34. 如申請專利範圍第28項之方法，其中(c)包含：



修正本有無變更實質內容是否准予修正。

#### 六、申請專利範圍

(c.1) 決定該系統存取時間是否大於一第二預定值；及

(c.2) 如果為是，以一預定率減少該電路之可存取時間。

35. 一種電腦可讀裝置，其係包含：

一電腦可讀媒體，其可儲存一指令序列，當由一處理器執行的時候，可造成該處理器：

(a) 決定該電路的一系統存取時間；及

(b) 決定該系統存取時間是否大於一第一預定值，如果為是，在電路動作過程中，減少該電路之可存取時間。

36. 如申請專利範圍第35項之電腦可讀裝置，其中該等儲存的指令序列係進一步造成處理器：(c) 決定該系統存取時間是否小於一第二預定值，如果為是，增加該電路之一可存取時間。

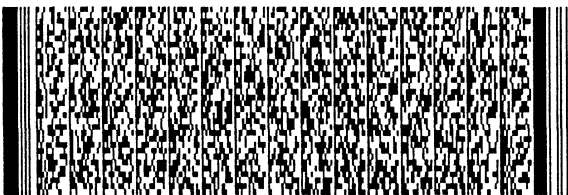
37. 如申請專利範圍第36項之電腦可讀裝置，其中(b)包含：

(b.1) 決定該系統存取時間是否大於一第一預定值；及

(b.2) 如果為是，以一預定率減少該電路之可存取時間。

38. 如申請專利範圍第37項之電腦可讀裝置，其中(c)包含：

(c.1) 決定該系統存取時間是否小於一第二預定



修正本有無變更實質內容是否准予修正。

#### 六、申請專利範圍

值；及

(c.2) 如果為是，以一預定率增加該電路之一可存取時間。

39. 一種電腦可讀裝置，其係包含：

一電腦可讀媒體，其可儲存指令序列，當由一處理器執行的時候，可造成該處理器：(a) 決定該電路之一可存取時間是否大於一第一預定值，如果為是，結束該電路電源供應的該電路之一系統存取時間；及

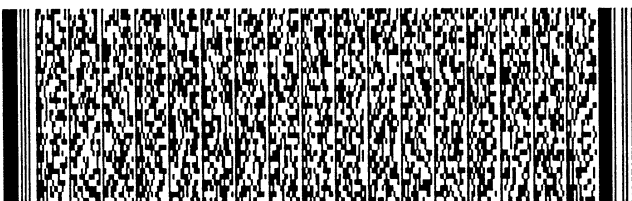
(b) 決定該電路是否在一預定時間間隔之中存取，如果為是，啟動該電路。

40. 如申請專利範圍第39項之電腦可讀裝置，其中該等指令序列係進一步造成該處理器：(c) 以一第二預定值增加該第一預定值。

41. 一種電腦可讀裝置，其係包含：

一電腦可讀媒體，其可儲存一指令序列，當由一處理器執行的時候，可造成該處理器：(a) 決定該電路之一操作模式；及(b) 基於該電路的操作模式而以一第一預定位準操作電路。

42. 如申請專利範圍第41項之電腦可讀裝置，其中該等儲存的指令序列係進一步造成該處理器決定(c) 決定在一預定時間之中是否有來自耦合到一輸入/輸出裝置的一預定活動位準，如果為是，基於該活動位準而以一第二預定位準操作電路，否則以一第三預定位準操作該電路。



修正本有無變更實質內容是否准予修正  
90年12月18日所擬之圖式

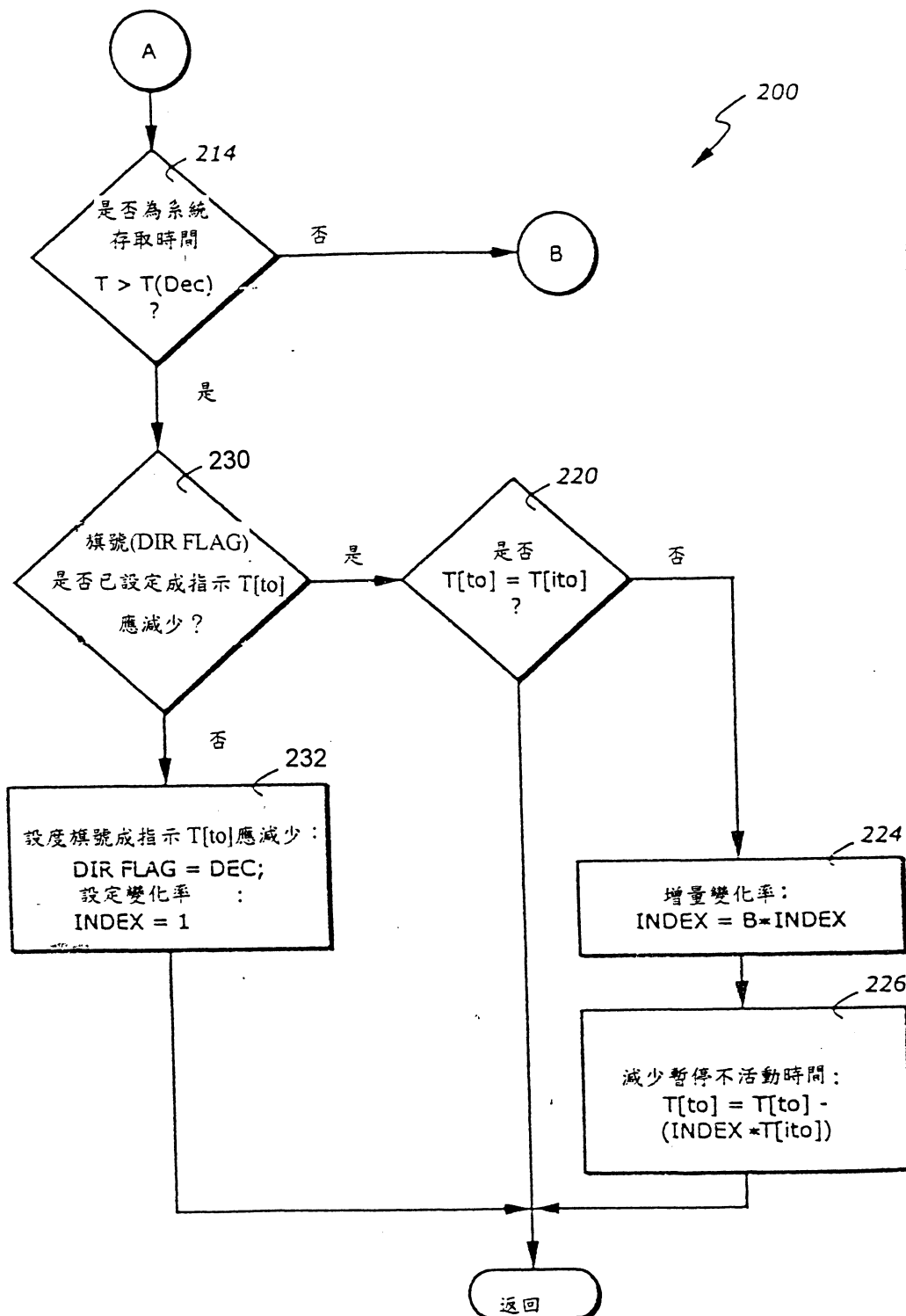


圖 5B

修正本有無變更... 90年12月18日所提之

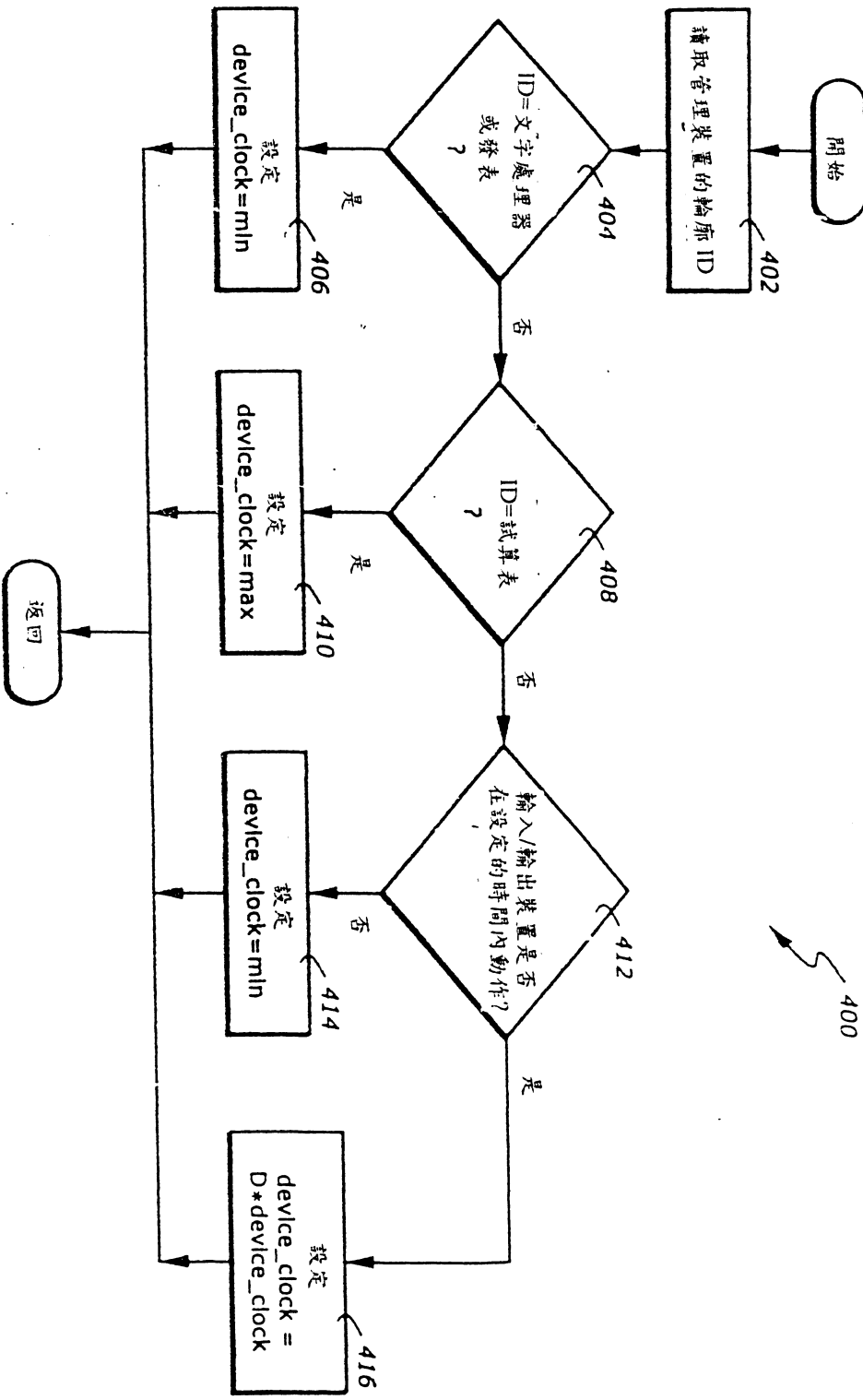


圖 7