

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成19年6月21日(2007.6.21)

【公開番号】特開2001-311964(P2001-311964A)

【公開日】平成13年11月9日(2001.11.9)

【出願番号】特願2000-128558(P2000-128558)

【国際特許分類】

G 02 F	1/1368	(2006.01)
G 09 F	9/30	(2006.01)
H 01 L	21/28	(2006.01)
H 01 L	29/786	(2006.01)

【F I】

G 02 F	1/1368	
G 09 F	9/30	3 3 8
H 01 L	21/28	E
H 01 L	29/78	6 1 2 C
H 01 L	29/78	6 1 9 B

【手続補正書】

【提出日】平成19年4月26日(2007.4.26)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置及び電子機器

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

薄膜トランジスタと、保持容量と、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電気的に接続された透光性を有する導電膜と、が少なくとも配置された第1の基板と、

少なくともカラーフィルターが配置された第2の基板と、
を有し、

前記薄膜トランジスタのゲート電極と、前記保持容量の一方の電極と、が第1の遮光性を有する導電膜から形成されており、

前記薄膜トランジスタのソース領域に電気的に接続されたソース配線と、前記ドレイン電極と、が第2の遮光性を有する導電膜から形成されており、

前記保持容量の一方の電極は、前記ソース配線と前記透光性を有する導電膜との間隙とに重なって配置されており、

前記第1の基板と前記第2の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項2】

薄膜トランジスタと、保持容量と、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電気的に接続された透光性を有する導電膜と、が少なくとも配置された第1の

基板と、

少なくともカラーフィルターが配置された第2の基板と、
を有し、

前記薄膜トランジスタのゲート電極に電気的に接続されたゲート配線と、前記保持容量の一方の電極と、が第1の遮光性を有する導電膜から形成されており、

前記薄膜トランジスタのソース領域に電気的に接続されたソース配線と、前記ドレイン電極と、が第2の遮光性を有する導電膜から形成されており、

前記保持容量の一方の電極は、前記ソース配線と前記透光性を有する導電膜との間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第1の基板と前記第2の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項3】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電気的に接続された透光性を有する導電膜と、が少なくとも配置された第1の基板と、

少なくともカラーフィルターが配置された第2の基板と、
を有し、

前記薄膜トランジスタのソース領域に電気的に接続されたソース配線と、前記薄膜トランジスタのゲート電極と、が第1の遮光性を有する導電膜から形成されており、

前記ゲート電極に電気的に接続されたゲート配線と、前記ドレイン電極と、が第2の遮光性を有する導電膜から形成されており、

前記ドレイン電極は、前記ソース配線と前記透光性を有する導電膜との間の間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第1の基板と前記第2の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項4】

請求項3において、

前記カラーフィルターの色に応じて、前記ドレイン電極の面積が異なっていることを特徴とする半導体装置。

【請求項5】

請求項4において、

前記カラーフィルターの色の比視感度に応じて、前記ドレイン電極の面積が異なっていることを特徴とする半導体装置。

【請求項6】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電気的に接続された透光性を有する導電膜と、が少なくとも配置された第1の基板と、

少なくともカラーフィルターが配置された第2の基板と、
を有し、

前記薄膜トランジスタのソース領域に電気的に接続されたソース配線と、前記薄膜トランジスタのゲート電極と、が第1の遮光性を有する導電膜から形成されており、

前記ゲート電極に電気的に接続されたゲート配線と、前記ドレイン電極と、が第2の遮光性を有する導電膜から形成されており、

前記ゲート電極は、前記ソース配線と前記透光性を有する導電膜との間の間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第1の基板と前記第2の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項7】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電

気的に接続された透光性を有する導電膜と、が少なくとも配置された第1の基板と、
少なくともカラーフィルターが配置された第2の基板と、
を有し、

前記薄膜トランジスタのソース領域に電気的に接続され第1及び第2の幅を有するソース配線と、前記薄膜トランジスタのゲート電極と、が第1の遮光性を有する導電膜から形成されており、

前記ゲート電極に電気的に接続されたゲート配線と、前記ドレイン電極と、が第2の遮光性を有する導電膜から形成されており、

前記第2の幅は前記第1の幅の2倍以上であり、

前記第2の幅を有する領域は、前記透光性を有する導電膜に重なって配置されており、
前記第1の基板と前記第2の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項8】

請求項1乃至請求項7のいずれか一において、

前記ドレイン電極の一部は、前記透光性を有する導電膜と接して重なっていることを特徴とする半導体装置。

【請求項9】

請求項1乃至請求項8のいずれか一において、

前記第1の基板と前記第2の基板との間には、前記ドレイン電極と重なる位置にスペースが形成されていることを特徴とする半導体装置。

【請求項10】

請求項1乃至請求項9のいずれか一に記載の半導体装置を用いて作製された電子機器。