

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 2 区分
 【発行日】平成 19 年 6 月 21 日 (2007.6.21)

【公開番号】特開 2001-311964 (P2001-311964A)
 【公開日】平成 13 年 11 月 9 日 (2001.11.9)
 【出願番号】特願 2000-128558 (P2000-128558)
 【国際特許分類】

G 0 2 F 1/1368 (2006.01)
G 0 9 F 9/30 (2006.01)
H 0 1 L 21/28 (2006.01)
H 0 1 L 29/786 (2006.01)

【F I】

G 0 2 F 1/1368
 G 0 9 F 9/30 3 3 8
 H 0 1 L 21/28 E
 H 0 1 L 29/78 6 1 2 C
 H 0 1 L 29/78 6 1 9 B

【手続補正書】
 【提出日】平成 19 年 4 月 26 日 (2007.4.26)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】発明の名称
 【補正方法】変更
 【補正の内容】
 【発明の名称】半導体装置及び電子機器
 【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

薄膜トランジスタと、保持容量と、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電氣的に接続された透光性を有する導電膜と、が少なくとも配置された第 1 の基板と、

少なくともカラーフィルタが配置された第 2 の基板と、
を有し、

前記薄膜トランジスタのゲート電極と、前記保持容量の一方の電極と、が第 1 の遮光性を有する導電膜から形成されており、

前記薄膜トランジスタのソース領域に電氣的に接続されたソース配線と、前記ドレイン電極と、が第 2 の遮光性を有する導電膜から形成されており、

前記保持容量の一方の電極は、前記ソース配線と前記透光性を有する導電膜との間隙と、に重なって配置されており、

前記第 1 の基板と前記第 2 の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項 2】

薄膜トランジスタと、保持容量と、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電氣的に接続された透光性を有する導電膜と、が少なくとも配置された第 1 の

基板と、

少なくともカラーフィルターが配置された第２の基板と、

を有し、

前記薄膜トランジスタのゲート電極に電氣的に接続されたゲート配線と、前記保持容量の一方の電極と、が第１の遮光性を有する導電膜から形成されており、

前記薄膜トランジスタのソース領域に電氣的に接続されたソース配線と、前記ドレイン電極と、が第２の遮光性を有する導電膜から形成されており、

前記保持容量の一方の電極は、前記ソース配線と前記透光性を有する導電膜との間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第１の基板と前記第２の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項３】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電氣的に接続された透光性を有する導電膜と、が少なくとも配置された第１の基板と、

少なくともカラーフィルターが配置された第２の基板と、

を有し、

前記薄膜トランジスタのソース領域に電氣的に接続されたソース配線と、前記薄膜トランジスタのゲート電極と、が第１の遮光性を有する導電膜から形成されており、

前記ゲート電極に電氣的に接続されたゲート配線と、前記ドレイン電極と、が第２の遮光性を有する導電膜から形成されており、

前記ドレイン電極は、前記ソース配線と前記透光性を有する導電膜との間の間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第１の基板と前記第２の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項４】

請求項３において、

前記カラーフィルターの色に応じて、前記ドレイン電極の面積が異なっていることを特徴とする半導体装置。

【請求項５】

請求項４において、

前記カラーフィルターの色の比視感度に応じて、前記ドレイン電極の面積が異なっていることを特徴とする半導体装置。

【請求項６】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電氣的に接続された透光性を有する導電膜と、が少なくとも配置された第１の基板と、

少なくともカラーフィルターが配置された第２の基板と、

を有し、

前記薄膜トランジスタのソース領域に電氣的に接続されたソース配線と、前記薄膜トランジスタのゲート電極と、が第１の遮光性を有する導電膜から形成されており、

前記ゲート電極に電氣的に接続されたゲート配線と、前記ドレイン電極と、が第２の遮光性を有する導電膜から形成されており、

前記ゲート電極は、前記ソース配線と前記透光性を有する導電膜との間の間隙と、前記ソース配線のエッジの一部と、前記透光性を有する導電膜のエッジの一部と、に重なって配置されており、

前記第１の基板と前記第２の基板との間には、液晶が封止されていることを特徴とする半導体装置。

【請求項７】

薄膜トランジスタと、前記薄膜トランジスタのドレイン領域にドレイン電極を介して電

氣的に接続された透光性を有する導電膜と、が少なくとも配置された第 1 の基板と、
少なくともカラーフィルターが配置された第 2 の基板と、
を有し、

前記薄膜トランジスタのソース領域に電氣的に接続され第 1 及び第 2 の幅を有するソー
ス配線と、前記薄膜トランジスタのゲート電極と、が第 1 の遮光性を有する導電膜から形
成されており、

前記ゲート電極に電氣的に接続されたゲート配線と、前記ドレイン電極と、が第 2 の遮
光性を有する導電膜から形成されており、

前記第 2 の幅は前記第 1 の幅の 2 倍以上であり、

前記第 2 の幅を有する領域は、前記透光性を有する導電膜に重なって配置されており、

前記第 1 の基板と前記第 2 の基板との間には、液晶が封止されていることを特徴とする
半導体装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一において、

前記ドレイン電極の一部は、前記透光性を有する導電膜と接して重なっていることを特
徴とする半導体装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一において、

前記第 1 の基板と前記第 2 の基板との間には、前記ドレイン電極と重なる位置にスペー
サが形成されていることを特徴とする半導体装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一に記載の半導体装置を用いて作製された電子機器。