



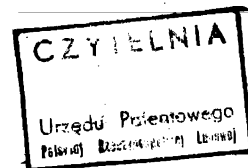
Patent dodatkowy
do patentu nr _____

Zgłoszono: 26.10.76 (P. 193287)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 08.05.78

Opis patentowy opublikowano: 31.03.1981



Int. Cl.² G01R 31/28

Twórca wynalazku: Zdzisław Hulacki

Uprawniony z patentu: Instytut Obróbki Skrawaniem, Kraków (Polska)

Układ elektryczno-logiczny próbnika poziomów logicznych

1

Przedmiotem wynalazku jest układ elektryczno-logiczny próbnika poziomów logicznych, przeznaczony do badania i analizowania cyfrowych układów logicznych.

Dotychczas do badania cyfrowych układów logicznych stosuje się oscyloskopy z pamięcią, lub inne przyrządy pomiarowe.

Układ według wynalazku zawiera elementy logiczne, tranzystor, diody półprzewodnikowe, kondensatory i rezystory a jego istotą jest to, że dwa elementy logiczne tworzą zespół monowibratorów i są połączone ze sobą w ten sposób, że wejściem zespołu jest wejście pierwszego elementu, którego wyjście jest połączone z wejściem drugiego elementu, a wyjście pierwsze elementu drugiego łączy się poprzez kondensator z drugim wejściem elementu pierwszego, zaś wyjście drugie elementu drugiego łączy się poprzez kondensator z wejściem elementu drugiego i stanowi wyjście zespołu. Drugie wejście elementu pierwszego jest połączone z dodatnim biegunem źródła zasilania poprzez rezystor i z masą układu poprzez diodę krzemową lub zespół diod, a wejście elementu drugiego łączy się z dodatnim biegunem źródła zasilania poprzez rezystor i z masą układu poprzez diodę krzemową lub zespół diod.

Układ według wynalazku jest podręcznym przyrządem diagnostycznym i pozwala na proste i

2

szybkie sprawdzanie i analizowanie działania cyfrowych układów logicznych.

Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat elektryczno-logiczny układu, a fig. 2 przebiegi impulsów elektrycznych w poszczególnych punktach układu.

Układ składa się z elementów logicznych 1—12, monowibratorów M1 i M2, tranzystora T1, rezystorów R1—R8, diod półprzewodnikowych D1—D5 i kondensatorów C1 i C2, połączonych ze sobą w ten sposób, że wejściem układu jest wejście elementu logicznego 1, które jest połączone poprzez rezystor R3 z bazą tranzystora T1. Wyjście elementu logicznego 1 jest połączone z wejściem elementów logicznych 2, 4 i 10. Wyjście elementu logicznego 2 jest połączone z wejściem elementów logicznych 3 i 6 i z drugim wejściem elementu logicznego 4. Wyjście Q elementu logicznego 3 (spełniającego funkcję logiczną $Q = \overline{AB}$ i $\overline{Q} =$ negacja Q) jest połączone z drugim wejściem elementu 2 poprzez kondensator C1 oraz z drugim wejściem elementu 6, a wyjście $\overline{Q}$ elementu 3 jest połączone z drugim wejściem tego elementu poprzez kondensator C2 oraz z wejściem elementu 8.

Wyjście elementu 4 jest połączone z wejściem monowibratora M1 a wyjście monowibratora M1 łączy się z wejściem elementu 5. Drugie wejś-

cie elementu 5 jest połączone z drugim wejściem elementu 2 oraz poprzez rezystor R1 z dodatnim biegunem źródła zasilania Uz oraz z masą układu poprzez diodę krzemową D1. Wyjście elementu 5 jest połączone z drugim wejściem elementu 8, a wyjście elementu 8 jest połączone z wejściem elementu 9. Wyjście elementu 6 jest połączone z wejściem monowibratora M2, który łączy się z wejściem elementu 7. Drugie wejście elementu 7 jest połączone z drugim wejściem elementu 3 i poprzez rezystor R2 z dodatnim biegunem źródła zasilania Uz oraz poprzez diodę krzemową D2 z masą układu.

Wyjście elementu 7 jest połączone z drugim wejściem elementu 9. Wyjście elementu 9 jest połączone z wejściem elementu 12. Baza tranzystora T1 jest połączona z masą układu poprzez rezystor R4 oraz z wyjściem elementu 11 poprzez rezystor R5. Emiter tranzystora T1 jest połączony z masą układu, a kolektor z wejściem elementu logicznego 11 oraz z dodatnim biegunem źródła zasilania Uz poprzez rezystor R6. Drugie wejście elementu 11 łączy się z wyjściem elementu 10 a wyjście elementu 11 łączy się również z drugim wejściem elementu 12 oraz z katodą diody D5. Wyjście elementu 12 łączy się z katodą diody D3. Anoda diody D3 łączy się z katodą diody D4 oraz poprzez rezystor R7 z anodą diody D5. Anoda diody luminescencyjnej D4 łączy się poprzez rezystor R8 z dodatnim biegunem źródła zasilania Uz.

Cały układ próbnika jest umieszczony w obudowie w kształcie płótra, którego końcówkę stanowi elektroda będąca wejściem układu. Wyjściem układu jest dioda luminescencyjna, która swoim światłem wskazuje stan logiczny badanego punktu układu cyfrowego. Układ rozróżnia poziomy logiczne „0” i „1” oraz stan wejścia nie podłączonego. Układ jest zasilany z zewnątrz napięciem stałym, tym samym co badany układ cyfrowy, ze względu na wspólny układ odniesienia badanych poziomów logicznych. Układ jest podzielony na dwa tory pomiarowe przy czym tor pierwszy składa się z elementów logicznych 10 i 11, tranzystora T1, diody D5 i rezystorów R3 — R7 i służy do wykrywania wejść nie podłączonych a tor drugi stanowi pozostała część układu, która służy do wykrywania stanów logicznych.

W torze pierwszym układu tranzystor T1 ma tak ustawiony punkt pracy, że nasycy się tylko wtedy, gdy na wejściu układu jest stan logiczny i pochodzący z wyjścia bramki sterującej to wejście. Układ ma więc w punkcie 4 stan logiczny „0”, gdy wejście nie jest podłączone, wtedy bowiem tranzystor T1 nie nasycy się i punkt 2 ma stan „1” a wejście przez elementy logiczne jest traktowane jako stan „1” w związku z czym punkt 3

ma też stan logiczny „1”. W takim przypadku zostaje otwarty obwód złożony z diody D4 i D5 oraz rezystorów R7 i R8. Dioda D4 świeci wtedy światłem niepełnym. W przypadku stanów logicznych „0” i „1” na wejściu, punkt 4 ma stan logiczny „1” w związku z czym prąd diody D4 może płynąć tylko przez obwód złożony z diod D3 i D4 i rezystora R8 i jeżeli ten obwód jest otwarty to dioda D4 świeci pełnym światłem, zaś gdy jest zamknięty dioda D4 nie świeci. Świecenie diody D4 określa stan logiczny „1” wejścia (wtedy punkt 6 ma poziom logiczny „0”), a brak świecenia diody D4 oznacza stan logiczny „0” wejścia (wtedy punkt 6 ma poziom logiczny „1”). Działanie drugiej części układu przedstawiają przebiegi czasowe napięć (poziomów logicznych) w punktach 1, 4, 5 i 6 układu, uwidocznione na fig. 2. Z przebiegów czasowych napięć wynika, że układ pozwala na wykrywanie zmiany stanu logicznego krótkich pojedynczych impulsów, których czas trwania wydłuża się do czasu wyraźnie zauważalnego wzrokowo przez błysnięcie diody lub jej zgaśnięcie.

Układ pozwala również na wykrywanie zmiany stanu logicznego, któremu towarzyszy pojedynczy impuls lub kilka bardzo krótkich impulsów, przy czym przy większej częstotliwości badanego przebiegu układ zaczyna migać ze stałą częstotliwością własną z tym, że intensywność przygasania diody jest odwrotnie proporcjonalna do częstotliwości wejściowej.

Zastrzeżenia patentowe

1. Układ elektryczno-logiczny próbnika poziomów logicznych zawierający elementy logiczne, tranzystor, diody półprzewodnikowe, kondensatory i rezystory, **znamienny tym**, że elementy logiczne (2 i 3) tworzą zespół monowibratorów i są połączone ze sobą w ten sposób, że wejściem zespołu jest wejście elementu (2), którego wyjście jest połączone z wejściem (B) elementu (3), a wyjście (Q) elementu (3) łączy się poprzez kondensator (C1) z drugim wejściem elementu (2), zaś wyjście ($\overline{Q}$) elementu (3) łączy się poprzez kondensator (C2) z wejściem (A) elementu (3) i stanowi wyjście zespołu.

2. Układ według zastrz. 1, **znamienny tym**, że drugie wejście elementu (2) jest połączone z dodatnim biegunem źródła zasilania (Uz) poprzez rezystor (R1) i z masą układu poprzez diodę krzemową (D1) lub zespół diod, a wejście (A) elementu (3) łączy się z dodatnim biegunem zasilania (Uz) poprzez rezystor (R2) i z masą układu poprzez diodę krzemową (D2) lub zespół diod.

