

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 11 月 17 日 (17.11.2016)



(10) 国际公布号
WO 2016/179882 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) H01L 29/786 (2006.01)
H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2015/082012
- (22) 国际申请日: 2015 年 6 月 23 日 (23.06.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510246193.3 2015 年 5 月 14 日 (14.05.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO.,LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 李文辉 (LI, Wenhui); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广

东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: ESL-TYPE TFT SUBSTRATE STRUCTURE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: ESL 型 TFT 基板结构及其制作方法

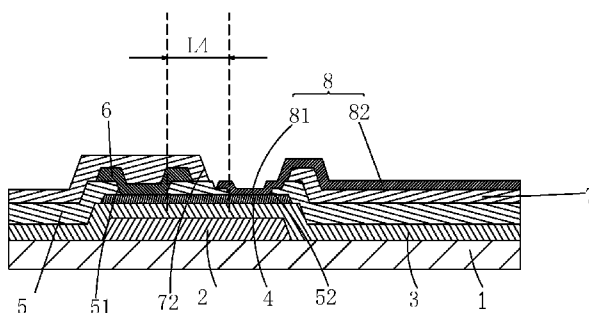


图2

(57) Abstract: An ESL-type TFT substrate structure and a manufacturing method therefor. In the ESL-type TFT substrate structure, a first via (51) and a second via (52) respectively are provided at either side of an etching barrier layer (5) corresponding to an oxide semiconductor layer (4); a drain electrode (6) runs through the first via (51) to contact the oxide semiconductor layer (4); a passivation protection layer (7) is provided with a through hole (72) in communication with the second via (52); and provided on the passivation protection layer (7) is an electrode layer (8), one side thereof is in relative proximity to the drain electrode (6) and contacts the oxide semiconductor layer (4) via the through hole (72) and the second via (52) to form a source electrode (81), while the other side extends in the relative direction away from the drain electrode (6) to constitute a pixel electrode (82). The ESL-type TFT substrate structure is provided with a reduced groove length, which on the one hand allows the TFT to be provided with great electrical conductivity, while on the other hand allows the size of the TFT to be reduced, thus increasing pixel aperture ratio and reducing the difficulty in pixel designing.

(57) 摘要:

[见续页]

WO 2016/179882 A1



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种 ESL 型 TFT 基板结构及其制作方法。该 ESL 型 TFT 基板结构中，蚀刻阻挡层（5）对应氧化物半导体层（4）的两侧分别设有第一过孔（51）与第二过孔（52）；漏极（6）经由第一过孔（51）接触氧化物半导体层（4）；钝化保护层（7）设有与第二过孔（52）贯通的通孔（72）；电极层（8）设于钝化保护层（7）上，其一侧相对靠近漏极（6）并经由通孔（72）与第二过孔（52）接触氧化物半导体层（4），构成源极（81），另一侧沿相对远离漏极（6）的方向延伸，构成像素电极（82）。该 ESL 型 TFT 基板结构具有较小的沟道长度，一方面使得 TFT 具有良好的导电能力，一方面使 TFT 尺寸较小，从而提高像素开口率，降低像素设计难度。

ESL 型 TFT 基板结构及其制作方法

技术领域

5 本发明涉及显示技术领域，尤其涉及一种 ESL 型 TFT 基板结构及其制作方法。

背景技术

10 在显示技术领域，液晶显示器（Liquid Crystal Display, LCD）与有机发光二极管显示器（Organic Light Emitting Diode, OLED）等平板显示器已经逐步取代 CRT 显示器，广泛的应用于液晶电视、手机、个人数字助理、数字相机、计算机屏幕或笔记本电脑屏幕等。

15 显示面板是 LCD、OLED 的重要组成部分。不论是 LCD 的显示面板，还是 OLED 的显示面板，通常都具有薄膜晶体管（Thin Film Transistor, TFT）基板。以 LCD 的显示面板为例，其主要是由一 TFT 基板、一彩色滤光片基板（Color Filter, CF）、以及配置于两基板间的液晶层（Liquid Crystal Layer）所构成，其工作原理是通过在 TFT 基板与 CF 基板上施加驱动电压来控制液晶层中液晶分子的旋转，将背光模组的光线折射出来产生画面。

20 目前，现有的 TFT 基板主要有：共平面（Coplanar）型、具有蚀刻阻挡层（Etch Stop Layer, ESL）型、背沟道蚀刻（Back Channel Etch, BCE）型等多种类型。

请参阅图 1，现有的 ESL 型 TFT 基板包括基板 10、依次设于基板 10 上的栅极 20、栅极绝缘层 30、氧化物半导体层 40、蚀刻阻挡层 50、源极 61、漏极 62、钝化保护层 70、及像素电极 80。

25 图 1 所示的 ESL 型 TFT 基板采用蚀刻阻挡层 ESL 来避免背沟道损伤，但由于制程精度存在偏差（如曝光制程的对位偏差，蚀刻制程的线宽偏差等），源极 61 与漏极 62 必须与蚀刻阻挡层 50 存在一定的重叠长度 L1 和 L3，加上在现有的制程能力下源极 61 与漏极 62 之间的最小狭缝长度 L2，实际的沟道长度 L 为 L1、L2、L3 之和，即 $L=L1+L2+L3$ ，大于同样设计的 BCE 型 TFT 基板内背沟道的长度，BCE 型 TFT 基板内背沟道的长度即为源极与漏极之间的最小狭缝长度 L2。

30 较大的沟道长度 L，一方面容易造成 TFT 的导电性能下降，另一方面使 TFT 尺寸增大，从而造成像素的开口率下降，增加了像素设计的难度。

发明内容

本发明的目的在于提供一种 ESL 型 TFT 基板结构,其具有较小的沟道长度,一方面使得 TFT 具有良好的导电能力,一方面使 TFT 尺寸较小,从而可以提高像素开口率,降低像素设计难度。

- 5 本发明的目的还在于提供一种 ESL 型 TFT 基板的制作方法,能够减小沟道长度,提高 TFT 的导电能力,同时减小 TFT 尺寸,从而可以提高像素开口率,降低像素设计难度。

为实现上述目的,本发明提供一种 ESL 型 TFT 基板结构,包括:
基板;

- 10 设于所述基板上的栅极;
 设于所述栅极及基板上的栅极绝缘层;
 位于所述栅极上方设于所述栅极绝缘层上的氧化物半导体层;
 设于所述氧化物半导体层上的蚀刻阻挡层,所述蚀刻阻挡层对应所述氧化物半导体层的两侧分别设有第一过孔、与第二过孔;
15 设于所述蚀刻阻挡层上经由第一过孔接触氧化物半导体层的漏极;
 设于所述漏极与蚀刻阻挡层上的钝化保护层,所述钝化保护层设有与第二过孔贯通的通孔;
 设于所述钝化保护层上的电极层;所述电极层的一侧相对靠近所述漏极并经由所述通孔与第二过孔接触氧化物半导体层,构成源极;所述电极
20 层的另一侧沿相对远离所述漏极的方向延伸,构成像素电极。
 所述源极与所述漏极在所述栅极上方的空间内无交叠。
 所述源极与所述漏极在所述栅极上方的空间内有交叠。
 所述氧化物半导体层的材料为铟镓锌氧化物。
 所述电极层的材料为氧化铟锡。

- 25 本发明还提供一种 ESL 型 TFT 基板结构,包括:
 基板;
 设于所述基板上的栅极;
 设于所述栅极及基板上的栅极绝缘层;
 位于所述栅极上方设于所述栅极绝缘层上的氧化物半导体层;
30 设于所述氧化物半导体层上的蚀刻阻挡层,所述蚀刻阻挡层对应所述氧化物半导体层的两侧分别设有第一过孔、与第二过孔;
 设于所述蚀刻阻挡层上经由第一过孔接触氧化物半导体层的漏极;
 设于所述漏极与蚀刻阻挡层上的钝化保护层,所述钝化保护层设有与第二过孔贯通的通孔;及

设于所述钝化保护层上的电极层；所述电极层的一侧相对靠近所述漏极并经由所述通孔与第二过孔接触氧化物半导体层，构成源极；所述电极层的另一侧沿相对远离所述漏极的方向延伸，构成像素电极；

其中，所述源极与所述漏极在所述栅极上方的空间内无交叠；

5 其中，所述氧化物半导体层的材料为铟镓锌氧化物；

其中，所述电极层的材料为氧化铟锡。

本发明还提供一种 ESL 型 TFT 基板的制作方法，包括以下步骤：

步骤 1、提供一基板，在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，得到栅极；

10 步骤 2、在所述栅极及基板上沉积栅极绝缘层；在所述栅极绝缘层上沉积并图案化氧化物半导体层；

步骤 3、在所述氧化物半导体层上沉积蚀刻阻挡层，并采用灰阶光罩对所述蚀刻阻挡层进行图案化处理，将对应于所述氧化物半导体层一侧上方的蚀刻阻挡层完全蚀刻掉，暴露出所述氧化物半导体层的一侧区域，形成
15 通透的第一过孔，将对应于所述氧化物半导体层另一侧上方的蚀刻阻挡层部分蚀刻掉，不暴露出所述氧化物半导体层的另一侧区域，形成盲孔形式的第二过孔；

所述第一、第二过孔之间的间隔距离定义出沟道长度；

步骤 4、在所述蚀刻阻挡层上沉积第二金属层，并对所述第二金属层进行图案化处理，得到漏极；所述漏极经由所述第一过孔与所述氧化物半导体层相接触；
20

步骤 5、在所述漏极与蚀刻阻挡层上沉积钝化保护层，并对钝化保护层进行图案化处理，形成与所述盲孔形式的第二过孔贯通的通孔，同时将所述盲孔形式的第二过孔完全挖开，形成通透的第二过孔，保持沟道长度不
25 变；

步骤 6、在所述钝化保护层上沉积并图案化电极层，所述电极层的一侧相对靠近所述漏极并经由所述通孔与第二过孔接触氧化物半导体层，构成源极；所述电极层的另一侧沿相对远离所述漏极的方向延伸，构成像素电极。

30 所述步骤 3 具体包括以下步骤：

步骤 31、在所述蚀刻阻挡层上涂布光阻层，采用灰阶光罩对所述光阻层进行曝光、显影，分别得到对应位于所述氧化物半导体层一侧上方的全曝光区域，及对应位于所述氧化物半导体层另一侧上方的半曝光区域；

步骤 32、以所述光阻层为遮蔽层，对所述蚀刻阻挡层进行蚀刻，将对

应位于所述全曝光区域下方的蚀刻阻挡层完全蚀刻掉，得到通透的第一过孔，将对应位于所述半曝光区域下方的蚀刻阻挡层部分蚀刻掉，形成盲孔形式的第二过孔；

步骤 33、剥离所述光阻层。

5 所述步骤 32 中，所述蚀刻采用干法蚀刻工艺。

所述源极与所述漏极在所述栅极上方的空间内无交叠。

所述源极与所述漏极在所述栅极上方的空间内有交叠。

本发明的有益效果：本发明提供的一种 ESL 型 TFT 基板结构，设置同一电极层既作为源极，又作为像素电极，且漏极与源极分别位于不同层别，
10 使得 TFT 的沟道长度较小，一方面能够使 TFT 具有良好的导电能力，一方面能够使 TFT 尺寸较小，从而可以提高像素开口率，降低像素设计难度。
本发明提供的一种 ESL 型 TFT 基板的制作方法，先采用灰阶光罩对蚀刻阻挡层进行图案化处理，得到通透的第一过孔与盲孔形式的第二过孔，通过第一、第二过孔之间的间隔距离定义出沟道长度，再形成漏极，然后沉积
15 并图案化钝化保护层，同时将所述盲孔形式的第二过孔完全挖开，保持沟道长度不变，最后形成同时作为源极与像素电极的电极层，能够减小沟道长度，提高 TFT 的导电能力，同时减小 TFT 尺寸，从而可以提高像素开口率，降低像素设计难度。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。
20

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。
25

附图中，

图 1 为现有的 ESL 型 TFT 基板的剖面结构示意图；

图 2 为本发明 ESL 型 TFT 基板结构的第一实施例的剖面示意图；

图 3 为本发明 ESL 型 TFT 基板结构的第二实施例的剖面示意图；

30 图 4 为本发明 ESL 型 TFT 基板的制作方法的流程图；

图 5 为本发明 ESL 型 TFT 基板的制作方法的步骤 1 的示意图；

图 6 为本发明 ESL 型 TFT 基板的制作方法的步骤 2 的示意图；

图 7 至图 9 为本发明 ESL 型 TFT 基板的制作方法的步骤 3 的示意图；

图 10 为本发明 ESL 型 TFT 基板的制作方法的步骤 4 的示意图；

图 11 为本发明 ESL 型 TFT 基板的制作方法的步骤 5 的示意图;

图 12 为本发明 ESL 型 TFT 基板的制作方法的步骤 6 的示意图。

具体实施方式

5 为更进一步阐述本发明所采取的技术手段及其效果, 以下结合本发明的优选实施例及其附图进行详细描述。

本发明首先提供一种 ESL 型 TFT 基板结构。图 2 所示为本发明 ESL 型 TFT 基板结构第一实施例的示意图, 该 ESL 型 TFT 基板结构包括:

基板 1;

10 设于所述基板 1 上的栅极 2;

设于所述栅极 2 及基板 1 上的栅极绝缘层 3;

位于所述栅极 2 上方设于所述栅极绝缘层 2 上的氧化物半导体层 4;

15 设于所述氧化物半导体层 4 上的蚀刻阻挡层 5, 所述蚀刻阻挡层 5 对应所述氧化物半导体层 4 的两侧分别设有第一过孔 51、与第二过孔 52; 所述第一、第二过孔 51、52 之间的间隔距离 L4 定义出了沟道长度;

设于所述蚀刻阻挡层 ESL 上经由第一过孔 51 接触氧化物半导体层 4 的漏极 6;

设于所述漏极 6 与蚀刻阻挡层 5 上的钝化保护层 7, 所述钝化保护层 7 设有与第二过孔 52 贯通的通孔 72;

20 设于所述钝化保护层 7 上的电极层 8, 所述电极层 8 的一侧相对靠近所述漏极 6 并经由所述通孔 72 与第二过孔 52 接触氧化物半导体层 4, 构成源极 81; 所述电极层 8 的另一侧沿相对远离所述漏极 6 的方向延伸, 构成像素电极 82。

25 具体地, 所述氧化物半导体层 4 的材料为铟镓锌氧化物 (Indium Gallium Zinc Oxide, IGZO)。所述电极层 8 的材料为氧化铟锡 (Indium Tin Oxide, ITO)。

值得一提的是, 在图 2 所示的第一实施例中, 所述源极 81 与所述漏极 6 在所述栅极 2 上方的空间内无交叠。

30 图 3 所示为本发明 ESL 型 TFT 基板结构第二实施例的示意图, 该第二实施例与第一实施例的区别在于, 所述源极 81 与所述漏极 6 在所述栅极 2 上方的空间内有交叠, 相应对所述电极层 8 的制程精度要求相对较低一些。其余均与第一实施例相同, 此处不再赘述。

本发明的 ESL 型 TFT 基板结构, 设置同一电极层 8 既作为源极 81, 又作为像素电极 82, 且漏极 6 与源极 81 分别位于不同层别, 使得 TFT 的沟

道长度为所述第一、第二过孔 51、52 之间的间隔距离 L4，小于现有的 ESL 型 TFT 基板的沟道长度，一方面能够使 TFT 具有良好的导电能力，一方面能够使 TFT 尺寸较小，从而可以提高像素开口率，降低像素设计难度。

请参阅图 4，本发明还提供一种 ESL 型 TFT 基板的制作方法，包括以下步骤：

步骤 1、如图 5 所示，提供一基板 1，在所述基板 1 上沉积第一金属层，并对所述第一金属层进行图案化处理，得到栅极 2。

步骤 2、如图 6 所示，在所述栅极 2 及基板 1 上沉积栅极绝缘层 3；在所述栅极绝缘层 3 上沉积并图案化氧化物半导体层 4。

具体地，所述氧化物半导体层 4 的材料为 IGZO。

步骤 3、如图 7 至 9 所示，在所述氧化物半导体层 4 上沉积蚀刻阻挡层 5，并采用灰阶光罩对所述蚀刻阻挡层 5 进行图案化处理，将对应于所述氧化物半导体层 4 一侧上方的蚀刻阻挡层 5 完全蚀刻掉，暴露出所述氧化物半导体层 4 的一侧区域，形成通透的第一过孔 51，将对应于所述氧化物半导体层 4 另一侧上方的蚀刻阻挡层 5 部分蚀刻掉，不暴露出所述氧化物半导体层 4 的另一侧区域，形成盲孔形式的第二过孔 52。所述第一、第二过孔 51、52 之间的间隔距离 L4 定义出沟道长度。

具体地，该步骤 3 具体包括以下步骤：

步骤 31、如图 7 所示，在所述蚀刻阻挡层 5 上涂布光阻层 30，采用灰阶光罩对所述光阻层 30 进行曝光、显影，分别得到对应位于所述氧化物半导体层 4 一侧上方的全曝光区域 301，及对应位于所述氧化物半导体层 4 另一侧上方的半曝光区域 302。

步骤 32、如图 8 所示，以所述光阻层 30 为遮蔽层，对所述蚀刻阻挡层 5 进行蚀刻，将对应位于所述全曝光区域 301 下方的蚀刻阻挡层 5 完全蚀刻掉，得到通透的第一过孔 51，将对应位于所述半曝光区域 302 下方的蚀刻阻挡层 5 部分蚀刻掉，形成盲孔形式的第二过孔 52。

步骤 33、如图 9 所示，剥离所述光阻层 30。

步骤 4、如图 10 所示，在所述蚀刻阻挡层 5 上沉积第二金属层，并对所述第二金属层进行图案化处理，得到漏极 6；所述漏极 6 经由所述第一过孔 51 与所述氧化物半导体层 4 相接触。

步骤 5、如图 11 所示，在所述漏极 6 与蚀刻阻挡层 5 上沉积钝化保护层 7，并对钝化保护层 7 进行图案化处理，形成与所述盲孔形式的第二过孔 52 贯通的通孔 72，同时将所述盲孔形式的第二过孔 52 完全挖开，形成通透的第二过孔 52，保持沟道长度不变。

步骤6、如图12所示，在所述钝化保护层7上沉积并图案化电极层8，所述电极层8的一侧相对靠近所述漏极6并经由所述通孔72与第二过孔52接触氧化物半导体层4，构成源极81；所述电极层8的另一侧沿相对远离所述漏极6的方向延伸，构成像素电极82。

5 具体地，所述电极层8的材料为ITO。

图12示意出了所述源极81与所述漏极6在所述栅极2上方的空间内无交叠，当然，受制程精度的限制，所述源极81与所述漏极6也可如图3所示那样在所述栅极2上方的空间内有交叠。

上述ESL型TFT基板的制作方法，先采用灰阶光罩对蚀刻阻挡层5进行图案化处理，得到通透的第一过孔51与盲孔形式的第二过孔52，通过第一、第二过孔51、52之间的间隔距离L4定义出沟道长度，再形成漏极6，然后沉积并图案化钝化保护层7，同时将所述盲孔形式的第二过孔52完全挖开，保持沟道长度不变，最后形成同时作为源极81与像素电极82的电极层，能够减小沟道长度，提高TFT的导电能力，同时减小TFT尺寸，从而可以提高像素开口率，降低像素设计难度。

综上所述，本发明的ESL型TFT基板结构，设置同一电极层既作为源极，又作为像素电极，且漏极与源极分别位于不同层别，使得TFT的沟道长度较小，一方面能够使TFT具有良好的导电能力，一方面能够使TFT尺寸较小，从而可以提高像素开口率，降低像素设计难度。本发明的ESL型TFT基板的制作方法，先采用灰阶光罩对蚀刻阻挡层进行图案化处理，得到通透的第一过孔与盲孔形式的第二过孔，通过第一、第二过孔之间的间隔距离定义出沟道长度，再形成漏极，然后沉积并图案化钝化保护层，同时将所述盲孔形式的第二过孔完全挖开，保持沟道长度不变，最后形成同时作为源极与像素电极的电极层，能够减小沟道长度，提高TFT的导电能力，同时减小TFT尺寸，从而可以提高像素开口率，降低像素设计难度。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

- 1、一种 ESL 型 TFT 基板结构，包括：
基板；
5 设于所述基板上的栅极；
设于所述栅极及基板上的栅极绝缘层；
位于所述栅极上方设于所述栅极绝缘层上的氧化物半导体层；
设于所述氧化物半导体层上的蚀刻阻挡层，所述蚀刻阻挡层对应所述
氧化物半导体层的两侧分别设有第一过孔、与第二过孔；
10 设于所述蚀刻阻挡层上经由第一过孔接触氧化物半导体层的漏极；
设于所述漏极与蚀刻阻挡层上的钝化保护层，所述钝化保护层设有与
第二过孔贯通的通孔；及
设于所述钝化保护层上的电极层；所述电极层的一侧相对靠近所述漏
极并经由所述通孔与第二过孔接触氧化物半导体层，构成源极；所述电极
15 层的另一侧沿相对远离所述漏极的方向延伸，构成像素电极。
- 2、如权利要求 1 所述的 ESL 型 TFT 基板结构，其中，所述源极与所
述漏极在所述栅极上方的空间内无交叠。
- 3、如权利要求 1 所述的 ESL 型 TFT 基板结构，其中，所述源极与所
述漏极在所述栅极上方的空间内有交叠。
- 20 4、如权利要求 1 所述的 ESL 型 TFT 基板结构，其中，所述氧化物半
导体层的材料为铟镓锌氧化物。
- 5、如权利要求 1 所述的 ESL 型 TFT 基板结构，其中，所述电极层的
材料为氧化铟锡。
- 6、一种 ESL 型 TFT 基板结构，包括：
25 基板；
设于所述基板上的栅极；
设于所述栅极及基板上的栅极绝缘层；
位于所述栅极上方设于所述栅极绝缘层上的氧化物半导体层；
设于所述氧化物半导体层上的蚀刻阻挡层，所述蚀刻阻挡层对应所述
30 氧化物半导体层的两侧分别设有第一过孔、与第二过孔；
设于所述蚀刻阻挡层上经由第一过孔接触氧化物半导体层的漏极；
设于所述漏极与蚀刻阻挡层上的钝化保护层，所述钝化保护层设有与
第二过孔贯通的通孔；及

设于所述钝化保护层上的电极层；所述电极层的一侧相对靠近所述漏极并经由所述通孔与第二过孔接触氧化物半导体层，构成源极；所述电极层的另一侧沿相对远离所述漏极的方向延伸，构成像素电极；

其中，所述源极与所述漏极在所述栅极上方的空间内无交叠；

5 其中，所述氧化物半导体层的材料为铟镓锌氧化物；

其中，所述电极层的材料为氧化铟锡。

7、一种 ESL 型 TFT 基板的制作方法，包括以下步骤：

步骤 1、提供一基板，在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，得到栅极；

10 步骤 2、在所述栅极及基板上沉积栅极绝缘层；在所述栅极绝缘层上沉积并图案化氧化物半导体层；

步骤 3、在所述氧化物半导体层上沉积蚀刻阻挡层，并采用灰阶光罩对所述蚀刻阻挡层进行图案化处理，将对应于所述氧化物半导体层一侧上方的蚀刻阻挡层完全蚀刻掉，暴露出所述氧化物半导体层的一侧区域，形成
15 通透的第一过孔，将对应于所述氧化物半导体层另一侧上方的蚀刻阻挡层部分蚀刻掉，不暴露出所述氧化物半导体层的另一侧区域，形成盲孔形式的第二过孔；

所述第一、第二过孔之间的间隔距离定义出沟道长度；

步骤 4、在所述蚀刻阻挡层上沉积第二金属层，并对所述第二金属层进行
20 图案化处理，得到漏极；所述漏极经由所述第一过孔与所述氧化物半导体层相接触；

步骤 5、在所述漏极与蚀刻阻挡层上沉积钝化保护层，并对钝化保护层进行图案化处理，形成与所述盲孔形式的第二过孔贯通的通孔，同时将所述盲孔形式的第二过孔完全挖开，形成通透的第二过孔，保持沟道长度不
25 变；

步骤 6、在所述钝化保护层上沉积并图案化电极层，所述电极层的一侧相对靠近所述漏极并经由所述通孔与第二过孔接触氧化物半导体层，构成源极；所述电极层的另一侧沿相对远离所述漏极的方向延伸，构成像素电极。

30 8、如权利要求 7 所述的 ESL 型 TFT 基板的制作方法，其中，所述步骤 3 具体包括以下步骤：

步骤 31、在所述蚀刻阻挡层上涂布光阻层，采用灰阶光罩对所述光阻层进行曝光、显影，分别得到对应位于所述氧化物半导体层一侧上方的全曝光区域，及对应位于所述氧化物半导体层另一侧上方的半曝光区域；

步骤 32、以所述光阻层为遮蔽层，对所述蚀刻阻挡层进行蚀刻，将对应位于所述全曝光区域下方的蚀刻阻挡层完全蚀刻掉，得到通透的第一过孔，将对应位于所述半曝光区域下方的蚀刻阻挡层部分蚀刻掉，形成盲孔形式的第二过孔；

5 步骤 33、剥离所述光阻层。

9、如权利要求 8 所述的 ESL 型 TFT 基板的制作方法，其中，所述步骤 32 中，所述蚀刻采用干法蚀刻工艺。

10、如权利要求 7 所述的 ESL 型 TFT 基板的制作方法，其中，所述源极与所述漏极在所述栅极上方的空间内无交叠。

10 11、如权利要求 7 所述的 ESL 型 TFT 基板的制作方法，其中，所述源极与所述漏极在所述栅极上方的空间内有交叠。

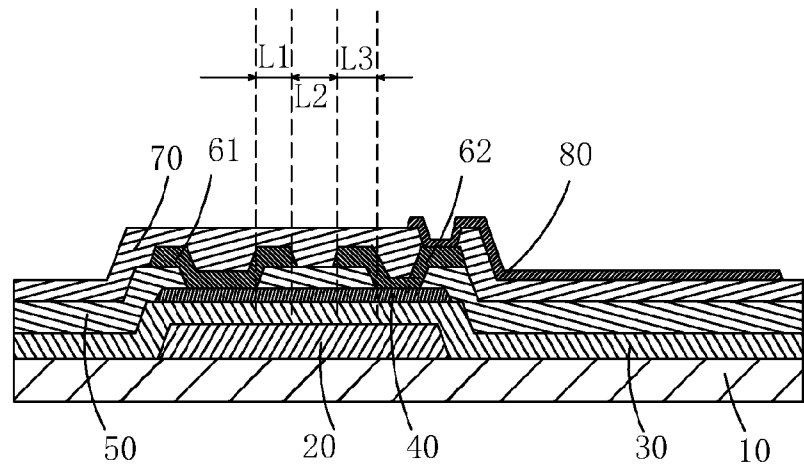


图1

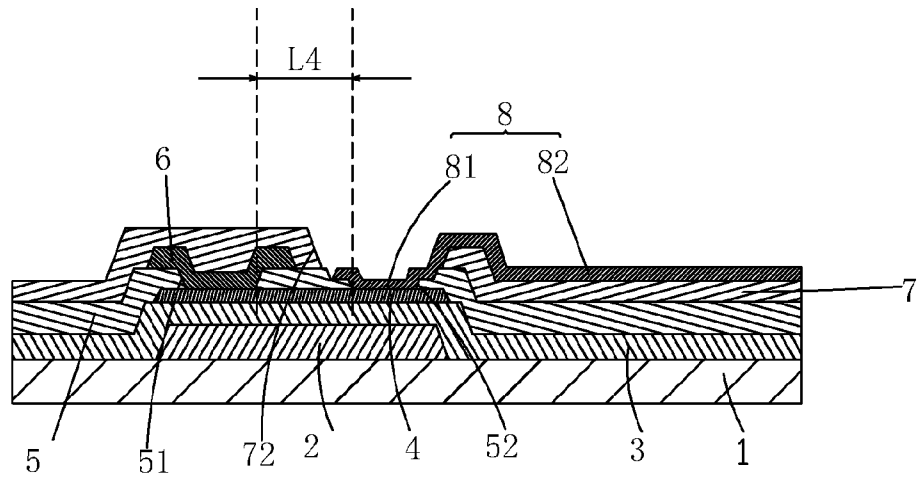


图2

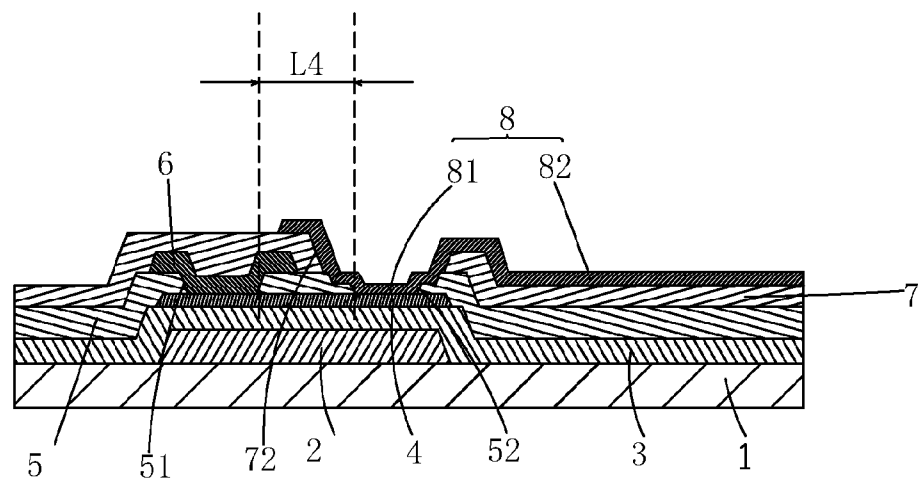


图3

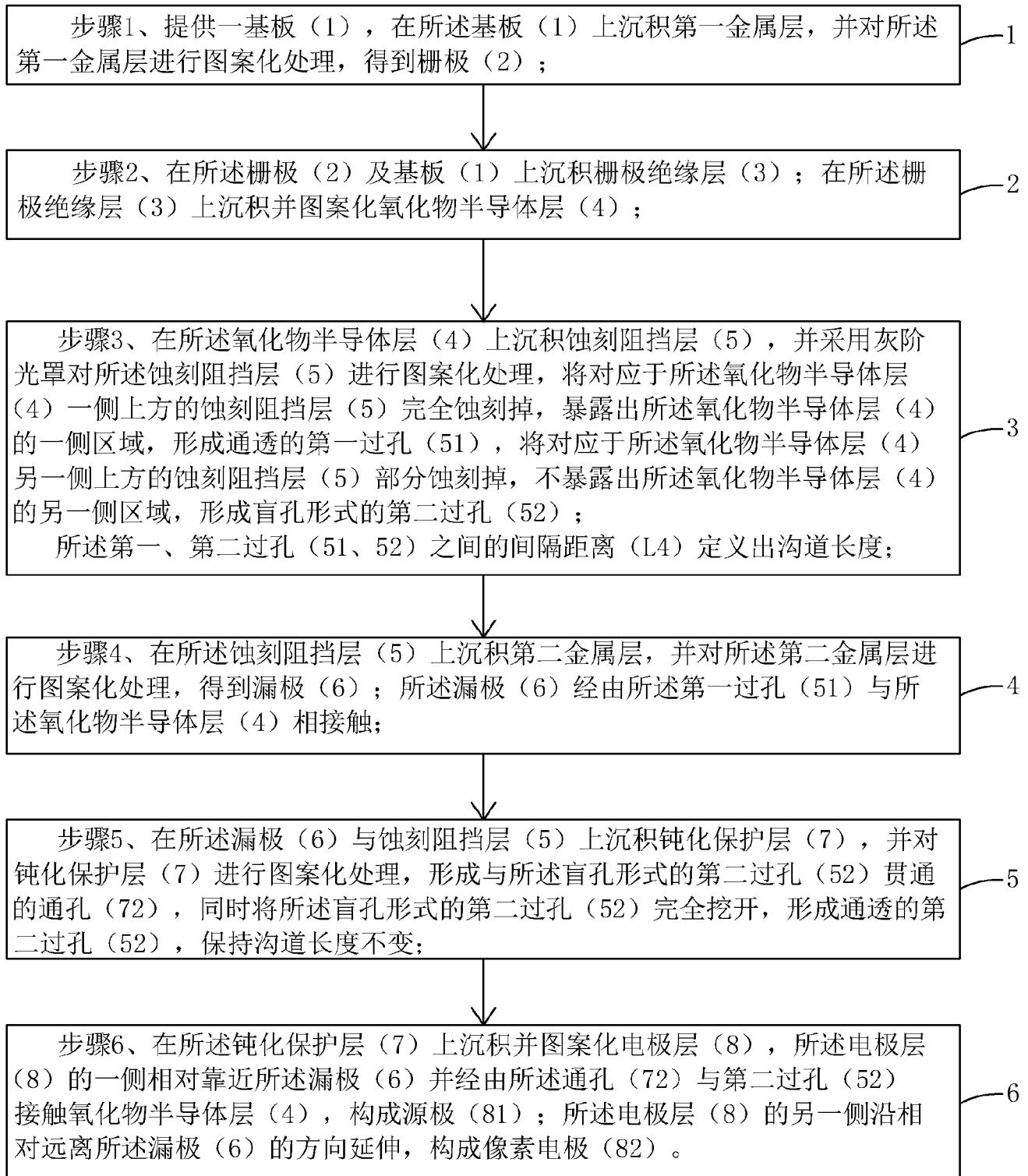


图4

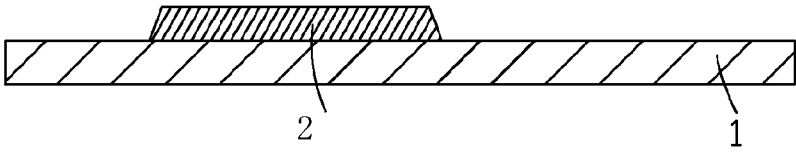


图5

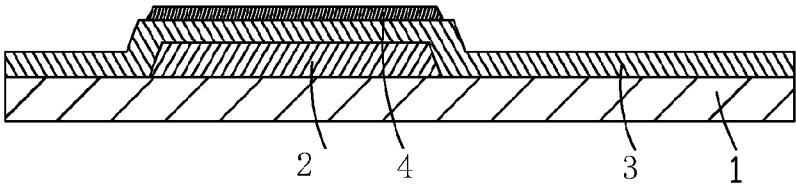


图6

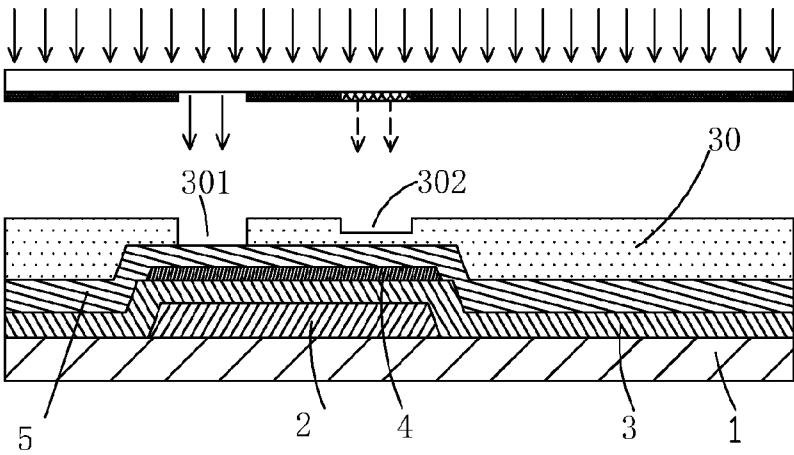


图7

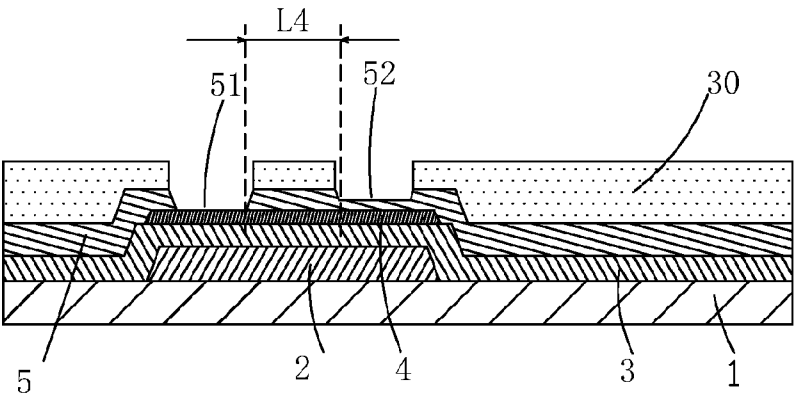


图8

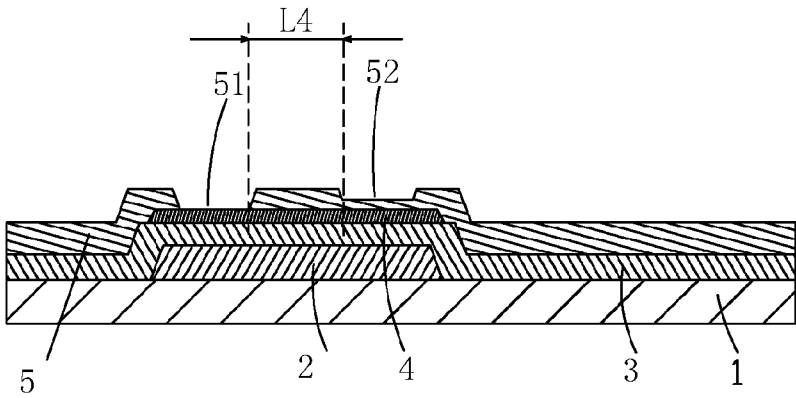


图9

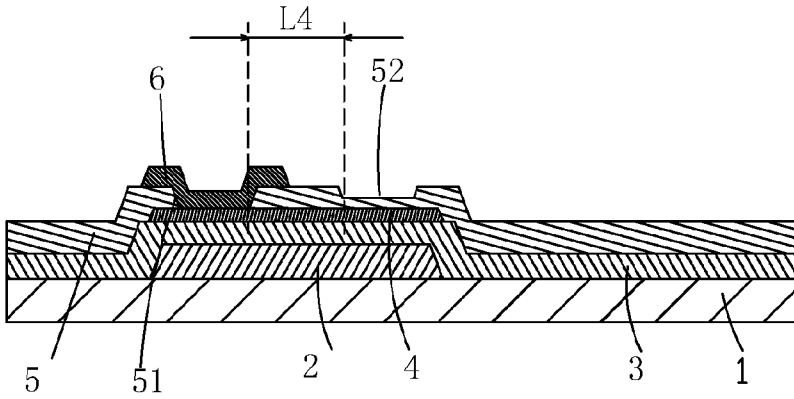


图10

6/6

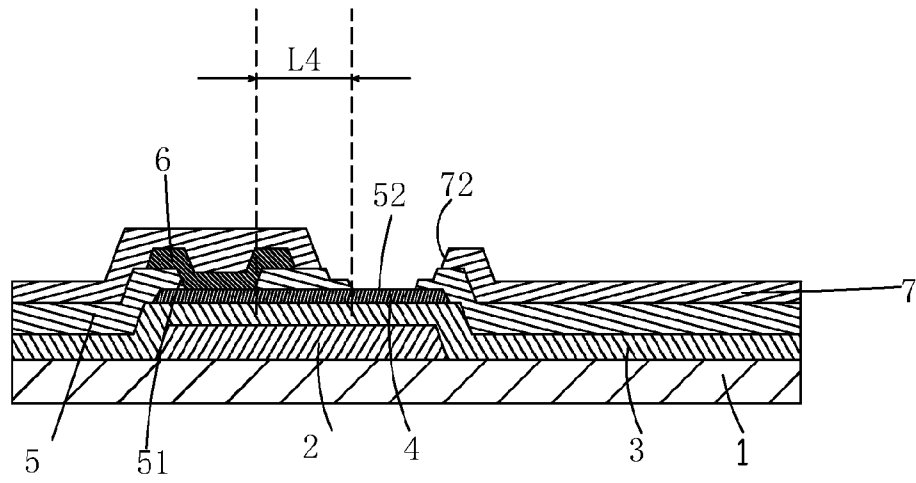


图11

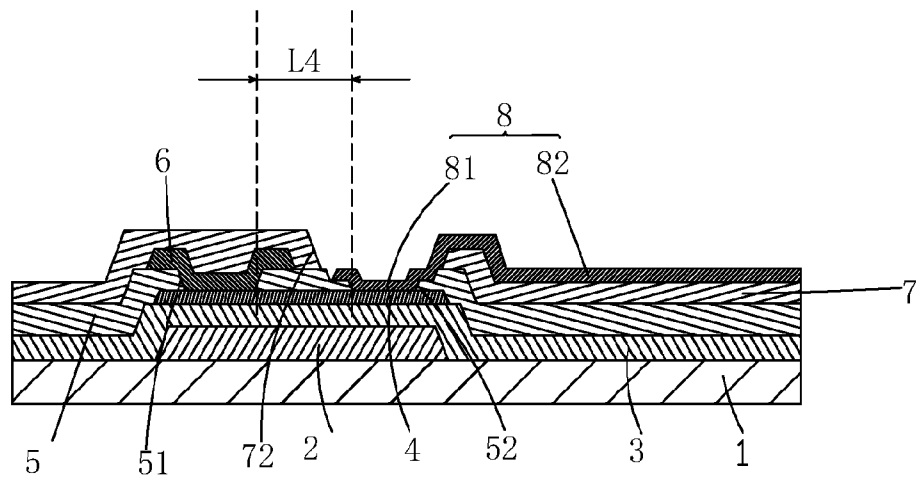


图12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/082012

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i; H01L 21/77 (2006.01) i; H01L 29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS; CNTXT; CNABS; DWPI; SIPOABS: light cover, block, etch, mask, gate, source, drain, stop, barrier, pixel

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103824862 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. et al.), 28 May 2014 (28.05.2014), description, paragraphs 0037-0067, and figures 1-5	1-6
A	CN 103824862 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. et al.), 28 May 2014 (28.05.2014), the whole document	7-11
A	CN 102082179 A (AU OPTRONICS CORP.), 01 June 2011 (01.06.2011), the whole document	1-11
A	KR 20120075110 A (LG DISPLAY CO., LTD.), 06 July 2012 (06.07.2012), the whole document	1-11
A	US 6219114 B1 (LG ELECTRONICS INC.), 17 April 2001 (17.04.2001), the whole document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
04 February 2016 (04.02.2016)

Date of mailing of the international search report
18 February 2016 (18.02.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
WANG, Xiaofeng
Telephone No.: (86-10) **62089918**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/082012

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103824862 A	28 May 2014	None	
CN 102082179 A	01 June 2011	None	
KR 20120075110 A	06 July 2012	None	
US 6219114 B1	17 April 2001	None	

国际检索报告

国际申请号

PCT/CN2015/082012

A. 主题的分类		
H01L 27/12(2006.01)i; H01L 21/77(2006.01)i; H01L 29/786(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
H01L		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CPRSABS; CNTXT; CNABS; DWPI; SIPOABS; 刻蚀, 蚀刻, 掩模, 光罩, 栅, 源, 漏, 停止, 阻挡, 像素, etch, mask, gate, source, drain, stop, barrier, pixel.		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103824862 A (群康科技深圳有限公司 等) 2014年 5月 28日 (2014 - 05 - 28) 说明书第0037-0067段, 附图1-5	1-6
A	CN 103824862 A (群康科技深圳有限公司 等) 2014年 5月 28日 (2014 - 05 - 28) 全文	7-11
A	CN 102082179 A (友达光电股份有限公司) 2011年 6月 1日 (2011 - 06 - 01) 全文	1-11
A	KR 20120075110 A (LG DISPLAY CO LTD) 2012年 7月 6日 (2012 - 07 - 06) 全文	1-11
A	US 6219114 B1 (LG ELECTRONICS INC) 2001年 4月 17日 (2001 - 04 - 17) 全文	1-11
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2016年 2月 4日		2016年 2月 18日
ISA/CN的名称和邮寄地址		受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088		王晓峰
传真号 (86-10)62019451		电话号码 (86-10)62089918

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/082012

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	103824862	A	2014年 5月 28日	无	
CN	102082179	A	2011年 6月 1日	无	
KR	20120075110	A	2012年 7月 6日	无	
US	6219114	B1	2001年 4月 17日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)