(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2009 年7 月30 日 (30.07.2009)

PCT

(10) 国際公開番号
WO 2009/093418 A1

(51) 国際特許分類:
H01L 33/00 (2006.01) *H01L 21/205* (2006.01)

(21) 国際出願番号: PCT/JP2009/000101

(22) 国際出願日: 2009 年1 月14 日 (14.01.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2008-015449 2008 年1 月25 日 (25.01.2008) JP

(71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目６番２号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 鈴木由佳里 (SUZUKI, Yukari) [JP/JP]; 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社 磯部工場内 Gunma (JP). 池田淳 (IKEDA, Jun) [JP/JP]; 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社 磯部工場内 Gunma (JP). 渡辺政孝 (WATANABE, Masataka) [JP/JP]; 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社 半導体磯部研究所内 Gunma (JP).

(74) 代理人: 好宮幹夫 (YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野７丁目６番１１号第一下谷ビル８Ｆ Tokyo (JP).

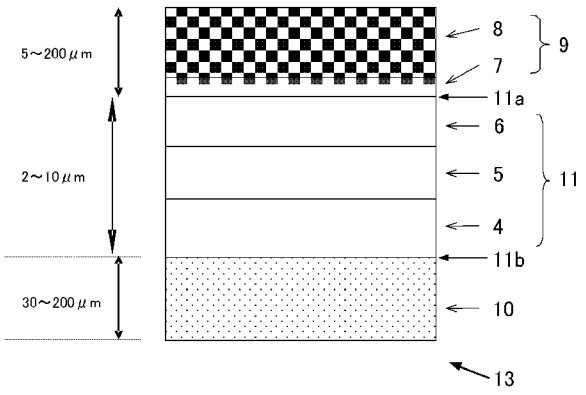
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,

[続葉有]

(54) Title: PROCESS FOR PRODUCING COMPOUND SEMICONDUCTOR SUBSTRATE, COMPOUND SEMICONDUCTOR SUBSTRATE, AND LIGHT EMITTING ELEMENT

(54) 発明の名称: 化合物半導体基板の製造方法および化合物半導体基板並びに発光素子

[図1]



(57) Abstract: Disclosed is a process for producing a compound semiconductor substrate, comprising at least steps of epitaxially growing a quarternary light emitting layer formed of AlGaInP on a GaAs substrate; vapor depositing a p-type GaP window layer on one main surface (a first main surface), of the quaternary light emitting layer, remote from the substrate, removing the GaAs substrate, and epitaxially growing an n-type GaP window layer on the other main surface (a second main surface), of the light emitting layer, on the GaAs substrate-removed side. The production process is characterized in that, after the step of removing the GaAs substrate and before the step of epitaxially growing the n-type GaP window layer, the step of performing a heat treatment under a hydrogen atmosphere containing ammonia is carried out. According to the above constitution, a semiconductor light emitting element having a good forward voltage (Vf) and a good stabilization drop voltage (ΔVf) can be realized, and a production process of a compound semiconductor substrate, which can reduce production cost, can be provided.

(57) 要約: 本発明は、少なくとも、ＧａＡｓ基板上にＡｌＧａＩｎＰからなる４元発光層をエピタキシャル成長させる工程と、該４元発光層の前記基板と反対側となる片方の主表面（第一主面）にｐ型ＧａＰ窓層を気相成長させる工程と、前記ＧａＡｓ基板を除去する工程と、該ＧａＡｓ基板

[続葉有]

WO 2009/093418 A1

ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

が除去された側の前記発光層の主表面（第二主面）にｎ型ＧａＰ窓層をエピタキシャル成長させる工程とを有する化合物半導体基板の製造方法において、前記ＧａＡｓ基板を除去する工程の後、前記ｎ型ＧａＰ窓層をエピタキシャル成長させる工程の前に、アンモニアを含有させた水素雰囲気で熱処理する工程を有することを特徴とする化合物半導体基板の製造方法である。これによって、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な半導体発光素子を実現することができ、また製造コストを低減することができる化合物半導体基板の製造方法が提供される。

明　細　書

化合物半導体基板の製造方法および化合物半導体基板並びに発光素子

技術分野

[0001] 本発明は化合物半導体の製造方法および化合物半導体基板並びに発光素子に関し、具体的には、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が高くなるという不良がほとんどなく、かつ高輝度を実現できる発光素子を安定して供給するための化合物半導体基板の製造方法及び化合物半導体基板並びに発光素子に関する。

背景技術

[0002] ＧａＡｓ単結晶基板上に、発光層部と電流拡散層とを形成した発光素子が従来知られている。

例えばＧａＡｓ単結晶基板上に、ＡｌＧａＩｎＰの４元からなる発光層部とＧａＰからなる窓層（以下、単にＧａＰ窓層という）とを形成した発光素子が知られている。このＧａＰ窓層は、発光層部側を有機金属気相成長法（Ｍｅｔａｌ　Ｏｒｇａｎｉｃ　Ｖａｐｏｒ　Ｐｈａｓｅ　Ｅｐｉｔａｘｙ法、以下単にＭＯＶＰＥ法という）により比較的薄く形成した後に、ハイドライド気相成長法（Ｈｙｄｒｉｄｅ　Ｖａｐｏｒ　Ｐｈａｓｅ　Ｅｐｉｔａｘｙ法、以下単にＨＶＰＥ法という）により比較的厚く形成することによって作製することができる。例えば、全体として２００μｍ程度の厚さにまでＧａＰエピタキシャル層が成長されることがある。

[0003] さらにＡｌＧａＩｎＰからなる発光素子の更なる高輝度化を実現するために、光吸収性のＧａＡｓ基板を除去して、代わりに光透過性のＧａＰ基板を接合する発光素子が従来知られている（例えば特開２００２－２０３９８７号公報参照）。

発明の開示

[0004] ＧａＰ基板を接合する前述の技術では、高輝度化はある程度は達成できる。しかし工程が複雑化してしまうため、それに伴って製造コストが高くなるという問題があった。

[0005] また、発光素子の順方向電圧（Ｖｆ）が高くなってしまい、消費電力が増大するという不具合が生じた。更にスイッチング特性に影響する安定化降下電圧（ΔＶｆ）が悪化するという問題があった。ここで、安定化降下電圧（ΔＶｆ）とは、発光素子を等速スイッチングにより駆動する際のスイッチング応答特性を示す指標であり、２０ｍＡ通電により通電開始した直後の順方向電圧Ｖｆを初期値とし、その後通電継続した際の安定値と初期値との変化量のことである。

[0006] 本発明はこのような上記の課題を解決するためになされたものであり、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な半導体発光素子を実現することができ、また製造コストを低減することができる化合物半導体基板の製造方法および化合物半導体基板並びに発光素子を提供するものである。

[0007] 上記課題を解決するため、本発明では、少なくとも、ＧａＡｓ基板上にＡｌＧａＩｎＰからなる４元発光層をエピタキシャル成長させる工程と、該４元発光層の前記基板と反対側となる片方の主表面（第一主面）にｐ型ＧａＰ窓層を気相成長させる工程と、前記ＧａＡｓ基板を除去する工程と、該ＧａＡｓ基板が除去された側の前記発光層の主表面（第二主面）にｎ型ＧａＰ窓層をエピタキシャル成長させる工程とを有する化合物半導体基板の製造方法において、前記ＧａＡｓ基板を除去する工程の後、前記ｎ型ＧａＰ窓層をエピタキシャル成長させる工程の前に、アンモニアを含有させた水素雰囲気で熱処理する工程を有することを特徴とする化合物半導体基板の製造方法を提供する。

[0008] 本発明では、化合物半導体基板を製造する際に、アンモニアを含有させた水素雰囲気で熱処理する工程を、ＧａＡｓ基板の除去工程の後から、ｎ型Ｇ

ａＰ窓層をエピタキシャル成長させる工程までの間に行うことを特徴とする。

ＧａＰ基板を貼り合わせる従来の製造方法では、４元発光層、ＧａＰ基板の両貼り合わせ界面に、数十Å（数ｎｍ）の酸化膜が存在し、また炭素等の不純物濃度も製造バッチ毎にある程度一定とならずに安定していないことが判った。そして、この酸化膜や界面に付着した炭素によって、貼り合わせ界面でのＶｆやΔＶｆが高くなる不良が発生するが、本発明のように、ｎ型ＧａＰ窓層をエピタキシャル成長させ、かつエピタキシャル成長前にアンモニアを含有させた水素雰囲気で熱処理することで、４元発光層の第二主面の側、つまり４元発光層とｎ型ＧａＰ窓層界面の炭素濃度及び酸素濃度を低下させることができ、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な高輝度発光素子用の化合物半導体基板を製造することができる。

また、Ｖｆ、ΔＶｆ不良の発生率を低下させることができ、また貼り合わせのような複雑な工程を省くことができるため、製造歩留りを改善することができ、よって製造コストを削減することができる。

[0009] また、前記アンモニアを含有させた水素雰囲気で熱処理する工程は、３００℃以上の温度域で積算１０分以上熱処理する工程とすることが好ましい。

このように３００℃以上の温度域で積算１０分以上熱処理することによって、４元発光層とｎ型ＧａＰ窓層の界面（第二主面）の炭素濃度及び酸素濃度をより低下させることができ、よって、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）がより良好な化合物半導体基板を製造することができる。

[0010] また、前記アンモニアを含有させた水素雰囲気は、アンモニアの体積含有量が０．０１％以上であることが好ましい。

このようにアンモニアの体積含有量が０．０１％以上の水素雰囲気で熱処理することによって、第二主面の炭素濃度及び酸素濃度を効率よく低下させることができる。

[0011] また、本発明では、少なくとも、ＡｌＧａＩｎＰからなる４元発光層と、該４元発光層の片方の主表面（第一主面）側に形成されたｐ型ＧａＰ窓層と

、前記４元発光層のもう一方の主表面（第二主面）側に形成されたｎ型ＧａＰ窓層とを有する化合物半導体基板において、前記４元発光層と前記ｎ型ＧａＰ窓層の界面である前記４元発光層の第二主面は、炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下であり、かつ酸素濃度が１．０×１０^{19}／ｃｍ^{3}以下であることを特徴とする化合物半導体基板を提供する。

[0012] このように、本発明では、４元発光層の第二主面の炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下、かつ酸素濃度が１．０×１０^{19}／ｃｍ^{3}以下である化合物半導体を提供する。

従来のＧａＰ基板の貼り付けによる製造方法では、４元発光層とｎ型ＧａＰ窓層の界面（第二主面）の炭素および酸素濃度は、それぞれ８．０×１０^{18}～２．０×１０^{19}／ｃｍ^{3}、２．０×１０^{19}／～１．０×１０^{21}／ｃｍ^{3}であったのに対し、本発明の化合物半導体基板は、４元発光層の第二主面の炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下、酸素濃度が１．０×１０^{19}／ｃｍ^{3}以下であるため、このような化合物半導体基板であれば、高輝度であり、かつ順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な発光素子とすることができる。

また、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好であるため、不良の発生率が低い化合物半導体基板であるため、製造歩留りの改善および製造コストの削減を達成することのできる化合物半導体基板となっている。

ここで、本発明における第二主面の炭素濃度および酸素濃度とは、第二主面上およびその近傍における炭素濃度および酸素濃度のことである。

[0013] また、前記４元発光層の第二主面は、炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下であり、かつ酸素濃度が１．０×１０^{18}／ｃｍ^{3}以下であることが好ましい。

このように、更に第二主面の炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下、酸素濃度が１．０×１０^{18}／ｃｍ^{3}以下であれば、より順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な高輝度発光素子とすることができる化合物半

導体基板とすることができる。

[0014] また、本発明に記載の化合物半導体基板を用いて製造されたものであることを特徴とする発光素子を提供する。

前述のように、本発明の化合物半導体基板は、４元発光層とｎ型ＧａＰ窓層の界面（第二主面）の炭素濃度および酸素濃度が十分低い水準であるため、このような化合物半導体基板を用いて製造された発光素子は、高輝度であり、かつ順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好なものとすることができる。

[0015] 以上説明したように、本発明の化合物半導体基板の製造方法は、ＧａＰ基板を貼り合わせる従来の製造方法よりも４元発光層とｎ型ＧａＰ窓層界面における炭素濃度及び酸素濃度を低下させることができ、よって順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）を従来よりより良好にすることができる化合物半導体基板を製造することができる。また、不良の発生率を減少させることができるため、製造歩留りを向上させることができ、よって製造コストを削減することができる。

図面の簡単な説明

[0016] [図1]本発明の化合物半導体基板の一例を示した概略図である。

[図2]本発明の化合物半導体基板の製造方法の一例を示した工程フローである。

発明を実施するための最良の形態

[0017] 以下、本発明についてより具体的に説明する。

前述のように、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な半導体発光素子を実現することができ、また製造コストを低減することができる化合物半導体基板やその製造方法の開発が待たれていた。

[0018] そこで、本発明者らは、発光素子の順方向電圧（Ｖｆ）および安定化降下電圧（ΔＶｆ）が高くなる原因について鋭意検討を重ねた。

[0019] その結果、本発明者らは、ＧａＰ基板を貼り合わせる従来の製造方法では

、４元発光層、ＧａＰ基板の両貼り合わせ界面に、数十Å（数ｎｍ）の酸化膜が存在し、また炭素等の不純物濃度も製造バッチ毎に異なり、安定していないことを発見した。そして、この酸化膜や界面に付着した炭素の存在によって、貼り合わせ界面でＶｆやΔＶｆが高くなり、不良が発生することを発見した。この酸化膜や、界面に付着した炭素は、化学エッチングまたは４００℃以上などの高温アニールにより低減可能であるが、大気下に取り出すと、直ちに酸化膜が再成長しまた炭素も再付着する。

[0020] また、貼り合わせ工程では、４元発光層とＧａＰ基板の方位ずれを防ぐため慎重な作業が要求される。このため、複数枚を並列して接合する作業を行う場合は、接合開始までに１５分～４０分程度のばらつきが生じる。そして貼り合わせバッチ毎に酸化膜厚さや炭素濃度のばらつきが生じ、一定時間を超過するとＶｆ、ΔＶｆ品質は許容範囲を超え不良となる。真空保管など酸化膜の再成長及び炭素の再付着を防ぐ方法もあるが、作業性、生産性の観点から好ましくない。

[0021] そこで、本発明者らは更に鋭意検討を重ねた結果、ｎ型ＧａＰ窓層を貼り合わせるのではなく、エピタキシャル成長させることとし、またＧａＡｓ基板を除去してｎ型ＧａＰ窓層を形成する前にアンモニアを含有させた水素雰囲気で熱処理することによって、成長界面の酸化膜および炭素濃度を大幅に減少させることができることを発見し、本発明を完成させた。

[0022] 以下、本発明について図１、図２を参照して詳細に説明するが、本発明はこれらに限定されるものではない。図１は、本発明の化合物半導体基板の一例を示した概略図である。

[0023] 本発明の化合物半導体基板１３は、少なくとも、厚さ２～１０μｍ程度の４元発光層１１、ｐ型ＧａＰ層７およびｐ型ＧａＰエピタキシャル層８からなる厚さ５～２００μｍ程度のｐ型ＧａＰ窓層９、厚さ３０～２００μｍ程度のｎ型ＧａＰ窓層１０とを有する。このうち４元発光層１１として、各々ＡｌＧａＩｎＰよりなる、厚さ０．８～４μｍ程度のｎ型クラッド層４、厚さ０．４～２μｍ程度の活性層５及び厚さ０．８～４μｍ程度のｐ型クラッ

ド層６を有する。尚、４元発光層１１において、ｐ型クラッド層６側の表面が第一主面１１ａ、ｎ型クラッド層４側の表面が第二主面１１ｂである。そして第一主面１１ａは４元発光層１１とｐ型ＧａＰ窓層９との界面、第二主面１１ｂは４元発光層１１とｎ型ＧａＰ窓層１０との界面になる。

ここで、本発明における４元発光層とは、Ａｌ、Ｇａ、Ｉｎの３つのＩＩＩ族元素と、ＰのＶ族元素を用いたＩＩＩ－Ｖ族化合物半導体材料によって構成される層のことである。

そして、この４元発光層１１の第二主面１１ｂにおける炭素濃度が１．０×10^{17}／ｃｍ^{3}以下であり、かつ酸素濃度が１．０×10^{19}／ｃｍ^{3}以下である。

[0024] このように、４元発光層の第二主面の炭素濃度が１．０×10^{17}／ｃｍ^{3}以下、かつ酸素濃度が１．０×10^{19}／ｃｍ^{3}以下とする化合物半導体基板は、従来のようなＧａＰ窓層が貼り合わせによって作製されたものに比べて、ＧａＰ窓層と４元発光層との界面の炭素濃度が約１／１００以下、酸素濃度が約１／２以下である。このような化合物半導体基板を用いることによって、従来に比べて順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好で、かつ高輝度な発光素子を作製することのできる化合物半導体基板とすることができる。

また、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好である、つまりＶｆおよびΔＶｆの不良発生率が低く抑えられた化合物半導体基板であるため、よって製造歩留りの改善および製造コストの削減を達成することのできる化合物半導体基板とすることができる。

[0025] ここで、本発明では４元発光層の第二主面の炭素濃度が１．０×10^{17}／ｃｍ^{3}以下、かつ酸素濃度が１．０×10^{18}／ｃｍ^{3}以下とすることができる。

詳しくは後述するが、本発明の化合物半導体基板の製造方法によれば、第二主面の炭素濃度が１．０×10^{17}／ｃｍ^{3}以下、酸素濃度が１．０×10^{18}／ｃｍ^{3}以下の化合物半導体基板を得ることができるため、より順方向電圧（

Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な高輝度発光素子とすることができる化合物半導体基板とすることができる。

ここで、第二主面の炭素濃度及び酸素濃度の下限は、低ければ低いほど望ましいが、炭素濃度を１×１０^{13}／ｃｍ^{3}以下、酸素濃度を１×１０^{14}／ｃｍ^{3}以下とすることは困難であるため、下限は上述の値とすることが望ましい。

[0026] このような本発明の化合物半導体基板は、以下に例示するような化合物半導体基板の製造方法によって製造することができるが、もちろんこれに限定されるものではない。ここで、図２は、本発明の化合物半導体基板の製造方法の一例を示した工程フローである。

[0027] （工程ａ）

まず、図２の工程ａに示すように、ｎ型のＧａＡｓ基板１を準備・洗浄した後に、例えばＭＯＶＰＥリアクターに配設する。そしてＧａＡｓ基板１上に、ＧａやＡｓ，Ａｌ，Ｉｎ，Ｐ等を含んだ原料ガスを導入しながら、ｎ型のＧａＡｓバッファ層２、さらにｎ型ＡｌＩｎＰエッチングストップ層３をエピタキシャル成長させる。

[0028] 次いで、４元発光層１１として各々ＡｌＧａＩｎＰよりなる、厚さ０．８～４μｍ程度のｎ型クラッド層、厚さ０．４～２μｍ程度の活性層及び厚さ０．８～４μｍ程度のｐ型クラッド層を、この順序にて、例えばＭＯＶＰＥ法によりエピタキシャル成長させる。さらに、ｐ型クラッド層上に厚さ０．０５～１μｍ程度のｐ型ＧａＰ層７をエピタキシャル成長させて、ＭＯエピタキシャル基板１２を得る。尚、４元発光層１１は、ｐ型クラッド層側の表面、つまりＧａＡｓ基板１と反対側の表面が第一主面１１ａである。

なお、この各層のエピタキシャル層を形成するための製造条件は、求めるエピタキシャル層の厚さや組成比によって適宜選択することができる。

[0029] ここで、上記各層のエピタキシャル成長で使用するＡｌ、Ｇａ、Ｉｎ（インジウム）、Ｐ（リン）、Ａｓ（砒素）の各成分源となる原料ガスとしては、例えば以下のようなものを使用することができる。

・Ａｌ源ガス：トリメチルアルミニウム（ＴＭＡｌ）、トリエチルアルミニ

ウム（ＴＥＡｌ）など。

・Ｇａ源ガス：トリメチルガリウム（ＴＭＧａ）、トリエチルガリウム（ＴＥＧａ）など。

・Ｉｎ源ガス：トリメチルインジウム（ＴＭＩｎ）、トリエチルインジウム（ＴＥＩｎ）など。

・Ｐ源ガス：トリメチルリン（ＴＭＰ）、トリエチルリン（ＴＥＰ）、ホスフィン（PH_3）など。

・Ａｓ源ガス：アルシン（AsH_3）など。

また、ドーパントガスとしては、例えば以下のようなものを使用することができる。

（ｐ型ドーパント）

・Ｍｇ源：ビスシクロペンタジエニルマグネシウム（Cp_2Mg）など。

・Ｚｎ源：ジメチル亜鉛（ＤＭＺｎ）、ジエチル亜鉛（ＤＥＺｎ）など。

（ｎ型ドーパント）

・Ｓｉ源：モノシランなどのシリコン水素化物など。

[0030] （工程ｂ）

次に、ＭＯエピタキシャル基板１２上に厚さ５～２００μｍ程度の厚いｐ型ＧａＰエピタキシャル層８を、例えばＨＶＰＥ法で気相成長することによって、ｐ型ＧａＰ窓層９を形成する。

ＨＶＰＥ法は、具体的には、まず容器内にてＩＩＩ族元素である金属Ｇａを所定の温度に加熱保持しながら、その金属Ｇａ上に塩化水素を導入することにより、下記（１）式の反応によりＧａＣｌを生成させ、キャリアガスであるH_2ガスとともに基板上に供給する。

Ｇａ（液体）＋ＨＣｌ（気体）→ＧａＣｌ（気体）＋１／２H_2（気体）・・・（１）

成長温度は例えば６４０℃以上８６０℃以下に設定する。また、Ｖ族元素であるＰは、PH_3をキャリアガスであるH_2とともに基板上に供給する。さらに、ｐ型ドーパントであるＺｎは、ＤＭＺｎ（ジメチル亜鉛）の形で供給

して、下記（２）式のような反応によりｎ型ＧａＰエピタキシャル層８を形成するものである。

ＧａＣｌ（気体）＋PH_3（気体）→ＧａＰ（固体）＋ＨＣｌ（気体）＋H_2（気体）・・・・（２）

[0031] （工程ｃ）

工程ｂの終了後、ＧａＡｓ基板１、ＧａＡｓバッファ層２およびｎ型ＡｌＩｎＰエッチングストップ層３を、例えば硫酸・過酸化水素等の薬液によりエッチングして除去する。尚、エッチング除去により露出するＡｌＧａＩｎＰの４元発光層１１の表面が、第二主面１１ｂである。

[0032] （工程ｄ）

次に、例えばＨＶＰＥ反応機に、４元発光層１１およびｐ型ＧａＰ窓層９からなる基板を導入し、炉内を水素雰囲気とした後、昇温開始と同時にアンモニアガスの供給を開始し熱処理を行う。

[0033] ここで、アンモニア含有水素雰囲気下の昇温プロセスは、３００℃以上の温度域で積算１０分以上とすることができ、１０分以上経過した後アンモニアガスの供給を停止する。

上述のような条件のアンモニア含有水素雰囲気で熱処理することによって、４元発光層１１とｎ型ＧａＰ窓層１０との界面（第二主面１１ｂ）の炭素濃度を1×10^{17}／cm^3以下、酸素濃度を1×10^{19}以下、特には1×10^{18}／cm^3以下にすることができ、よってより順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な高輝度発光素子とすることができる化合物半導体基板を得ることができる。

より望ましくは積算で２０～３０分程度保持させるように設定する。

[0034] また、アンモニア含有水素雰囲気は、少なくともアンモニアの体積含有率が０．０１％以上とすることができる。

このように、アンモニアの体積含有率を０．０１％以上の水素雰囲気で熱処理することによって、４元発光層とｎ型ＧａＰ層界面の炭素濃度及び酸素濃度を更に低下させることができる。

より望ましくはアンモニアの体積含有率が０．０３％以上１．０％以下の雰囲気である。

[0035] 続いて第二主面１１ｂ上に、４元発光層１１で発光した光の取り出し用のｎ型ＧａＰ窓層１０を３０～２００μｍ程度成長する。

以上の工程により、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好な半導体発光素子を実現する化合物半導体基板１３を得る。

[0036] ここで、更に、このような化合物半導体基板１３を切断し、チップに加工して、電極付け等を行うことで高輝度発光素子が得られる。

前述のように、本発明の化合物半導体基板は、４元発光層とｎ型ＧａＰ窓層の界面（第二主面）の炭素濃度および酸素濃度が十分低い水準であるため、このような化合物半導体基板を用いて製造された発光素子は、高輝度であり、かつ順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が良好なものとすることができる。

[0037] このように、本発明の化合物半導体基板の製造方法によれば、従来のＧａＰ基板の貼り付けによる製造方法では、４元発光層とｎ型ＧａＰ窓層の界面の炭素および酸素濃度は、それぞれ８．０×１０^{18}～２．０×１０^{19}／ｃｍ^{3}、２．０×１０^{19}～１．０×１０^{21}／ｃｍ^{3}が限界であったのに対し、炭素濃度が１．０×１０^{17}／ｃｍ^{3}以下、酸素濃度が１．０×１０^{19}／ｃｍ^{3}以下とすることができるため、従来に比べて４元発光層とｎ型ＧａＰ窓層界面の炭素濃度及び酸素濃度を低下させることができる。これによって、高輝度でありながら、順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）が従来に比べて格段に良好な発光素子を製造することができる化合物半導体基板とすることができる。

実施例

[0038] 以下、実施例及び比較例を示して本発明をより具体的に説明するが、もちろん本発明はこれらに限定されるものではない。

（実施例１）

前述した図２の工程に従い、厚さ２８０μｍのＧａＡｓ単結晶基板１上にｎ型ＧａＡｓバッファ層２を０．５μｍ、さらにｎ型ＡｌＩｎＰエッチングストップ層３を０．５μｍエピタキシャル成長させ、次いで、発光層１１として各々ＡｌＧａＩｎＰよりなる、厚さ１．０μｍのｎ型クラッド層、厚さ０．６μｍの活性層及び厚さ１．０μｍのｐ型クラッド層を、この順序にてＭＯＶＰＥ法によりエピタキシャル成長させた。

[0039] さらに、ｐ型クラッド層上に厚さ０．１μｍのｐ型ＧａＰ層７をエピタキシャル成長させて、ＭＯエピタキシャル基板１２を得た。なお、上記エピタキシャル成長の原料ガスとしてはトリメチルガリウム（ＴＭＧａ）、トリメチルインジウム（ＴＭＩｎ）、トリメチルアルミニウム（ＴＭＡｌ）、ホスフィン（PH_3）、アルシン（AsH_3）を使用した。

次に、ＭＯエピタキシャル基板１２上にｐ型ＧａＰエピタキシャル層８を、ＨＶＰＥ法で約１５０μｍ気相成長させた。

[0040] 次にＧａＡｓ基板１を硫酸・過酸化水素を混合した薬液によりエッチングして除去した後、ＨＶＰＥリアクターに設置した。そこでＨＶＰＥリアクター内にH_2ガスを供給しながら昇温を開始し、昇温開始と同時にアンモニアガスの供給を開始した。炉内のアンモニア濃度はアンモニアガスの供給開始とほぼ同時に０．０５％に達した。炉内温度が３００℃に達してから１０分後にアンモニアガスの供給を停止した。

その後、昇温して炉内温度が所定の７１０℃に達したところでｎ型ＧａＰ窓層１０の成長を開始し、２００μｍのｎ型ＧａＰ窓層１０を形成して、化合物半導体基板１３を作製した。

[0041] このようにして作製した化合物半導体基板を評価するために、以下のような評価を行った。

まず、化合物半導体基板の４元発光層とｎ型ＧａＰ窓層の界面（第二主面）の炭素濃度および酸素濃度をＳＩＭＳ（Ｓｅｃｏｎｄａｒｙ Ｉｏｎ Ｍａｓｓ Ｓｐｅｃｔｒｏｓｃｏｐｙ：二次イオン質量分析法）により評価した。

また、作製した化合物半導体基板の順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）を評価するために、前記化合物半導体基板を切断し、２００μｍ角のチップに加工し電極付けを行って発光素子を作製した。このうち３個（基板中心部（１個）、周辺部（２個））の発光素子について定電流電源にて２０ｍＡを通電してＶｆを測定した。また、２０ｍＡの通電を開始した直後の電圧を初期値とし、その後通電を継続した際の安定値との変化量、すなわち安定化降下電圧（ΔＶｆ）を測定した。

[0042] （実施例２）

実施例１において、炉内温度が３００℃に達してからの、アンモニアガスの供給時間を２０分とした以外は実施例１と同様の条件で化合物半導体基板の作製を行い、実施例１と同様の評価を行った。

[0043] （比較例１）

実施例１において、ＧａＡｓ単結晶基板を除去するまでは実施例１と同様の条件で化合物半導体基板の作製を行い、その後、アンモニアを含有させた水素雰囲気での熱処理を行うことなく、またｎ型ＧａＰ窓層１０の成長を行うかわりに、別途用意したＧａＰ基板を貼り合わせることにより化合物半導体基板を作製した。そして作製した化合物半導体基板に対して実施例１と同様の評価を行った。

[0044] 実施例１の化合物半導体基板の第二主面の炭素濃度および酸素濃度を評価したところ、炭素濃度は１．４×10^{16}／cm^3、酸素濃度は２．０×10^{18}／cm^3であった。また実施例２の化合物半導体基板では、炭素濃度が９．５×10^{15}／cm^3、酸素濃度が５．６×10^{17}／cm^3と両実施例共に非常に良好であった。実施例２の化合物半導体基板は、アンモニア含有水素雰囲気での熱処理時間が実施例１より更に長くしたことによって、第二主面での炭素濃度および酸素濃度をより減少させることができた。

これに対し、比較例１の化合物半導体基板では、炭素濃度が１．０×10^{1}

^{9}／ｃｍ^{3}、酸素濃度が１．２×１０^{21}／ｃｍ^{3}であり、実施例１、２に比べて非常に高い値であった。

[0045] 実施例１、２、比較例１の半導体基板を用いて作製した発光素子の順方向電圧（Ｖｆ）、安定化降下電圧（ΔＶｆ）を評価したところ、実施例１の半導体基板を用いた発光素子は、Ｖｆ＝１．９３～１．９５Ｖ、ΔＶｆ＝３０～６０ｍＶと概ね良好であった。また、実施例２では、Ｖｆ＝１．９２～１．９４Ｖ、ΔＶｆ＝１０～４０ｍＶと、第二主面の炭素濃度および酸素濃度が実施例１の化合物半導体基板に比べて更に減少したためにＶｆ、ΔＶｆ共に更に良好な値であった。

これに対し、比較例１では、Ｖｆ＝１．９７～２．３５Ｖ、ΔＶｆ＝１６０～２０５ｍＶであり、実施例１、２に比べてＶｆ、ΔＶｆ共に安定せず、また大きな値となった。

[0046] なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

[1] 少なくとも、ＧａＡｓ基板上にＡｌＧａＩｎＰからなる４元発光層をエピタキシャル成長させる工程と、該４元発光層の前記基板と反対側となる片方の主表面（第一主面）にｐ型ＧａＰ窓層を気相成長させる工程と、前記ＧａＡｓ基板を除去する工程と、該ＧａＡｓ基板が除去された側の前記発光層の主表面（第二主面）にｎ型ＧａＰ窓層をエピタキシャル成長させる工程とを有する化合物半導体基板の製造方法において、

前記ＧａＡｓ基板を除去する工程の後、前記ｎ型ＧａＰ窓層をエピタキシャル成長させる工程の前に、アンモニアを含有させた水素雰囲気で熱処理する工程を有することを特徴とする化合物半導体基板の製造方法。

[2] 前記アンモニアを含有させた水素雰囲気で熱処理する工程は、３００℃以上の温度域で積算１０分以上熱処理する工程とすることを特徴とする請求項１に記載の化合物半導体基板の製造方法。

[3] 前記アンモニアを含有させた水素雰囲気は、アンモニアの体積含有量が０．０１％以上であることを特徴とする請求項１または請求項２に記載の化合物半導体基板の製造方法。

[4] 少なくとも、ＡｌＧａＩｎＰからなる４元発光層と、該４元発光層の片方の主表面（第一主面）側に形成されたｐ型ＧａＰ窓層と、前記４元発光層のもう一方の主表面（第二主面）側に形成されたｎ型ＧａＰ窓層とを有する化合物半導体基板において、

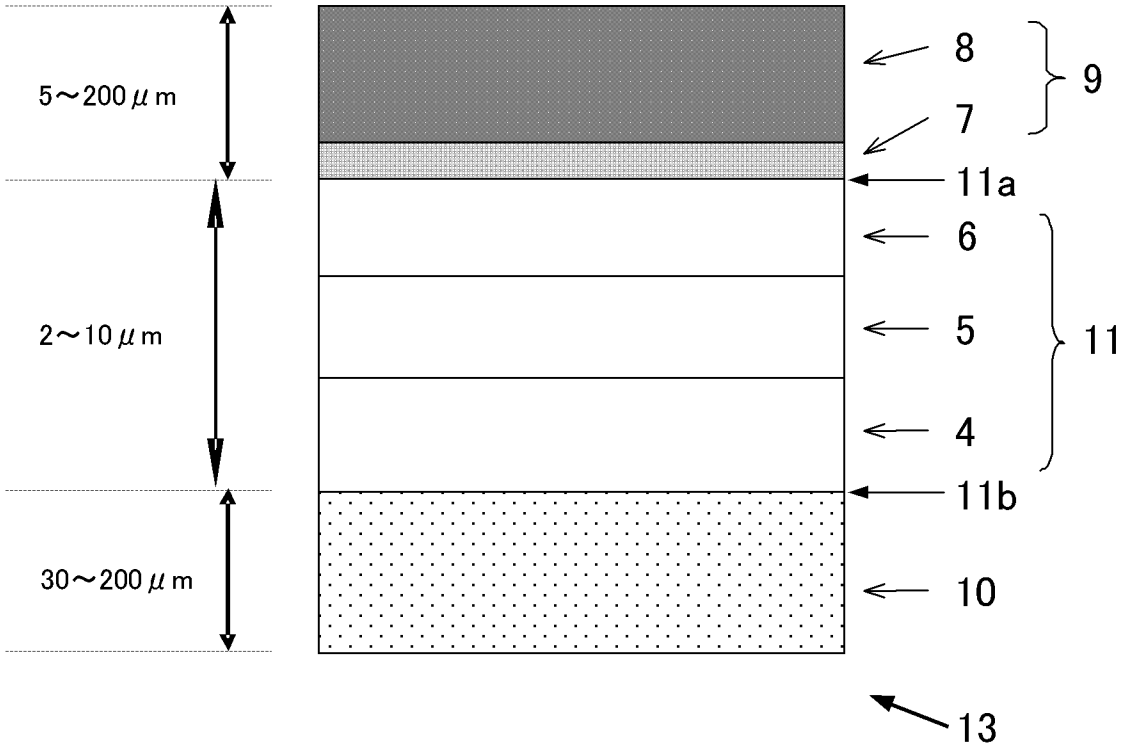
前記４元発光層と前記ｎ型ＧａＰ窓層の界面である前記４元発光層の第二主面は、炭素濃度が１．０×10^{17}／ｃｍ^{3}以下であり、かつ酸素濃度が１．０×10^{19}／ｃｍ^{3}以下であることを特徴とする化合物半導体基板。

[5] 前記４元発光層の第二主面は、炭素濃度が１．０×10^{17}／ｃｍ^{3}以下であ

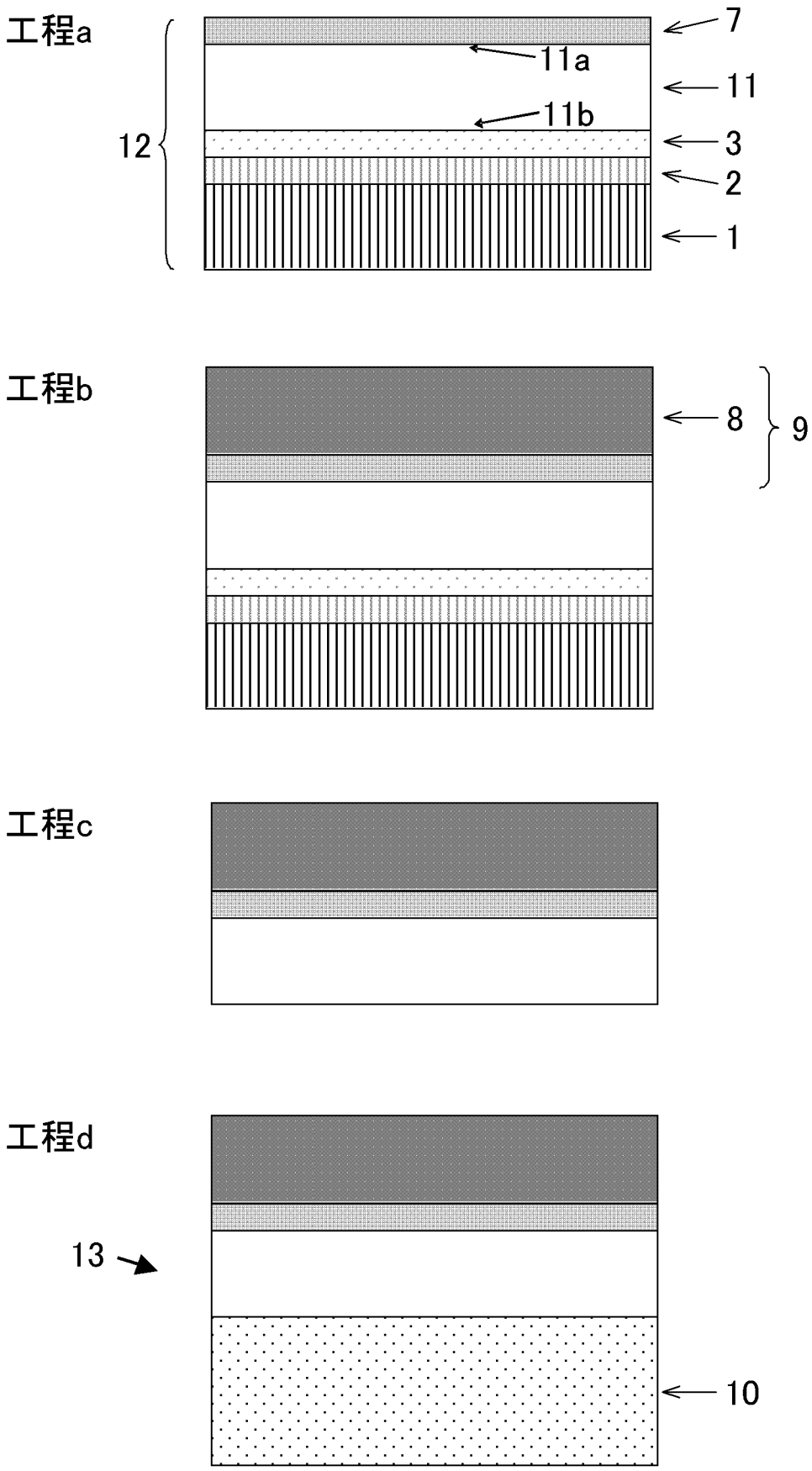
り、かつ酸素濃度が１．０×１０^{18}／ｃｍ^{3}以下であることを特徴とする請求項４に記載の化合物半導体基板。

[6] 請求項４または請求項５に記載の化合物半導体基板を用いて製造されたものであることを特徴とする発光素子。

[図1]



[図2]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/000101

A. CLASSIFICATION OF SUBJECT MATTER
H01L33/00(2006.01)i, *H01L21/205*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L33/00, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JSTPlus(JDreamII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-150664 A (Shin-Etsu Handotai Co., Ltd.), 09 June, 2005 (09.06.05), Full text; all drawings (Family: none)	1-6
A	WO 2007/088841 A1 (Shin-Etsu Handotai Co., Ltd.), 09 August, 2007 (09.08.07), Full text; all drawings & JP 2007-207932 A	1-6
A	JP 2004-296707 A (Shin-Etsu Handotai Co., Ltd.), 21 October, 2004 (21.10.04), Full text; all drawings (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
28 January, 2009 (28.01.09)	10 February, 2009 (10.02.09)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/000101

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-196139 A (Sharp Corp.), 14 July, 2000 (14.07.00), Full text; all drawings (Family: none)	1-6
A	JP 2005-277218 A (Shin-Etsu Handotai Co., Ltd.), 06 October, 2005 (06.10.05), Full text; all drawings (Family: none)	1-6
A	JP 2004-260109 A (Shin-Etsu Handotai Co., Ltd.), 16 September, 2004 (16.09.04), Full text; all drawings (Family: none)	1-6
A	JP 2003-023177 A (Sharp Corp.), 24 January, 2003 (24.01.03), Full text; all drawings & US 2003/0008430 A1	1-6
A	JP 2000-269145 A (Sharp Corp.), 29 September, 2000 (29.09.00), Full text; all drawings (Family: none)	1-6
A	JP 2002-203987 A (Toshiba Corp.), 19 July, 2002 (19.07.02), Full text; all drawings & US 2002/0050601 A1 & EP 1202355 A2	1-6

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００９／０００１０１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/00(2006.01)i, H01L21/205(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/00, H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００９年
日本国実用新案登録公報	１９９６－２００９年
日本国登録実用新案公報	１９９４－２００９年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

JSTPlus(JDreamII)

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	JP 2005-150664 A (信越半導体株式会社) 2005.06.09, 全文、全図（ファミリーなし）	1-6
A	WO 2007/088841 A1 (信越半導体株式会社) 2007.08.09, 全文、全図 & JP 2007-207932 A	1-6
A	JP 2004-296707 A (信越半導体株式会社) 2004.10.21, 全文、全図（ファミリーなし）	1-6

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２８．０１．２００９	１０．０２．２００９

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｋ　３４９８
松崎　義邦
電話番号　０３－３５８１－１１０１　内線　３２５５

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
A	JP 2000-196139 A (シャープ株式会社) 2000.07.14, 全文、全図 (ファミリーなし)	1-6
A	JP 2005-277218 A (信越半導体株式会社) 2005.10.06, 全文、全図 (ファミリーなし)	1-6
A	JP 2004-260109 A (信越半導体株式会社) 2004.09.16, 全文、全図 (ファミリーなし)	1-6
A	JP 2003-023177 A (シャープ株式会社) 2003.01.24, 全文、全図 & US 2003/0008430 A1	1-6
A	JP 2000-269145 A (シャープ株式会社) 2000.09.29, 全文、全図 (ファミリーなし)	1-6
A	JP 2002-203987 A (株式会社東芝) 2002.07.19, 全文、全図 & US 2002/0050601 A1 & EP 1202355 A2	1-6