

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-126939

(P2013-126939A)

(43) 公開日 平成25年6月27日(2013.6.27)

(51) Int.Cl.	F I	テーマコード (参考)
C30B 29/38 (2006.01)	C30B 29/38 D	4G077
H01L 21/304 (2006.01)	H01L 21/304 611W	5F057
H01L 21/20 (2006.01)	H01L 21/20	5F152

審査請求 有 請求項の数 3 O L (全 13 頁)

(21) 出願番号	特願2012-273017 (P2012-273017)	(71) 出願人	000005120
(22) 出願日	平成24年12月14日 (2012.12.14)		日立電線株式会社
(62) 分割の表示	特願2008-307377 (P2008-307377)		東京都台東区浅草橋一丁目2番16号
	の分割	(72) 発明者	大島 祐一
原出願日	平成20年12月2日 (2008.12.2)		東京都千代田区外神田四丁目14番1号
			日立電線株式会社内
		Fターム(参考)	4G077 AA02 AB01 AB02 BE15 DB04
			FB06 FG13 FG16 GA01 GA06
			GA10 HA12
			5F057 AA03 BA12 BB06 CA02 DA15
			5F152 LL03 LL05 LL09 LL20 LP06
			LP09 MM18 NN09 NN13

(54) 【発明の名称】 III族窒化物半導体基板

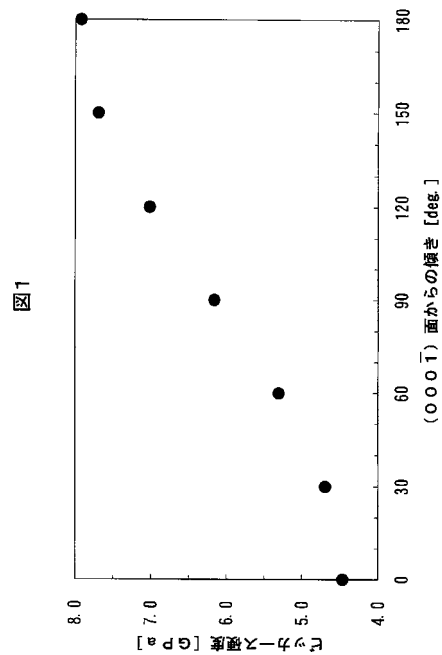
(57) 【要約】

【課題】 基板の表面粗さが等方的である窒化物半導体基板を提供する。

【解決手段】 本発明に係るIII族窒化物半導体基板は、一の結晶面と前記一の結晶面の硬度より小さい硬度の他の結晶面とを含むIII族窒化物半導体単結晶からなり、基板表面を有するIII族窒化物半導体基板であって、

前記基板表面は、前記基板表面に平行な一方向に沿った前記基板表面の一の表面粗さと、前記一方向とは異なる他の方向に沿った前記基板表面の他の表面粗さとの差の絶対値が、10nm以下である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

一の結晶面と前記一の結晶面の硬度より小さい硬度の他の結晶面とを含むIII族窒化物半導体単結晶からなり、基板表面を有するIII族窒化物半導体基板であって、

前記基板表面は、前記基板表面に平行な一の方向に沿った前記基板表面の一の表面粗さと、前記一の方向とは異なる他の方向に沿った前記基板表面の他の表面粗さとの差の絶対値が、10nm以下であるIII族窒化物半導体基板。

【請求項 2】

前記基板表面内における結晶方位分布が、中心値 $\pm 0.05^\circ$ 以下である請求項 1 に記載のIII族窒化物半導体基板。

10

【請求項 3】

前記III族窒化物半導体基板中の鉄濃度が $1 \times 10^{16} \text{ cm}^{-3}$ 以下である請求項 2 に記載のIII族窒化物半導体基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、III族窒化物半導体基板に関する。

【背景技術】

【0002】

従来、基板の上にGaN単結晶を気相成長させてGaN単結晶のインゴットを製造する工程と、形成されたGaN単結晶のインゴットを成長方向に平行な方向にスライス加工してGaN基板を作成するスライス工程とを備えるGaN基板の製造方法が知られている（例えば、特許文献1参照）。

20

【0003】

特許文献1に記載の製造方法によれば、GaN単結晶の結晶成長方向に転位は伸びており、転位が伸びている方向に平行にインゴットをスライスするので、スライスして得られる基板の表面に転位が平行に存在することとなり、低転位密度の表面を有したGaN基板を得ることができる。

【0004】

【特許文献1】特開2007-84435号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、特許文献1に記載のGaN基板の製造方法においては、スライスする時間を低減させることを目的としてスライスする速度を上げると、スライスによる結晶欠陥の深さ（ダメージ層の深さ）が増大すると共に、スライスに用いるワイヤソーのワイヤの走行に平行な方向に沿ってスライスにより露出する面（スライス面）に形成されるソーマークに起因して、スライス面を研磨した後においても表面粗さにばらつきが生じる場合がある。

【0006】

したがって、本発明の目的は、基板の表面粗さが等方的である窒化物半導体基板を提供することにある。

40

【課題を解決するための手段】

【0007】

本発明は、上記目的を達成するため、一の結晶面と一の結晶面の硬度より小さい硬度の他の結晶面とを含むIII族窒化物半導体単結晶からなり、基板表面を有するIII族窒化物半導体基板であって、基板表面は、基板表面に平行な一の方向に沿った基板表面の一の表面粗さと、一の方向とは異なる他の方向に沿った基板表面の他の表面粗さとの差の絶対値が、10nm以下であるIII族窒化物半導体基板が提供される。

【0008】

また、上記前記基板表面内における結晶方位分布が、中心値 $\pm 0.05^\circ$ 以下であって

50

もよい。

【0009】

また、前記III族窒化物半導体基板中の鉄濃度が $1 \times 10^{16} \text{ cm}^{-3}$ 以下であってもよい。

【発明の効果】

【0010】

本発明によれば、基板の表面粗さが等方的である窒化物半導体基板を提供できる。

【図面の簡単な説明】

【0011】

【図1】 GaN単結晶における極性面のピッカース硬度の面方位依存性を示す図である。

10

【図2】本発明の実施の形態に係るIII族窒化物半導体基板の製造フローの一例を示す図である。

【図3】実施例1に係るアズスライスウエハの顕微ラマン分光測定の結果を示す図である。

【図4】実施例1に係る研磨済GaN基板の表面粗さ測定の結果を示す図である。

【図5】実施例2に係る研磨済GaN基板の表面粗さ測定の結果を示す図である。

【図6】比較例1に係る研磨済GaN基板の表面粗さ測定の結果を示す図である。

【図7】比較例2に係る研磨済GaN基板の表面粗さ測定の結果を示す図である。

【発明を実施するための最良の形態】

【0012】

20

III族窒化物半導体（例えば、窒化ホウ素（BN）、窒化アルミニウム（AlN）、窒化ガリウム（GaN）、窒化インジウム（InN）等）の結晶は、ウルツ鉱（WZ）型、閃亜鉛鉱（ZB）型、又は岩塩（RS）型のいずれかの結晶構造をとる。ここで、WZ型の結晶構造をとるIII族窒化物半導体において、 $[0001]$ 方向（c軸方向）において、III族元素の電気陰性度とV族元素の電気陰性度との差により分極が生じる。例えば、c軸方向に垂直な面は、V族極性面とIII族極性面とに分類される。そして、一例として、III族窒化物半導体であるGaNは、Ga極性面とN極性面とを有しているが、N極性面の方がGa極性面よりもエッチングされやすい特性を有する。

【0013】

ここで、本発明者は、GaNについて以下の知見を得た。すなわち、本発明者は、Ga極性面及びN極性面それぞれのピッカース硬さを測定したところ、N極性面のピッカース硬さがGa極性面のピッカース硬さに比べてはるかに軟らかいことを発見した。その結果を図1に示す。

30

【0014】

図1は、GaN単結晶における極性面のピッカース硬度の面方位依存性を示す。

【0015】

図1を参照すると分かるように、GaN単結晶において、 $(000-1)$ 面、すなわちN極性面におけるピッカース硬度は 4.4 GPa 程度であるが、 $(000-1)$ 面からの傾きが 180° である (0001) 面、すなわち、Ga極性面におけるピッカース硬度は 7.9 GPa 程度でありN極性面より硬い。そして、 $(000-1)$ 面からの傾きが大きくなると、ピッカース硬度が増加する。具体的には、 $(000-1)$ 面からの傾きが 30° を超え、傾きが 45° 程度まで略単調にピッカース硬度は増加し、傾きが 45° を超えると増加の程度が増す。そして、傾きが 150° から 180° に至るにしたがって、ピッカース硬度が飽和することが示された。なお、例えば $(000-1)$ のようなミラー指数の表記において $-n$ （ n ：自然数）は、所定の座標軸と負の方向で交差することを意味する。

40

【0016】

このように、GaNにおいてGa極性面及びN極性面の機械的な硬さが結晶方位に依存しているという事実を、本発明者は初めて見出した。この機械的な硬さが結晶方位に依存する機構は未解明であるが、この事実に基づいて本発明者は、GaN単結晶をはじめとす

50

るIII族窒化物半導体において、機械的に軟らかい結晶面（一例として、Ga₂Nの場合、N極性面）側から機械的に硬い結晶面（一例として、Ga₂Nの場合、Ga極性面）側に向けたスライスが容易であるという知見を得た。

【0017】

すなわち、本発明者は、一の結晶面と一の結晶面の硬度より小さな硬度を有する他の結晶面とを含むIII族窒化物半導体において、他の結晶面（機械的に柔らかい結晶面）から一の結晶面（機械的に硬い結晶面）に向けたスライスが容易であるという知見を得た。また、本発明者は、III族窒化物半導体単結晶からなるバルク結晶をスライスして、無極性基板、又は半極性基板を作製する場合においても、機械的に軟らかい結晶面側から機械的に硬い結晶面側に向けたスライスが容易であるという知見を得た。

10

【0018】

[実施の形態]

(III族窒化物半導体基板の製造方法)

図2は、本発明の実施の形態に係るIII族窒化物半導体基板の製造フローの一例を示す。

【0019】

本実施の形態に係るIII族窒化物半導体基板の製造においては、一の結晶面と一の結晶面の機械的な硬度より小さい硬度を有する他の結晶面とを含むIII族窒化物半導体単結晶からなるバルク結晶を準備するバルク結晶準備工程と、準備したバルク結晶中の他の結晶面側から一の結晶面側に向けてバルク結晶を切断して、表面処理が施されていないIII族窒化物半導体基板を得る切断工程と、切断して得られたIII族窒化物半導体基板の切断面（以下、スライス面ということがある）である表面及び裏面を研磨する研磨工程とを経て本実施の形態に係るIII族窒化物半導体基板が製造される。

20

【0020】

以下、III族窒化物半導体基板としてGa₂N基板を製造する例を、一例として説明する。

【0021】

(Ga₂Nインゴット準備工程)

まず、一例として、c面を有するGa₂N単結晶基板のGa極性面又はN極性面上に、Hydride Vapor Phase Epitaxy (HVPE)法を用いてGa₂Nの厚膜を形成することにより、Ga₂N単結晶のGa₂Nインゴットを製造する（ステップ100。以下、ステップを「S」とする）。また、サファイア基板表面にEpitaxial Lateral Overgrowth (ELO)法等を用いて前処理を施してもよい。そして、HVPE法により窒化物半導体としてのGa₂Nの厚膜を形成する。次に、機械研磨又はレーザー剥離法によりサファイア基板を除去する。これにより、Ga₂N単結晶からなるバルク結晶としてのGa₂Nインゴットを製造することもできる。

30

【0022】

(切断工程)

次に、得られたGa₂Nインゴットを、切断（以下、「スライス」ということがある）する。具体的には、第1の硬度を有する一の結晶面としての第1の結晶面と、第1の硬度より小さな第2の硬度を有する他の結晶面としての第2の結晶面とをGa₂Nインゴットは含んでおり、本実施の形態においては、第2の結晶面の側から第1の結晶面の側に向けてスライスする（S110）。例えば、本実施の形態においては、Ga₂NインゴットのN極性面からGa極性面に向けてスライスする。スライスは、例えば、ピアノ線（鋼線）等のワイヤを備えるワイヤソーにより実施することができる。また、スライスは、2mm/h以上のスライス速度で実施することができる。これにより、スライスされたGa₂N基板（以下、「アズスライスウエハ」と呼ぶことがある。）が作製される。

40

【0023】

なお、他の結晶面から、他の結晶面の硬度より大きな硬度を有する一の結晶面に向けてスライスする限り、N極性面からGa極性面に向けて切断する場合に限られない。例えば

50

、切断方向（スライス方向）と+c軸方向、すなわち[0001]方向とのなす角度が0度以上90度未満、好ましくは0度以上45度以下の角度でGaNインゴットをスライスすることもできる。

【0024】

（研磨工程）

続いて、アズスライスウエハの両面、すなわち、アズスライスウエハの表面及び裏面を鏡面研磨する（S120）。この研磨工程においては、アズスライスウエハの表面からアズスライスウエハの内部に向かって切断工程により生じた結晶欠陥等のダメージを含む層であるダメージ層を除去する。ダメージ層の深さは、本実施の形態において50μm以下であるので、研磨工程においては少なくともアズスライスウエハの表面から50μm程度の深さまでを研磨、除去する。これにより、ダメージ層が除去されて露出した研磨面を有する本実施の形態に係る研磨済GaN基板が作製される。

10

【0025】

なお、III族窒化物半導体としてはGaNに限られず、AlN等、GaNと同様の極性構造を有する他のIII族窒化物半導体を用いることもできる。また、本実施の形態に係るGaNインゴットは、有機金属気相成長（Metal Organic Chemical Vapor Deposition: MOVPE）法、分子線エピタキシー（Molecular Beam Epitaxy: MBE）法、Naフラックス法、アモノサーマル法等を用いて製造することもできる。

20

【0026】

（実施の形態の効果）

本実施の形態に係るIII族窒化物半導体基板の製造方法によれば、他の結晶面から、他の結晶面の硬度より大きな硬度を有する一の結晶面に向けてバルク結晶をスライスするので、スライスされた基板のダメージ層の厚さ、すなわち、基板表面からの結晶欠陥が生じた部分を含む領域端部までの深さを低減できる。例えば、Si、GaAs等の半導体結晶に比べて硬くて脆いGaN単結晶からなるバルク結晶を用いてスライス速度を高めたとしても、ダメージ層の厚さを低減することができる。これにより、ダメージ層の厚さを低減できると共に、スライス速度を向上させることができる。

【0027】

そして、ダメージ層の厚さを低減することができるので、研磨工程において研磨する量を低減できる。したがって、研磨工程を経て製造されるIII族窒化物半導体基板の厚さに、切断工程において生じるダメージ層の厚さをスライス時におけるマージンとして加えた場合に、当該マージンの厚さを低減できることになる。これにより、1つのインゴットから切り出すことのできる基板の枚数を増加させることができる。

30

【0028】

更に、スライス速度を、一例として、2mm/h以上のスライス速度に高めてもダメージ層の厚さの増加を抑制できるので、バルク結晶をスライスしてIII族窒化物半導体基板を製造する時間を大幅に短縮することができる。例えば、従来は、スライス速度は高々1mm/hであったので、直径2インチ（50.8mm）のバルク結晶をスライスすることに要する時間は2日以上であったところ、本実施の形態に係る製造方法によれば、スライス速度を2倍上に高めることができるので、直径2インチのバルク結晶をスライスすることに要する時間を1/2以下にすることができる。

40

【0029】

また、従来、ワイヤソーで切断したGaN結晶には、ワイヤの走行方向と平行な方向にスジ状の凹凸が形成されることがある。これは、ソーマークと呼ばれており、目視においても確認できる。GaN結晶は硬度が高いため、GaNインゴットの切断中にワイヤの撓みが発生したり、ワイヤがぶれやすく、ソーマークが発生しやすい。また、ソーマークは、スライス速度が速くなるほどより顕著に発生する。そして、ソーマークが著しいGaN基板は研磨加工後もその痕跡を研磨面に残留させやすいので、研磨面に表面粗さの違いに起因する縞模様ができたり、研磨面に縞状の浅い凹凸が残留しやすく、研磨面の表面粗さ

50

が等方的ではない（非等方的）ことがある。しかしながら、本実施の形態に係るIII族窒化物半導体基板の製造方法によれば、他の結晶面から、他の結晶面の硬度より大きな硬度を有する一の結晶面に向けてバルク結晶であるGaNインゴットをスライスするので、スライスして得られたGaN基板のスライス面を研磨しても、研磨面の表面粗さを等方的にすることができる。

【0030】

また、本実施の形態に係るIII族窒化物半導体基板の製造方法によれば、他の結晶面から、他の結晶面の硬度より大きな硬度を有する一の結晶面に向けてバルク結晶をスライスする。すなわち、機械的に柔らかい面から硬い面に向けてバルク結晶をスライスするので、バルク結晶が硬い場合であっても、スライスする時間を低減できる。これにより、ワイヤソーのワイヤの摩耗を低減することができ、ワイヤの摩耗によって生じたワイヤを構成する材料がスライスした結晶の表面、つまり、アズスライスウエハの表面近傍を汚染することを抑制できる。したがって、高純度のIII族窒化物半導体基板を製造することができる。

10

【0031】

また、例えば、エピタキシャル成長の下地基板に用いるGaN基板の表面のオフ角度は、InGaN、AlGaN等のエピタキシャル成長層の組成に大きな影響を与える。したがって、GaN基板表面のオフ角は、精密な制御、管理を要する。しかしながら、従来、GaN結晶のように硬い結晶をスライスする場合、高速で無理にスライスすると、ワイヤが撓んだり、ワイヤがGaNインゴットの所期の位置からずれることがある。この場合、スライス面の結晶方位分布が大きくなることがある。この結晶方位分布が大きいスライス面は、スライス面を斜めに研磨することにより修正できるものの、所定の仕上がり厚さを確保するためには、当初の切り出しを厚くすることを要する。一方、本実施の形態に係るIII族窒化物半導体基板の製造方法によれば、他の結晶面から、他の結晶面の硬度より大きな硬度を有する一の結晶面に向けてバルク結晶をスライスするので、GaNインゴットの所期の位置において適切にスライスできる。これにより、面精度がよい基板、すなわち高精度のGaN基板を製造することができる。

20

【実施例1】

【0032】

まず、2インチのc面GaN基板を準備した。続いて、準備したGaN基板のGa極性面に、HVPE法によりGaNを更に成長させた。これにより、厚さが20mmであるGaNインゴットを製造した。

30

【0033】

次に、ワイヤソーを用いて製造したGaNインゴットをc軸に平行な方向に沿ってスライスした。すなわち、スライスは、N極性面側からGa極性面側に向かう方向、つまり、[0001]方向であって、N極性面からGa極性面に向かう方向に沿って実施した。ここで、ワイヤソーのワイヤは、直径0.16mmのピアノ線を用いた。また、平均粒径5 μ mのダイヤモンド遊離砥粒をオイルスラリに分散させた塗布剤を準備し、ワイヤソーによるGaNインゴットのスライス（切断）部分にこの塗布剤を供給しつつスライスした。なお、オイルスラリの温度は30℃に設定した。また、切断速度は4mm/hに設定した。

40

【0034】

これにより、GaNインゴットから、スライスによって露出したスライス面を両面に有するGaNのアズスライスウエハが得られた。得られたアズスライスウエハは、M面、すなわち、(10-10)面を主表面とするGaN基板であり、サイズが20mm×40mmであり、厚さが0.6mmであった。なお、切断に要した時間は約5時間であった。また、GaNインゴットのスライス中にワイヤの撓みは発生しなかった。ここで、アズスライスウエハの切断面、すなわち、スライスによって外部に露出した基板表面を目視で観察したところ、ソーマークは観察されなかった。

【0035】

50

得られたアズスライスウエハの表面のダメージ層の深さを、顕微ラマン分光により算出した。ここで、ラマンスペクトルのピーク位置であるラマンピーク位置は、被測定物中に発生した応力により結晶格子が歪むとシフトする。したがって、アズスライスウエハの劈開断面をアズスライスウエハの表面側から内部に向かって顕微ラマン分光測定して、表面からの深さに対するラマンピーク位置のシフト量を測定することによって、ダメージ層の深さを算出できる。

【0036】

図3は、実施例1に係るアズスライスウエハの顕微ラマン分光測定の結果を示す。

【0037】

図3を参照すると、アズスライスウエハのスライス面の近傍、すなわち、スライス面表面(図3中、深さが0 μm の位置)から10 μm 程度の深さまでの領域では、結晶欠陥等のダメージによりラマンピーク位置は低波数側にシフトしていた。そして、スライス面表面からの深さが深くなるにしたがって、ラマンピーク位置は徐々に高波数側に变化して、深さが40 μm 以上では、波数6.95 cm^{-1} 程度で飽和した。この結果、実施例1に係るアズスライスウエハのダメージ層の深さは、40 μm 以下であると考えられた。

【0038】

続いて、実施例1に係るアズスライスウエハの両面を、50 μm ずつ研磨して鏡面化した。これにより、厚さが0.5 mm であり、研磨面が鏡面である研磨済GaN基板を得た。実施例1に係る研磨済GaN基板は、GaNインゴットを[0001]方向に沿ってスライスした後、スライス面を研磨して形成されたので、その主面はM面、すなわち、(10-10)面である。

【0039】

実施例1に係る研磨済GaN基板の表面粗さ(RMS値)を原子間力顕微鏡(Atomic Force Microscope: AFM)によって測定した。表面粗さの測定は、ワイヤソーのワイヤの走行方向を基準として、この基準から45°ずつ傾けた4方向について実施した。

【0040】

図4は、実施例1に係る研磨済GaN基板の表面粗さ測定の結果を示す。

【0041】

図4を参照すると、研磨済GaN基板の表面のRMS値は、測定方向によらず略一定値を示した。具体的には、ワイヤの走行方向に沿って測定したRMS値を基準値(図4中、角度が0°の測定値)とすると、この基準値と、ワイヤの走行方向から45°傾いた方向における表面のRMS値、90°傾いた方向における表面のRMS値、及び135°傾いた方向における表面のRMS値との差の絶対値は、10 nm 以下の範囲内であった。これにより、実施例1に係る研磨済GaN基板の表面の表面粗さが等方的であること、すなわち、ワイヤソーのワイヤの走行方向によってスライス面を研磨した後の研磨面に表面粗さの縞模様が発生すること、縞状の凹凸が残留すること等、特定の方向に沿ってのみ凹凸が生じるような現象(以下、「ソーマークによる影響」ということがある)が発生していないことが確認された。

【0042】

また、実施例1に係る研磨済GaN基板の表面中の100 μm ×100 μm の領域での表面粗さのRMS値は5 nm であった。更に、研磨済GaN基板の表面内における結晶方位分布のばらつきをX線回折法により測定した。その結果、実施例1に係る研磨済GaN基板の表面内における結晶方位分布のばらつきは中心値 $\pm 0.01^\circ$ と小さく高精度でGaNインゴットをスライスできたことが確認された。

【0043】

次に、研磨済GaN基板の表面に、MOVPE法を用いて厚さが3 μm のGaNをエピタキシャル成長させ、エピタキシャル層付GaN基板を得た。エピタキシャル層付GaN基板の鉄(Fe)不純物濃度の深さ方向プロファイルを、SIMS分析によって測定した。その結果、Fe濃度は、GaN層中、界面及びGaN基板中のいずれにおいても検出下

10

20

30

40

50

限值 ($2 \times 10^{15} \text{ cm}^{-3}$) 以下であることが確認された。

【実施例 2】

【0044】

まず、実施例 1 と同様にして厚さが 20 mm の GaN インゴットを製造した。次に、実施例 1 と同様の条件を用いて、GaN インゴットを (11 - 22) 面に平行な方向に沿って、N 極性面側から Ga 極性面側に向かってスライスした。但し、実施例 2 においてはスライス速度を 2 mm/h に設定した。これにより、実施例 2 に係る GaN のアズスライスウエハ (サイズ: 23.5 mm × 40 mm、厚さ: 0.6 mm) が得られた。なお、切断に要した時間は約 12 時間であり、GaN インゴットのスライス中にワイヤの撓みは発生しなかった。また、アズスライスウエハの切断面を目視で観察したところ、ソーマークは観察されなかった。

10

【0045】

実施例 2 に係るアズスライスウエハの表面のダメージ層の深さを、実施例 1 と同様にして顕微ラマン分光により算出した。その結果、スライスによって生じたダメージ層の深さは 50 μm 以下であると考えられた。

【0046】

続いて、実施例 2 に係るアズスライスウエハの両面を、70 μm ずつ研磨して鏡面化した。これにより、厚さが 0.46 mm であり、研磨面が鏡面である研磨済 GaN 基板を得た。実施例 2 に係る研磨済 GaN 基板は、GaN インゴットを (11 - 22) 面に平行な方向に沿ってスライスした後、スライス面を研磨して形成されたので、その主面は半極性の (11 - 22) 面である。

20

【0047】

実施例 2 に係る研磨済 GaN 基板の表面粗さ (RMS 値) を原子間力顕微鏡 (AFM) によって測定した。表面粗さの測定は、ワイヤソーのワイヤの走行方向を基準として、この基準から 45° ずつ傾けた 4 方向について実施した。

【0048】

図 5 は、実施例 2 に係る研磨済 GaN 基板の表面粗さ測定の結果を示す。

【0049】

図 5 を参照すると、研磨済 GaN 基板の表面の RMS 値は、測定方向によらず略一定値を示した。具体的には、ワイヤの走行方向に沿って測定した RMS 値を基準値 (図 5 中、角度が 0° の測定値) とすると、この基準値と、ワイヤの走行方向から 45° 傾いた方向における表面の RMS 値、90° 傾いた方向における表面の RMS 値、及び 135° 傾いた方向における表面の RMS 値との差の絶対値は、10 nm 以下の範囲内であった。これにより、実施例 2 に係る研磨済 GaN 基板の表面の表面粗さが等方的であること、ソーマークによる影響がないことが確認された。

30

【0050】

また、実施例 2 に係る研磨済 GaN 基板の表面内における結晶方位分布のばらつきを X 線回折法により測定した。その結果、実施例 2 に係る研磨済 GaN 基板の表面内における結晶方位分布のばらつきは中心値 ± 0.02° と小さく高精度で GaN インゴットをスライスできたことが確認された。

40

【0051】

次に、実施例 2 に係る研磨済 GaN 基板の表面に、MOVPE 法を用いて厚さが 3 μm の GaN をエピタキシャル成長させ、エピタキシャル層付 GaN 基板を得た。エピタキシャル層付 GaN 基板の Fe 不純物濃度の深さ方向プロファイルを、SIMS 分析によって測定した。その結果、Fe 濃度は、GaN 層中、界面及び GaN 基板中のいずれにおいても検出下限値 ($2 \times 10^{15} \text{ cm}^{-3}$) 以下であることが確認された。

【0052】

(比較例 1)

まず、実施例 1 と同様にして厚さが 20 mm の GaN インゴットを製造した。次に、GaN インゴットを c 軸に平行な方向、すなわち、[000 - 1] 方向に沿って、Ga 極性

50

面側からN極性面側に向かってスライスした。その他のスライス条件は実施例1と同様にした。但し、Ga_{0.9}N_{0.1}インゴットのスライス中にワイヤが大きく撓んだことに起因して20mmの厚さのGa_{0.9}N_{0.1}インゴットを完全に切断するまでに約10時間を要した。すなわち、比較例1においては、スライス速度が実質的には2mm/hであった。これにより、比較例1に係るGa_{0.9}N_{0.1}のアズスライスウエハ(サイズ:20mm×40mm、厚さ:0.6mm)が得られた。なお、アズスライスウエハの切断面を目視で観察したところ、ソーマークが明瞭に観察された。

【0053】

比較例1に係るアズスライスウエハの表面のダメージ層の深さを、実施例1と同様にして顕微ラマン分光により算出した。その結果、スライスによって生じたダメージ層の深さは150μm程度であると考えられた。

10

【0054】

続いて、比較例1に係るアズスライスウエハの両面を、170μmずつ研磨して鏡面化した。これにより、厚さが0.26mmであり、研磨面が鏡面である研磨済Ga_{0.9}N_{0.1}基板を得た。比較例1に係る研磨済Ga_{0.9}N_{0.1}基板は、Ga_{0.9}N_{0.1}インゴットをc軸方向に沿ってスライスした後、スライス面を研磨して形成されたので、その主面はM(10-10)面である。比較例1においては、ダメージ層の深さが150μmと実施例1に比較して深いことにより、ダメージ層を除去することに要する研磨量も多く、最終的に得られる研磨済Ga_{0.9}N_{0.1}基板の厚さも0.26mmと薄いものであった。

【0055】

比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面粗さ(RMS値)を原子間力顕微鏡(AFM)によって測定した。表面粗さの測定は、ワイヤソーのワイヤの走行方向を基準として、この基準から45°ずつ傾けた4方向について実施した。

20

【0056】

図6は、比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面粗さ測定の結果を示す。

【0057】

図6を参照すると、研磨済Ga_{0.9}N_{0.1}基板の表面のRMS値は、ソーマークと垂直な方向(90°)ではソーマークと平行な方向(45°、135°)に比べて大きな値となる傾向が観察された。具体的には、ワイヤの走行方向に沿って測定したRMS値は50nm程度であり、(図6中、角度が0°の測定値)ワイヤの走行方向から45°傾いた方向における表面のRMS値は170nm程度であり、90°傾いた方向における表面のRMS値は330nm程度であり、135°傾いた方向における表面のRMS値は190°程度であった。これにより、比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面の表面粗さが非等方的であること、ソーマークによる影響があることが確認された。

30

【0058】

また、比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面内における結晶方位分布のばらつきをX線回折法により測定した。その結果、比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面内における結晶方位分布のばらつきは中心値±0.15°と実施例1及び2に比べて大きかった。これは、高速で無理にGa_{0.9}N_{0.1}インゴットを切断しようとしたことに起因して、ワイヤが撓み、スライス面が乱れたためと考えられる。

40

【0059】

次に、比較例1に係る研磨済Ga_{0.9}N_{0.1}基板の表面に、MOVPE法を用いて厚さが3μmのGa_{0.9}Nをエピタキシャル成長させ、エピタキシャル層付Ga_{0.9}N基板を得た。エピタキシャル層付Ga_{0.9}N基板のFe不純物濃度の深さ方向プロファイルを、SIMS分析によって測定した。その結果、Fe濃度は、エピタキシャル成長させたGa_{0.9}N膜中と、Ga_{0.9}N基板中とでは検出下限値(2×10¹⁵cm⁻³)以下であった。しかしながら、Ga_{0.9}N基板とエピタキシャル成長させたGa_{0.9}N膜との界面では2.2×10¹⁷cm⁻³であり、光デバイス等の電子デバイスに应用するに際して無視できない濃度のFeが検出された。

【0060】

(比較例2)

50

まず、実施例 1 と同様にして厚さが 24.5 mm の GaN インゴットを製造した。次に、GaN インゴットを (11 - 22) 面に平行な方向に沿って、Ga 極性面側から N 極性面側に向かってスライスした。その他のスライス条件は実施例 1 と同様にした。但し、ワイヤソーのスライス速度は、2 mm/h に設定した。但し、GaN インゴットのスライス中にワイヤが大きく撓んだことに起因して 24.5 mm の厚さの GaN インゴットを完全に切断するまでに約 20 時間を要した。すなわち、比較例 2 においては、実質的にスライス速度が 1.2 mm/h であったことになる。これにより、比較例 2 に係る GaN のアズスライスウエハ (サイズ: 23.5 mm x 40 mm、厚さ: 0.6 mm) が得られた。なお、アズスライスウエハの切断面を目視で観察したところ、ソーマークが明瞭に観察された。

10

【0061】

比較例 2 に係るアズスライスウエハの表面のダメージ層の深さを、実施例 1 と同様にして顕微ラマン分光により算出した。その結果、スライスによって生じたダメージ層の深さは 100 μm 程度であると考えられた。

【0062】

続いて、比較例 2 に係るアズスライスウエハの両面を、120 μm ずつ研磨して鏡面化した。これにより、厚さが 0.36 mm であり、研磨面が鏡面である研磨済 GaN 基板を得た。比較例 2 に係る研磨済 GaN 基板は、GaN インゴットを (11 - 22) 面に平行な方向に沿ってスライスした後、スライス面を研磨して形成されたので、その主面は (11 - 22) 面である。比較例 2 においては、ダメージ層の深さが 120 μm と実施例 2 に比較して深いことにより、ダメージ層を除去することに要する研磨量も多く、最終的に得られる研磨済 GaN 基板の厚さも 0.36 mm と薄いものであった。

20

【0063】

比較例 2 に係る研磨済 GaN 基板の表面粗さ (RMS 値) を原子間力顕微鏡 (AFM) によって測定した。表面粗さの測定は、ワイヤソーのワイヤの走行方向を基準として、この基準から 45° ずつ傾けた 4 方向について実施した。

【0064】

図 7 は、比較例 2 に係る研磨済 GaN 基板の表面粗さ測定の結果を示す。

【0065】

図 7 を参照すると、研磨済 GaN 基板の表面の RMS 値は、ソーマークと垂直な方向ではソーマークと平行な方向に比べて大きな値となる傾向が観察された。具体的には、ワイヤの走行方向に沿って測定した RMS 値は 50 nm 程度であり、(図 7 中、角度が 0° の測定値) ワイヤの走行方向から 45° 傾いた方向における表面の RMS 値は 160 nm 程度であり、90° 傾いた方向における表面の RMS 値は 280 nm 程度であり、135° 傾いた方向における表面の RMS 値は 160 nm 程度であった。これにより、比較例 2 に係る研磨済 GaN 基板の表面の表面粗さが非等方的であること、ソーマークによる影響があることが確認された。

30

【0066】

また、比較例 2 に係る研磨済 GaN 基板の表面内における結晶方位分布のばらつきを X 線回折法により測定した。その結果、比較例 1 に係る研磨済 GaN 基板の表面内における結晶方位分布のばらつきは中心値 ± 0.15° と実施例 1 及び 2 に比べて大きかった。これは、高速で無理に GaN インゴットを切断しようとしたことに起因して、ワイヤが撓み、スライス面が乱れたためと考えられる。

40

【0067】

次に、比較例 2 に係る研磨済 GaN 基板の表面に、MOVPE 法を用いて厚さが 3 μm の GaN をエピタキシャル成長させ、エピタキシャル層付 GaN 基板を得た。エピタキシャル層付 GaN 基板の Fe 不純物濃度の深さ方向プロファイルを、SIMS 分析によって測定した。その結果、Fe 濃度は、エピタキシャル成長させた GaN 膜中と、GaN 基板中とでは検出下限値 ($2 \times 10^{15} \text{ cm}^{-3}$) 以下であった。しかしながら、GaN 基板とエピタキシャル成長させた GaN 膜との界面では $5.8 \times 10^{16} \text{ cm}^{-3}$ であり、無視できな

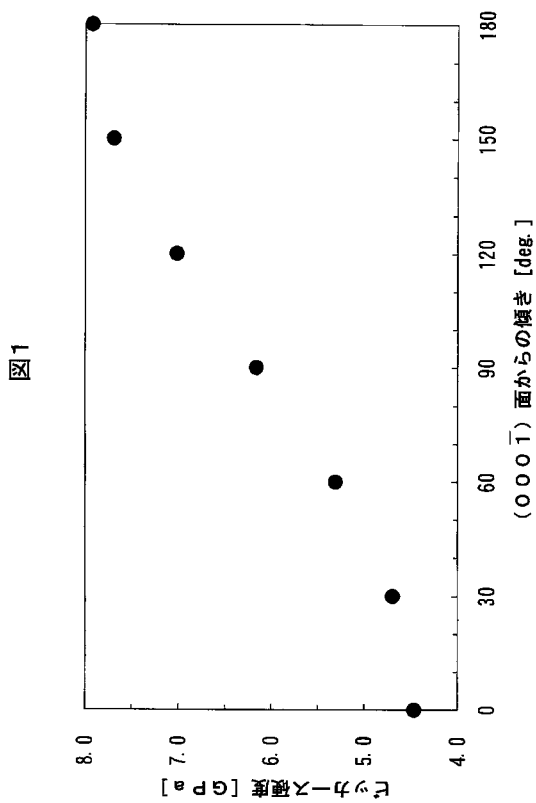
50

い濃度の Fe が検出された。

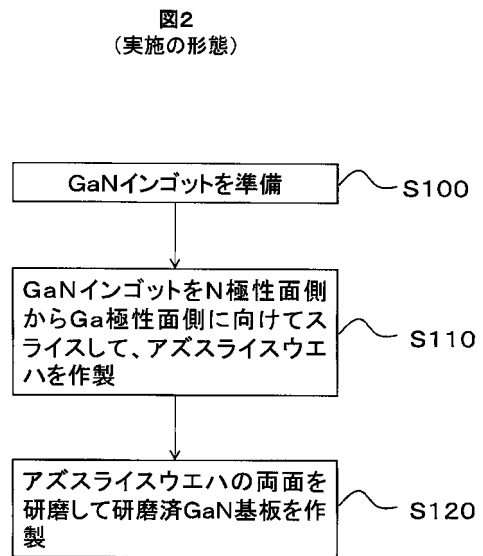
【 0 0 6 8 】

以上、本発明の実施の形態及び実施例を説明したが、上記に記載した実施の形態及び実施例は特許請求の範囲に係る発明を限定するものではない。また、実施の形態及び実施例の中で説明した特徴の組合せの全てが発明の課題を解決するための手段に必須であるとは限らない点に留意すべきである。

【 図 1 】

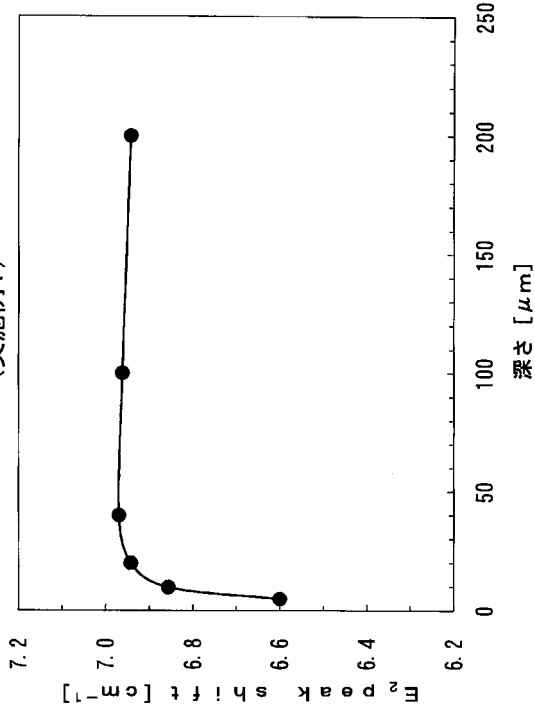


【 図 2 】



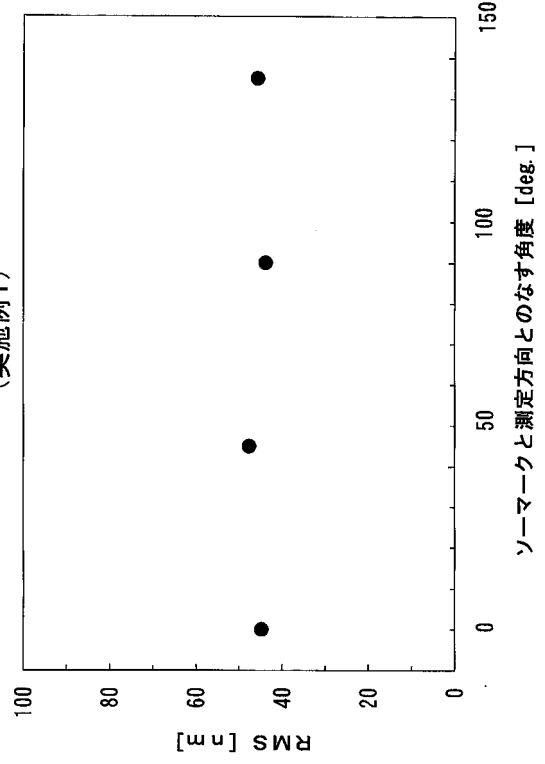
【 図 3 】

図3
(実施例1)



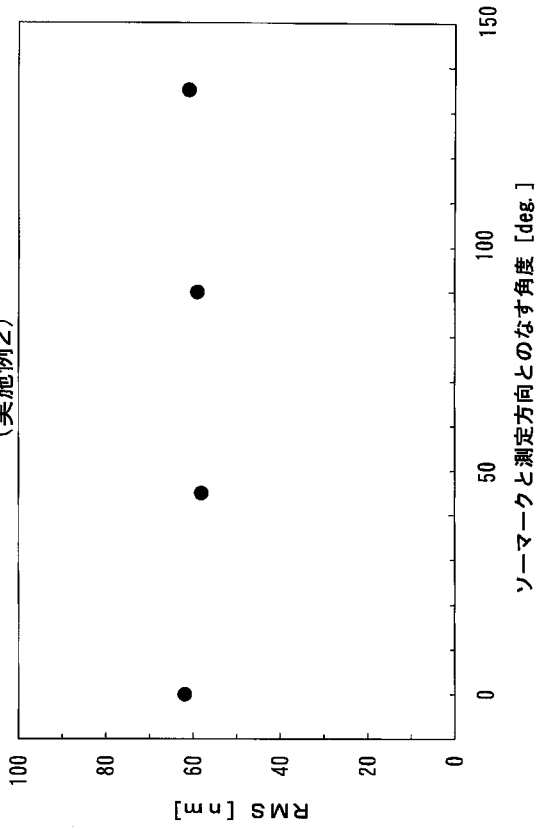
【 図 4 】

図4
(実施例1)



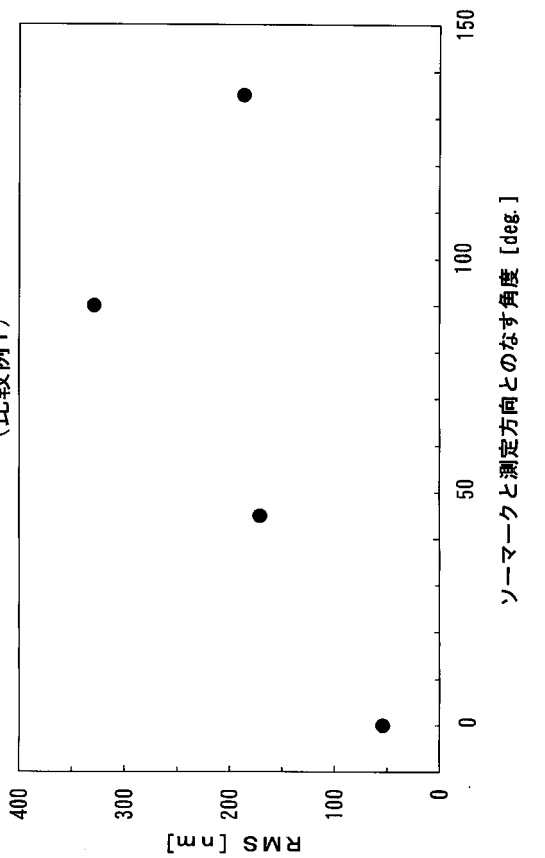
【 図 5 】

図5
(実施例2)



【 図 6 】

図6
(比較例1)



【 図 7 】

