

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年11月16日(16.11.2023)



(10) 国際公開番号

WO 2023/218637 A1

(51) 国際特許分類:
G09F 9/30 (2006.01)

(21) 国際出願番号: PCT/JP2022/020213

(22) 国際出願日: 2022年5月13日(13.05.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: シャープディスプレイテクノロジー株式会社(SHARP DISPLAY TECHNOLOGY CORPORATION) [JP/JP]; 〒5190198 三重県亀山市白木町幸川4 6 4 番 Mic (JP).

(72) 発明者: 斉藤 貴翁(SAITOH Takao). 神崎 庸輔(KANZAKI Yohsuke). 山中 雅貴(YAMANAKA Masaki). 三輪 昌彦(MIWA Masahiko). 孫 屹

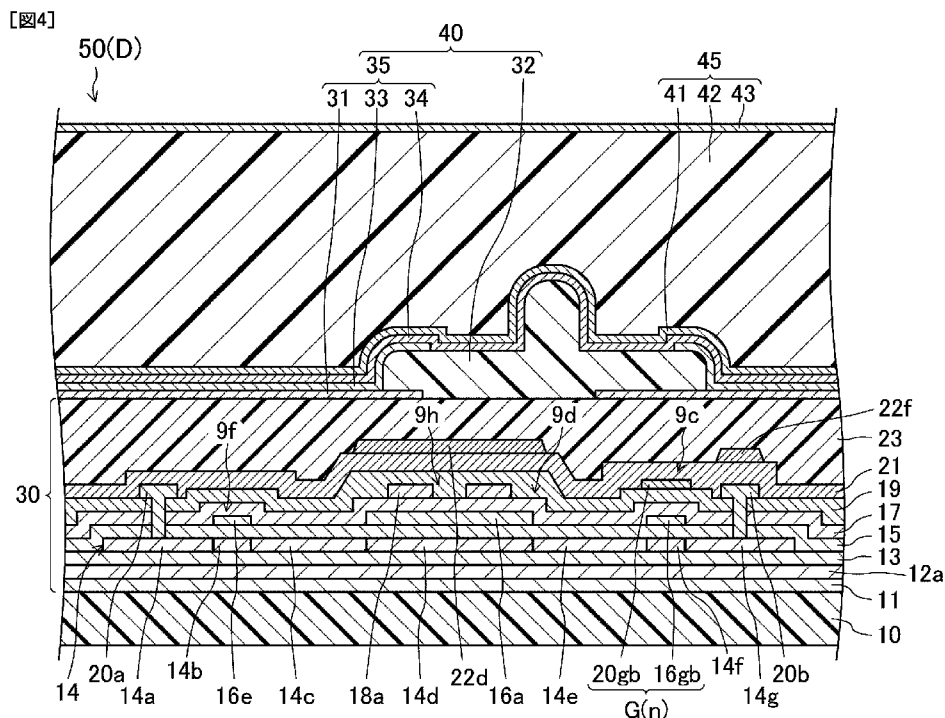
(SUN Yi). 藤原 正樹(FUJIWARA Masaki). 釜谷 康平(KAMATANI Kouhei).

(74) 代理人: 弁理士法人前田特許事務所(MAEDA & PARTNERS); 〒5300004 大阪府大阪市北区堂島浜1 丁目 2 番 1 号 新ダイビル 2 3 階 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: The present invention comprises a resin substrate (10) and a TFT Layer (30), which is disposed on the resin substrate (10) and in which multiple TFTs (9c, 9d, 9f) are respectively arranged for sub-pixels constituting a display area (D), wherein the TFTs (9c, 9d, 9f) have a semiconductor layer (14) formed from a polysilicon film, the TFTs (9c, 9d, 9f) are electrically connected to each other by conductor regions (14a, 14c, 14e, 14g) of the semiconductor layer (14), and the TFT Layer (30) is provided with a light-shielding film (12a) disposed on the resin substrate (10) side of

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

the semiconductor layer (14), the peripheral ends of the light-shielding film (12a) being positioned outside the peripheral ends of the semiconductor layer (14).

(57) 要約: 樹脂基板(10)と、樹脂基板(10)上に設けられ、表示領域(D)を構成するサブ画素毎に複数のTFT(9c, 9d, 9f)が配置されたTFT層(30)とを備え、各TFT(9c, 9d, 9f)は、ポリシリコン膜により形成された半導体層(14)を有し、複数のTFT(9c, 9d, 9f)は、半導体層(14)の導体領域(14a, 14c, 14e, 14g)により互いに電氣的に接続され、TFT層(30)には、半導体層(14)の樹脂基板(10)側に遮光膜(12a)が設けられ、遮光膜(12a)の周端は、半導体層(14)の周端よりも外側に配置されている。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は、表示装置に関するものである。

背景技術

[0002] 近年、液晶表示装置に代わる表示装置として、有機エレクトロルミネッセンス (electroluminescence、以下、「ＥＬ」とも称する) 素子を用いた自発光型の有機ＥＬ表示装置が注目されている。この有機ＥＬ表示装置では、可撓性を有する樹脂基板上に有機ＥＬ素子等を形成したフレキシブルな有機ＥＬ表示装置が提案されている。

[0003] 例えば、特許文献１には、多結晶シリコン膜の光透過性基板側に下部遮光膜が設けられた薄膜トランジスタアレイ基板が開示されている。

先行技術文献

特許文献

[0004] 特許文献１：特開２００５－２４１９１０号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、フレキシブルな有機ＥＬ表示装置においても、樹脂基板の分極が薄膜トランジスタ (thin film transistor、以下「ＴＦＴ」とも称する) の特性に影響を与えないように、ＴＦＴを構成する半導体層の樹脂基板側に遮光膜を設けることがある。ここで、画像の最小単位であるサブ画素に設けられた複数のＴＦＴの間の電気的な接続を、例えば、ポリシリコン膜からなる半導体層の (不純物イオンがドーピングされた) 導体領域を介して行う場合、半導体層の樹脂基板側に遮光膜を設けると、遮光膜の (周端の) 段差により、半導体層が断線するおそれがあるので、改善の余地がある。

[0006] 本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、半導体層の樹脂基板側に設けた遮光膜の段差に起因する半導体層の断線

を抑制することにある。

課題を解決するための手段

[0007] 上記目的を達成するために、本発明に係る表示装置は、樹脂基板と、上記樹脂基板上に設けられ、表示領域を構成するサブ画素毎に複数の薄膜トランジスタが配置された薄膜トランジスタ層とを備え、上記各薄膜トランジスタは、ポリシリコン膜により形成された半導体層を有し、上記複数の薄膜トランジスタは、上記半導体層の導体領域により、互いに電氣的に接続され、上記薄膜トランジスタ層には、上記半導体層の上記樹脂基板側に遮光膜が設けられた表示装置であって、上記遮光膜の周端は、上記導体領域を含む上記半導体層の周端よりも外側に配置されていることを特徴とすることを特徴とする。

発明の効果

[0008] 本発明によれば、半導体層の樹脂基板側に設けた遮光膜の段差に起因する半導体層の断線を抑制することができる。

図面の簡単な説明

[0009] [図1]図1は、本発明の第1の実施形態に係る有機EL表示装置の概略構成を示す平面図である。

[図2]図2は、本発明の第1の実施形態に係る有機EL表示装置を構成するTFT層の表示領域の平面図である。

[図3]図3は、本発明の第1の実施形態に係る有機EL表示装置を構成するTFT層の等価回路図である。

[図4]図4は、図2中のIV-IV線に沿ったTFT層及びそれを備えた有機EL表示装置の断面図である。

[図5]図5は、本発明の第1の実施形態に係る有機EL表示装置のTFT層を構成する遮光膜及び半導体層の配置を示す平面図である。

[図6]図6は、本発明の第1の実施形態に係る有機EL表示装置を構成する有機EL層を示す断面図である。

[図7]図7は、本発明の第2の実施形態に係る有機EL表示装置のTFT層を

構成する遮光膜及び半導体層の配置を示す平面図であり、図5に相当する図である。

[図8]図8は、本発明の第3の実施形態に係る有機EL表示装置のTFT層を構成する遮光膜及び半導体層の配置を示す平面図であり、図5に相当する図である。

発明を実施するための形態

[0010] 以下、本発明の実施形態を図面に基づいて詳細に説明する。なお、本発明は、以下の各実施形態に限定されるものではない。

[0011] 《第1の実施形態》

図1～図6は、本発明に係る表示装置の第1の実施形態を示している。なお、以下の各実施形態では、発光素子層を備えた表示装置として、有機EL素子層を備えた有機EL表示装置を例示する。ここで、図1は、本実施形態の有機EL表示装置50の概略構成を示す平面図である。また、図2は、有機EL表示装置50を構成するTFT層30の表示領域Dの主要構成の平面図である。また、図3は、有機EL表示装置50を構成するTFT層30の等価回路図である。また、図4は、図2中のIV-IV線に沿ったTFT層30及びそれを備えた有機EL表示装置50の断面図である。また、図5は、有機EL表示装置50のTFT層30を構成する遮光膜12a及び半導体層14の配置を示す平面図である。また、図6は、有機EL表示装置50を構成する有機EL層33を示す断面図である。

[0012] 有機EL表示装置50は、図1に示すように、例えば、矩形状に設けられた画像表示を行う表示領域Dと、表示領域Dの周囲に設けられた額縁領域Fとを備えている。なお、本実施形態では、矩形状の表示領域Dを例示したが、この矩形状には、例えば、辺が円弧状になった形状、角部が円弧状になった形状、辺の一部に切り欠きがある形状等の略矩形状も含まれる。

[0013] 表示領域Dには、複数のサブ画素P（図5参照）がマトリクス状に配列されている。また、表示領域Dでは、図5に示すように、例えば、赤色の表示を行うためのサブ画素P_r、緑色の表示を行うためのサブ画素P_g、及び青

色の表示を行うためのサブ画素P_bが互いに隣り合うように設けられている。なお、表示領域Dでは、例えば、隣り合う3つのサブ画素P_r、サブ画素P_g及びサブ画素P_bにより、1つの画素が構成されている。

[0014] 額縁領域Fの図1中におけるX方向の正側の端部には、端子部Tが一方方向（図1中のY方向）に延びるように設けられている。また、額縁領域Fにおいて、図1に示すように、表示領域D及び端子部Tの間には、図中のY方向を折り曲げの軸として、例えば、180°に（U字状に）折り曲げ可能な折り曲げ部Bが一方方向（図中のY方向）に延びるように設けられている。

[0015] 有機EL表示装置50は、図4に示すように、樹脂基板10と、樹脂基板10上に設けられたTFT層30と、TFT層30上に発光素子層として設けられた有機EL素子層40と、有機EL素子層40上に設けられた封止膜45とを備えている。

[0016] 樹脂基板10は、例えば、ポリイミド樹脂等の有機樹脂材料により構成されている。

[0017] TFT層30は、図4に示すように、樹脂基板10上に順に設けられた第1ベースコート膜11及び第2ベースコート膜13と、第2ベースコート膜13上にサブ画素P毎に設けられた第1TFT9a（図3参照）、第2TFT9b（図3参照）、第3TFT9c、第4TFT9d、第5TFT9e（図3参照）、第6TFT9f、第7TFT9g（図3参照）及びキャパシタ9hと、各第1TFT9a～各第7TFT9g及び各キャパシタ9h上に順に設けられた保護絶縁膜21及び平坦化膜23とを備えている。また、TFT層30では、図4に示すように、上述した第2ベースコート膜13及び保護絶縁膜21の間において、第2ベースコート膜13から保護絶縁膜21に向けて、半導体層14、ゲート絶縁膜15、第1金属層（例えば、後述するゲート電極16a等）、第1層間絶縁膜17、第2金属層（例えば、後述する容量電極18a等）、第2層間絶縁膜19及び第3金属層（例えば、後述する初期化電源線20v等）が順に積層されている。ここで、TFT層30には、図2に示すように、図中のY方向に互いに平行に延びるように複数の

ゲート線Gが設けられている。なお、図2に示すように、隣り合う一対のゲート線Gにおいて、一方のゲート線G ($n-1$) 又はG ($n+1$) は、第1層間絶縁膜17及び第2層間絶縁膜19に形成されたコンタクトホールにより互いに電氣的に接続された第1金属層の下層配線層16gaと、第3金属層の上層配線層20gaとにより構成され、他方のゲート線G (n) は、第1層間絶縁膜17及び第2層間絶縁膜19に形成されたコンタクトホールを介して互いに電氣的に接続された第1金属層の下層配線層16gbと、第3金属層の上層配線層20gbとにより構成されている。また、TF T層30には、図2に示すように、図中のY方向に互いに平行に延びるように複数の発光制御線16eが設けられている。また、TF T層30には、図2に示すように、図中のY方向に互いに平行に延びるように複数の初期化電源線20vが設けられている。また、TF T層30には、図2に示すように、図中のY方向に互いに平行に延びるように複数の第1電源線20dが設けられている。また、TF T層30には、図2に示すように、図中のX方向に互いに平行に延びるように複数のソース線22fが設けられている。また、TF T層30には、図2に示すように、図中のX方向に互いに平行に延びるように複数の第2電源線22dが設けられている。なお、第2電源線22dは、保護絶縁膜21に形成されたコンタクトホールを介して、第1電源線20dに電氣的に接続されている。

[0018] 第1ベースコート膜11、第2ベースコート膜13、ゲート絶縁膜15、第1層間絶縁膜17、第2層間絶縁膜19及び保護絶縁膜21は、例えば、窒化シリコン、酸化シリコン、酸窒化シリコン等の無機絶縁膜の単層膜又は積層膜により構成されている。

[0019] 第1TF T9a～第7TF T9gの各TF Tは、ポリシリコン膜により形成された半導体層14と、互いに離間するように配置された第1端子電極（図3中の丸数字1参照）及び第2端子電極（図3中の丸数字2参照）と、半導体層14の後述するチャネル領域に重なるように配置され、第1端子電極及び第2端子電極の間の導通を制御するためのゲート電極とを備えている。

なお、第1 T F T 9 a～第7 T F T 9 gの各T F Tの第1端子電極及び第2端子電極は、不純物イオンがドーピングされた半導体層14の導体領域であるので、互いに電氣的に接続された一対のT F Tにおいて、一方のT F Tの第1端子電極又は第2端子電極と、他方のT F Tの第1端子電極又は第2端子電極とは、共通の半導体層14の導体領域により、互いに電氣的に接続されている。

[0020] 第1 T F T 9 aは、初期化用T F Tとして設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極が対応するゲート線Gに電氣的に接続され、その第1端子電極が後述するキャパシタ9 hのゲート電極16 aに電氣的に接続され、その第2端子電極が対応する初期化電源線20 vに電氣的に接続されている。そして、第1 T F T 9 aは、初期化電源線20 vの電圧をキャパシタ9 hに印加することにより、第4 T F T 9 dのゲート電極にかかる電圧を初期化するように構成されている。なお、第1 T F T 9 aのゲート電極は、図3に示すように、第2 T F T 9 b、第3 T F T 9 c及び第7 T F T 9 gの各ゲート電極に電氣的に接続されたG (n) よりも1つ前に走査されるゲート線G (n - 1) に電氣的に接続されている。

[0021] 第2 T F T 9 bは、補償用T F Tとして設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極が対応するゲート線Gに電氣的に接続され、その第1端子電極が第4 T F T 9 dのゲート電極に電氣的に接続され、その第2端子電極が第4 T F T 9 dの第2端子電極に電氣的に接続されている。そして、第2 T F T 9 bは、ゲート線Gの選択に応じて第4 T F T 9 dをダイオード接続状態にして、第4 T F T 9 dの閾値電圧を補償するように構成されている。

[0022] 第3 T F T 9 cは、書込用T F Tとして設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極が対応するゲート線Gに電氣的に接続され、その第1端子電極が対応するソース線22 fに電氣的に接続され、その第2端子電極が第4 T F T 9 dの第1端子電極に電氣的に接続されている。そして、第3 T F T 9 cは、ゲート線Gの選択に応じてソース線22 fの

電圧を第4 T F T 9 dの第1端子電極に印加するように構成されている。また、第3 T F T 9 cは、断面視において、図4に示すように、第2ベースコート膜13上に設けられた半導体層14と、半導体層14上にゲート絶縁膜15を介してゲート電極として設けられた（ゲート線Gの）下層配線層16gbとを備えている。ここで、半導体層14は、図4に示すように、下層配線層16gbに重なるように設けられたチャネル領域14fと、チャネル領域14fを挟んで互いに離間するように第3 T F T 9 cの第2端子電極及び第1端子電極としてそれぞれ設けられた導体領域14e及び導体領域14gとを備えている。なお、導体領域14gは、図4に示すように、ゲート絶縁膜15、第1層間絶縁膜17及び第2層間絶縁膜19に形成されたコンタクトホールを介して、中継電極20bに電氣的に接続され、中継電極20bは、保護絶縁膜21に形成されたコンタクトホール（不図示）を介して、ソース線22fに電氣的に接続されている。

[0023] 第4 T F T 9 dは、駆動用T F Tとして設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極16a（図4参照）が第1 T F T 9 a及び第2 T F T 9 bの各第1端子電極に電氣的に接続され、その第1端子電極が第3 T F T 9 c及び第5 T F T 9 eの各第2端子電極に電氣的に接続され、その第2端子電極が第2 T F T 9 bの第2端子電極及び第6 T F T 9 fの第1端子電極に電氣的に接続されている。そして、第4 T F T 9 dは、そのゲート電極とその第1端子電極との間に印加される電圧に応じた駆動電流を第6 T F T 9 fの第1端子電極に印加するように構成されている。また、第4 T F T 9 dは、断面視において、図4に示すように、第2ベースコート膜13上に設けられた半導体層14と、半導体層14上にゲート絶縁膜15を介して設けられたゲート電極16aとを備えている。ここで、半導体層14は、図4に示すように、ゲート電極16aに重なるように設けられたチャネル領域14dと、チャネル領域14dを挟んで互いに離間するように第4 T F T 9 dの第2端子電極及び第1端子電極としてそれぞれ設けられた導体領域14c及び導体領域14eとを備えている。

[0024] 第5 T F T 9 e は、電源供給用 T F T として設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極が対応する発光制御線16 e に電氣的に接続され、その第1端子電極が対応する第2電源線22 d に電氣的に接続され、その第2端子電極が第4 T F T 9 d の第1端子電極に電氣的に接続されている。そして、第5 T F T 9 e は、発光制御線16 e の選択に応じて第2電源線22 d の電圧を第4 T F T 9 d の第1端子電極に印加するように構成されている。

[0025] 第6 T F T 9 f は、発光制御用 T F T として設けられ、図3に示すように、各サブ画素Pにおいて、そのゲート電極が対応する発光制御線16 e に電氣的に接続され、その第1端子電極が第4 T F T 9 d の第2端子電極に電氣的に接続され、その第2端子電極が後述する有機EL素子35の第1電極31に電氣的に接続されている。そして、第6 T F T 9 f は、発光制御線16 e の選択に応じて上記駆動電流を有機EL素子35に印加するように構成されている。また、第6 T F T 9 f は、断面視において、図4に示すように、第2ベースコート膜13上に設けられた半導体層14と、半導体層14上にゲート絶縁膜15を介してゲート電極として設けられた発光制御線16 e とを備えている。ここで、半導体層14は、図4に示すように、発光制御線16 e に重なるように設けられたチャネル領域14 b と、チャネル領域14 b を挟んで互いに離間するように第6 T F T 9 f の第2端子電極及び第1端子電極としてそれぞれ設けられた導体領域14 a 及び導体領域14 c とを備えている。なお、導体領域14 a は、図4に示すように、ゲート絶縁膜15、第1層間絶縁膜17及び第2層間絶縁膜19に形成されたコンタクトホールを介して、中継電極20 a に電氣的に接続され、中継電極20 a は、保護絶縁膜21及び平坦化膜23に形成されたコンタクトホール（不図示）を介して、第1電極31に電氣的に接続されている。

[0026] 第7 T F T 9 g は、陽極放電用 T F T として設けられ、図4に示すように、各画素Pにおいて、そのゲート電極が対応するゲート線Gに電氣的に接続され、その第1端子電極が有機EL素子35の第1電極31に電氣的に接続

され、その第2端子電極が対応する初期化電源線20vに電氣的に接続されている。そして、第7TF T 9 gは、ゲート線Gの選択に応じて有機EL素子35の第1電極31に蓄積した電荷をリセットするように構成されている。

[0027] 第1TF T 9 a、第2TF T 9 b、第5TF T 9 e及び第7TF T 9 gは、断面視において、第3TF T 9 c等と同様に、第2ベースコート膜13上に設けられた半導体層14と、半導体層14上にゲート絶縁膜15を介して設けられたゲート電極とを備えている。ここで、半導体層14は、図2及び図5に示すように、平面視で屈曲すると共に枝分かれすることにより、第1TF T 9 a～第7TF T 9 gにおいて、一繋がりに設けられている。さらに、半導体層14の樹脂基板10側には、図5に示すように、樹脂基板10の光入射による分極を抑制して、第1TF T 9 a～第7TF T 9 gの各TF Tの閾値のシフトを抑制するための遮光膜12aが設けられている。

[0028] 遮光膜12aは、例えば、厚さ50nm～100nm程度のモリブデン膜、チタン膜、アルミニウム膜等の金属膜により構成され、第1ベースコート膜11及び第2ベースコート膜13の間に設けられている。ここで、遮光膜12aの周端は、図5に示すように、半導体層14の周端よりも外側に配置されているので、半導体層14は、遮光膜12aの周端に起因する第2ベースコート膜13の表面段差上に設けられていない。また、遮光膜12aは、図5に示すように、図中のX方向に隣り合う複数のサブ画素Pにおいて、一体に設けられている。

[0029] キャパシタ9hは、図4に示すように、ゲート電極16aと、ゲート電極16a上に設けられた第1層間絶縁膜17と、第1層間絶縁膜17上にゲート電極16aに重なるように設けられた容量電極18aとを備えている。また、キャパシタ9hは、図3に示すように、各サブ画素Pにおいて、そのゲート電極16aが第4TF T 9 dのゲート電極16aと一体に形成されることにより、第4TF T 9 dのゲート電極16aに電氣的に接続されていると共に、第1TF T 9 a及び第2TF T 9 bの各第1端子電極に電氣的に接続

され、その容量電極 18 a が第 2 層間絶縁膜 19 及び保護絶縁膜 21 に形成されたコンタクトホール（不図示）を介して対応する第 2 電源線 22 d に電氣的に接続されている。そして、キャパシタ 9 h は、対応するゲート線 G が選択状態のときに対応するソース線 22 f の電圧を蓄電し、蓄電した電圧を保持することにより、対応するゲート線 G が非選択状態のときに第 4 T F T 9 d のゲート電極 16 a にかかる電圧を維持するように構成されている。

[0030] 平坦化膜 23 は、表示領域 D において、平坦な表面を有し、例えば、ポリイミド樹脂、アクリル樹脂等の有機樹脂材料、又はポリシロキサン系の S O G (spin on glass) 材料等により構成されている。

[0031] 有機 E L 素子層 40 は、図 4 に示すように、複数のサブ画素 P に対応して、マトリクス状に配列するように複数の発光素子として設けられた複数の有機 E L 素子 35 と、各有機 E L 素子 35 の第 1 電極 31 の周端部を覆うように全てのサブ画素 P に共通して格子状に設けられたエッジカバー 32 とを備えている。

[0032] 有機 E L 素子 35 は、図 4 に示すように、各サブ画素 P において、T F T 層 30 の平坦化膜 23 上に設けられた第 1 電極 31 と、第 1 電極 31 上に設けられた有機 E L 層 33 と、有機 E L 層 33 上に設けられた第 2 電極 34 とを備えている。

[0033] 第 1 電極 31 は、保護絶縁膜 21 及び平坦化膜 23 に形成されたコンタクトホール（不図示）、並びに中継電極 20 a を介して、各サブ画素 P の第 6 T F T 9 f の第 2 端子電極に電氣的に接続されている。また、第 1 電極 31 は、有機 E L 層 33 にホール（正孔）を注入する機能を有している。また、第 1 電極 31 は、有機 E L 層 33 への正孔注入効率を向上させるために、仕事関数の大きな材料で形成するのがより好ましい。ここで、第 1 電極 31 を構成する材料としては、例えば、銀（A g）、アルミニウム（A l）、バナジウム（V）、コバルト（C o）、ニッケル（N i）、タングステン（W）、金（A u）、チタン（T i）、ルテニウム（R u）、マンガン（M n）、インジウム（I n）、イッテルビウム（Y b）、フッ化リチウム（L i F）

、白金（Pt）、パラジウム（Pd）、モリブデン（Mo）、イリジウム（Ir）、スズ（Sn）等の金属材料が挙げられる。また、第1電極31を構成する材料は、例えば、アスタチン（At）／酸化アスタチン（AtO₂）等の合金であっても構わない。さらに、第1電極31を構成する材料は、例えば、酸化スズ（SnO）、酸化亜鉛（ZnO）、インジウムスズ酸化物（ITO）、インジウム亜鉛酸化物（IZO）のような導電性酸化物等であってもよい。また、第1電極31は、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数の大きな化合物材料としては、例えば、インジウムスズ酸化物（ITO）やインジウム亜鉛酸化物（IZO）等が挙げられる。

[0034] 有機EL層33は、図6に示すように、第1電極31上に順に設けられた正孔注入層1、正孔輸送層2、発光層3、電子輸送層4及び電子注入層5を備えている。

[0035] 正孔注入層1は、陽極バッファ層とも呼ばれ、第1電極31と有機EL層33とのエネルギーレベルを近づけ、第1電極31から有機EL層33への正孔注入効率を改善する機能を有している。ここで、正孔注入層1を構成する材料としては、例えば、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、フェニレンジアミン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体等が挙げられる。

[0036] 正孔輸送層2は、第1電極31から有機EL層33への正孔の輸送効率を向上させる機能を有している。ここで、正孔輸送層2を構成する材料としては、例えば、ポルフィリン誘導体、芳香族第三級アミン化合物、スチリルアミン誘導体、ポリビニルカルバゾール、ポリ-p-フェニレンビニレン、ポリシラン、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、ピラズロン誘導体、フェニレンジアミン誘導体、アリーールアミン誘導体、アミン置換カルコン

誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体、水素化アモルファスシリコン、水素化アモルファス炭化シリコン、硫化亜鉛、セレン化亜鉛等が挙げられる。

[0037] 発光層 3 は、第 1 電極 3 1 及び第 2 電極 3 4 による電圧印加の際に、第 1 電極 3 1 及び第 2 電極 3 4 から正孔及び電子がそれぞれ注入されると共に、正孔及び電子が再結合する領域である。ここで、発光層 3 は、発光効率が高い材料により形成されている。そして、発光層 3 を構成する材料としては、例えば、金属オキシノイド化合物 [8-ヒドロキシキノリン金属錯体]、ナフタレン誘導体、アントラセン誘導体、ジフェニルエチレン誘導体、ビニルアセトン誘導体、トリフェニルアミン誘導体、ブタジエン誘導体、クマリン誘導体、ベンズオキサゾール誘導体、オキサジアゾール誘導体、オキサゾール誘導体、ベンズイミダゾール誘導体、チアジアゾール誘導体、ベンゾチアジアゾール誘導体、スチリル誘導体、スチリルアミン誘導体、ビススチリルベンゼン誘導体、トリススチリルベンゼン誘導体、ペリレン誘導体、ペリノン誘導体、アミノピレン誘導体、ピリジン誘導体、ローダミン誘導体、アクイジン誘導体、フェノキサゾン、キナクリドン誘導体、ルブレン、ポリ-p-フェニレンビニレン、ポリシラン等が挙げられる。

[0038] 電子輸送層 4 は、電子を発光層 3 まで効率良く移動させる機能を有している。ここで、電子輸送層 4 を構成する材料としては、例えば、有機化合物として、オキサジアゾール誘導体、トリアゾール誘導体、ベンゾキノン誘導体、ナフトキノン誘導体、アントラキノン誘導体、テトラシアノアントラキノジメタン誘導体、ジフェノキノン誘導体、フルオレノン誘導体、シロール誘導体、金属オキシノイド化合物等が挙げられる。

[0039] 電子注入層 5 は、第 2 電極 3 4 と有機 EL 層 3 3 とのエネルギーレベルを近づけ、第 2 電極 3 4 から有機 EL 層 3 3 へ電子が注入される効率を向上させる機能を有し、この機能により、有機 EL 素子 3 5 の駆動電圧を下げることができる。なお、電子注入層 5 は、陰極バッファ層とも呼ばれる。ここで

、電子注入層5を構成する材料としては、例えば、フッ化リチウム (LiF)、フッ化マグネシウム (MgF_2)、フッ化カルシウム (CaF_2)、フッ化ストロンチウム (SrF_2)、フッ化バリウム (BaF_2) のような無機アルカリ化合物、酸化アルミニウム (Al_2O_3)、酸化ストロンチウム (SrO) 等が挙げられる。

[0040] 第2電極34は、図4に示すように、各有機EL層33及びエッジカバー32を覆うように全てのサブ画素Pに共通して設けられている。また、第2電極34は、有機EL層33に電子を注入する機能を有している。また、第2電極34は、有機EL層33への電子注入効率を向上させるために、仕事関数の小さな材料で構成するのがより好ましい。ここで、第2電極34を構成する材料としては、例えば、銀 (Ag)、アルミニウム (Al)、バナジウム (V)、カルシウム (Ca)、チタン (Ti)、イットリウム (Y)、ナトリウム (Na)、マンガン (Mn)、インジウム (In)、マグネシウム (Mg)、リチウム (Li)、イッテルビウム (Yb)、フッ化リチウム (LiF) 等が挙げられる。また、第2電極34は、例えば、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、アスタチン (At) / 酸化アスタチン (AtO_2)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) / アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca) / アルミニウム (Al) 等の合金により形成されていてもよい。また、第2電極34は、例えば、酸化スズ (SnO)、酸化亜鉛 (ZnO)、インジウムスズ酸化物 (ITO)、インジウム亜鉛酸化物 (IZO) 等の導電性酸化物により形成されていてもよい。また、第2電極34は、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数が小さい材料としては、例えば、マグネシウム (Mg)、リチウム (Li)、フッ化リチウム (LiF)、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) /

アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca) / アルミニウム (Al) 等が挙げられる。

[0041] エッジカバー 32 は、例えば、ポリイミド樹脂、アクリル樹脂等の有機樹脂材料、又はポリシロキサン系の SOG 材料等により構成されている。

[0042] 封止膜 45 は、図 4 に示すように、第 2 電極 34 を覆うように設けられ、第 2 電極 34 上に順に積層された第 1 無機封止膜 41、有機封止膜 42 及び第 2 無機封止膜 43 を備え、有機 EL 素子層 35 の有機 EL 層 33 を水分や酸素から保護するように構成されている。

[0043] 第 1 無機封止膜 41 及び第 2 無機封止膜 43 は、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜により構成されている。

[0044] 有機封止膜 42 は、例えば、アクリル樹脂、エポキシ樹脂、シリコーン樹脂、ポリ尿素樹脂、パリレン樹脂、ポリイミド樹脂、ポリアミド樹脂等の有機樹脂材料により構成されている。

[0045] 上記構成の有機 EL 表示装置 50 では、各サブ画素 P において、まず、発光制御線 16e が選択されて非活性状態とされると、有機 EL 素子 35 が非発光状態となる。その非発光状態で、前段のゲート線 G (n-1) が選択され、そのゲート線 G (n-1) を介してゲート信号が第 1 TFT 9a に入力されることにより、第 1 TFT 9a がオン状態となり、対応する初期化電源線 20v の初期化信号がキャパシタ 9h に印加されると共に、第 4 TFT 9d がオン状態となる。これにより、キャパシタ 9h の電荷が放電されて、第 4 TFT 9d のゲート電極 16a にかかる電圧が初期化される。次に、自段のゲート線 G (n) が選択されて活性状態とされることにより、第 2 TFT 9b 及び第 3 TFT 9c がオン状態となり、対応するソース線 22f を介して伝達されるソース信号に対応する所定の電圧がダイオード接続状態の第 4 TFT 9d を介してキャパシタ 9h に書き込まれると共に、第 7 TFT 9g がオン状態となり、初期化電源線 20v を介して初期化信号が有機 EL 素子 35 の第 1 電極 31 に印加されて第 1 電極 31 に蓄積した電荷がリセットさ

れる。その後、発光制御線 16 e が選択されて、第 5 T F T 9 e 及び第 6 T F T 9 f がオン状態となり、駆動用 T F T 9 d のゲート電極 16 a にかかる電圧に応じた駆動電流が第 2 電源線 22 d から有機 E L 素子 35 に供給される。このようにして、有機 E L 表示装置 50 では、各サブ画素 P において、有機 E L 素子 35 が駆動電流に応じた輝度で発光して、画像表示が行われる。

[0046] 次に、本実施形態の有機 E L 表示装置 50 の製造方法について説明する。なお、有機 E L 表示装置 50 の製造方法は、T F T 層形成工程、有機 E L 素子層形成工程及び封止膜形成工程を備える。

[0047] < T F T 層形成工程 >

まず、例えば、ガラス基板上に形成した樹脂基板 10 上に、プラズマ C V D (Chemical Vapor Deposition) 法により、酸化シリコン膜等の無機絶縁膜 (厚さ 500 nm 程度) を成膜することにより、第 1 ベースコート膜 11 を形成する。

[0048] 続いて、ベースコート膜 11 が形成された基板全体に、例えば、スパッタリング法により、モリブデン膜 (厚さ 75 nm 程度) 等の金属膜を成膜した後に、その金属膜をパターニングして、遮光膜 12 a を形成する。

[0049] その後、遮光膜 12 a が形成された基板全体に、例えば、プラズマ C V D 法により、酸化シリコン膜等の無機絶縁膜 (厚さ 500 nm 程度) を成膜することにより、第 2 ベースコート膜 13 を形成する。

[0050] さらに、第 2 ベースコート膜 13 が形成された基板全体に、例えば、プラズマ C V D 法により、アモルファスシリコン膜 (厚さ 50 nm 程度) を成膜し、そのアモルファスシリコン膜をレーザーアニール等により結晶化してポリシリコン膜を形成した後に、そのポリシリコン膜をパターニングして、半導体層 14 を形成する。

[0051] 続いて、半導体層 14 が形成された基板全体に、例えば、プラズマ C V D 法により、酸化シリコン膜等の無機絶縁膜 (厚さ 100 nm 程度) を成膜して、ゲート絶縁膜 15 を形成する。

- [0052] その後、ゲート絶縁膜 15 が形成された基板全体に、例えば、スパッタリング法により、アルミニウム膜（厚さ 350 nm 程度）及び窒化モリブデン膜（厚さ 50 nm 程度）等を順に成膜した後に、その金属積層膜をパターニングして、ゲート電極 16a 等を形成する。
- [0053] さらに、ゲート電極 16a 等をマスクとして、半導体層 14 に不純物イオンをドーピングすることにより、半導体層 14 にチャネル領域 14b、14d 及び 14f、並びに導体領域 14a、14c、14e 及び 14g を形成する。
- [0054] 続いて、半導体層 14 に不純物イオンがドーピングされた基板全体に、例えば、プラズマ CVD 法により、酸化シリコン膜等の無機絶縁膜（厚さ 100 nm 程度）を成膜して、第 1 層間絶縁膜 17 を形成する。
- [0055] その後、第 1 層間絶縁膜 17 が形成された基板全体に、例えば、スパッタリング法により、アルミニウム膜（厚さ 350 nm 程度）及び窒化モリブデン膜（厚さ 50 nm 程度）等を順に成膜した後に、その金属積層膜をパターニングして、容量電極 18a 等を形成する。
- [0056] さらに、容量電極 18a 等が形成された基板全体に、例えば、プラズマ CVD 法により、酸化シリコン膜等の無機絶縁膜（厚さ 100 nm 程度）を成膜した後に、適宜下層の無機絶縁膜と同時にパターニングして、コンタクトホールを形成することにより、第 2 層間絶縁膜 19 を形成する。
- [0057] 続いて、第 2 層間絶縁膜 19 が形成された基板全体に、例えば、スパッタリング法により、チタン膜（厚さ 30 nm 程度）、アルミニウム膜（厚さ 300 nm 程度）及びチタン膜（厚さ 50 nm 程度）等を順に成膜した後に、その金属積層膜をパターニングして、第 1 電源線 20d 等を形成する。
- [0058] その後、第 1 電源線 20d 等が形成された基板全体に、例えば、プラズマ CVD 法により、酸化シリコン膜等の無機絶縁膜（厚さ 100 nm 程度）を成膜した後に、適宜パターニングしてコンタクトホールを形成することにより、保護絶縁膜 21 を形成する。
- [0059] さらに、保護絶縁膜 21 が形成された基板全体に、例えば、スパッタリン

グ法により、チタン膜（厚さ30nm程度）、アルミニウム膜（厚さ300nm程度）及びチタン膜（厚さ50nm程度）等を順に成膜した後に、その金属積層膜をパターニングして、ソース線22f等を形成する。

[0060] 最後に、ソース線22f等が形成された基板全体に、例えば、スピンコート法やスリットコート法により、ポリイミド系の感光性樹脂膜（厚さ2μm程度）を塗布した後に、その塗布膜に対して、プリベーク、露光、現像及びポストベークを行うことにより、コンタクトホールを有する平坦化膜23を形成する。

[0061] 以上のようにして、TF T層30を形成することができる。

[0062] <有機EL素子層形成工程>

上記TF T層形成工程で形成されたTF T層30の平坦化膜23上に、周知の方法を用いて、第1電極31、エッジカバー32、有機EL層33（正孔注入層1、正孔輸送層2、発光層3、電子輸送層4、電子注入層5）及び第2電極34を形成して、有機EL素子層40を形成する。

[0063] <封止膜形成工程>

まず、上記有機EL素子層形成工程で形成された有機EL素子層40が形成された基板表面に、マスクを用いて、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜をプラズマCVD法により成膜して、第1無機封止膜41を形成する。

[0064] 続いて、第1無機封止膜41が形成された基板表面に、例えば、インクジェット法により、アクリル樹脂等の有機樹脂材料を成膜して、有機封止膜42を形成する。

[0065] その後、有機封止膜42が形成された基板表面に、マスクを用いて、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜をプラズマCVD法により成膜して、第2無機封止膜43を形成することにより、封止膜45を形成する。

[0066] 最後に、封止膜45が形成された基板表面に保護シート（不図示）を貼付した後に、樹脂基板10のガラス基板側からレーザー光を照射することによ

り、樹脂基板 10 の下面からガラス基板を剥離させ、ガラス基板を剥離させた樹脂基板 10 の下面に保護シート（不図示）を貼付する。

[0067] 以上のようにして、本実施形態の有機 EL 表示装置 50 を製造することができる。

[0068] 以上説明したように、本実施形態の有機 EL 表示装置 50 によれば、遮光膜 12a の周端が半導体層 14 の周端よりも外側に配置されているので、半導体層 14 が遮光膜 12a の周端に起因する第 2 ベースコート膜 13 の表面段差上に設けられていないことになる。これにより、半導体層 14 が第 2 ベースコート膜 13 の表面における平坦な部分だけに設けられているので、半導体層 14 の樹脂基板 10 側に設けた遮光膜 12a の段差に起因する半導体層 14 の断線を抑制することができる。

[0069] また、本実施形態の有機 EL 表示装置 50 によれば、遮光膜 12a が隣り合う複数のサブ画素 P において、一体に設けられているので、例えば、遮光膜 12a に端部から所定の電圧を印加して、表示領域 D 全体に配置された遮光膜 12a の電位を固定することにより、第 1 TFT9a～第 7 TFT9g の各 TFT の閾値のばらつきを抑制することができ、各 TFT の特性を安定化させることができる。

[0070] 《第 2 の実施形態》

図 7 は、本発明に係る表示装置の第 2 の実施形態を示している。ここで、図 7 は、本実施形態の有機 EL 表示装置の TFT 層を構成する遮光膜 12b 及び半導体層 14 の配置を示す平面図であり、上記第 1 の実施形態で説明した図 5 に相当する図である。なお、以下の実施形態において、図 1～図 6 と同じ部分については同じ符号を付して、その詳細な説明を省略する。

[0071] 上記第 1 の実施形態では、隣り合う複数のサブ画素 P において、遮光膜 12a が一体に設けられた有機 EL 表示装置 50 を例示したが、本実施形態では、サブ画素 P 毎に遮光膜 12b が切り離されて設けられた有機 EL 表示装置を例示する。

[0072] 本実施形態の有機 EL 表示装置は、上記第 1 の実施形態の有機 EL 表示装

置 5 0 と同様に、例えば、矩形状に設けられた表示領域 D と、表示領域 D の周囲に設けられた額縁領域 F とを備えている。

[0073] 本実施形態の有機 E L 表示装置は、上記第 1 の実施形態の有機 E L 表示装置 5 0 と同様に、樹脂基板 1 0 と、樹脂基板 1 0 上に設けられた T F T 層と、T F T 層上に設けられた有機 E L 素子層 4 0 と、有機 E L 素子層 4 0 上に設けられた封止膜 4 5 とを備えている。

[0074] 本実施形態の有機 E L 表示装置を構成する T F T 層は、第 1 ベースコート膜 1 1 及び第 2 ベースコート膜 1 3 の間において、上記第 1 の実施形態の遮光膜 1 2 a の代わりに遮光膜 1 2 b が設けられているだけで、その他の構成が上記第 1 の実施形態の有機 E L 表示装置 5 0 を構成する T F T 層 3 0 と実質的に同じになっている。

[0075] 遮光膜 1 2 b は、例えば、厚さ 5 0 n m ~ 1 0 0 n m 程度のモリブデン膜、チタン膜、アルミニウム膜等の金属膜により構成され、第 1 ベースコート膜 1 1 及び第 2 ベースコート膜 1 3 の間に設けられている。ここで、遮光膜 1 2 b の周端は、図 7 に示すように、半導体層 1 4 の周端よりも外側に配置されているので、半導体層 1 4 は、遮光膜 1 2 b の周端に起因する第 2 ベースコート膜 1 3 の表面段差上に設けられていない。また、遮光膜 1 2 b は、図 7 に示すように、サブ画素 P 毎に、切り離されて独立して設けられている。

[0076] 本実施形態の有機 E L 表示装置は、上記第 1 の実施形態の有機 E L 表示装置 5 0 と同様に、可撓性を有し、各サブ画素 P において、第 1 T F T 9 a、第 2 T F T 9 b、第 3 T F T 9 c、第 4 T F T 9 d、第 5 T F T 9 e、第 6 T F T 9 f 及び第 7 T F T 9 g を介して、有機 E L 層 3 3 の発光層 3 を適宜発光させることにより、画像表示を行うように構成されている。

[0077] 本実施形態の有機 E L 表示装置は、上記第 1 の実施形態の有機 E L 表示装置 5 0 の製造方法における T F T 層形成工程において、遮光膜 1 2 a のパターン形状を変更することにより、製造することができる。

[0078] 以上説明したように、本実施形態の有機 E L 表示装置によれば、遮光膜 1

2 bの周端が半導体層1 4の周端よりも外側に配置されているので、半導体層1 4が遮光膜1 2 bの周端に起因する第2ベースコート膜1 3の表面段差上に設けられていないことになる。これにより、半導体層1 4が第2ベースコート膜1 3の表面における平坦な部分だけに設けられているので、半導体層1 4の樹脂基板1 0側に設けた遮光膜1 2 bの段差に起因する半導体層1 4の断線を抑制することができる。

[0079] また、本実施形態の有機EL表示装置によれば、遮光膜1 2 bがサブ画素P毎に切り離されて設けられているので、仮に、遮光膜1 2 bの1つにクラックが形成されても、そのクラックが他の遮光膜1 2 bに伝搬することを抑制することができる。

[0080] また、本実施形態の有機EL表示装置によれば、遮光膜1 2 bがサブ画素P毎に切り離されて設けられているので、遮光膜1 2 bに加わる応力が分散され、樹脂基板1 0及びそれを備えた有機EL表示装置全体の反りを抑制することができる。

[0081] 《第3の実施形態》

図8は、本発明に係る表示装置の第3の実施形態を示している。ここで、図8は、本実施形態の有機EL表示装置のTF T層を構成する遮光膜1 2 c及び半導体層1 4の配置を示す平面図であり、上記第1の実施形態で説明した図5に相当する図である。

[0082] 上記第1の実施形態では、隣り合う複数のサブ画素Pにおいて、遮光膜1 2 aが一体に設けられた有機EL表示装置5 0を例示したが、本実施形態では、隣り合う複数のサブ画素Pにおいて、遮光膜1 2 cが連結部Lにより連結するように設けられた有機EL表示装置を例示する。

[0083] 本実施形態の有機EL表示装置は、上記第1の実施形態の有機EL表示装置5 0と同様に、例えば、矩形状に設けられた表示領域Dと、表示領域Dの周囲に設けられた額縁領域Fとを備えている。

[0084] 本実施形態の有機EL表示装置は、上記第1の実施形態の有機EL表示装置5 0と同様に、樹脂基板1 0と、樹脂基板1 0上に設けられたTF T層と

、TFT層上に設けられた有機EL素子層40と、有機EL素子層40上に設けられた封止膜45とを備えている。

[0085] 本実施形態の有機EL表示装置を構成するTFT層は、第1ベースコート膜11及び第2ベースコート膜13の間において、上記第1の実施形態の遮光膜12aの代わりに遮光膜12cが設けられているだけで、その他の構成が上記第1の実施形態の有機EL表示装置50を構成するTFT層30と実質的に同じになっている。

[0086] 遮光膜12cは、例えば、厚さ50nm～100nm程度のモリブデン膜、チタン膜、アルミニウム膜等の金属膜により構成され、第1ベースコート膜11及び第2ベースコート膜13の間に設けられている。ここで、遮光膜12cの周端は、図8に示すように、半導体層14の周端よりも外側に配置されているので、半導体層14は、遮光膜12cの周端に起因する第2ベースコート膜13の表面段差上に設けられていない。また、遮光膜12cは、図8に示すように、図中のX方向に隣り合う複数のサブ画素Pにおいて、線状の連結部Lにより連結するように設けられている。

[0087] 本実施形態の有機EL表示装置は、上記第1の実施形態の有機EL表示装置50と同様に、可撓性を有し、各サブ画素Pにおいて、第1TFT9a、第2TFT9b、第3TFT9c、第4TFT9d、第5TFT9e、第6TFT9f及び第7TFT9gを介して、有機EL層33の発光層3を適宜発光させることにより、画像表示を行うように構成されている。

[0088] 本実施形態の有機EL表示装置は、上記第1の実施形態の有機EL表示装置50の製造方法におけるTFT層形成工程において、遮光膜12aのパターン形状を変更することにより、製造することができる。

[0089] 以上説明したように、本実施形態の有機EL表示装置によれば、遮光膜12cの周端が半導体層14の周端よりも外側に配置されているので、半導体層14が遮光膜12cの周端に起因する第2ベースコート膜13の表面段差上に設けられていないことになる。これにより、半導体層14が第2ベースコート膜13の表面における平坦な部分だけに設けられているので、半導体

層 1 4 の樹脂基板 1 0 側に設けた遮光膜 1 2 c の段差に起因する半導体層 1 4 の断線を抑制することができる。

[0090] また、本実施形態の有機 E L 表示装置によれば、隣り合う複数のサブ画素 P において、遮光膜 1 2 c が連結部 L だけにより連結するように設けられているので、仮に、1 つのサブ画素 P に配置する遮光膜 1 2 c にクラックが形成されても、そのクラックが他のサブ画素 P に配置する遮光膜 1 2 c に伝搬することを抑制することができる。

[0091] また、本実施形態の有機 E L 表示装置によれば、隣り合う複数のサブ画素 P において、遮光膜 1 2 c が連結部 L だけにより連結するように設けられているので、遮光膜 1 2 c に加わる応力が分散され、樹脂基板 1 0 及びそれを備えた有機 E L 表示装置全体の反りを抑制することができる。

[0092] また、本実施形態の有機 E L 表示装置によれば、隣り合う複数のサブ画素 P において、遮光膜 1 2 c が連結部 L により連結するように設けられているので、例えば、遮光膜 1 2 c に端部から所定の電圧を印加して、表示領域 D 全体に配置された遮光膜 1 2 c の電位を固定することにより、第 1 T F T 9 a ~ 第 7 T F T 9 g の各 T F T の閾値のばらつきを抑制することができ、各 T F T の特性を安定化させることができる。

[0093] 《その他の実施形態》

上記各実施形態では、半導体層 1 4 の周端よりも外側に周端が配置されるようにパターンニングされた遮光膜 1 2 a、1 2 b 及び 1 2 c を例示したが、遮光膜は、表示領域 D の全面にべた状に設けられていてもよい。

[0094] また、上記各実施形態では、正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層の 5 層積層構造の有機 E L 層を例示したが、有機 E L 層は、例えば、正孔注入層兼正孔輸送層、発光層、及び電子輸送層兼電子注入層の 3 層積層構造であってもよい。

[0095] また、上記各実施形態では、第 1 電極を陽極とし、第 2 電極を陰極とした有機 E L 表示装置を例示したが、本発明は、有機 E L 層の積層構造を反転させ、第 1 電極を陰極とし、第 2 電極を陽極とした有機 E L 表示装置にも適用

することができる。

[0096] また、上記各実施形態では、表示装置として有機EL表示装置を例に挙げて説明したが、本発明は、電流によって駆動される複数の発光素子を備えた表示装置に適用することができ、例えば、量子ドット含有層を用いた発光素子であるQLED (Quantum-dot light emitting diode) を備えた表示装置に適用することができる。

産業上の利用可能性

[0097] 以上説明したように、本発明は、フレキシブルな表示装置について有用である。

符号の説明

[0098] D 表示領域
L 連結部
P サブ画素
9 a 第1 TFT (第1 薄膜トランジスタ)
9 b 第2 TFT (第2 薄膜トランジスタ)
9 c 第3 TFT (第3 薄膜トランジスタ)
9 d 第4 TFT (第4 薄膜トランジスタ)
9 e 第5 TFT (第5 薄膜トランジスタ)
9 f 第6 TFT (第6 薄膜トランジスタ)
9 g 第7 TFT (第7 薄膜トランジスタ)
1 0 樹脂基板
1 1 第1 ベースコート膜
1 2 a, 1 2 b, 1 2 c 遮光膜
1 3 第2 ベースコート膜
1 4 半導体層
1 4 a, 1 4 c, 1 4 e, 1 4 g 導体領域
3 0 TFT層 (薄膜トランジスタ層)
3 5 有機EL素子 (有機エレクトロルミネッセンス素子、発光素子)

- 4 0 有機 E L 素子層（発光素子層）
- 4 5 封止膜
- 5 0 有機 E L 表示装置

請求の範囲

[請求項1]

樹脂基板と、

上記樹脂基板上に設けられ、表示領域を構成するサブ画素毎に複数の薄膜トランジスタが配置された薄膜トランジスタ層とを備え、

上記各薄膜トランジスタは、ポリシリコン膜により形成された半導体層を有し、

上記複数の薄膜トランジスタは、上記半導体層の導体領域により、互いに電氣的に接続され、

上記薄膜トランジスタ層には、上記半導体層の上記樹脂基板側に遮光膜が設けられた表示装置であって、

上記遮光膜の周端は、上記導体領域を含む上記半導体層の周端よりも外側に配置されていることを特徴とする表示装置。

[請求項2]

請求項1に記載された表示装置において、

上記遮光膜は、上記サブ画素毎に切り離されて設けられていることを特徴とする表示装置。

[請求項3]

請求項1に記載された表示装置において、

上記遮光膜は、隣り合う複数の上記サブ画素において、一体に設けられていることを特徴とする表示装置。

[請求項4]

請求項1に記載された表示装置において、

上記遮光膜は、隣り合う複数の上記サブ画素において、線状の連結部により連結するように設けられていることを特徴とする表示装置。

[請求項5]

樹脂基板と、

上記樹脂基板上に設けられ、表示領域を構成するサブ画素毎に複数の薄膜トランジスタが配置された薄膜トランジスタ層とを備え、

上記各薄膜トランジスタは、ポリシリコン膜により形成された半導体層を有し、

上記複数の薄膜トランジスタは、上記半導体層の導体領域により、互いに電氣的に接続され、

上記薄膜トランジスタ層には、上記半導体層の上記樹脂基板側に遮光膜が設けられた表示装置であって、

上記遮光膜は、上記表示領域の全面に設けられていることを特徴とする表示装置。

[請求項6] 請求項1～5の何れか1つに記載された表示装置において、

上記薄膜トランジスタ層は、上記樹脂基板上に順に積層された第1ベースコート膜及び第2ベースコート膜を備え、

上記遮光膜は、上記第1ベースコート膜及び上記第2ベースコート膜の間に設けられていることを特徴とする表示装置。

[請求項7] 請求項1～6の何れか1つに記載された表示装置において、

上記遮光膜は、金属膜により形成されていることを特徴とする表示装置。

[請求項8] 請求項1～7の何れか1つに記載された表示装置において、

上記導体領域には、不純物イオンがドーピングされていることを特徴とする表示装置。

[請求項9] 請求項1～8の何れか1つに記載された表示装置において、

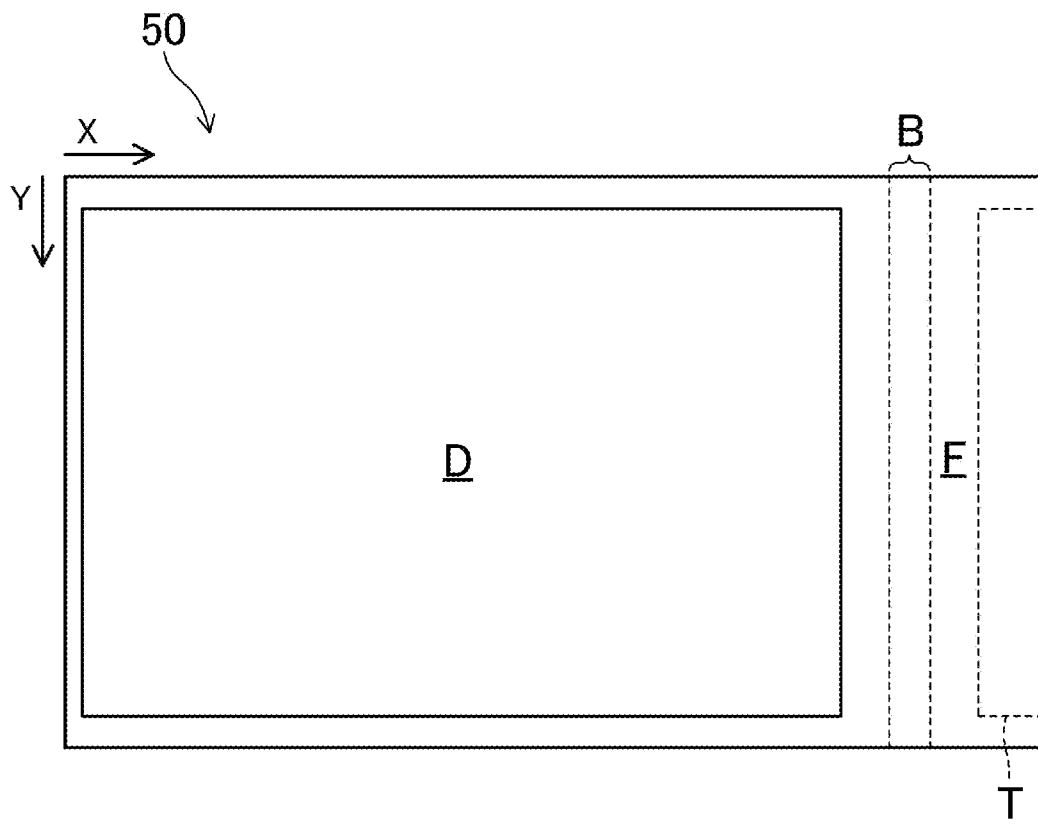
上記薄膜トランジスタ層上に設けられ、複数の上記サブ画素に対応して複数の発光素子が配列された発光素子層と、

上記発光素子層上に設けられた封止膜とを備えていることを特徴とする表示装置。

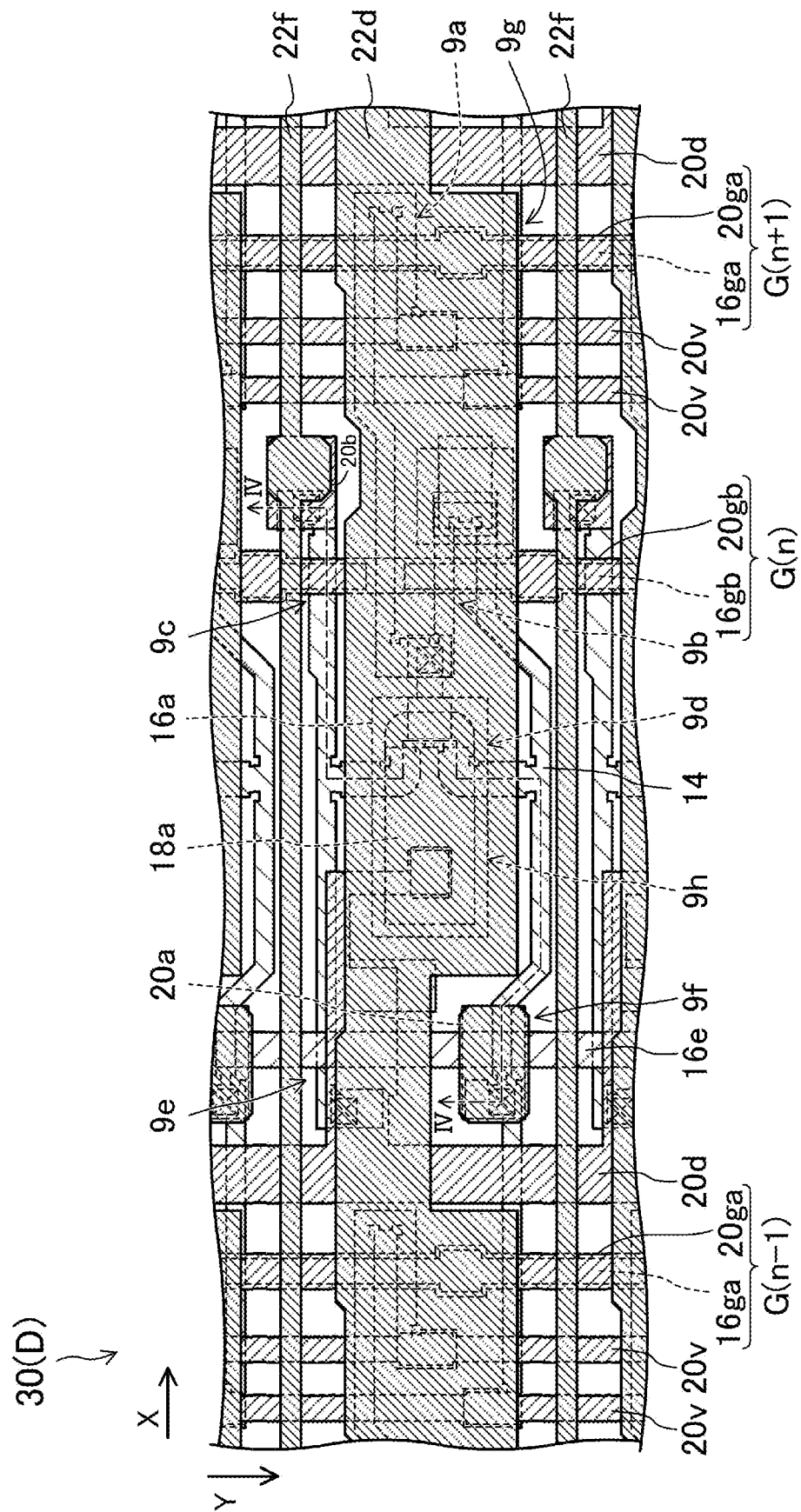
[請求項10] 請求項9に記載された表示装置において、

上記各発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする表示装置。

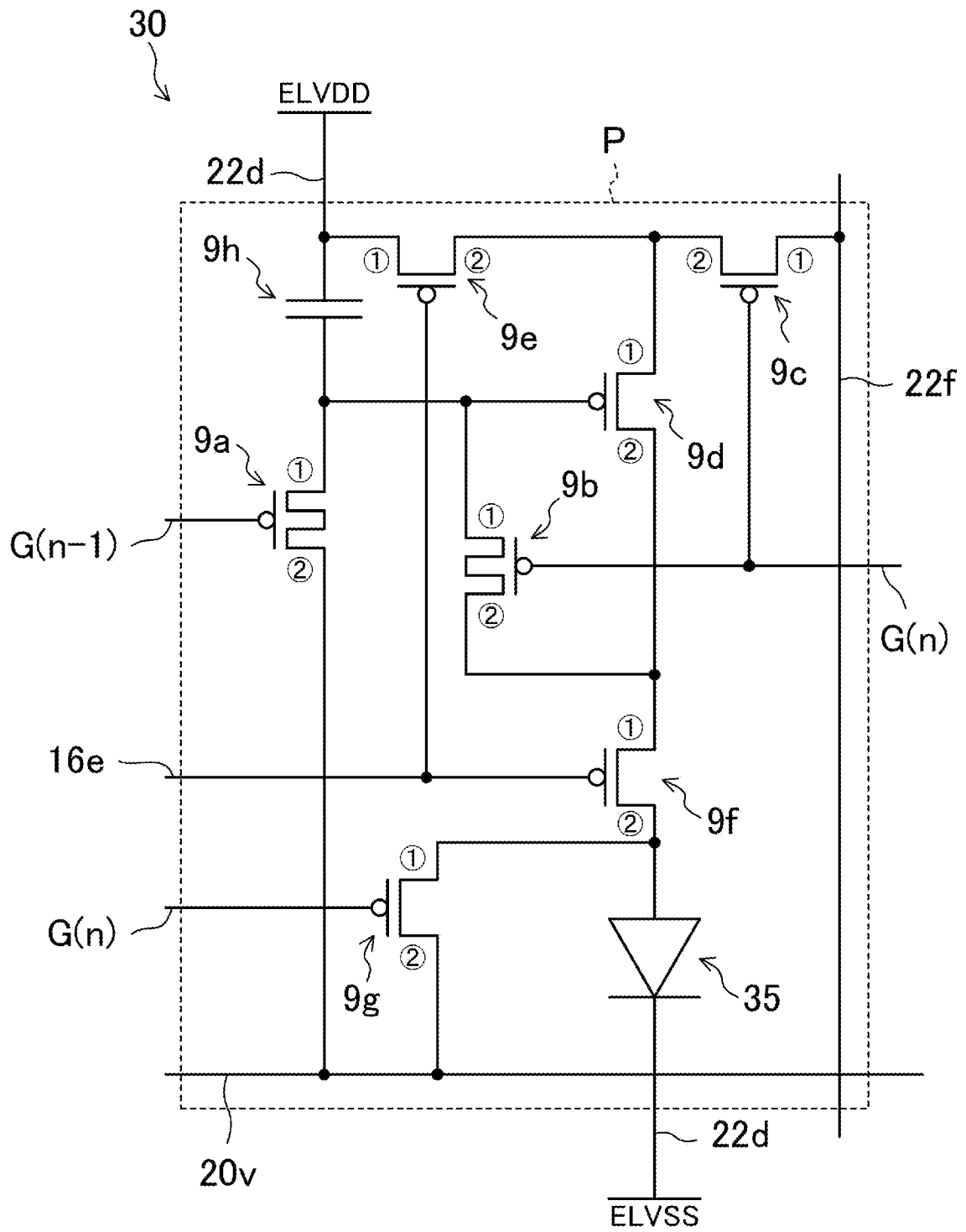
[図1]



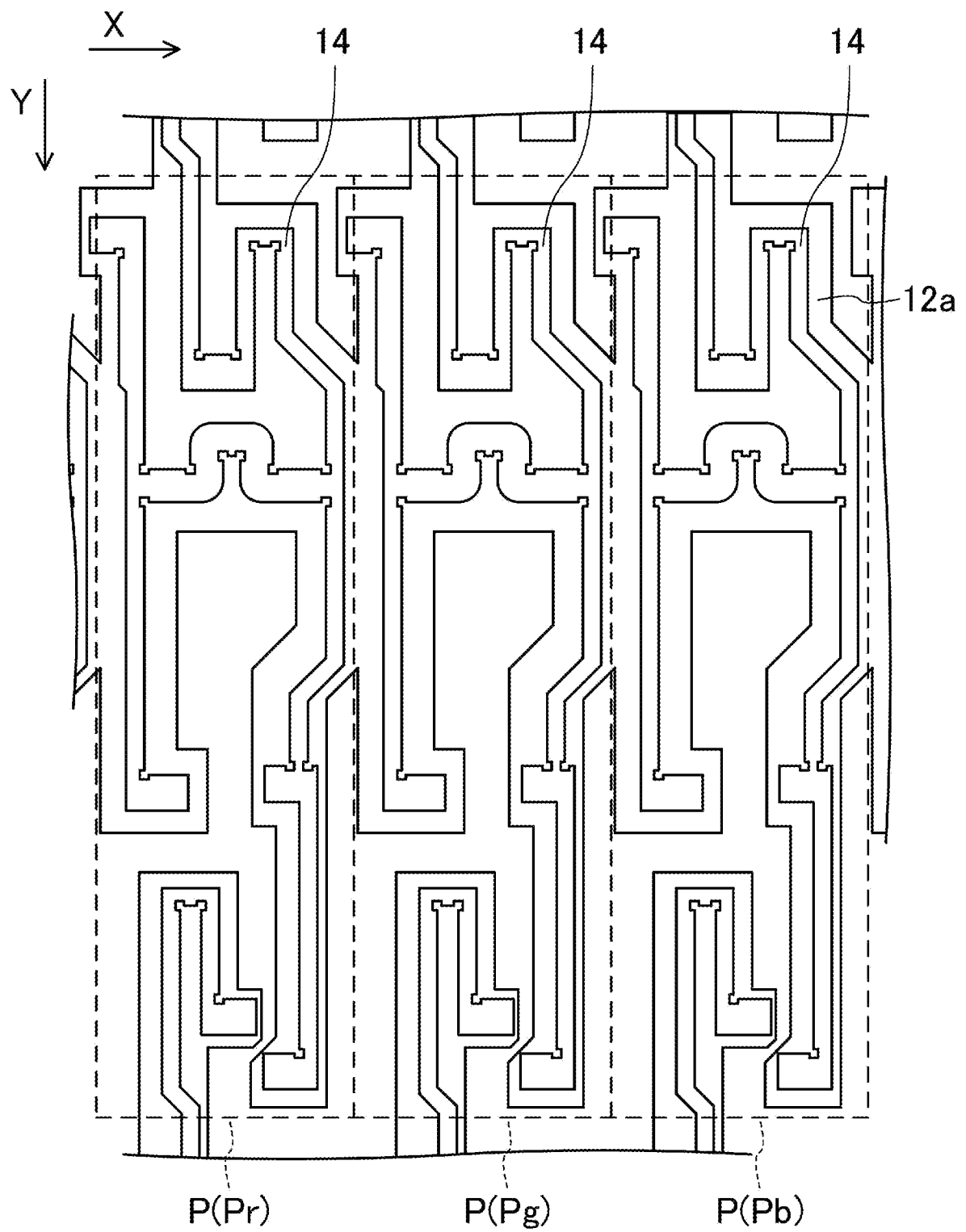
[図2]



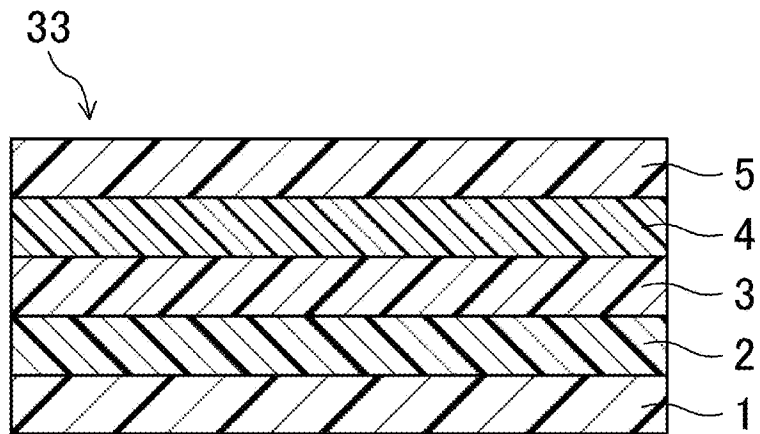
[図3]



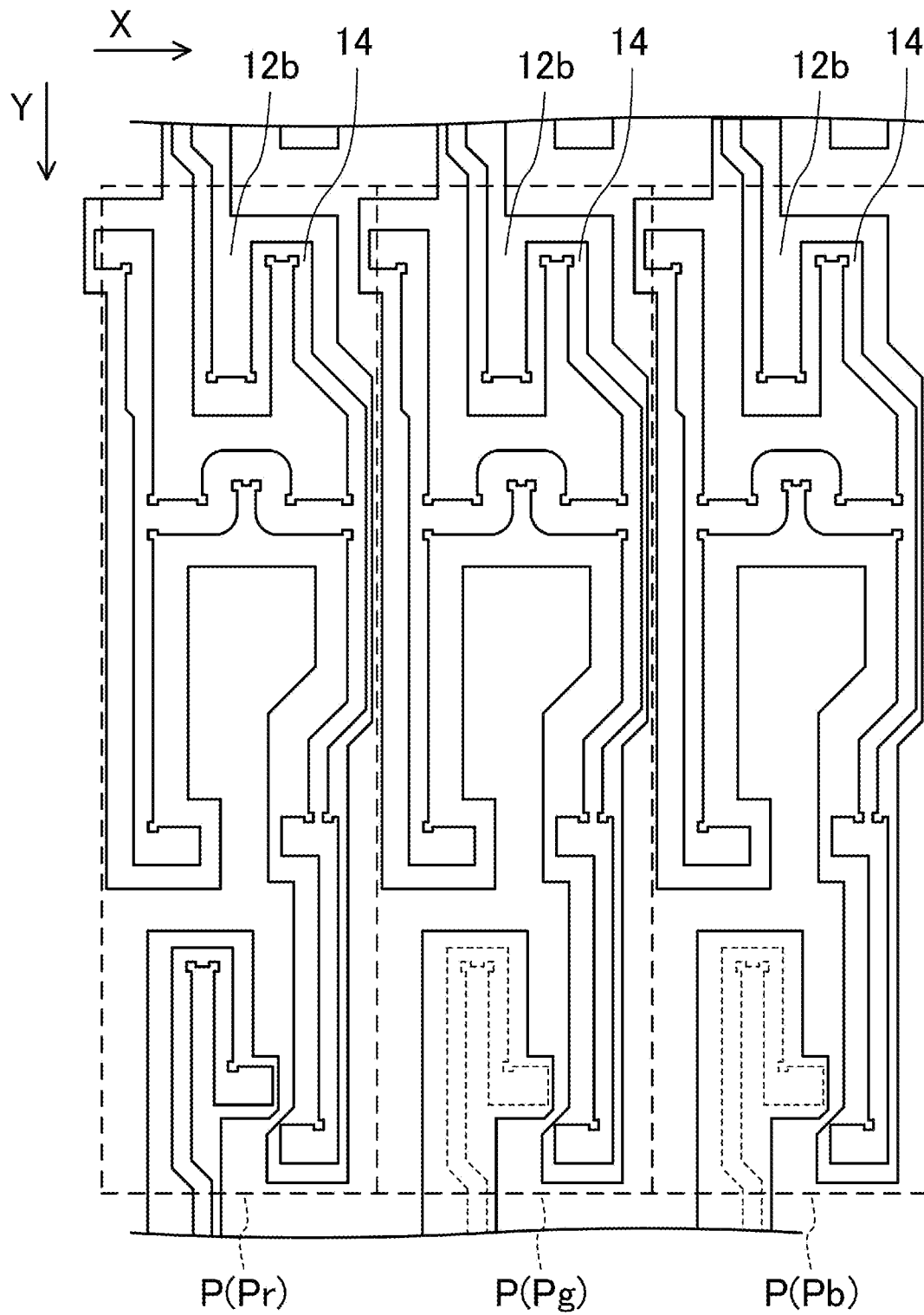
[図5]



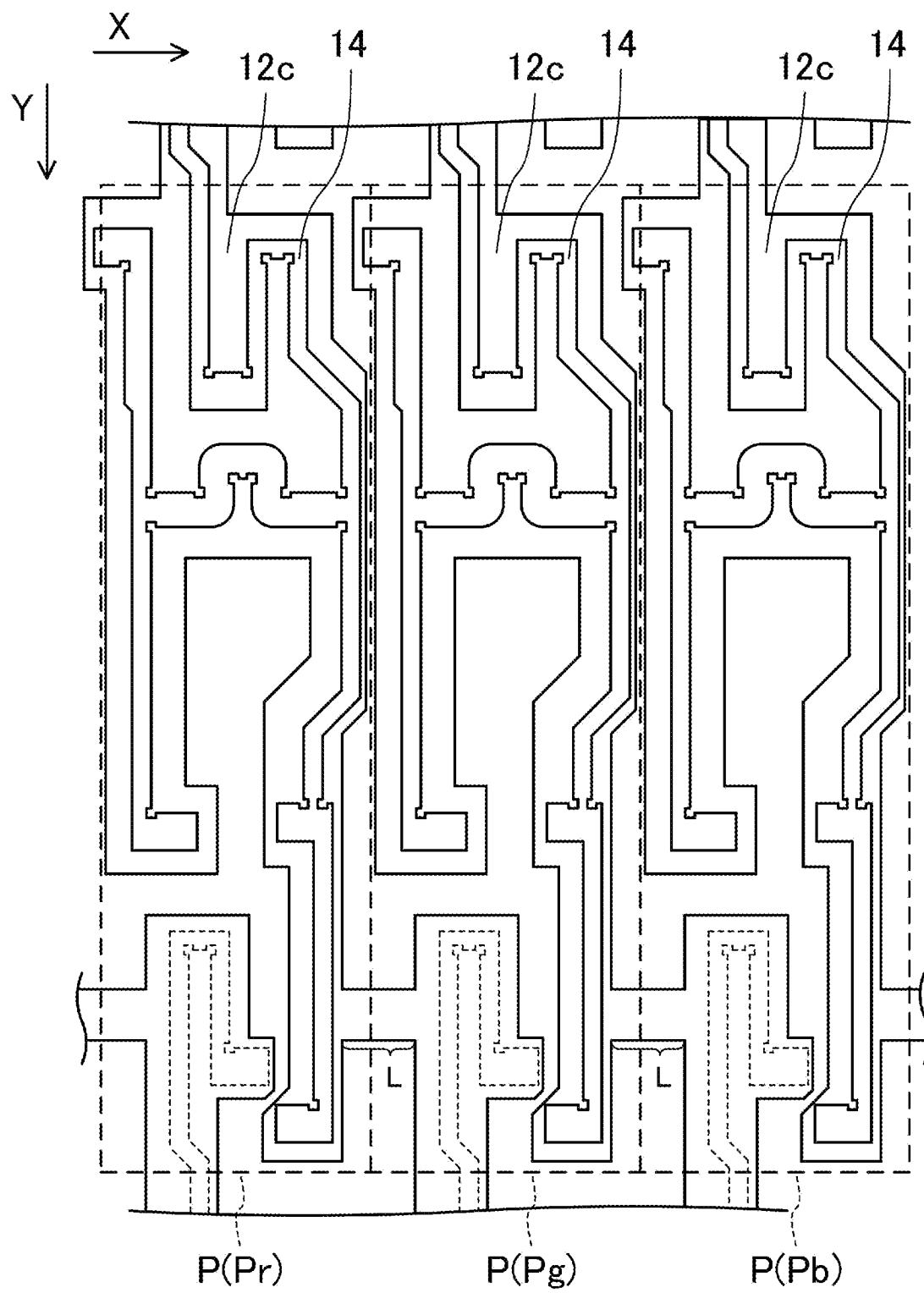
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/020213

A. CLASSIFICATION OF SUBJECT MATTER**G09F 9/30**(2006.01)i

FI: G09F9/30 338

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2022

Registered utility model specifications of Japan 1996-2022

Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2019-138938 A (JAPAN DISPLAY INC) 22 August 2019 (2019-08-22) paragraphs [0012]-[0081], fig. 1-5	1, 3, 5-10
Y	US 2020/0395433 A1 (SAMSUNG DISPLAY CO., LTD.) 17 December 2020 (2020-12-17) paragraphs [0059]-[0140], [0192]-[0311], fig. 1-4, 14-16	1-10
Y	KR 10-2021-0081759 A (LG DISPLAY CO., LTD.) 02 July 2021 (2021-07-02) paragraphs [0025]-[0078], fig. 1-2	1-2, 6-10
Y	JP 2010-56025 A (CASIO COMPUT CO LTD) 11 March 2010 (2010-03-11) paragraphs [0014]-[0034], [0038], fig. 1-6	1, 3-4, 6-10
Y	JP 2011-9704 A (SEIKO EPSON CORP) 13 January 2011 (2011-01-13) paragraphs [0031]-[0049], fig. 1	6
A	JP 2017-207744 A (SEMICONDUCTOR ENERGY LAB CO LTD) 24 November 2017 (2017-11-24) entire text, all drawings	1-10

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 June 2022

Date of mailing of the international search report

12 July 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/020213

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2021/0249495 A1 (SAMSUNG DISPLAY CO., LTD.) 12 August 2021 (2021-08-12) entire text, all drawings	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/020213

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2019-138938	A	22 August 2019	US 2020/0365681 A1 paragraphs [0023]-[0092], fig. 1-5 WO 2019/156024 A1	
US	2020/0395433	A1	17 December 2020	EP 3751620 A1 KR 10-2020-0142162 A CN 112071878 A	
KR	10-2021-0081759	A	02 July 2021	(Family: none)	
JP	2010-56025	A	11 March 2010	(Family: none)	
JP	2011-9704	A	13 January 2011	US 2010/0301338 A1 paragraphs [0046]-[0066], fig. 1 CN 101901814 A	
JP	2017-207744	A	24 November 2017	US 2017/0329162 A1 entire text, all drawings	
US	2021/0249495	A1	12 August 2021	KR 10-2021-0101347 A CN 113257864 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） G09F 9/30(2006.01)i FI: G09F9/30 338														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G09F9/30 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2022年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2022年	日本国実用新案登録公報	1996-2022年	日本国登録実用新案公報	1994-2022年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2022年													
日本国実用新案登録公報	1996-2022年													
日本国登録実用新案公報	1994-2022年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
Y	JP 2019-138938 A (株式会社ジャパンディスプレイ) 22.08.2019 (2019-08-22) 段落[0012]-[0081], 図1-5	1, 3, 5-10												
Y	US 2020/0395433 A1 (SAMSUNG DISPLAY CO., LTD.) 17.12.2020 (2020-12-17) 段落[0059]-[0140], [0192]-[0311], 図1-4, 14-16	1-10												
Y	KR 10-2021-0081759 A (LG DISPLAY CO., LTD.) 02.07.2021 (2021-07-02) 段落[0025]-[0078], 図1-2	1-2, 6-10												
Y	JP 2010-56025 A (カシオ計算機株式会社) 11.03.2010 (2010-03-11) 段落[0014]-[0034], [0038], 図1-6	1, 3-4, 6-10												
Y	JP 2011-9704 A (セイコーエプソン株式会社) 13.01.2011 (2011-01-13) 段落[0031]-[0049], 図1	6												
A	JP 2017-207744 A (株式会社半導体エネルギー研究所) 24.11.2017 (2017-11-24) 全文, 全図	1-10												
A	US 2021/0249495 A1 (SAMSUNG DISPLAY CO., LTD.) 12.08.2021 (2021-08-12) 全文, 全図	1-10												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>"&" 同一パテントファミリー文献</td> </tr> <tr> <td>"O" 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献	"O" 口頭による開示、使用、展示等に言及する文献		"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
"A" 特に関連のある文献ではなく、一般的な技術水準を示すもの	"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	"Y" 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	"&" 同一パテントファミリー文献													
"O" 口頭による開示、使用、展示等に言及する文献														
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 24.06.2022	国際調査報告の発送日 12.07.2022													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 川俣 郁子 21 1167 電話番号 03-3581-1101 内線 3273													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/020213

引用文献			公表日	パテントファミリー文献	公表日
JP	2019-138938	A	22.08.2019	US 2020/0365681 A1 段落[0023]-[0092], 図1-5 WO 2019/156024 A1	
US	2020/0395433	A1	17.12.2020	EP 3751620 A1 KR 10-2020-0142162 A CN 112071878 A	
KR	10-2021-0081759	A	02.07.2021	(ファミリーなし)	
JP	2010-56025	A	11.03.2010	(ファミリーなし)	
JP	2011-9704	A	13.01.2011	US 2010/0301338 A1 段落[0046]-[0066], 図1 CN 101901814 A	
JP	2017-207744	A	24.11.2017	US 2017/0329162 A1 全文, 全図	
US	2021/0249495	A1	12.08.2021	KR 10-2021-0101347 A CN 113257864 A	