

权 利 要 求 书

1. 一种记录装置, 它包括:

一个光头(3), 供将激光束照射到记录介质(1)的一面;

5 一个磁头(6), 配置在激光束照射位置的另一侧, 供将磁场加到记录介质(1)的另一面上;

一个信号处理组件(11), 供对拟记录在记录介质(1)上的记录信号进行编码;

10 一个电源电压供应组件, 供应至少第一电源电压和低于所述第一电源电压的第二电源电压;

第一开关组件(分别为 SW3 和 SW4), 供至少在所述第一和第二电源电压之间转换连接到所述磁头(6)的一个线圈一端的接线;

第二开关组件(分别为 SW5 和 SW6), 供将连接到所述磁头所述线圈所述一端的接线转接到接地点;

15 第一控制脉冲发生组件(15b), 用以产生控制脉冲控制所述第一和第二开关组件(分别为 SW3, SW5 和 SW4, SW6), 从而使控制所述第一和第二开关组件(分别为 SW3, SW5 和 SW4, SW6)的控制脉冲在来自所述信号处理组件(11)的经编码记录信号的 $n \times T$ 脉冲周期内的总数小于 n , 其中 T 为记录信号的传输速率, n 为正整数; 和

20 驱动组件, 供从根据所述第一控制脉冲发生组件(15b)来的控制脉冲驱动所述第一和第二开关组件(分别为 SW3, SW5 和 SW4, SW6)。

2. 如权利要求1所述的记录装置, 其特征在于, 它还包括:

25 第二控制脉冲发生组件(15a), 用以产生控制脉冲控制所述第一和第二开关组件(分别为 SW3, SW5 和 SW4, SW6), 从而使控制所述第一和第二开关组件(分别为 SW3, SW5 和 SW4, SW6)的控制脉冲在从所述信号处理组件(15)来的经编码记录信号脉冲周期内的总数等于 n ;

传输速率调节组件, 供调节记录信号的传输速率 T ;

第三开关组件，供在所述第一控制脉冲发生组件（15b）与所述第二控制脉冲发生组件（15a）之间转接接线；

1002 控制组件，供根据所述传输速率调节组件的调节结果控制所述第三
96.7 开关组件；和

5 驱动组件，用以根据从所述第二控制脉冲发生组件（15a）来的控制脉冲驱动所述第一和第二开关组件（分别为 SW3，SW5 和 SW4，SW6）。

3. 一种记录装置，它包括：

光头（3），供将激光束照射到记录介质（1）的一面上；

10 磁头（6），配置在激光照射位置的另一侧，供将磁场加到记录介质（1）的另一面上；

信号处理组件（11），供对准备记录在记录介质（1）上的记录信号进行编码；

15 电源电压供应组件，用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压；

第一开关组件（SW3），供将连接到所述磁头（6）一个线圈一端的接线转接到所述第二电源电压上；

第二开关组件（SW4），供将连接到所述磁头（6）所述线圈另一端的接线转接到所述第二电源电压上；

20 第一控制脉冲发生组件（15b），用以产生控制脉冲控制所述第一开关组件（SW3），从而使所述第二电源电压可连接到所述磁头（6）所述线圈的一端，或产生另一控制信号控制所述第二开关组件（SW4），从而使所述第二电源电压在从所述信号处理组件（15）来的经编码记录信号 $n \times T$ 脉冲周期的反向边之后预定时间的延迟之后可连接到所述磁头（6）的所述线圈的另一端，其中 T 为记录信号的传输速率， n 为正整数，从而使所述预定时间取决于电磁线圈的上升时间，且设定成使电磁线圈的所述端的电压达到所述第二电源的电压；和

25

驱动组件，供根据从所述控制脉冲发生组件（11）来的控制脉冲驱

动所述第一和第二开关组件 (SW3, SW4)。

4. 如权利要求 3 所述的记录装置, 其特征在于, 它包括:

5 第二控制脉冲发生组件 (15a), 用以产生控制脉冲控制所述第一和第二开关组件 (分别为 SW3 和 SW4), 从而使控制所述第一和第二开关组件 (分别为 SW3 和 SW4) 的控制脉冲的上升边在脉冲周期下降边和上升边之后大致 $(1/2) T$ 的时间产生;

传输速率调节组件, 供调节记录信号的传输速率 T ;

第三开关组件, 将在所述第一控制脉冲发生组件 (15b) 与所述第二控制脉冲发生组件 (15a) 之间转接接线;

10 控制组件, 供根据所述传输速率调节组件的调节情况控制所述第三开关组件;

驱动组件, 供根据从所述第二控制脉冲发生组件 (15a) 来的控制脉冲驱动所述第一和第二开关组件 (分别为 SW3, SW5 和 SW4, SW6)。

5. 一种磁头 (6) 驱动电路, 它包括:

15 电源电压供应组件, 用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压;

第一开关组件 (分别为 SW3 和 SW4), 供将连接到所述磁头 (6) 的一个线圈一端的接线至少在所述第一和第二电源电压之间转接;

20 第二开关组件 (分别为 SW5 和 SW6), 供将连接到所述磁头 (6) 所述线圈的所述端的接线转接到接地点;

25 第一控制脉冲发生组件 (15b), 用以产生控制脉冲控制所述第一和第二开关组件 (分别为 SW3, SW5 和 SW4, SW6), 从而使控制所述第一和第二开关组件 (分别为 SW3, SW5 和 SW4, SW6) 的控制脉冲在从所述信号处理组件 (11) 来的经编码记录信号的 $n \times T$ 脉冲周期内的总数小于 n , 其中 T 为记录信号的传输速率, n 为正整数; 和

驱动组件, 供根据从所述第一控制脉冲发生组件 (15b) 来的控制脉冲驱动所述第一和第二开关组件 (分别为 SW3, SW5 和 SW4, SW6)。

6. 如权利要求 5 所述的磁头驱动电路, 其特征在于, 它还包括:

第二控制脉冲发生组件（15a），用以产生控制脉冲控制所述第一和第二开关组件（分别为 SW3, SW5 和 SW4, SW6），从而使控制所述第一和第二开关组件（分别为 SW3, SW5 和 SW4, SW6）的控制脉冲在从所述信号处理组件来的经编码记录信号的脉冲周期内的总数可等于 n ;

传输速率调节组件，供调节记录信号的传输速率 T ;

第三开关组件，供在所述第一控制脉冲发生组件（15b）与所述第二控制脉冲发生组件（15a）之间转接接线;

控制组件，供根据所述第二传输速率调节组件（15a）的调节情况控制所述第三开关组件; 以及

驱动组件，用以响应来自所述第二控制脉冲发生组件（15a）的控制脉冲，驱动所述第一和第二开关组件（分别为 SW3, SW5 和 SW4, SW6）。

7. 一种磁头（6）驱动电路，它包括:

电源电压供应组件，用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压;

第一开关组件（SW3），供将连接到所述磁头（6）一个线圈一端的接线转接到所述第二电源电压;

第二开关组件（SW4），供将连接到所述磁头（6）的所述线圈另一端的接线转接到所述第二电源电压上;

第一控制脉冲发生组件（15b），用以产生控制脉冲控制所述第一开关组件（SW3），从而使所述第二电源电压可连接到所述磁头（6）的所述线圈的一端，或产生另一控制信号控制所述第二开关组件（SW4），从而使所述第二电源电压在从所述信号处理组件（15）来的经编码记录信号 $n \times T$ 脉冲周期的反向边之后延迟预定时间之后可连接到所述磁头（6）所述线圈的另一端，其中 T 为记录信号的传输速率， n 为正整数，从而使所述预定时间取决于电磁线圈的上升时间，且设定成使电磁线圈所述端的电压达到所述第二电源的电压; 和

驱动组件，供根据从所述控制脉冲发生组件（11）来的控制脉冲驱动所述第一和第二开关组件（SW3，SW4）。

8. 如权利要求 7 所述的磁头驱动电路，其特征在于，它还包括：

5 第二控制脉冲发生组件（15a），用以产生控制脉冲控制所述第一和第二开关组件（分别为 SW3 和 SW4），从而使控制所述第一和第二开关组件（分别为 SW3 和 SW4）的所述控制脉冲的上升边分别在脉冲周期下降边和上升边之后大致 $(1/2)T$ 的时间产生；

传输速率调节组件，供调节记录信号的传输速率 T ；

10 第三开关组件，供在所述第一控制脉冲发生组件（15b）与所述第二控制脉冲发生组件（15a）之间转接接线；

控制组件，供根据所述传输速率调节组件的调节情况控制所述第三开关组件；

驱动组件，供根据从所述第二控制脉冲发生组件（15a）来的控制脉冲驱动所述第一和第二开关组件（分别为 SW3，SW5 和 SW4，SW6）。

说明书

具有磁头控制电路的记录装置

5 本发明涉及采用一种磁-光记录方法的记录装置。

最近几年,磁-光盘,作为一种对于音乐和/或数据进行记录的介质,已经投入实际使用。而且,其音乐或数据不仅能再生,而且也能由用户记录在磁-光盘上的记录系统,也是已知的。

10 作为用于磁光盘的一种磁-光记录方法,广泛地采用了一种磁调制方法。

在采用磁调制方法的情况中,可如图 1 所示,将盘 91 的记录头构造成下述形式,即使光头 92 面对着磁头 93、在它们之间放置盘 91。在盘 91 上具有垂直磁化的薄膜 91a。光头 92 上装有物镜 94。

15 在进行记录时,将来自光头 92 的一束激光束照射在垂直磁化薄膜 91a 上,使盘 91 记录部分的温度上升到高于居里温度的温度(近似是 180°C)。由磁头 93 将 N 或 S 极磁场加到垂直磁化薄膜 91a 上,从而将一种磁模式记录在垂直磁化薄膜 91a 上,因此,当按照所要记录的数据,使磁头 93 产生 N 或 S 极磁场时,便可实现将数据记录在盘 91 上的操作。

20 当按照磁场调制方法进行记录时,如果记录信号具有如图 2A 所示的矩形波形,那么流经磁头 93 中线圈 93a 的电流,将具有如图 2B 所示的具有一定时间常数的积分波形。同时,磁头 93 所产生的磁场具有如图 2C 所示的,基本上等于电流波形的积分波形。值得注意,图 2B 中的参数字符 I_d 表示驱动电流,而 H_d 表示相应于驱动电流 I_d 的
25 磁场强度。

一般来说,在按这种方式使用光头和磁头的磁-光记录系统中,对于在磁道方向上光头的物镜运动的范围内,磁头必须给出足够强的磁场。

在几乎所有的装置中, 在磁道方向内, 该物镜的运动范围是直径 0.6 到 1 毫米的区域。同时, 对着光头安置的磁头, 装有 E 形磁芯。该 E 形芯在其中央部分, 有一个由线圈缠绕着的、呈直角平行六面体的中心极, 在其相对的两端有一对用作磁场的旁径的直角平行六面体的对长方体。

为了保证能获得最大效率, 可适当设置该中心极的截面, 以使其与在磁道方向上的物镜运动范围相对应, 即为直径为 0.6 至 1 毫米的截面。为了保证在中心极上缠绕的线圈的高效率, 中心极缠绕部分的截面, 应基本上取作方形。

众所周知, 在以上所述条件下, 为了减小线圈的电阻和保证足够的圈数, 最好是将直径 50 到 100 微米的金属丝缠绕 30 到 40 圈。而且, 若将铁氧体用作该芯的材料, 则线圈具有的电感 L 应近似为 4 到 6 微亨, 其电阻值为 0.5 到 1 欧姆。

即使其它参数改变, 这些值也基本上固定。因此, 在实际使用中, 最佳选择为 $L=5$ 微亨、此时磁头的驱动电路可以得到良好的特性。

在最近几年, 一种应用于音乐数据的磁-光盘记录装置中用的系统, 已投入实际使用中。

用以驱动磁头的记录数据经受 EFM 调制(8-14 调制), 且该 EFM 数据是一个脉冲信号, 其脉冲反向间隔范围由最小值 3T 到最大值 11T。该 EFM 信号的传送速率取为 $T=230$ 毫微秒的速率, 且基于上述传送速率的 EFM 信号, 磁头的磁记录工作可以是最佳的。

对于音乐数据, 该传送率是足够高的, 而对于记录或再生计算机的或动画的数据, 希望有更高的传送速率。

图 3 表示可以转换而使用普通传送率(用于音乐的)和高传送率(用于计算机数据或类似数据的)的一种磁头驱动系统的电路结构。

参照图 3, 将如声频数据等等的的数据, 由端部 23 送到编码器 14 上。在编码器 14 上, 数据经 CIR C(Cross Interleaved Reed SolomenCode)编码, EFM 调制和某些其它必须的处理, 而形成一个 EFM

信号。

将 EFM 信号送到控制信号产生电路 15P 上。控制信号产生电路 15P 装有逻辑电路 15Pa, 其基于 EFM 信号(Sig0)、产生和输出用于磁头驱动电路 16 的控制信号 Sig1 到 Sig6. 响应控制信号 Sig1 到 Sig6, 磁头驱动电路 16 允许电流流入磁头 6 的线圈 6L 中, 从而使磁头 6 可以将磁场加到图 3 中未示出的盘上。

计时信号产生部件 20, 产生一个用于在普通传送率下工作的时钟信号。时钟频率改变部件 21, 将计时信号产生部件 20 产生的时钟信号频率乘以数目 N, 以产生另一个用于高传送速率工作的时钟信号。用响应来自未示出的控制部件或类似元件的开关信号 Sel 而动作的开关 20 的开关动作, 选择或是来自计时信号产生部件 20 的普通速率的时钟信号, 或是来自时钟频率改变部件 21 的高速率的时钟信号。将选择出的时钟信号作为处理时钟信号 CK, 送到编码器 14 和控制信号产生电路 15P 上。

更具体地讲, 当开关 22 连接通其 N 端时, 是在普通传送率下进行记录工作, 而当将它连接通其 F 端时, 是在高传送率下, 例如, 在速率等于普通传送速率的两倍的条件下, 进行记录工作。

磁头驱动电路 16 的构造可如图 4 所示。

参照图 4, 磁头驱动电路 16 装有开关元件 SW₁ 到 SW₆, 并将来自控制信号产生电路 15P 的控制信号 Sig1 到 Sig6, 作为开关控制信号, 分别输入到开关元件 SW₁ 到 SW₆ 上。

通过开关元件 SW₁, 可将与磁头 6 的线圈 6L 相连接的磁头 h₁ 端, 连接到正直流电源 16a 上, 并通过开关元件 SW₅ 接地。而且, 通过开关元件 SW₃, 并且通过一个二极管 D₁, 将磁头 h₁ 端连接到负直流电源 16b 上。

通过开关元件 SW₂, 将与磁头 6 的线圈 6L 的另一端相接的磁头另一端 h₂, 连接到正直流电源 16a 上, 并通过开关元件 SW₆ 接地。而且, 通过开关元件 SW₄, 并通过二极管 D₂, 将磁头 h₂ 端连接到负直流电

源 16b 上。

正直流电源 16a 的电位 $+V$, 取作, 比如说 $+5$ 伏, 而负直流电源的电位 $-V$, 取作, 比如说近似 -45 伏。而且, 地电位为 0 伏电位的电源。

5 将控制信号 Sig1 到 Sig6, 送到磁头驱动电路 16 的控制信号产生电路 15P 的逻辑电路 15Pa, 其结构如图 5 所示, 并且能使用 EFM 信号 (Sig0) 和时钟信号 CK, 产生出控制信号 Sig1 到 Sig6。

参看图 5, 将 EFM 信号作为信号 Sig0, 送到端 50 上。同时, 通过图 3 所示的开关 22, 将时钟信号 CK 送到端 57 上。

10 逻辑电路 15Pa 包括: “非”门 IV_1 到 IV_7 , 触发器 FF_1 和 FF_2 , “与”门 A_1 到 A_7 以及延迟电路 DL_1 和 DL_2 。逻辑电路 15Pa 具有输出端 51 到 56, 以便分别输出控制信号 Sig1 到 Sig6。

下面参照图 6A 到 6O, 说明逻辑电路 15Pa 的工作。

15 假设由端 50 供给如图 6A 所见的信号 Sig0 (EFM 信号), 由端 57 供给如图 6B 所见的时钟信号 CK。参考字符 t_1 , t_2 和 t_3 , 表示 EFM 信号每一个反向计时时间, 并且在图 6A 中信号 Sig0 具有从 t_1 到 t_2 的反向间隔 $3T$, 和从 t_2 到 t_3 的另一个反向间隔 $4T$ 。

以下将描述当信号 Sig0 是刚才所描述的信号时的工作情况。

首先, 将信号 Sig0 直接送到端 51。如图 6J 所见, 信号 Sig0 和控制信号 Sig1 是相同的信号。

20 进一步, 通过“非”门 IV_1 对 Sig0 进行逻辑变换, 并作为控制信号 Sig2 送到端 52 上。控制信号 Sig2 是如图 6K 所见的控制信号。

25 “非”门 IV_2 、触发器 FF_1 和“与”门 A_1 作为下落边沿探测电路, 并且将信号 Sig0 送到“非”门 IV_2 和触发器 FF_1 的 D 端。触发器 FF_1 响应时钟信号 CK, 进行锁存操作, 并输出如图 6C 所示的 Q 输出。“非”门 IV_2 的输出是一个类似于图 6K 所示的控制信号 Sig2 的波形。对于触发器 FF_1 的 Q 输出和“非”门 IV_2 的输出, “与”门 A_1 进行“与”门操作, 由此产生的输出如图 6D 所示。如图 6D 所见, “与”输出提供的是一个响应信号 Sig0 的每一个下落边沿输出的下落边沿探测脉冲。将下落

边沿探测脉冲送到“与”门 A_4 , 并且也通过“非”门 IV_6 送到“与”门 A_5 。

通过“非”门 IV_4 将信号 $Sig0$ 反转并送到“与”门 A_5 。

同时, “非”门 IV_3 、触发器 FF_2 和“与”门 A_2 作为上升边沿探测电路, 并且信号 $Sig0$ 经“非”门 IV_1 变换之后, 送到“非”门 IV_3 和触发器 FF_2 的 D 端。触发器 FF_2 响应时钟信号 CK , 进行锁存操作, 并提供如图 6E 所示的输出 Q 。“非”门 IV_3 的输出波形类似于图 6J 所示的控制信号 $Sig1$ 的波形。对于触发器 FF_2 的输出 Q 和“非”门 IV_3 的输出, “与”门 A_2 进行“与”一操作, 并响应信号 $Sig0$ 的每一个上升边沿, 给出上升边沿探测脉冲的输出, 如图 6F 所见。将上升边沿探测脉冲送到“与”门 A_6 , 并且通过“非”门 IV_7 也将它送到“与”门 A_7 。

信号 $Sig0$ 经“非”门 IV_1 反向后, 又经“非”门 IV_5 反向, 然后送到“与”门 A_7 上。

延迟电路 DL_1 延迟时钟信号 CK , 以产生如图 6G 所示的延迟时钟信号 CK_{D1} 。延迟电路 DL_2 延迟已延迟的时钟信号 CK_{D1} , 以产生如图 6H 所示的另一个延迟时钟信号 CK_{D2} 。将延迟时钟信号 CK_{D1} 和延迟时钟信号 CK_{D2} , 送到“与”门 A_3 , 以便通过“与”门 A_3 产生如图 6I 所示的参考脉冲信号。把该参考脉冲信号送到“与”门 A_4 、 A_5 、 A_6 和 A_7 上。

对于来自“与”门 A_1 的下落边沿探测脉冲信号, 和来自“与”门 A_3 的参考脉冲信号, “与”门 A_4 进行“与”操作, 以产生如图 6L 所示的控制信号 $Sig3$ 。将该控制信号 $Sig3$ 由端部 53 输出。

对于来自“与”门 A_2 的上升边沿探测脉冲信号, 和来自“与”门 A_3 的参考脉冲信号, “与”门 A_6 进行“与”一操作, 以产生如图 6M 所示的控制信号 $Sig4$ 。由端部 54 将该控制信号 $Sig4$ 输出。

对于“非”门 IV_4 的输出, “非”门 IV_6 的输出和参考脉冲信号, “与”门 A_5 进行“与”一操作, 而产生如图 6N 所示的控制信号 $Sig5$ 。由端部 55 将该控制信号 $Sig5$ 输出。

对于“非”门 IV_5 的输出, “非”门 IV_7 的输出和参考脉冲信号, “与”门 A_7 进行“与”一操作, 以生产如图 6O 所示的控制信号 $Sig6$ 。由端部 56

将控制信号 Sig6 输出。

将按上述方式产生的控制信号 Sig1 到 Sig6, 作为控制脉冲信号, 分别送到图 4 所示磁头驱动电路 16 的开关元件 SW₁ 到 SW₆ 上。以下将说明磁头驱动电路 16 的基于控制信号 Sig1 到 Sig6 的工作情况。

5 值得注意, 在此给出的是关于 EFM 信号在时间 t_1 点和 t_2 点之间具有最小反向间隔 3T 的工作情况的说明。

在 EFM 信号(=Sig1)为“L”电平的周期之内, 由控制信号产生电路 15P 输出的信号有可能具有“H”电位。这些信号分别是如图 6L 和 6N 所示的控制信号 Sig3 和 Sig5。具体地讲, 在磁头驱动电路 16 中, 在
10 该周期内, 开关元件 SN₃ 和 SW₅ 工作以控制流经线圈 6L 的电流。

在反向 EFM 信号时, 图 4 所示的磁头驱动电路 16 可以表示为图 7 所示的等效电路。

参照图 7, 假设图 3 中的开关 22 连在其 N 端, 且磁头驱动系统工作在标准传送率下。在此种情况中, $T=230$ 毫微秒。图 8A 到 8E 表示
15 控制信号 Sig1, Sig3 和 Sig5, 流经线圈 6L 的磁头电流 I_h , 和在磁头 h_1 端的电压 V_{h_1} 间的时间曲线图。

磁头电流 I_h 的峰值近似是 0.5 安培, 磁头端电压 V_{h_1} 的波形图中的 +V, 近似是 +5 伏, 而 -V 近似是 -45 伏。

下面说明磁头电流 I_h 和磁头端电压 V_{h_1} 的在从控制信号 Sig1 的
20 上升边沿的位置开始后的变化。

在信号反向之前那一瞬间(时间 t_1 点之前的一瞬间), 也就是, 在控制信号 Sig1 即将改变到“L”电位之前时的“H”电位计时信号, 可如图 6J 到 6O 所见, 控制信号 Sig2 到 Sig5 为“L”电位而控制信号 Sig6 为“H”电位。因此, 开关元件 SW₁ 和 SW₆ 处在开- 态而其它开关元件处在关- 态。所以, 在磁头驱动电路 16 中, 电流沿关以下路径流动, +V → 开关元件 SW₁ → 磁头 h_1 端 → 线圈 6L → 磁头 h_2 端 → 开关元件 SW₆ → 地(参
25 看图 4)。在本实例的情况中, 是假定有近似 0.5 安培的电流在磁头 h_1 → h_2 端方向流动。

此后,在时间 t_1 点,控制信号 Sig1 反转到“L”电位,而控制信号 Sig2 反转到“H”电位。从上述时间点开始,波形变化如图 8A 到 8E 所见。以下将参照图 7 所示等效电路,对上述情况予以说明。

5 首先,在反向时间 t_1 点,开关元件 SW_1 , SW_3 和 SW_5 全处在关位且磁头 h_1 端和任何电压源断开。同时,由于开关元件 SW_2 处在开位(未示出),磁头 h_2 端如由图 7 所见固定在+V 伏。

10 由线圈 6L 电感产生的电动力的作用下,电荷移动,且是由磁头 $h_1 \rightarrow h_2$ 端方向流动。因此,运作为沿从磁头 h_1 端吸入电荷,而到磁头 h_2 端放出电荷的方向上进行的。由于磁头 h_2 端固定在+V 电压上,所以,电荷流回到+V 电压源(正直流电源 16a)侧。

由于磁头 h_1 端与所有电压源断开,所以它只从小浮动电容中吸入电荷。因此,磁头 h_1 端上的电压 V_{h_1} 下降很快。当该电压的下降继续进行,线圈电流 I_h 逐步减少。所以,所进行的是具有图 8D 所示的 t_A 周期的运作。

15 如上所述的电压,将降到-V 电位,并通过二极管 D_1 固定在电压源 -V 上。在达到-V 电位之后且在通过控制信号 Sig3 打开开关元件 SW_3 之前的一个周期内,也就是在图 8E 所示的 t_B 周期内,电荷是通过二极管 D_1 由-V 电源(负直流电源 16b)移动到磁头 h_1 端的。

20 此后,当控制信号 Sig3 改变到“H”电位,且开关元件 SW_3 被导通时,磁头 h_1 端短路接到-V 电源(负直流电源 16b)。因此,在如图 8E 所示时 t_C 周期内,磁头 h_1 端的电压 V_{h_1} 被固定在-V。在以上描述的运作中,磁头电流 I_h 表现出如图 8D 所见的变化。应该清楚,响应 EFM 信号(=Sig1)的反向,流经线圈 6L 的磁头电流 I_h 的方向也随之改变。

25 此后,当控制信号 Sig3 改变到“L”水平,而将开关元件 SW_3 关闭,从而使磁头 h_1 端与电源断开时,由于线圈 6L 的电感 L 产生的电动力的方向,是由磁头 $h_2 \rightarrow h_1$ 端,所以电荷移动到磁头 h_1 端。因此,磁头 h_1 端的电压 V_{h_1} 将迅速地接近+V。此后,磁头电流 I_b 逐渐减少。然而,由于通过控制信号 Sig5,可将开关元件 SW_5 打开,并且使磁头 h_1 端接

地, 所以, 此后磁头电流又以一定斜率增加, 该斜率决定于磁头 h_1 和 h_2 端之间的电位差。

具体地讲, 在控制信号 Sig3 关掉之后, 且控制信号 Sig1 保持在“L”电位的周期内, 在所需的计时时间处将控制信号 Sig5 送入, 从而使磁头电流 I_h 基本保持固定, 这可如图 8D 中所见。

通过以上所述的工作运行, 可如图 8A 到 8E 所见在 3T 周期内, 电流响应“L”电位的 EFM 信号, 也就是响应控制信号 Sig1 从磁头 $h_2 \rightarrow h_1$ 端方向流动, 且相应于电流流动方向, 磁头 6 将产生一个磁场。

在图 6J、6K、6M 和 6O 所示的、由 t_2 到 t_3 周期内, 通过控制信号 Sig1、Sig2、Sig4 和 Sig6 的类似操作, 电流将沿磁头 $h_1 \rightarrow h_2$ 端方向流动, 并且在为 4T 的上述周期内, 磁头 6 将相应于该电流方向产生一个磁场。

由于对于实际使用来说, 磁头线圈的电感 L 基本上是固定的, 所以, 该上升时间(在图 8A 到 8E 中的 t_A)也是固定的。通过下面表示式, 可以计算出上升时间。

随后, 可近似计算出将线圈的电荷放掉之前的时间。

$$V = -(d\Phi / dt) \quad \dots \dots (1)$$

$$\Phi = Li \quad \dots \dots (2)$$

从表示式(1)和(2), 可有

$$V = -L(di/dt) \quad \dots \dots (3)$$

(其中 L 不随时间变化)

在此, 可以将表示式(3)表示成

$$V = -L(\Delta i / \Delta t) \quad \dots \dots (4)$$

在此,将下列值代入表示式(4)

V 是 $V=(-V)-(+V)$, 且假设对于磁头驱动电路 16, 有 $V=-45-5=-50$ 伏。而且还假设 $L=5 \times 10^{-6}$ (亨), 且 Δi 是初始阶段的电流值 0.5 安培。

5 因此有,

$$-50 = -5 \times 10^{-6} \times 0.5 / \Delta t$$

所以,

10

$$\Delta t = 0.5 \times 10^{-7} (\text{秒}) = 50 \text{ 毫微秒}$$

因此,该上升时间 t_A 近似是 50 毫微秒。

除了以上所述的分析之外,作为一种误差因素考虑,磁头产生的电压 V 是低于 50 伏的,而且需要比 50 毫微秒更长的放电时间。同时,由于 t_A 是达到 -50 伏时所需的时间,所以它应小于该值(电荷放电时间)。因此该两个因素彼此抵消,而实际上,上升时间 t_A 接近 50 毫微秒。

下面检验具有以上所描述的磁头驱动电路 16 的结构的装置,在以两倍速率进行记录工作的情况。在此种情况中,图 3 中的开关 22 连接到其 F 端,且具有频率等于两倍标准工作频率的时钟信号用作处理时钟信号 CK。在此种情况中,它们使用了控制信号产生电路 15P,磁头驱动电路 16 以及磁头 6。

图 9A 到 9E 表示在该高速率下进行记录工作时的时间曲线图。

25 和图 8A 到 8E 比较可见,相对于图 8A 到 8E 所示的计时时间,在图 9A 到 9E 中的 3T 周期的绝对时间是 $AT/2$ 。如图 9A 到 9E 所见,控制信号 Sig1, Sig3 和 Sig5 是脉冲信号,它的时基是图 8A 到 8E 的情况中的时基的 1/2。(T = 115 毫微秒)。

同时,上升时间 t_A 和在图 8A 到 8E 情况中的标准速率时的上升时间是相同的,这是因为它是由线圈 6L 和磁头驱动电路 16 决定的。

5 由于上升时间 t_A 是相同,故在图 9A 到 9E 的情况中,周期 t_B ,也就是在电压 V_{h1} 达到 $-V$ 之后,直到控制信号 Sig3 改变到“H”电位之前的周期,是非常短的。在此种情况中,由控制信号 Sig1 的下落边沿到控制信号 Sig3 的上升边沿之间的时间,接近 58 毫微秒,只比接近 50 毫微秒的上升时间 t_A 略长一点。

10 对于磁头电流 I_h ,周期 t_B 变短的影响仅仅是使其幅度减少一点,而在实际使用中是无关紧要的。换句话说,有可能在两倍速率下进行记录工作,而与此同时保持以上所述的结构不变。

然而,在将以上所述的磁头驱动系统用于计算机数据或类似的数据的处理时,需要更高的速率。实际上,如果将在声频应用中的速率取为标准速率,那么实际进行记录工作的速率要求比三倍标准速率更高。

15 在此考察下述实例,即由图 3 中的时钟频率变化部件 21 输出的速率等于三倍标准速率的时钟信号,并且通过开关 22 的下端,将它送到编码器 14 和控制信号产生电路 15P 上,从而在三倍传送速率下进行工作。

20 图 10A 到 10D 表示磁头驱动电路 16 在三倍速率下工作时的时间曲线图。

在此种情况中,与图 8A 到 8E 比较可见,周期 $3T$ 的绝对时间减到 $AT/3$,且如图 10A 到 10D 所见,控制信号 Sig1, Sig3 和 Sig5 为脉冲信号,但它的时基,若与图 8A 到 8E 中的时基比较,减到 $1/3$ ($T = 78$ 毫微秒)。

25 由于从控制信号 Sig1 的下落边沿到控制信号 Sig3 的上升边沿之间的时间近似是 $(1/2)T$,所以它接近 39 毫微秒。

然而,上升时间 t_A 仍然是接近 80 毫微秒,所以不能表示出在图 8A 到 8E 中所示的在标准速率下的那种变化。

换句话说, 由图 10A 到 10D 可见, 在控制信号 Sig3 上升的时间点, 磁头 h_1 端的电压 V_{h_1} 还没有达到 $-V$ 电位。

因此, 当由电位 V_{h_1} 和电位 $-V$ 之间的差 ΔV 产生给定的能量, 而且当控制信号 Sig3 改变到“H”水平, 且开关元件 SW_3 被打开时, 才可通过开关元件 SW_3 处理磁头电流 I_h 。上述情况意味着将这种结构用于高速开关元件是不可能的。具体地讲, 只在速率上升到两倍标准速率条件下, 由于在控制信号 Sig3 的上升边沿的时间点, $\Delta V = 0$ 且要被处理的能量 $= 0$, 所以该种结构用于高速开关元件是可能的。

所以, 当要在 3 倍于或更多倍于标准速率的高速下进行操作时, 以上描述的常规的磁头驱动系统结构是不能使用的。

上述磁头驱动系统也在日本索尼公司 (Sony Corp.) 的欧洲专利申请 EP-A-0304 中作了描述。

本发明的目的是提供一种记录装置, 它包括一个能在正常速度三倍以上的速度下进行高速记录的磁头驱动系统。

为达到上述目的, 按照本发明的一个方面, 本发明提供的记录装置包括一个光头、一个磁头、一个信号处理组件、一个电源电压供应组件、第一开关组件、第二开关组件、第一控制脉冲发生装置和一个驱动组件。光头供将激光束照射到记录介质的一个面上。磁头配置在激光束照射位置的另一侧, 供将磁场加到记录介质的另一面上。信号处理组件供对有待记录到记录介质上的记录信号进行编码。电源电压供应组件用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压。第一开关组件供将连接到所述磁头一个线圈一端的接线在至少所述第一和第二电源电压之间转接。第二开关装置用以将连接到所述磁头所述线圈的所述一端的接线转接到接地点。第一控制脉冲发生组件产生控制脉冲, 供控制所述第一和第二开关组件, 从而使控制所述第一和第二开关组件的控制脉冲在来自所述信号处理组件的经编码记录信号的 $n \times T$ 脉冲周期内的总数小于 n , 其中 T 为记录信号的传输速率, n 为正整数。驱动组件供从所

述第一控制脉冲发生组件来的控制脉冲驱动所述第一和第二开关组件。

5 在一个实施例中，本发明的记录装置还包括第二控制脉冲发生组件、一个传输速率调节组件、第三开关组件和驱动组件。第二控制脉冲发生组件用以产生控制脉冲控制所述第一和第二开关组件，从而使控制所述第一和第二开关组件的控制脉冲在来自所述信号处理组件经编码记录信号脉冲周期内的总数等于 n 。传输速率调节组件供调节记录信号的传输速率 T 。第三开关组件供转接所述第一控制脉冲发生组件与所述第二脉冲发生组件之间的接线。控制组件供根据
10 所述传输速率调节组件的调节情况控制所述第三开关组件。驱动组件供根据来自所述第二控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

按照本发明的另一个方面，本发明提供的记录装置包括一个光头、一个磁头、一个信号处理组件、一个电源电压供应组件、第一
15 开关组件、第二开关组件、第一控制脉冲发生器和驱动组件。光头供将激光束照射到记录介质的一面。磁头配置在激光束照射位置的另一侧，供将磁场加到记录介质的另一面，信号处理组件供对准备记录在记录介质上的记录信号进行编码。电源电压供应组件供应至少第一电源电压和低于所述第一电源电压的第二电源电压，第一开
20 关组件供将连接到所述磁头一个线圈一端的接线转接到所述第二电源电压。第二开关组件供将连接到所述磁头所述线圈另一端的接线转接到所述第二电源电压。第一控制脉冲发生组件用以产生控制脉冲供控制所述第一开关组件，从而使所述第二电源电压可连接到所述磁头的所述线圈的一端，或产生另一个控制信号供控制所述第二
25 开关组件，从而使所述第二电源电压在从所述信号处理组件来的经编码的记录信号 $n \times T$ 脉冲周期反向边之后预定时间的延迟之后可连接到所述磁头的所述线圈的另一端，其中 T 为记录信号的传输速率， n 为正整数，因而所述预定时间取决于电磁线圈的上升时间，且设定

成使电磁线圈所述端的电压达到所述第二电源的电压。驱动组件供根据来自所述控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

5 在本发明这方面的一个实施例中，记录装置还包括第二控制脉冲发生组件、一个传输速率调节组件、第三开关组件、一个控制组件和一个驱动组件。第二控制脉冲发生组件用以产生控制脉冲控制所述第一和第二开关组件，从而使控制所述第一和第二开关组件的所述控制脉冲的上升边分别在脉冲周期下降边和上升边之后大致等于 $(1/2)T$ 的时间产生，传输速率调节组件用以调节记录信号的传输速率，第三开关组件用以转换所述第一控制脉冲发生组件和所述
10 第二控制脉冲发生组件之间的连接，控制组件用以响应所述传输速率的调节情况控制所述第三开关组件，驱动组件供根据来自所述第二控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

按照本发明的另一个方面，本发明提供的磁头驱动电路包括一个电源电压供应组件、第一开关组件、第二开关组件、第一控制脉
15 冲发生组件和驱动组件。电源电压供应组件用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压。第一开关组件供将连接到所述磁头一个线圈一端的接线至少在所述第一和第二电源电压之间连接。第二开关组件供将连接到所述磁头的所述线圈所述端的接线转换到接地点。第一控制脉冲发生组件用以产生控制脉冲控制所述第一和第二开关组件，从而使控制所述第一和第二开关组件的控制脉冲在从所述信号处理组件来的经编码记录信号的 $n \times T$ 脉冲
20 周期内的总数小于 n ，其中 T 为记录信号的传输速率， n 为正整数。驱动组件根据来自所述第一控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。
25

在本发明这方面的一个实施例中，磁头驱动电路还包括第二控制脉冲发生组件、一个传输速率调节组件、第三开关组件、一个控制组件和驱动组件。第二控制脉冲发生组件用以产生控制脉冲供控

制所述第一和第二开关组件，从而使控制所述第一和第二开关组件的控制脉冲在来自所述信号处理组件的经编码记录信号的脉冲周期内的总数等于 n 。传输速率调节组件供调节记录信号的传输速率 T 。

5 第三开关组件供转接所述第一控制脉冲发生组件与所述第二控制脉冲发生组件之间的接线。控制组件供根据所述传输速率调节组件的情况结果控制所述第三开关组件。驱动组件供根据来自所述第二控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

按照本发明的另一个方面，本发明提供的磁头驱动电路包括一个电源电压供应组件、第一开关组件、第二开关组件、第一控制脉冲发生组件和驱动组件。电源电压供应组件用以供应至少第一电源电压和低于所述第一电源电压的第二电源电压。第一开关组件供将

10 连接到所述磁头的一个线圈一端的接线转接到所述第二电源电压。第二开关组件供将连接到所述磁头的所述线圈另一端的接线转接到所述第二电源电压。第一控制脉冲发生组件用以产生控制脉冲控制

15 所述第一开关组件，从而使所述第二电压源可连接到所述磁头的所述线圈的一端，或产生另一个控制信号供控制所述第二开关组件，从而使所述第二电源电压在从所述信号处理组件来的经编码记录信号 $n \times T$ 脉冲周期的反向边之后预定时间的延迟之后可连接到所述磁头的所述线圈的另一端，其中 T 为记录信号的传输速率， n 为正整数，

20 从而使所述预定时间取决于电磁线圈的上升时间，且设定成使电磁线圈的所述端的电压达到所述第二电源的电压。驱动组件根据来自所述控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

在本发明这方面的一个实施例中，磁头驱动电路还包括第二控制脉冲发生组件、一个传输速率调节组件、第三开关组件、控制组

25 件和驱动组件。第二控制脉冲发生组件用以产生控制脉冲控制所述第一和第二开关组件，从而使控制所述第一和第二开关组件的所述控制脉冲的上升边分别在脉冲周期的下降边和上升边之后大致 $(1/2)T$ 的时间产生。传输速率调节组件供调节记录信号的传输速率 T 。第

三开关组件供转接所述第一控制脉冲发生组件与所述第二控制脉冲发生组件之间的接线。控制组件供根据所述传输速率的调整情况控制所述第三开关组件。驱动组件根据所述来自第二控制脉冲发生组件的控制脉冲驱动所述第一和第二开关组件。

5 在本发明中，用于控制脉冲的生成的逻辑设计是按下述方式设置的，即当编码数据具有 nT 的脉冲周期时，使用于所需要的开关元件的控制脉冲 Sig3 和 Sig5，或 Sig4 和 Sig6 的总数，可以小于 n 。同时，在磁反向时，在经过足以使线圈端的电压达到预定电压的时间间隔之后，控制脉冲信号 (Sig3, Sig4) 对开关元件产生一个输出，以便将
10 线圈的一端短路到所需电源上。因此，这有可能解决在高速率记录中，由于上升时间 t_A 基本固定所引起的困难。

 在本发明中，控制脉冲产生器装有一种逻辑电路，该电路可用刚才所描述的方法产生逻辑信号，且作为第 2 逻辑电路，并将其 p 附加到与已有技术具有同样结构的第 1 逻辑电路上，其特征在于该控制脉
15 冲产生器可对第 1 和第 2 逻辑电路中的任何一个挑选使用。因此，能够实现一种记录装置，其能够在由标准速率到高速速率，到等于或三倍于标准速率的高速率的宽广的速率范围内，进行高速记录。

 本发明的上述的和其它的目的、特征和优点，通过结合附图进行的下面的说明和附属的各权利要求将变得十分明显，在附图中，同
20 样的部各件以相同的标号表示。

 图 1 表示在磁调制系统中，一个光头和一个磁头相对于磁-光记录介质设置的一种安置略图；

 图 2A 是在该磁调制系统中，一个记录信号的波形图；

 图 2B 是在该磁调制系统中，流经磁头的电流的波形图；

25 图 2C 是在该磁调制系统中，磁头磁场的波形图；

 图 3 是磁头驱动系统的方块图；

 图 4 是图 3 中的磁头驱动电路的方块详图；

 图 5 是图 4 中的控制信号产生部件的方块详图；

图 6A 是作为一个记录信号的 Sig0 信号的波形图;

图 6B 是一个时钟信号的波形图;

图 6C 是图 5 中的触发器 FF_1 的输出信号的波形图;

图 6D 是图 5 中的“与”门 A_1 的输出信号的波形图;

5 图 6E 是图 5 中的触发器 FF_2 的输出信号的波形图;

图 6F 是图 5 中的“与”门 A_2 的输出信号的波形图;

图 6G 是图 5 中的延迟电路 DL_1 的输出时钟信号的波形图;

图 6H 是图 5 中的延迟电路 DL_2 的输出时钟信号的波形图;

图 6I 是图 5 中的“与”门 A_3 的输出信号的波形图;

10 图 6J 是输出信号 Sig1 的波形图;

图 6K 是输出信号 Sig2 的波形图;

图 6L 是输出信号 Sig3 的波形图;

图 6M 是输出信号 Sig4 的波形图;

图 6N 是输出信号 Sig5 的波形图;

15 图 6O 是输出信号 Sig6 的波形图;

图 7 是表示磁反转等效电路的电路图;

图 8A 是在标准时钟速率下进行记录时的 Sig1 信号的波形图;

图 8B 是在标准时钟速率下进行记录时, Sig3 信号的波形图;

图 8C 是在标准时钟速率下进行记录时, Sig5 信号的波形图;

20 图 8D 是在标准时钟速率下进行记录时, 流经磁头的电流 I_h 的波形图;

图 8E 是在标准时钟速率下进行记录时, 磁头端电压 V_b 的波形图;

图 9A 是在两倍时钟速率下进行记录时, 信号 Sig1 的波形图;

图 9B 是在上述两倍时钟速率下进行记录时, 信号 Sig3 的波形图;

25 图 9C 是在上述两倍时钟速率下进行记录时, 信号 Sig5 的波形图;

图 9D 是在上述两倍时钟速率下进行记录时, 流经磁头电流 I_b 的波形图;

图 9E 是在上述两倍时钟速率下进行记录时, 磁头端电压 V_h 的波

形图；

图 10A 是在三倍时钟速率下进行记录时, 信号 Sig1 波形图；

图 10B 是在该三倍时钟速率下进行记录时, 信号 Sig3 的波形图；

图 10C 是在该三倍时钟速率下进行记录时, 信号 Sig5 的波形图；

5 图 10D 是在该三倍时钟速率下进行记录时, 磁头端电压 Vb 的波形图；

图 11 表示本发明的一种记录和再生装置的结构构成的方块图；

图 12 表示本发明的磁头驱动电路的一个实施例的方块图；

图 13 是本发明的该磁头驱动电路的控制信号产生电路方块详图；

10 图 14A 是在图 13 所示的结构中的作为一个记录信号 SIg0 的信号波形图；

图 14B 是在图 13 所示的结构中, 一个时钟信号的波形图；

图 14C 是在图 13 所示的结构中, 触发器 FF_1 的输出信号的波形图；

图 14D 是在图 13 所示的结构中, "异" 门 EX_1 的输出信号的波形图；

15 图 14E 是在图 13 所示的结构中, 触发器 FF_2 的输出信号的波形图；

图 14F 是在图 13 所示的结构中, "异" 门 EX_2 的输出信号的波形图；

图 14G 是在图 13 所示的结构中, "非" 门 IV_{12} 的输出时钟信号的波形图；

图 14H 是图 13 中的"与"门 A_{11} 的输出时钟信号的波形图；

20 图；

图 14I 是图 13 中的"与"门 A_{12} 的输出信号的波形图；

图 14J 是输出信号 Sig1 的波形图；

图 14K 是输出信号 Sig2 的波形图；

图 14L 是输出信号 Sig3 的波形图；

25 图 14M 是输出信号 Sig4 的波形图；

图 14N 是输出信号 Sig5 的波形图；

图 14O 是输出信号 Sig6 的波形图；

图 15A 是在 EFM 信号呈 3T 的"H"电位时, Sig1 信号, Sig3 信号

和 Sig5 信号的波形图;

图 15B 是在 EFM 信号呈 4T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

5 图 15C 是在 EFM 信号呈 5T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

图 15D 是在 EFM 信号呈 11T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

图 16A 是在图 13 所示的结构中, 在三倍时钟速率下进行记录时, Sig1 信号的波形图;

10 图 16B 是在图 13 所示的结构中, 在三倍时钟速率下进行记录时, Sig3 信号的波形图;

图 16C 是在图 13 所示的结构中, 在三倍时钟速率下进行记录时, Sig5 信号的波形图;

15 图 16D 是在图 13 所示的结构中, 在三倍时钟速率下进行记录时, 流经磁头的电流 I_h 的波形图;

图 16E 是在图 13 所示的结构中, 在三倍时钟速率下进行记录时, 磁头端电压 V_b 的波形图;

图 17 是本发明第 2 实施例的一种磁头驱动电路的控制信号产生电路的方块详图;

20 图 18A 是在图 17 所示的结构中, 作为记录信号的 Sig0 信号的波形图;

图 18B 是在图 17 所示的结构中, 时钟信号的波形图;

图 18C 是在图 17 所示的结构中, 触发器 FF_{11} 的输出信号的波形图;

25 图 18D 是在图 17 所示的结构中, “异”门 EX_1 的输出信号的波形图;

图 18E 是在图 17 所示的结构中, 触发器 FF_{12} 的输出信号的波形图;

图 18F 是在图 17 所示的结构中, “或非”门 NR_1 的输出信号的波

形图;

图 18G 是在图 17 所示的结构中, 触发器 FF_{13} 的输出时钟信号的波形图;

图 18H 是图 17 中的“非”门 IV_{12} 的输出时钟信号的波形图;

5 图 18I 是图 17 中的“与”门 A_{11} 的输出时钟信号的波形图;

图 18J 是图 17 中的“与”门 A_{12} 的输出信号的波形图;

图 18K 是输出信号 Sig1 的波形图;

图 18L 是输出信号 Sig2 的波形图;

图 18M 是输出信号 Sig3 的波形图;

10 图 18N 是输出信号 Sig4 的波形图;

图 18O 是输出信号 Sig5 的波形图;

图 18P 是输出信号 Sig6 的波形图;

图 19A 是在图 17 所示结构中, 在 EFM 信号呈 3T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

15 图 19B 是在图 17 所示结构中, 在 EFM 信号呈 4T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

图 19C 是在图 17 所示结构中, 在 EFM 信号呈 5T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

20 图 19D 是在图 17 所示结构中, 在 EFM 信号呈 11T 的“H”电位时, Sig1 信号, Sig3 信号和 Sig5 信号的波形图;

图 20A 是在图 17 所示的结构中, 在三倍时钟速率下进行记录时, Sig1 信号的波形图;

图 20B 是在图 17 所示的结构中, 在三倍时钟速率下进行记录时, Sig3 信号的波形图;

25 图 20C 是在图 17 所示的结构中, 在三倍时钟速率下进行记录时, Sig5 信号的波形图;

图 20D 是在图 17 所示的结构中, 在三倍时钟速率下进行记录时, 流经磁头的电流 I_h 的波形图;

图 20E 是在图 17 所示的结构中,在三倍时钟速率下进行记录时,磁头端电压 V_h 的波形图;和

图 21 是本发明第 3 个实施例中的一个磁头驱动电路的控制信号产生电路的方块详图。

5 以下将按照如下次序描述本发明最佳实施例。

I、记录和再生装置的结构构成

II、第一实施例

III、第二实施例

IV、第三实施例

10

I 记录和再生装置的结构构成

图 11 表示了记录和再生装置结构的一般性的实施例。

参看图 11,记录和再生装置可被用于在和从磁-光盘 1 上记录和再生数据。该记录和再生装置,装有助于控制各种操作的系统控制器 11。该系统控制器 11,可由,例如,微型电子计算机构成。

15

记录和再生装置还装有主轴马达 2,用以转动装载在其上的盘 1。在记录或再生时,光头 3 将一激光束照射在盘 1 上。更具体地讲就是,在记录时,光头 3 可输出一高能激光束,将盘 1 上的记录磁道加热到或高于其层里温度。在再生时,光头 3 可输出一能量相对较低的激光束,由基于克耳磁效应所产生的反射光束探测数据。

20

光头 3 装有:作为激光束输出组件的激光二极管,具有极化光束分离器的光学系统,物镜等等的透镜,以及用以探测反射光的探测器。物镜 3a 被保持在沿盘 1 的径向方向上的适当位置,而且通过双轴机构 4 进行沿另一方向的、朝向和离开盘 1 的移位。通过螺纹机构 5,安装后的光头 3 可在其盘 1 上的径向方向移动。

25

一磁头 6 可将已按照所供给的信息调制过的磁场加到磁-光盘 1 上。将该磁头 6 安置在跨过盘 1 的与光头 3 相对的位置上。

把在再生操作时由光头 3 从盘 1 上所探测到的信息,送到一个

射频(RF)放大器 7 中。RF 放大器 7 处理所供给的信息,抽取再生 RF 信号,磁道误差信号,聚焦误差信号,和凹槽信号。该凹槽信息是来自预先在盘 1 上以预定频率构成的螺旋凹槽的信息,同时也包括记录在其上的地址信息。把抽取的再生 RF 信号,送到译码器 8 上。同时,将磁道误差信号和聚焦误差信号送到伺服电路 10 上。地址译码器 9 对凹槽信息译码,以得到绝对位置信息。而且,还通过译码器 8 抽取了作为数据记录的地址信息。将地址信息送到系统控制器 11 并用于各种控制操作。

基于由 RF 放大器 7 所提供的磁道误差信号和聚焦误差信号,伺服电路 10 产生各种伺服驱动信号;由系统控制器 11 给出磁道转移指令,存取指令,转动速率探测信息等等指令。所以,可依据所产生的伺服信号,伺服电路 10 控制双轴机构 4 和螺纹机构 5 以进行聚焦和磁道控制,同时也控制主轴马达 2 以恒定的线速度(CLV)转动。

通过译码器 8,对再生 RF 信号进行 EFM 解调,CIRC(Cross Interleaved Reed Solomon Code)译码等等。因此,可将译码器 8 所述处理过的再生 RF 信号,作为再生数据输出,并通过系统控制器 11 由端部 12 送到一个未示出的预定处理部件上。

另一方面,在记录操作时,由端部 13 供给到系统控制器 11 的信息,作为要记录在盘 1 上的信息,通过编码器 14 对其进行,例如 CIRC 编码,EFM 调制等等的编码处理,以产生一个 EFM 信号。将该 EFM 信号送到控制信号产生电路 15。基于 EFM 信号,控制信号产生电路 15 产生控制信号(Sig1 到 Sig6),并把它送到磁头驱动电路 16 上。

基于控制信号(Sig1 到 Sig6),磁头驱动电路 16 工作,使一个电流流经磁头 6 的线圈,以便将 N 或 S 极磁场加到盘 1 上,同时系统控制器 11,将一个控制信号送到光头 3 上,以便输出一个记录水平的激光束。

II 第一实施例

图 12 是本发明第 1 实施例中的磁头驱动系统的方块图, 它可与具有如上所述结构的记录和再生装置结合使用。

参照图 12, 磁头驱动系统具有一个由系统控制器 11 所供给记录数据的端部 23。如上所述, 对于编码数据, 编码器 14 进行 CIRC 编码和 EFM 调制, 以产生 EFM 信号, 并将该 EFM 信号送到控制信号产生电路 15 上。

控制信号产生电路 15 装有一个标准速率逻辑电路 15a, 和一个高速率逻辑电路 15b。将 EFM 信号分别送到标准速率逻辑电路 15a 和高速率逻辑电路 15b 上。

基于该 EFM 信号, 标准速率逻辑电路 15a 和高速率逻辑电路 15b 产生并输出具有不同逻辑结构的控制信号 Sig1 到 Sig6。

通过一个转换电路 15c, 选择地开关标准速率逻辑电路 15a 和高速率逻辑电路 15b 的输出, 并将它们送到磁头驱动电路 16 上。磁头驱动电路 16 接收通过转换电路 15c 所选择出的由标准速率逻辑电路 15a 或是高速率逻辑电路 15b 所产生的控制信号 Sig1 到 Sig6, 并基于接收到的控制信号 Sig1 到 Sig6 工作, 以使得一电流可流经磁头 6 的线圈 6L。

一个时钟产生部件 20, 产生用于在标准传送率下进行处理的时钟信号, 也就是说, 在传送率为 用时基为 $T=230$ 毫微秒(n Sec) 对 EFM 信号进行处理的传送速率下, 进行处理的时钟信号。一个时钟频率变化部件 21, 基于由时钟产生部件 20 产生的时钟信号, 产生三倍速率的另一个时钟信号, 也就是, 在一定传送速率下进行处理的时钟信号, 即该传送速率以时基 $T=77n$ Sec 处理 EFM 信号时的传送速率。

通过开关 22 选择标准速率时钟信号和三倍速率时钟信号中的一个, 并把它作为一个处理时钟信号送到编码器 14 和控制信号产生电路 15 上。比如说可响应来自系统控制器 11 的转换控制信号 Sel, 进行开关 22 的转换。转换控制信号 Sel 也将送到转换电路 15C, 使后者作相同的转换。

当要在标准速率下进行记录工作时,可将开关 22 连接在系统控制器 11 的 N 端,并把转换电路 15c 连接在其 A 端,以便使用转换控制信号 Sel。

5 另一方面,当要在,比如说三倍速率下进行记录工作时,可将开关 22 连接在系统控制器 11 的 F 端,并把转换电路 15c 连接在其 B 端,以利用转换控制信号。

在具有如上所述结构的本实施例中的磁头驱动系统中,磁头驱动电路 16,也可以具有,比如说与以上所述的参考图 4 相类似于的电路结构。可分别按照控制信号 Sig1 到 Sig6,控制开关元件 SW₁ 到 SW₆。
10 的开,关状态,并且可基于开关元件 SW₁ 到 SW₆ 的工作,将电流按所需方向送入线圈 6L 中。

在控制信号产生电路 15 中的标准速率逻辑电路 15a,具有类似于图 5 的逻辑电路的结构。

因此,在按标准速率进行记录工作时,此时通过转换电路 15C 选择 A 端,并且将开关 22 连接在 N 端,可先将来自标准速率逻辑电路 15a 的控制信号 Sig1 到 Sig6,送到磁头驱动电路 16,且使磁头驱动电路 16,以上面所描述的、结合图 8A 到 8E 所示的方式进行工作。在此,省略了磁头驱动电路 16 在此种情况下工作的重复描述。

在本实施例中,如果在,例如在三倍速率下进行记录工作,可将开关 22 连接到 F 端,从而将传送速率上升到三倍。而且,可选择转换电路 15c 的 B 端,以便把来自高速逻辑电路 15b 的控制信号 Sig1 到 Sig6,送到具有图 4 所示结构的磁头驱动电路 16 上。

高速率逻辑电路 15b 具有如图 13 所示结构,并使用 EFM 信号(Sig0)和三倍时速率的时钟信号 CK,产生控制信号 Sig1 到 Sig6。

25 参照图 13,高速逻辑电路 15b,具有将 EFM 信号作为信号 Sig0 加以送入的端部 60。高速逻辑电路 15b 还具有通过图 12 中的开关 22,将时钟信号 CK 送入的另一端部 67。

高速逻辑电路 15b 包括“非”门 IV₁₁ 和 IV₁₂,触发器 FF₁₁ 和 FF₁₂,

与“门 A_{11} 到 A_{16} 、”异“门 EX_1 和”或非“门 NR_1 。高速逻辑电路 15b 具有分别用于输出控制信号 Sig1 到 Sig6 的输出端 61 到 66。

依次参照图 14A 到 14O 说明图 13 的高速逻辑电路 15b 的工作情况。

5 假设将图 14A 中所示的信号 Sig0 (EFM 信号), 由端部 60 供给, 并把图 14B 所示的时钟信号 CK, 由端部 67 供给。参考字符 t_1 , t_2 和 t_3 表示 EFM 信号的反向计时信号, 并假设图 14A 的信号 Sig0 在计时信号 t_1 和 t_2 之间形成的反向间隔是 $3T$, 而在计时信号 t_2 和 t_3 之间的另一个反向间隔是 $4T$ 。

10 首先, 可将信号 Sig0 直接送到端部 61 并形成如图 14J 所示的控制信号 Sig1。

通过“非”门 IV_{11} 、对信号 Sig0 进行逻辑反转, 并送到端部 62, 以产生如图 14K 所示的控制信号 Sig2。

15 将信号 Sig0 送到触发器 FF_{11} 和“异”门 EX_1 的端部 D 上。触发器 FF_{11} 响应时钟信号 CK 进行锁存操作, 并输出一个如图 14C 所示的输出 Q。将触发器 FF_{11} 的输出 Q 送到“异”门 EX_1 。

20 对于图 14C 中的触发器 FF_{11} 的输出 Q 和信号 Sig0, “异”门 EX_1 进行“异”操作, 而提供一个如图 14D 所示的输出。将如图 14D 中所示的“异”门 EX_1 的输出, 送到触发器 FF_{12} 和“或非”门 NR_1 的 D 端上。触发器 FF_{12} 响应时钟信号 CK 进行锁存操作, 而提供一个如图 14E 的输出 Q。将触发器 FF_{12} 的输出 Q, 送到“或非”门 NR_1 和“与”门 A_{12} 。

“或非”门 NR_1 对于如图 14D 所示的“异”门 EX_1 的输出, 和如图 14E 所示的触发器 FF_{12} 的输出 Q, 进行“或非”门操作, 而提供如图 14F 所示的输出。将“或非”门 NR_1 的输出, 送到“与”门 A_{11} 。

25 通过“非”门 IV_{12} 将来自端部 67 的时钟信号 CK 变换成如图 14G 所示的反转时钟信号 CK^- 。将反转时钟信号 CK^- , 送到“与”门 A_{11} 和“与”门 A_{12} 上。

对于“或非”门 NR_1 和反转时钟信号 CK^- 的输出, “与”门 A_{11} 进行“与

"门操作,而产生如图 14H 所示的逻辑"与"门输出。

同时,对于触发器 FF^{12} 的输出 Q 和反转时钟信号 CK , "与"门 A_{12} 进行"与"门操作,而产生如图 14I 所示的逻辑"与"门输出。

对于图 14I 所示的"与"门 A_{12} 的输出和"非"门 IV_{11} (具有和控制信号 Sig2 同样的波形)的输出, "与"门 A_{15} 进行"与"门操作,而产生如图 14L 所示的控制信号 Sig3。将该控制信号 Sig3 由端部 63 输出。

对于图 14I 所示的"与"门 A_{12} 的输出和信号 Sig0, "与"门 A_{16} 进行"与"门操作,而产生如图 14M 所示的控制信号 Sig4。将该控制信号 Sig4,由端部 64 输出。

对于图 14H 所示的"与"门 A_{11} 的输出和"非"门 IV_{11} 的输出(其具有和控制信号 Sig2 同样的波形), "与"门 A_{13} 进行"与"门操作,而产生如图 14N 所示的控制信号 Sig5。将该控制信号 Sig5,由端部 65 输出。

对于"与"门 A_{11} 的输出的信号 Sig0, "与"门 A_{14} 进行"与"门操作,而产生如图 14O 所示控制信号 Sig6。将该控制信号 Sig6,由端部 66 输出。

将由具有如上所述逻辑结构的高速逻辑电路 15b 产生的控制信号 Sig1 到 Sig6,作为控制脉冲送到磁头驱动电路 16 上,也就是,送到图 4 中的磁头驱动电路 16 的开关元件 SW_1 到 SW_6 上。在一个 EFM 信号周期的"低"("L")电位内,为了将端头 h_1 短路接到 $-V$ 电源上,可把信号 Sig3 的上升计时信号送到开关元件 SW_3 上,而且在一个 EFM 信号周期的"高"("H")电位内,为了将端头 h_2 短路接到 $-V$ 电源上,可把控制信号 Sig4 送到开关元件 SW_4 上。信号 Sig3 的上升计时信号和控制信号 Sig4 均比在 EFM 信号反转计时信号之后经过至少大于 $1T$ 的时间后的计时信号更迟。因此,即使 $1T=78$ 毫微秒的、在三倍速率下进行记录操作时,从反转时间的一瞬间到控制信号 Sig3 或 Sig4 的上升的边缘的时间周期,至少应设置成长于 78 毫微秒。所以,与控制信号 Sig3 或 Sig4(如图 6L 或 6M 所示)比较,上升时间通过标准速率逻辑电路 15a 被延迟了。

在一个反向周期内表示高电平的脉冲数目,也就是在 EFM 信号“H”电位周期内,表示“H”电位的控制信号 Sig3 和 Sig5 的脉冲总数,或在 EFM 信号“L”周期内表示“H”电位的控制信号 Sig4 和 Sig6 的脉冲总数,在用 nT 表示反向周期时,小于 n 。

5 图 15A, 15B, 15C 和 15D 分别表示在“H”电位周期分别是 $3T$ 、 $4T$ 、 $5T$ 和 $11T$ 时,在 EFM 为“H”电平周期中,控制信号 Sig1, Sig3 和 Sig5 的波形。

如图 15A, 15C, 15C 和 15D 所见,控制信号 Sig3, 自控制信号 Sig1 的下降沿经过 $1.5T$ 时间之后,上升。当“H”电位周期是 $3T$ 时,如图 15A 10 所见,控制信号 Sig3 和 Sig5 的全部脉冲数是 2,而小于 $3T$ 的“3”。同样的,当“H”电位周期是 $11T$ 时,如图 15D 所见,控制信号 Sig3 和 Sig5 的全部脉冲数是 $1+9=10$,而且小于 $11T$ 的 11。

参照图 16A-16E,说明基于高速逻辑电路 15b 所产生的控制信号 Sig1 到 Sig6 的磁头驱动电路 16 的工作情况。作为例子,在图中示 15 出了时间点 t_1 和 t_2 。在时间点 t_1 和 t_2 之间的 EFM 信号具有最小的反转间隔 $3T$ 。

当 EFM 信号(=控制信号 Sig1)位于“L”电位的一个周期之内时,由控制信号产生电路 15 输出“H”电位的信号,是控制信号 Sig3 和 Sig5。该控制信号 Sig3 和 Sig5 具有如图 15A 所见波形。表示在图 16A, 16B 20 和 16C 中的这些信号,具有在三倍速率下进行记录工作时的时基。在此种情况中, $T=78$ 毫微秒。

图 16D 和 16E 表示流过线圈 6L 的磁头电流 I_h 和在磁头 h_1 端的电位 V_{h_1} 的时间曲线图。假设磁头电流 I_h 的峰值是 0.5 安培,电压 V_{h_1} 波形图中的 $+V$ 近似是 +5 伏而 $-V$ 近似是 -45 伏。

25 与以上参照图 8A 到 8E 所给出的说明相类似,当控制信号 Sig1 在时间 t_1 点反向到“L”电位时,开关元件 SW_1 , SW_3 和 SW_5 全部处在“关”位,磁头端 h_1 和任何电压源断开。同时,由于开关元件 SW_2 处在“开”位,磁头端 h_2 处在 $+V$ 电压上。处于线圈 6L 的电感产生的电动力作用

下的电荷移动, 倾向于连续地将电荷以磁头 h_1 端 $\rightarrow$ h_2 端方向流动。因此, 工作在从磁头 h_1 端吸入电荷而到磁头 h_2 端放出电荷的方向上进行。由于磁头端 h_2 固定在 $+V$ 电压上, 所以, 电荷流回到 $+V$ 电压源 (正直流电源 16a) 上。

5 由于磁头 h_1 端与所有的电压源断开, 所以它只从小的浮动电容中吸入电荷。因此, 磁头 h_1 端上的电压 V_{h_1} 下降很快。当电压下降继续进行, 线圈电流 I_h 将一点点地减少。所以, 该工作的情况从图 16E 的周期 t_A 内可见。

10 在此, 从与图 10A 到 10D 比较可见, 在本实施例中, 开关元件 SW_3 , 并不响应控制信号 $Sig3$, 直到电压降到 $-V$ 电位之前, 并没有打开, 然后才通过二极管 D_1 固定在电压源 $-V$ 上。仅在自控制信号 $Sig1$ 的下落边起经过图 16B 所示一个 t_2 周期之后, 开关元件 SW_2 才响应控制信号 $Sig3$ 而打开。当开关元件 SW_3 打开时, 磁头 h_1 端短路接到 $-V$ 电源上 (负直流电源 16b), 此后, 电压 V_{h_1} 固定在 $-V$ 电位上。

15 与以上参照图 8A 到 8E 所描述的标准速率的情况相类似, 上升时间 t_A 近似是 50 毫微秒。在图 10A 到 10D 的情况中, 因为在近似经过 50 毫微秒之前, 控制信号 $Sig3$ 上升了, 所以不能进行工作。然而, 在本实施例, 是在经过比 50 毫微秒长得多的时间之后 (在本实施例中, t_2 = 近似 117 毫微秒), 控制信号 $Sig3$ 才上升。因此, 在控制信号

20 号 $Sig3$ 上升的时间点, 磁头 h_1 端的电压 V_h , 基本上是在 $-V$ 电位。所以, 在电压 V_{h_1} 和 $-V$ 电位之间的差已被消除之后的时间点上, 开关元件 SW_3 可以被打开。所以, 可以实现高速开关元件的适当工作。

在控制信号 $Sig3$ 改变到 "L" 电位之后, 通过控制信号 $Sig5$, 可使磁头电流 I_h 基本保持固定。

25 如上所述, 在本实施例中, 通过使用高速率逻辑电路 15b, 便可在没有对磁头驱动电路 16 或磁头 6 的结构进行任何改进的情况下, 实现了通常是不可能的, 在三倍速率下的记录工作。当然, 也可以实现在比三倍速率更高的速率下的记录工作。

III 第 2 实施例

以下将说明本发明的第 2 实施例。值得注意的是,该磁头驱动系统具有类似于第 1 实施例的、如图 12 中所示的结构。

5 在本实施例中,高速率逻辑电路 15b 是不同于在第 1 实施例中的高速逻辑电路的。

该高速率逻辑电路 15b 具有如图 17 所示结构,它使用一个 EFM 信号(Sig0)和一个三倍速率的时钟信号 CK,以产生控制信号 Sig1 到 Sig6。

10 在这儿,与图 13 电路中相同的元件,已用相同的标号表示,并省略了市重复的说明。参照图 17,高速率逻辑电路 15b 不同于图 13 所示结构在于:它还包括一个触发器 FF_{13} 和一个“非”门 IV_{13} ,在图 17 中以虚线将它们围起来,而且“或非”门 NR_1 的输出信号被用作触发器 FF_{13} 的清除信号,并且将触发器 FF_{13} 的输出 Q 送到“与”门 A_{11} 上。

15 以下将参照图 18A 到 18P,说明图 17 所示高速率逻辑电路 15b 的工作情况。

值得注意,在此省略了对图 18A 到 18F 的波形的说明,由于它们分别类似于图 14A 到 14F 的波形。

20 将一个时钟信号 CK 送到触发器 FF_{13} 上。通过“非”门 IV_{13} 将触发器 FF_{13} 的输出 Q 倒相再送到触发 FF_{13} 的 D 端。由于图 18F 所示的“或非”门 NR_1 的输出被用作触发器 FF_{13} 的清除信号,所以触发器 FF_{13} 的输出 Q 呈如图 18G 所示的波形。将该触发器 FF_{13} 的输出 Q 送至“与”门 A_{11} 上。对于触发器 FF_{13} 的输出 Q,和“非”门 IV_{12} 输出的图 18H 所示的反向时钟信号,“与”门 A_{11} 进行“与”门操作,以给出图 18I 所示的输出。

25 将“与”门 A_{11} 的输出送到“与”门 A_{13} 和 A_{14} 上,分别用于产生控制信号 Sig5 和 Sig6。更具体地讲,对于“与”门 A_{11} 的输出,和“非”门 IV_1 (其有控制信号 Sig2 的同样波形)的输出“与”门 A_{13} 进行“与”门操作,产生如图 18O 所示的控制信号 Sig5。同时,对于“与”门 A_{11} 的输出,

和信号 Sig0, "与"门 A_{14} 进行"与"门操作, 产生图 18P 所示的控制信号 Sig6。

其它控制信号 Sig1 到 Sig4 如图 18K 到 18N 所示, 且分别类似于图 14J 到 14M 的控制信号 Sig1 到 Sig4。

5 当"H"电位周期分别是 3T, 4T, 5T 和 11T 时, 在 EFM 信号的"H"电位周期内, 高速率逻辑电路 15b 以上述方式所产生的控制信号 Sig1, Sig3 和 Sig5 的波形, 分别表示在图 19A 到 19D 上。

10 如图 19A 到 19D 中可见, 在本实施例中, 也是自控制信号 Sig1 的下降边开始经过近似 1.5T 的时间之后, 控制信号 Sig3 才上升。而且, 当"H"电位周期是 3T 时, 控制信号 Sig3 和 Sig5 的全部脉冲数可如图 19A 所见, 是 1, 小于 3T 的"3"。同样地, 当"H"电位周期是 11T 时, 控制信号 Sig3 和 Sig5 的全部脉冲数可如图 19D 所见是 5, 小于 11T 的"11"。

15 在图 20A 到 20E 中, 图示了基于高速率逻辑电路 15b 产生的控制信号 Sig1 到 Sig6, 磁头驱动驱动电路 16 的工作情况。在三倍速率 ($T=78\text{nsec}$) 下进行记录工作时, 作为例子示出的这些特征点, 取为如图 18A 到 18P 所示的时间 t_1 和 t_2 点, 在这些时间点之间, EFM 信号形成有为 3T 的最小反向间隔。

20 在此种情况下, 直到磁头 h_1 端电压降到 -V 电位之前, 开关元件 SW_3 不会响应控制信号 Sig3, 没有打开, 而后, 通过二极管 D_1 , 将其固定在电压源 -V 上。即仅在自控制信号 Sig1 的下落边起经过图 16B 所示的一个 t_2 时间间隔之后, 开关元件 SW_3 才响应控制信号 Sig3 而被打开。当开关元件 SW_3 打开时, 磁头 h_1 端短路接到 -V 电源上 (负直流电源 16b), 从而使在此之后的电压 V_{h_1} 固定在 -V 电位上。

25 具体地讲, 在本实施例中, 上升时间 t_A 也是近似 50 毫微秒, 也是在经过比 50 毫微秒长得多的时间之后 (t_2 =近似 117 毫微秒), 控制信号 Sig3 才上升。结果, 在控制信号 Sig3 上升时的时间点上, 磁头 h_1 端电压 V_{h_1} , 基本上是等于 -V 电位。换句话说, 在电压 V 和 -V 电位之

间的差已被消除之后的时间点上, 开关元件 SW_3 可以打开。因此, 实现了由高速开关元件所进行的适当的工作。

5 如上所述, 在第 2 实施例中使用该高速率逻辑电路 15b 的情况中, 在没有对磁头驱动电路 16 或磁头 6 的结构进行任何改进的情况下, 便可以实现在通常是不可能的, 在三倍速率下的记录工作。当然, 也可以实现在比三倍速率更高的速率下的记录工作。

IV 第 3 实施例

10 在图 21 中, 表示了作为本发明第 3 实施例的磁头驱动系统。在本实施例中, 控制信号产生电路 15, 没有包含标准速率逻辑电路, 而只包含有高速率逻辑电路 15b。

高速率逻辑电路 15b 可以具有如图 13 或 17 所示结构。

本实施例的构造特别适用于专门用于高速率的记录装置。

15 值得注意, 在此种情况中, 也是将时钟信号 CK 的频率作成可变的, 从而使记录装置可以工作在多种不同的传送速率下。

应该注意, 尽管以上说明了几个实施例, 可是本发明可实施在多种其它的改进中。

20 在本发明中, 可使用高速开关元件的条件是: 如果假设磁头电感 L 近似是 5 微亨, 那么在信号反向之后, 直到开关元件 SW_3 (SW_4) 响应控制信号 $Sig3$ ($Sig4$) 而打开之前的时间间隔, 也就是在端部是一直处在高阻抗条件下的时间间隔, 应该比至少为 50 毫微秒的时间更长。而且, 该时间间隔的上限是直到电流方向本身反向的时间间隔, 所以如果考虑了上述情况, 那么上限应近似是 150 毫微秒。

25 在以上描述的实施例中, 是就磁-光盘系统描述本发明, 然而, 本发明还可以用作任何其它系统的磁-光记录装置。

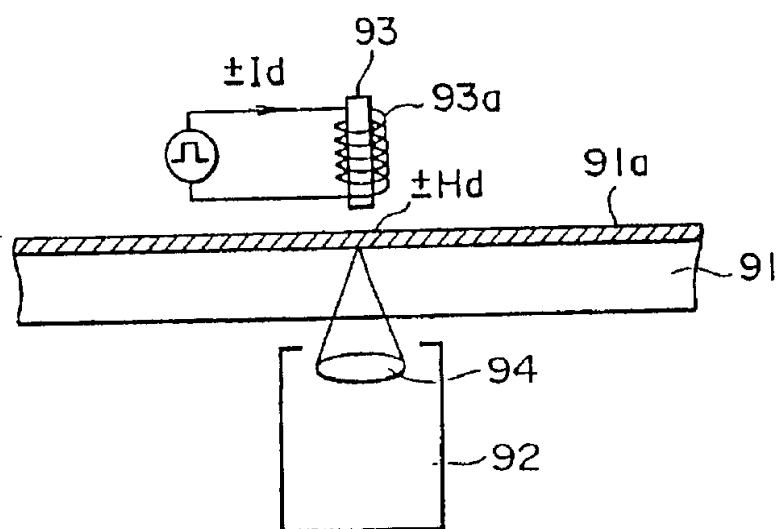


图 1

图 2A



图 2B

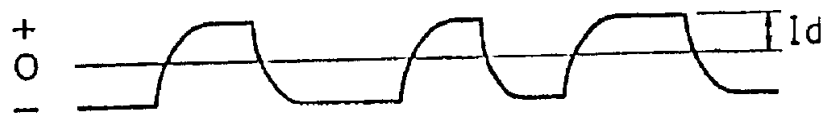
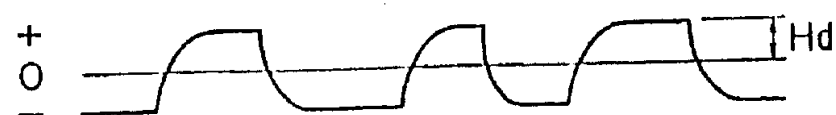


图 2C



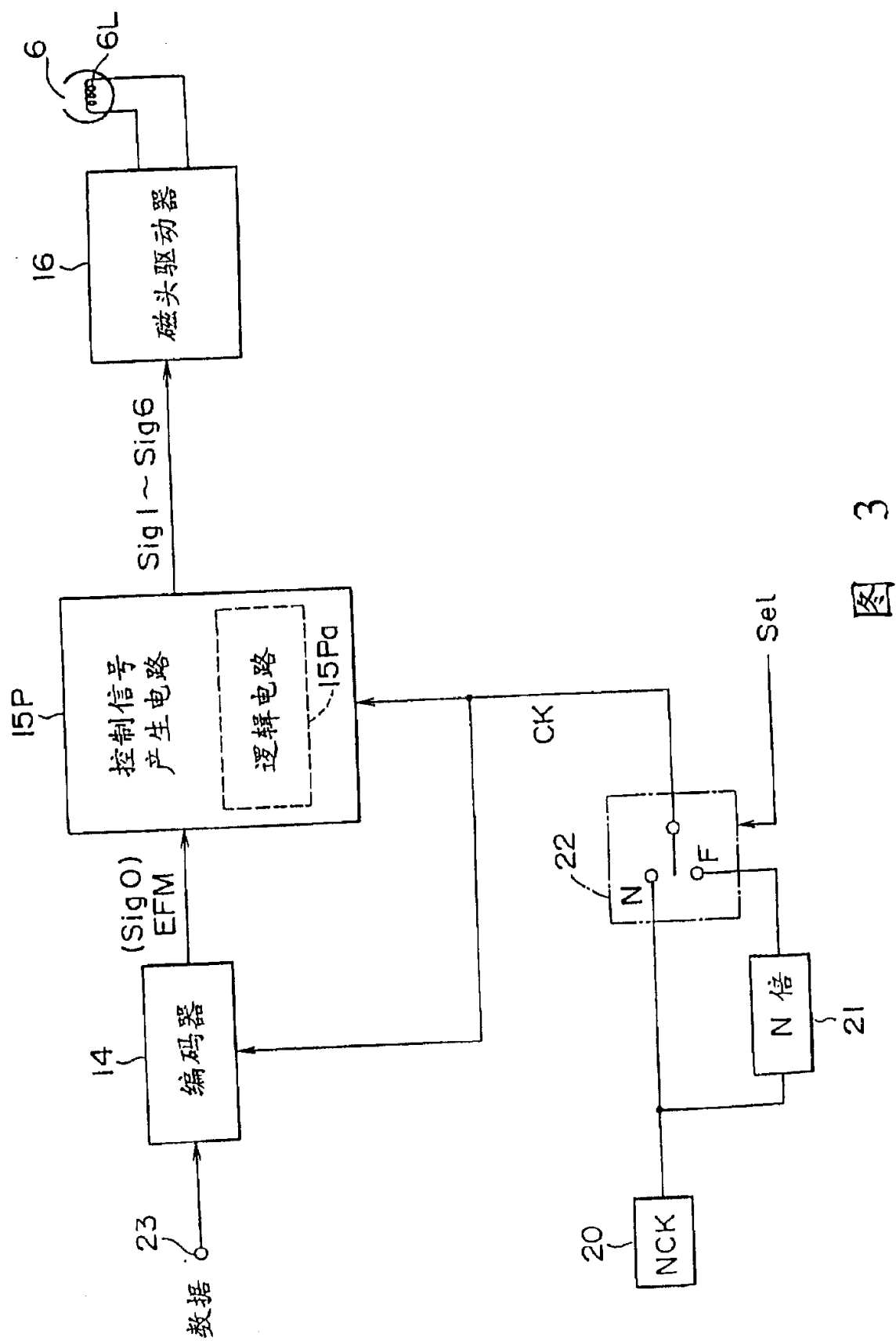


图 3

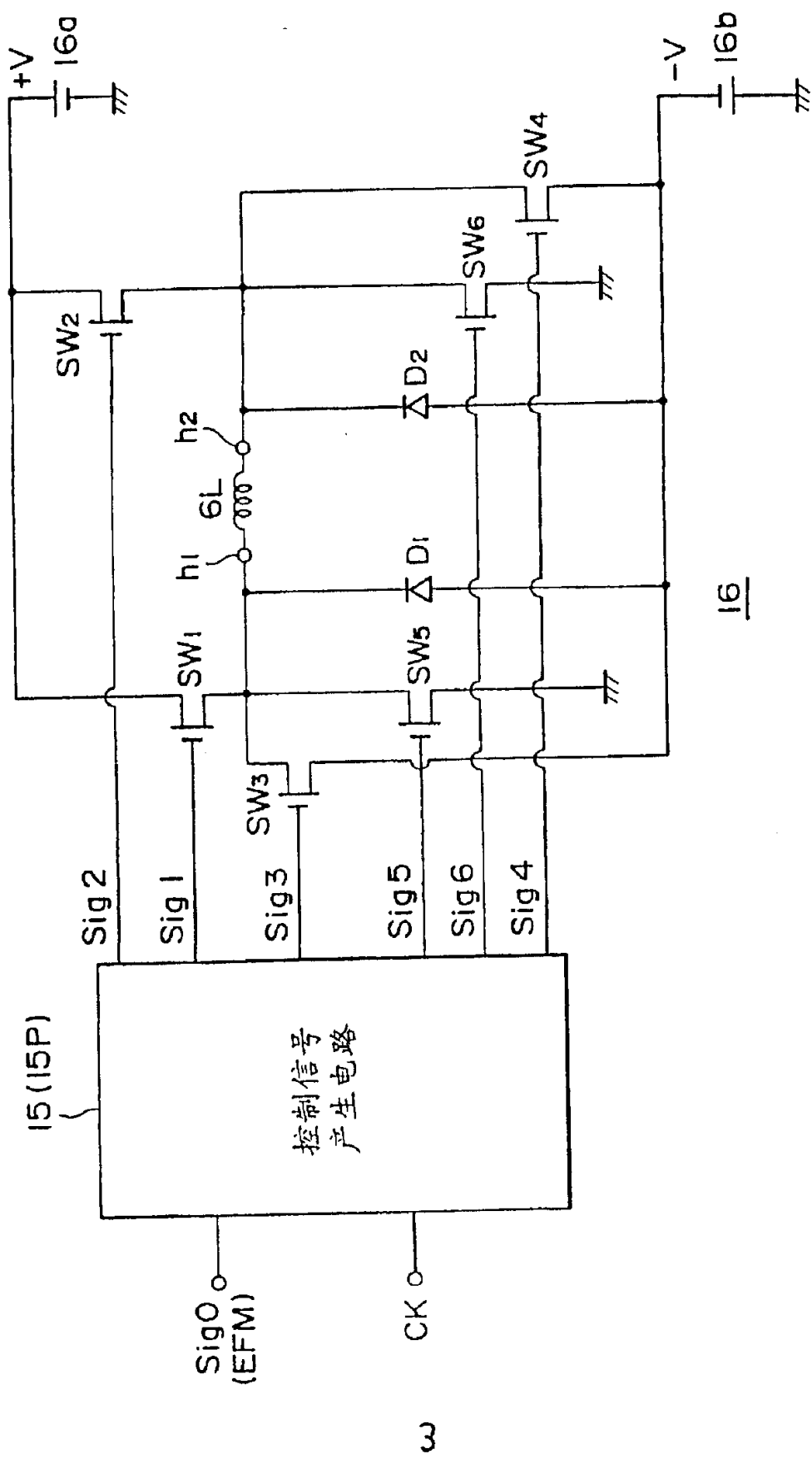


图 4

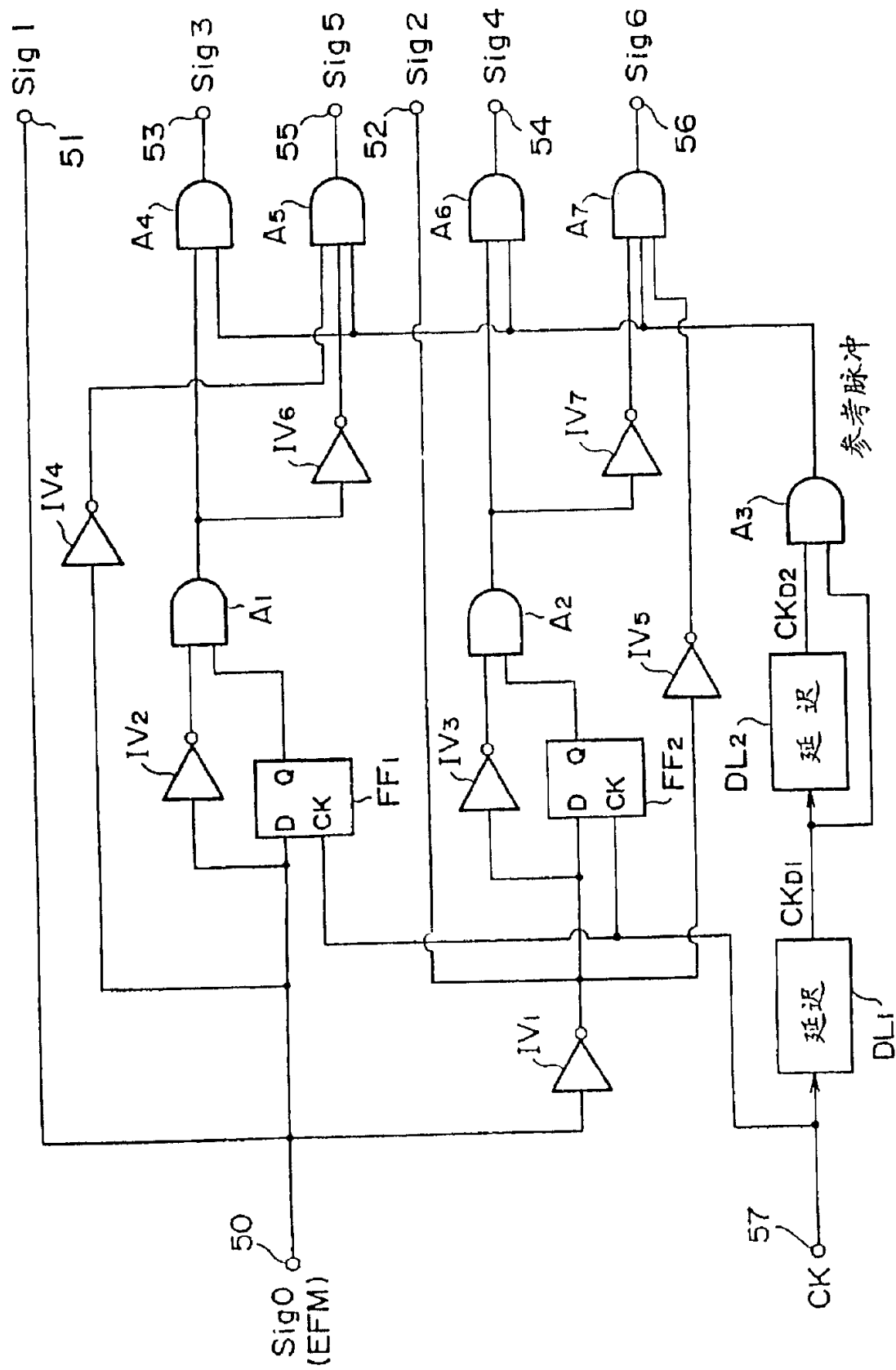
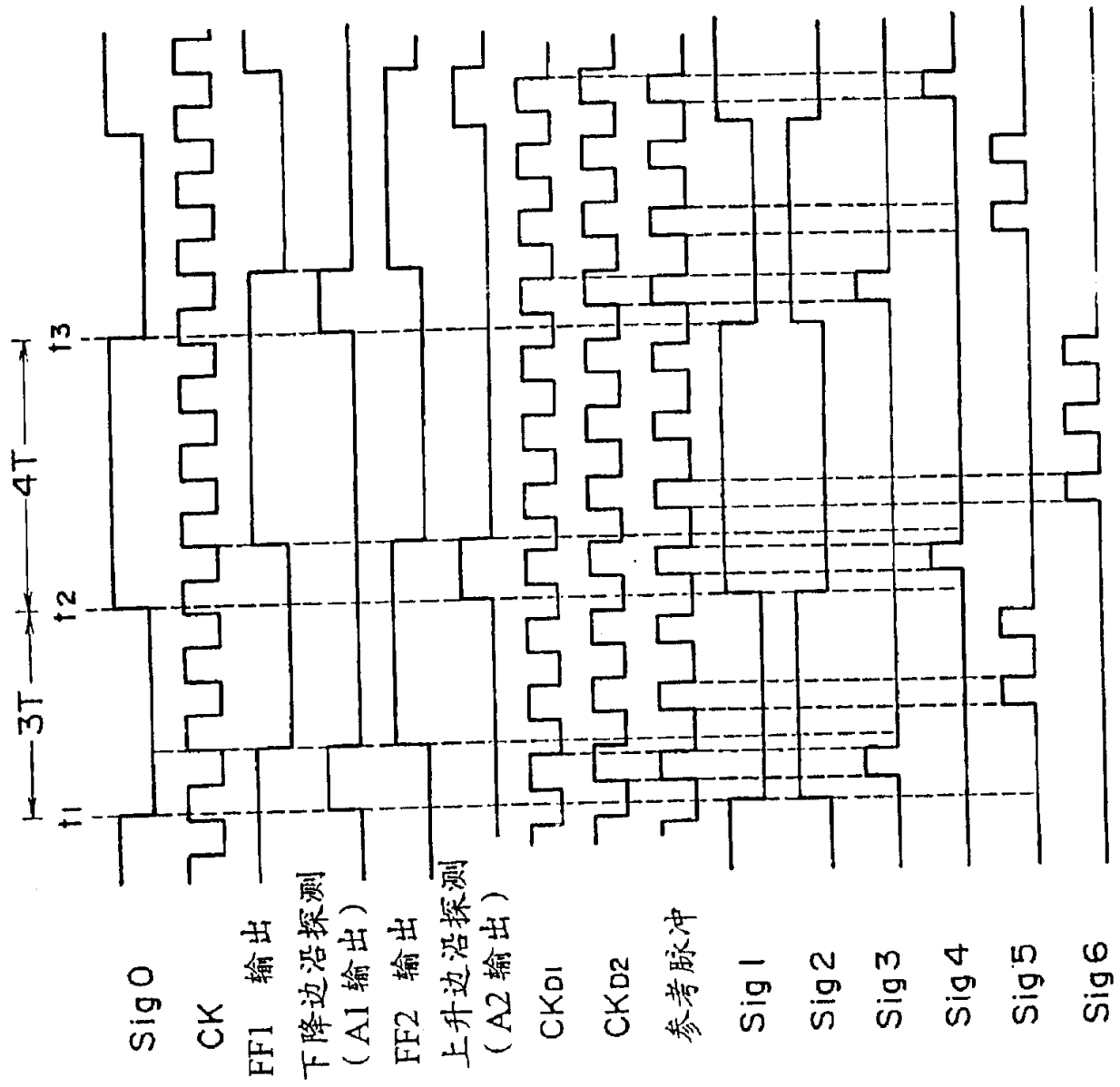


图 5

图 6A 图 6B 图 6C 图 6D 图 6E 图 6F 图 6G 图 6H 图 6I 图 6J 图 6K 图 6L 图 6M 图 6N 图 6O



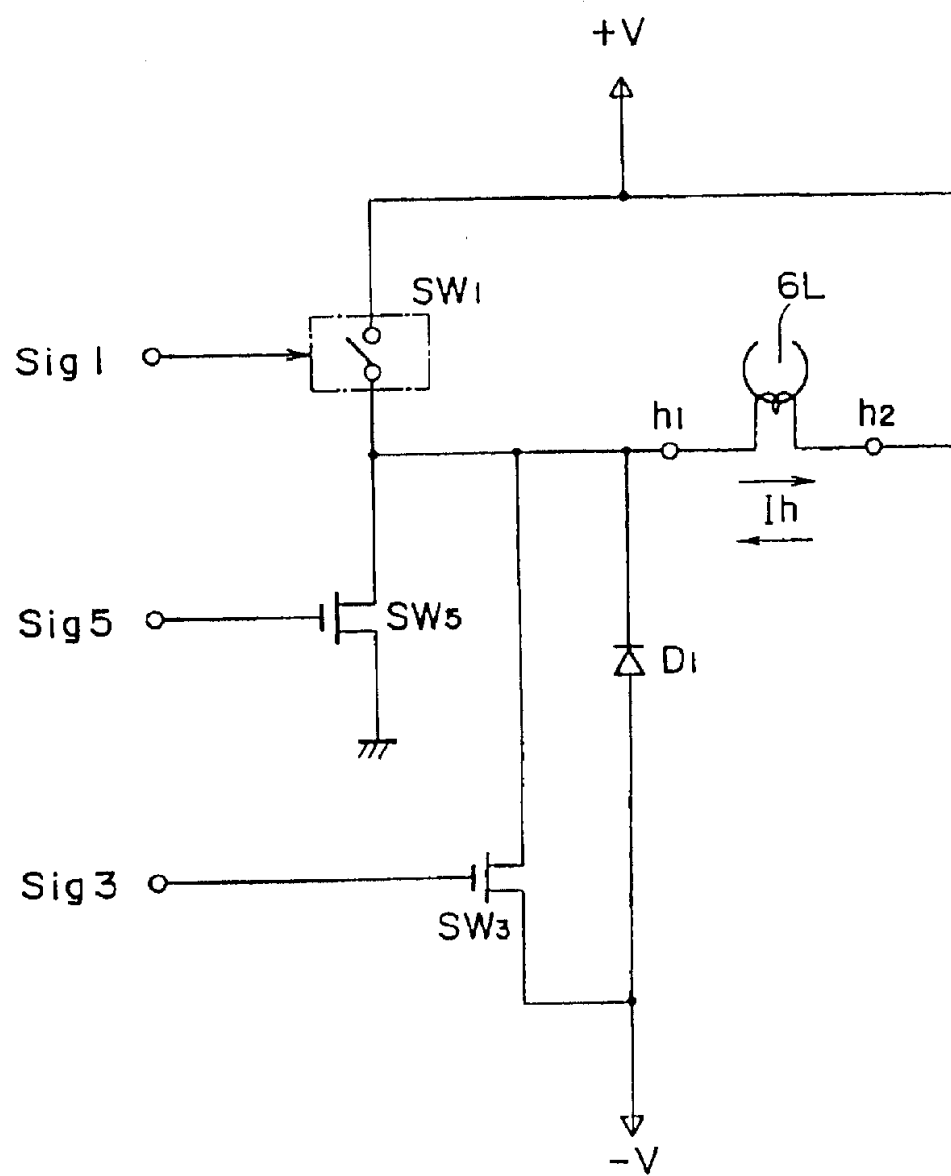


图 7

图 8A

图 8B

图 8C

图 8D

图 8E

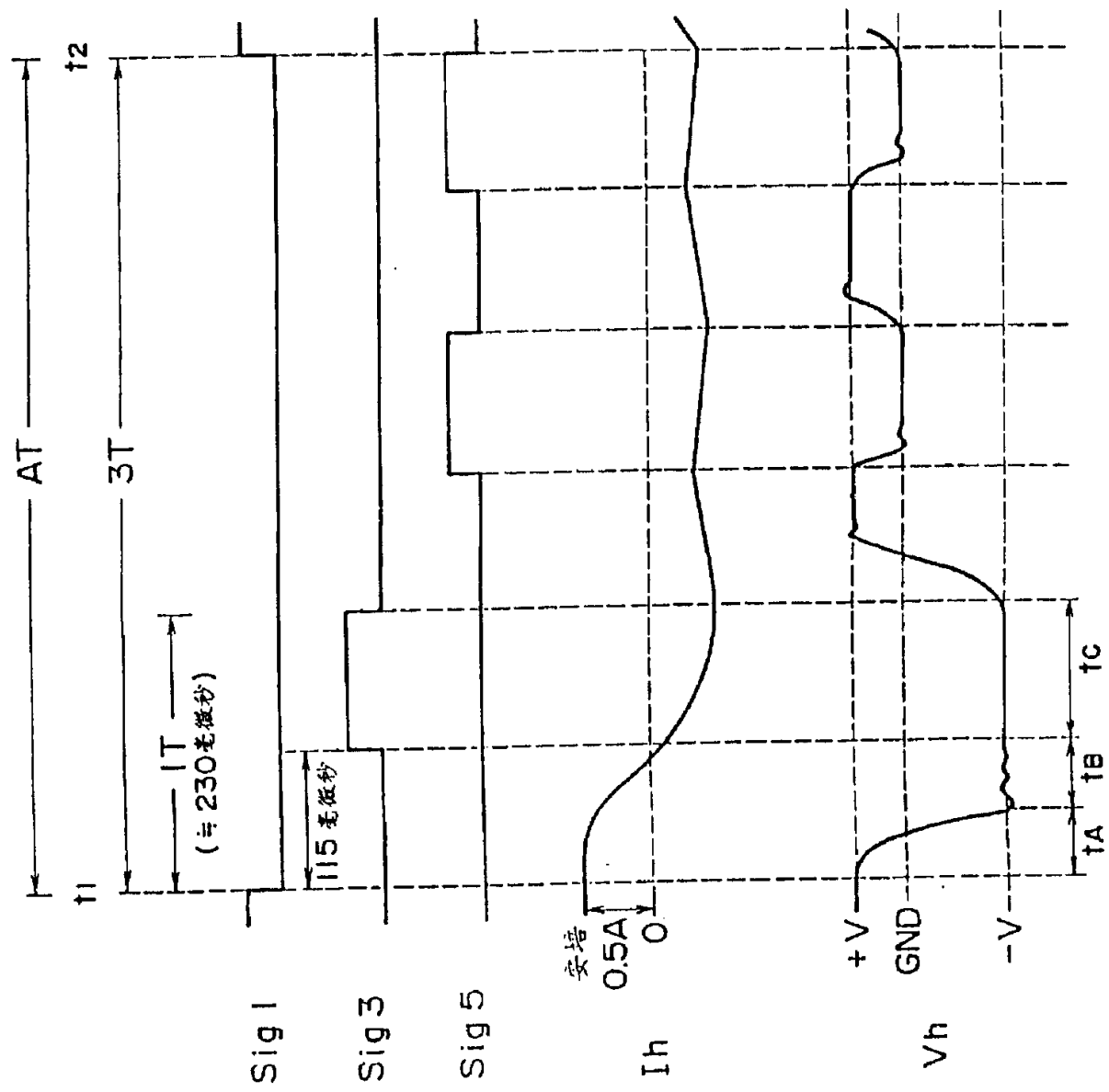


图 9A

图 9B

图 9C

图 9D

图 9E

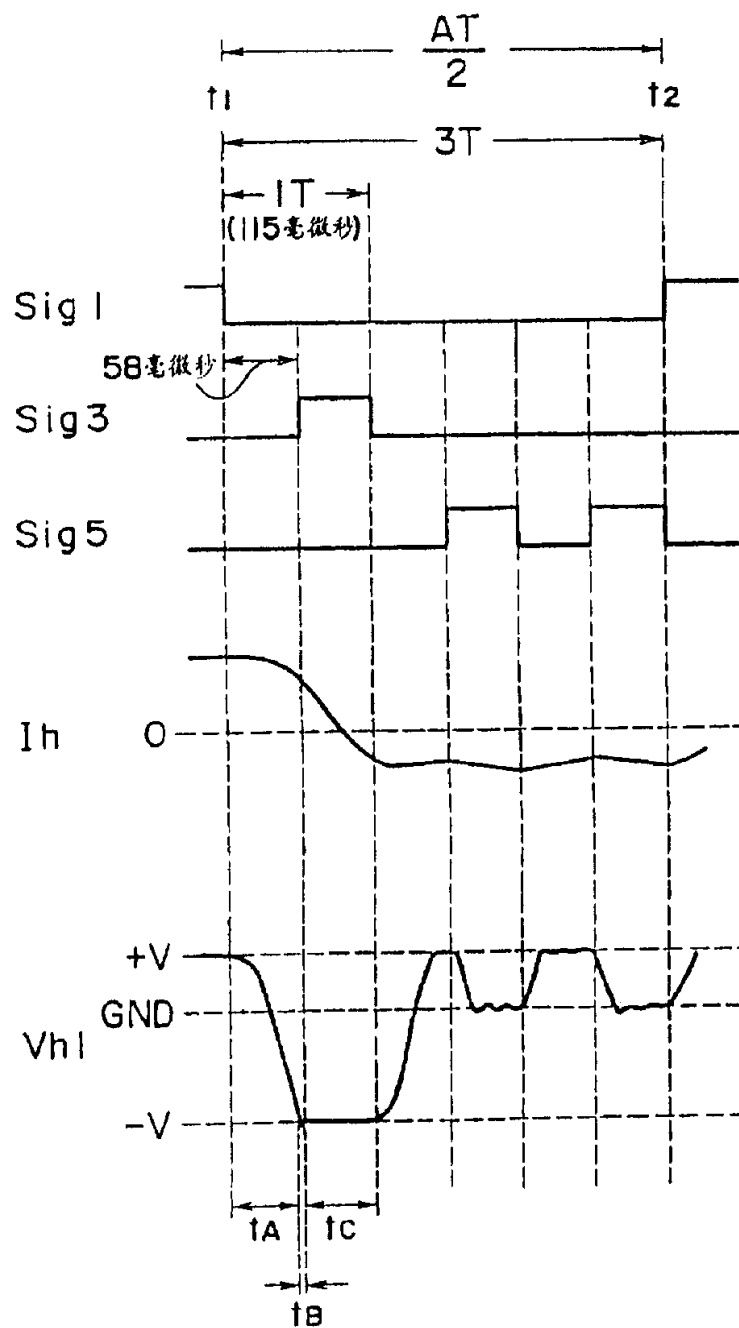
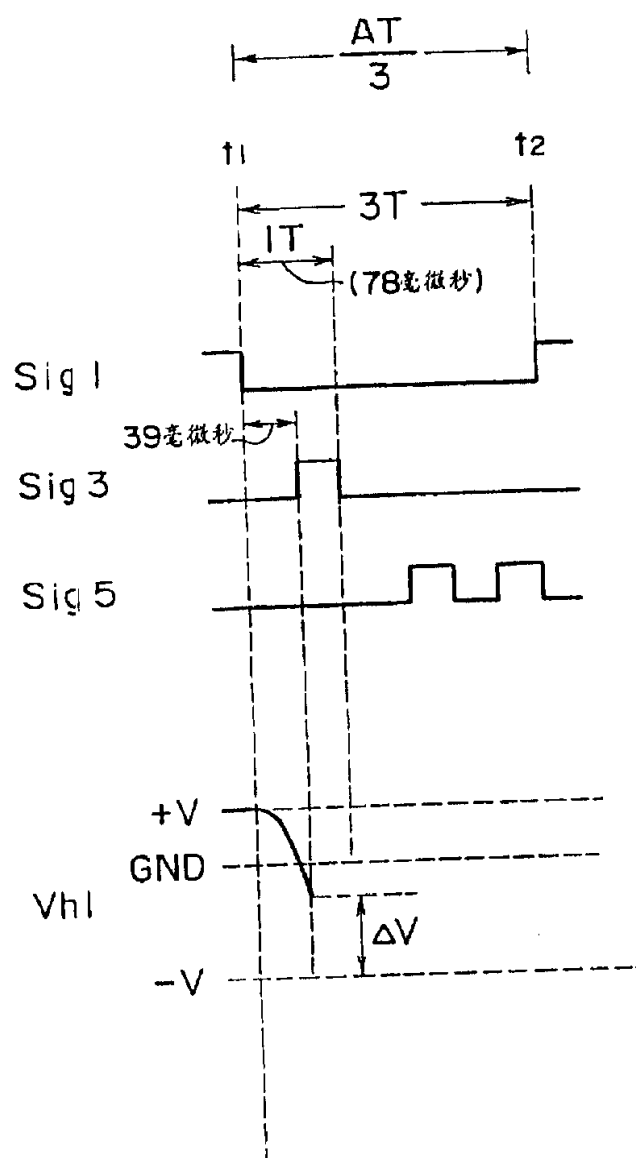


图 10A

图 10B

图 10C

图 10D



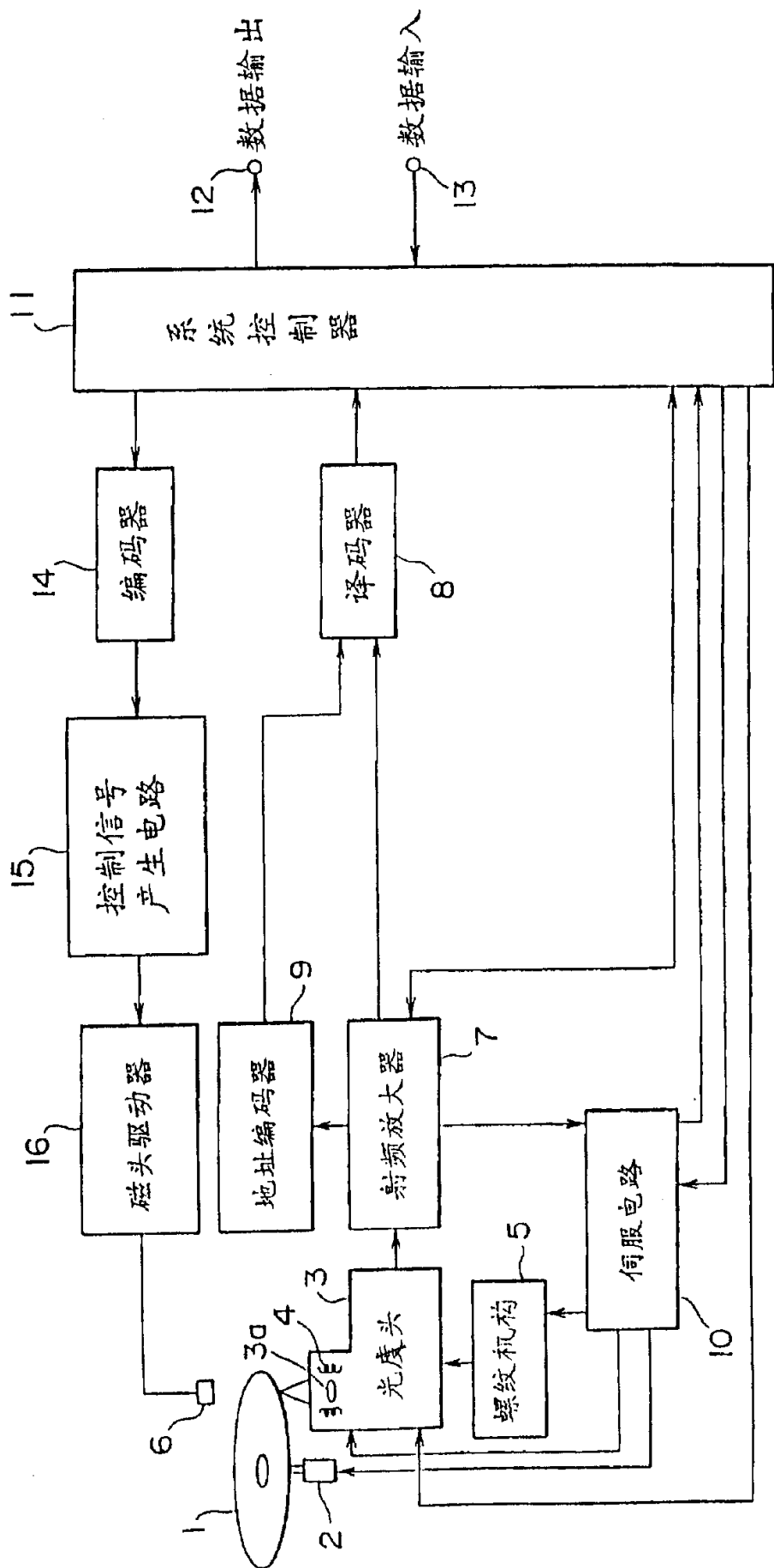


图 11

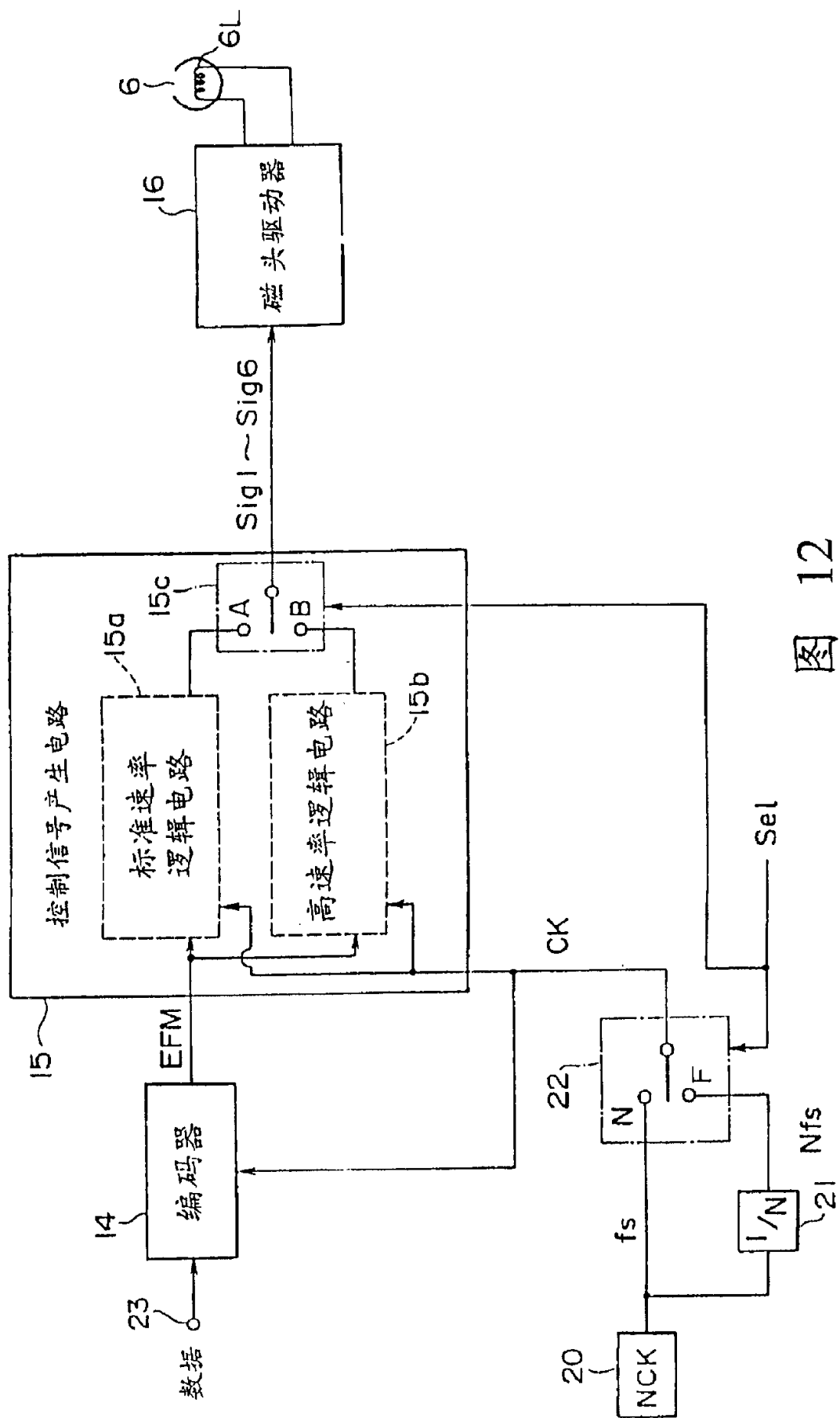


图 12

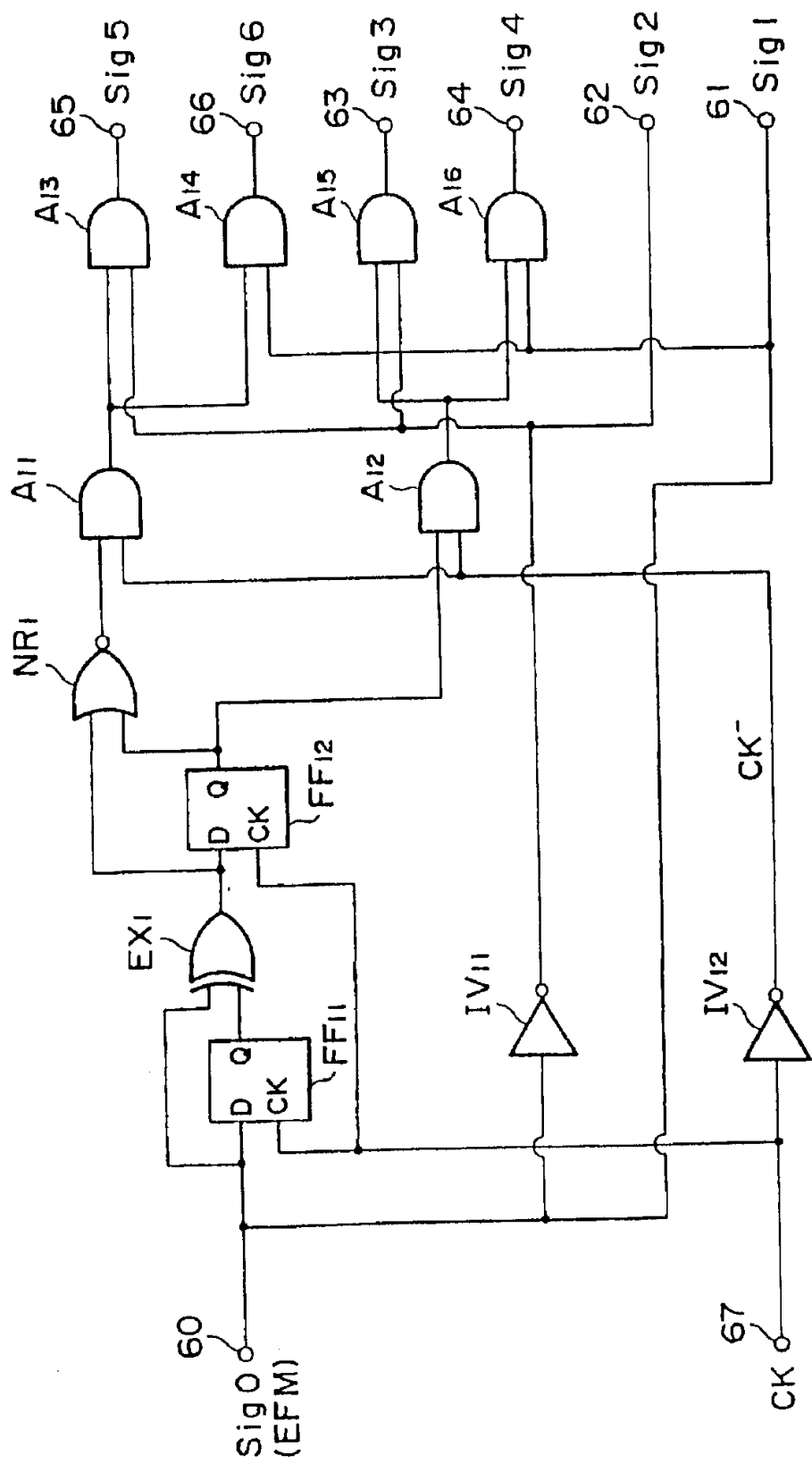
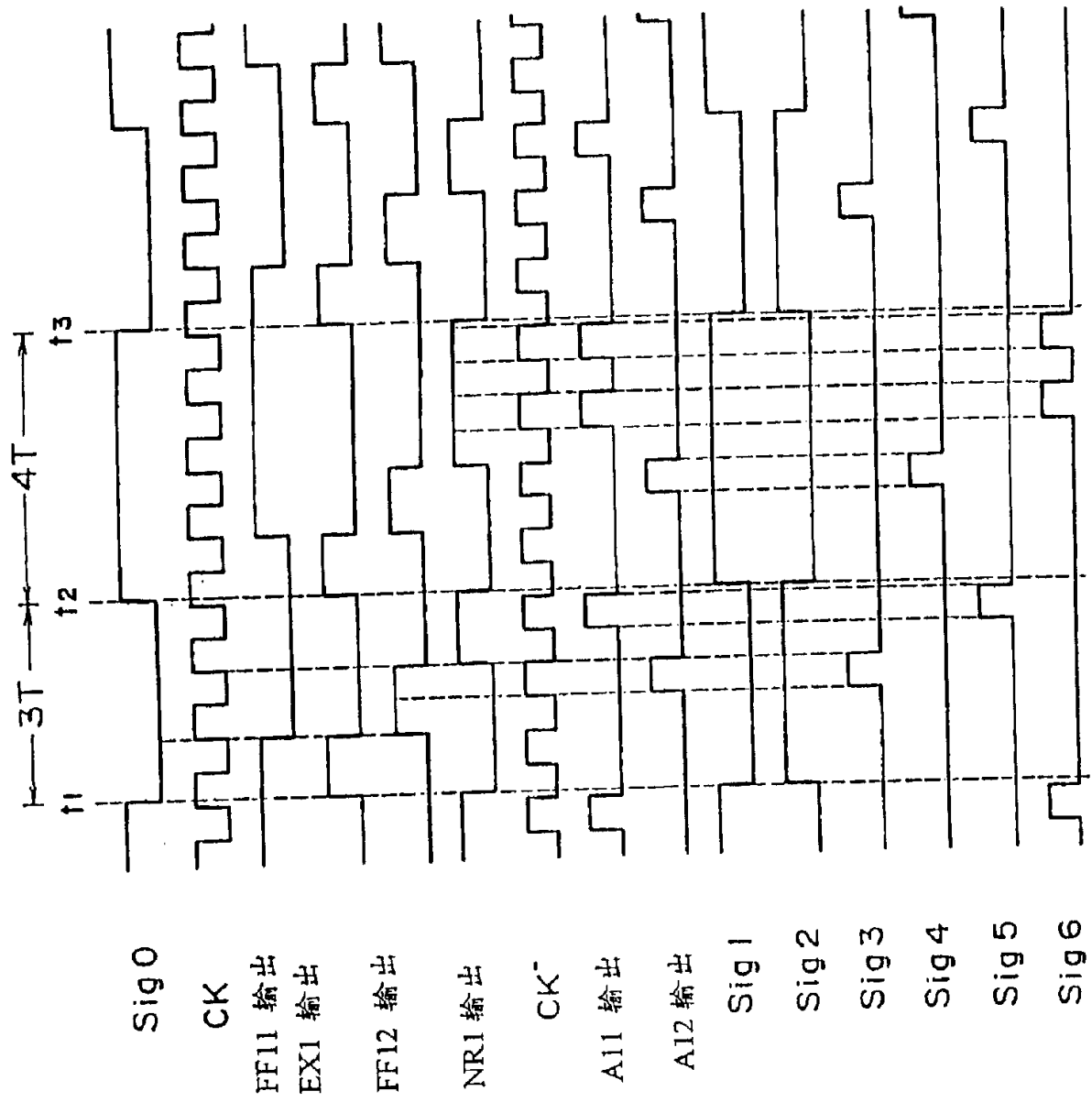


图 13

图 14A 图 14B 图 14C 图 14D 图 14E 图 14F 图 14G 图 14H 图 14I 图 14J 图 14K 图 14L 图 14M 图 14N 图 14O



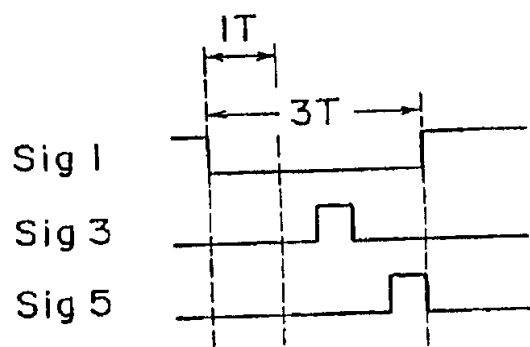


图 15A

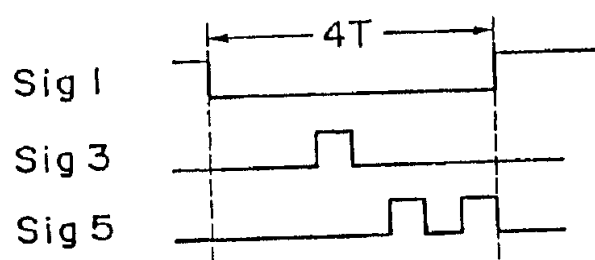


图 15B

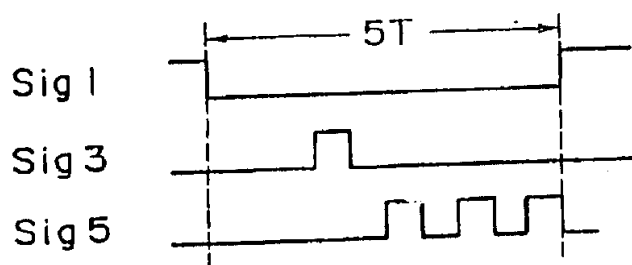


图 15C

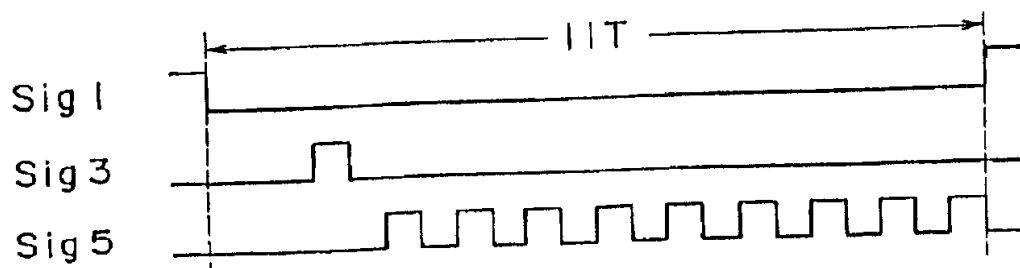


图 15D

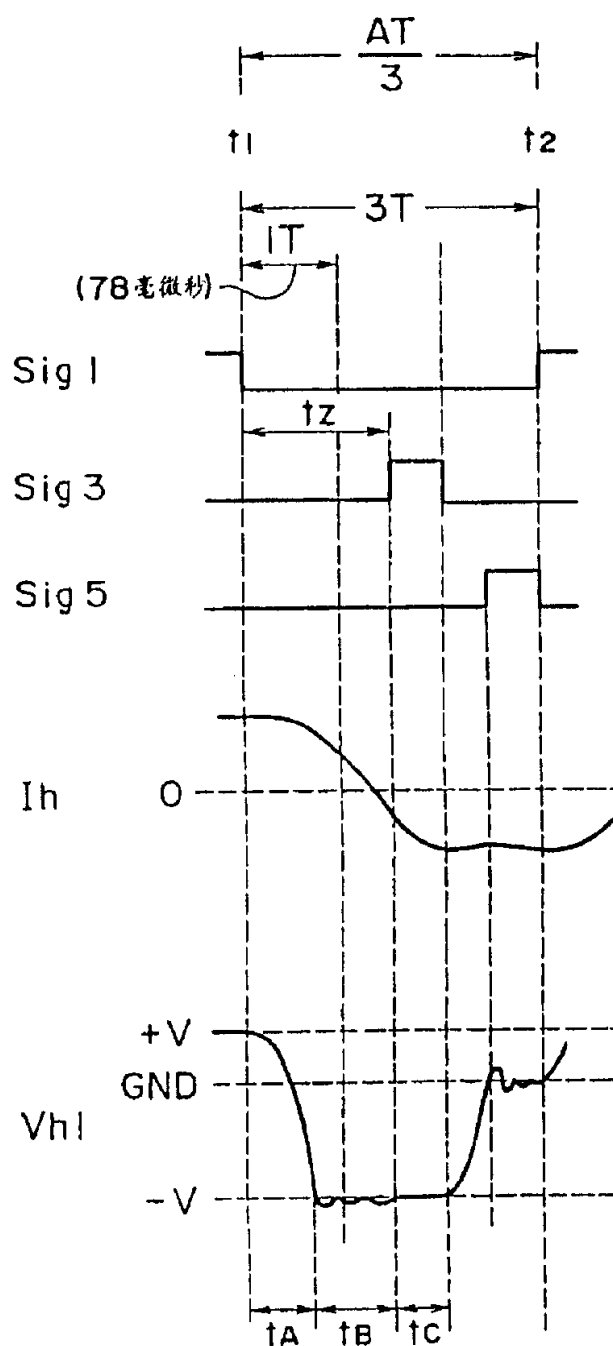
图 16A

图 16B

图 16C

图 16D

图 16E



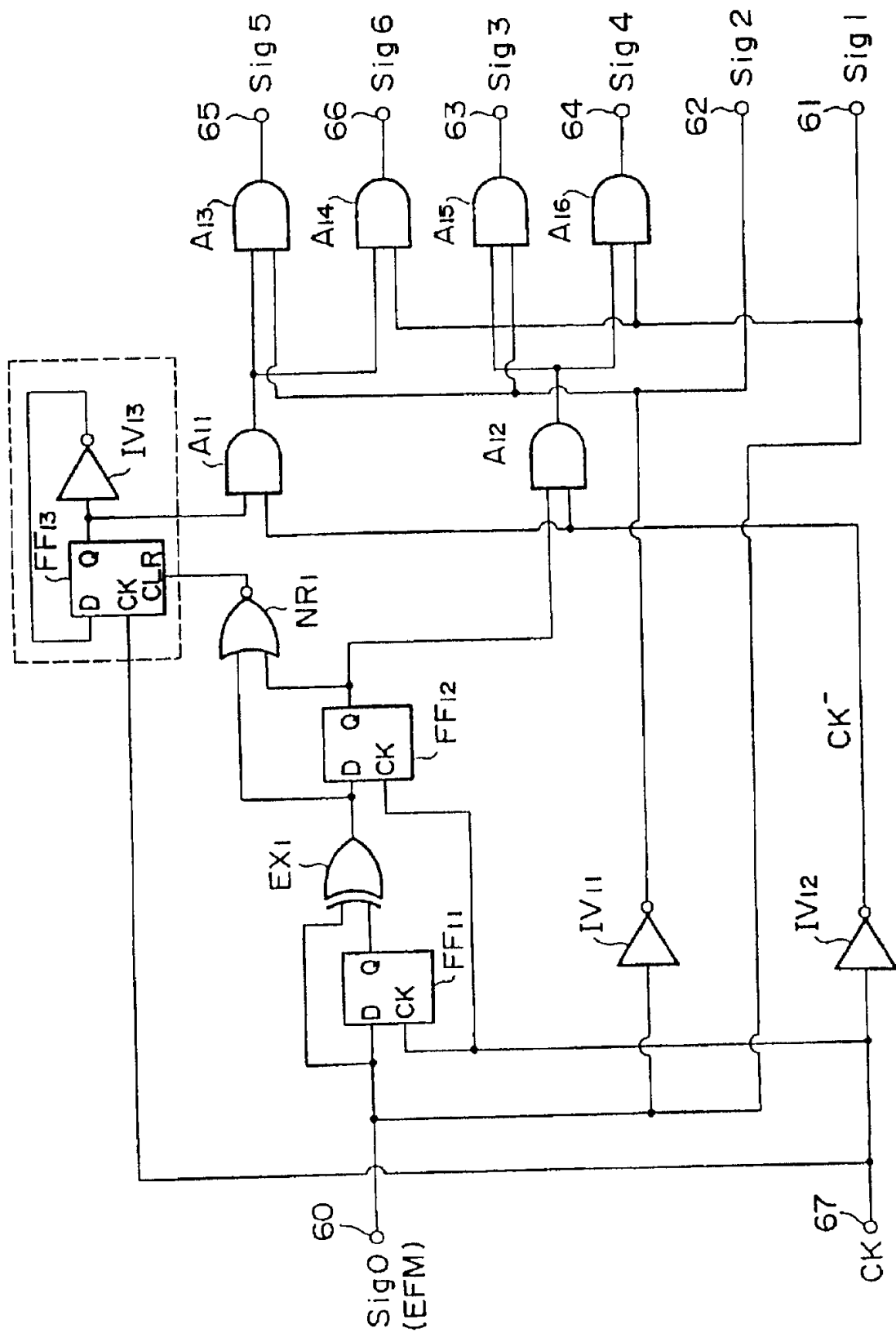


图 17

图 18A 图 18B 图 18C 图 18D 图 18E 图 18F 图 18G 图 18H 图 18I 图 18J 图 18K 图 18L 图 18M 图 18N 图 18O 图 18P

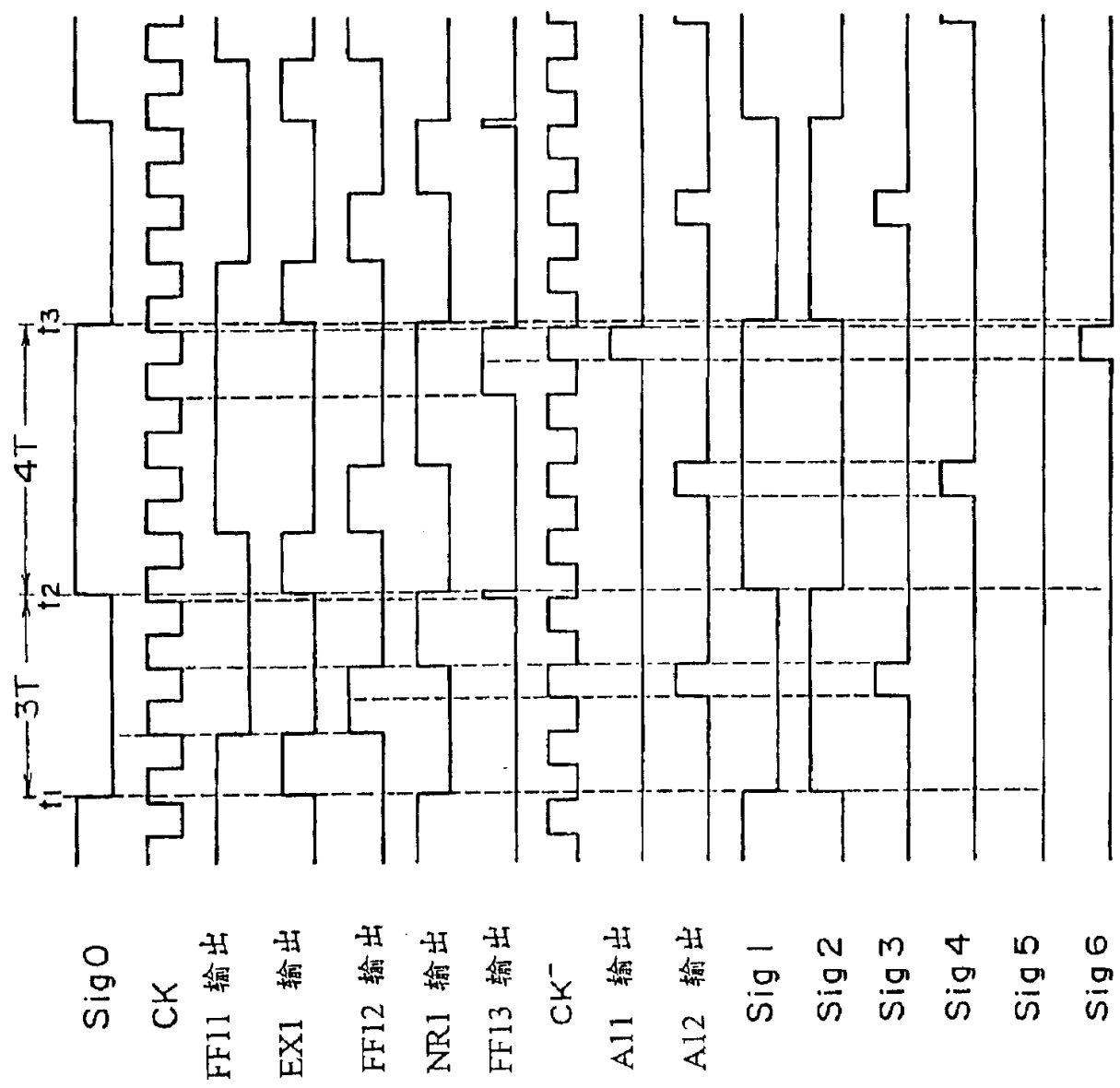


图 19A

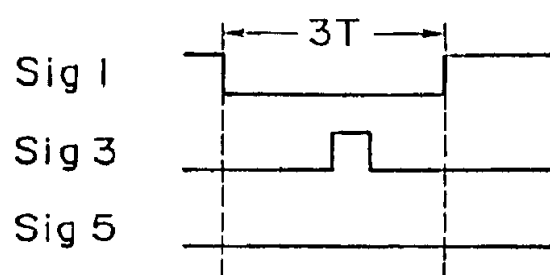


图 19B

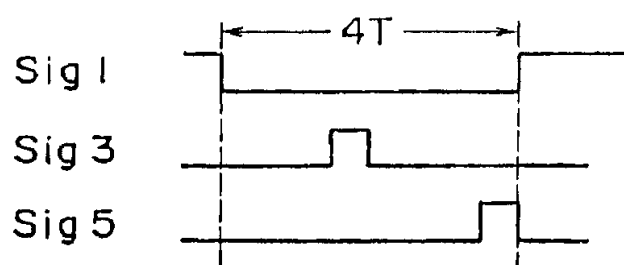


图 19C

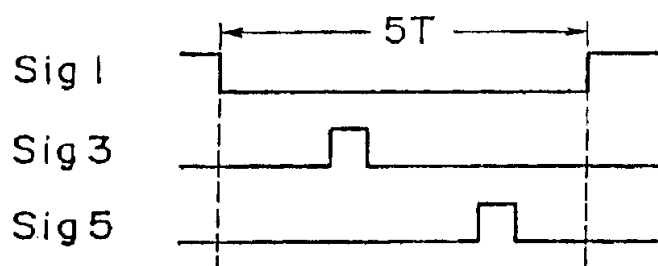


图 19D

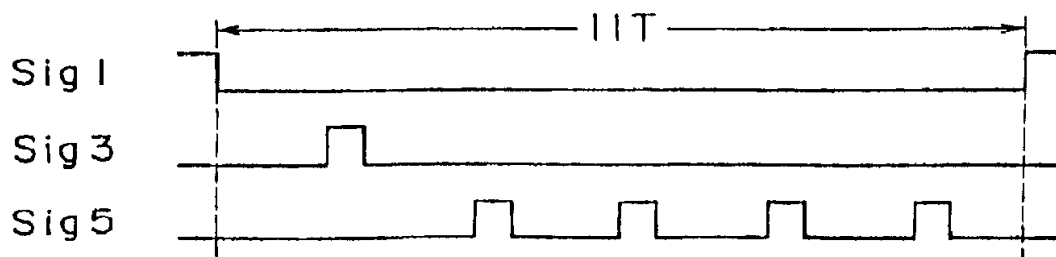


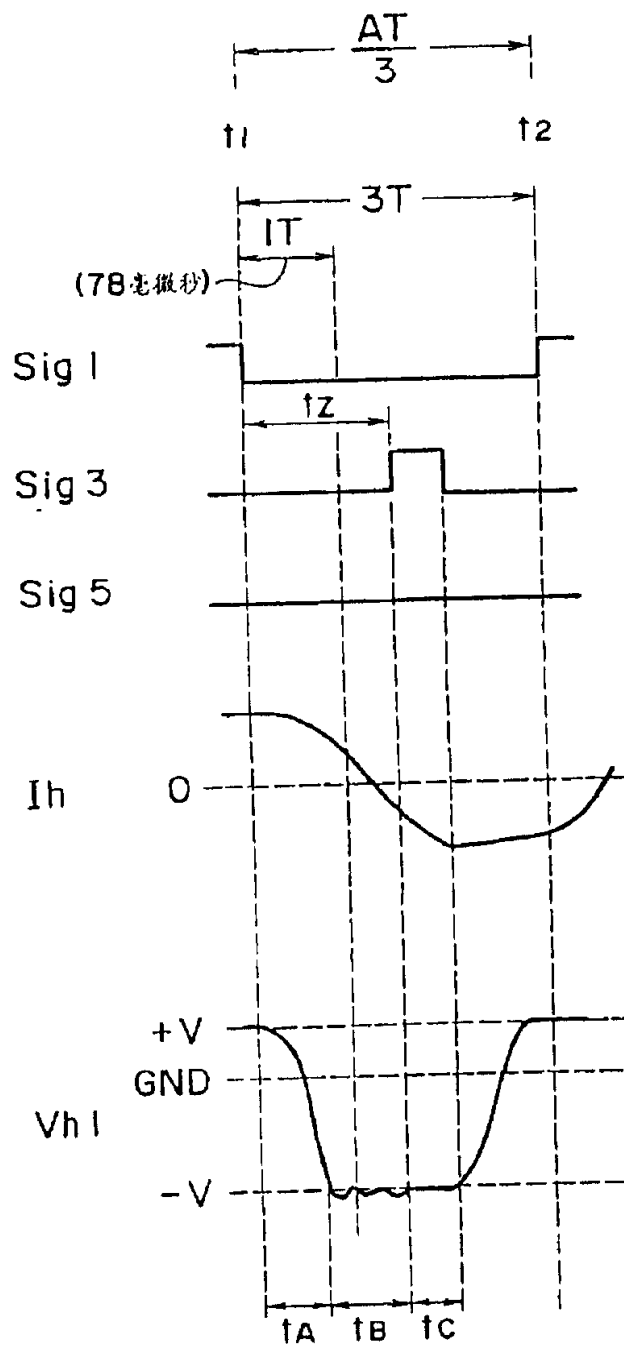
图 20A

图 20B

图 20C

图 20D

图 20E



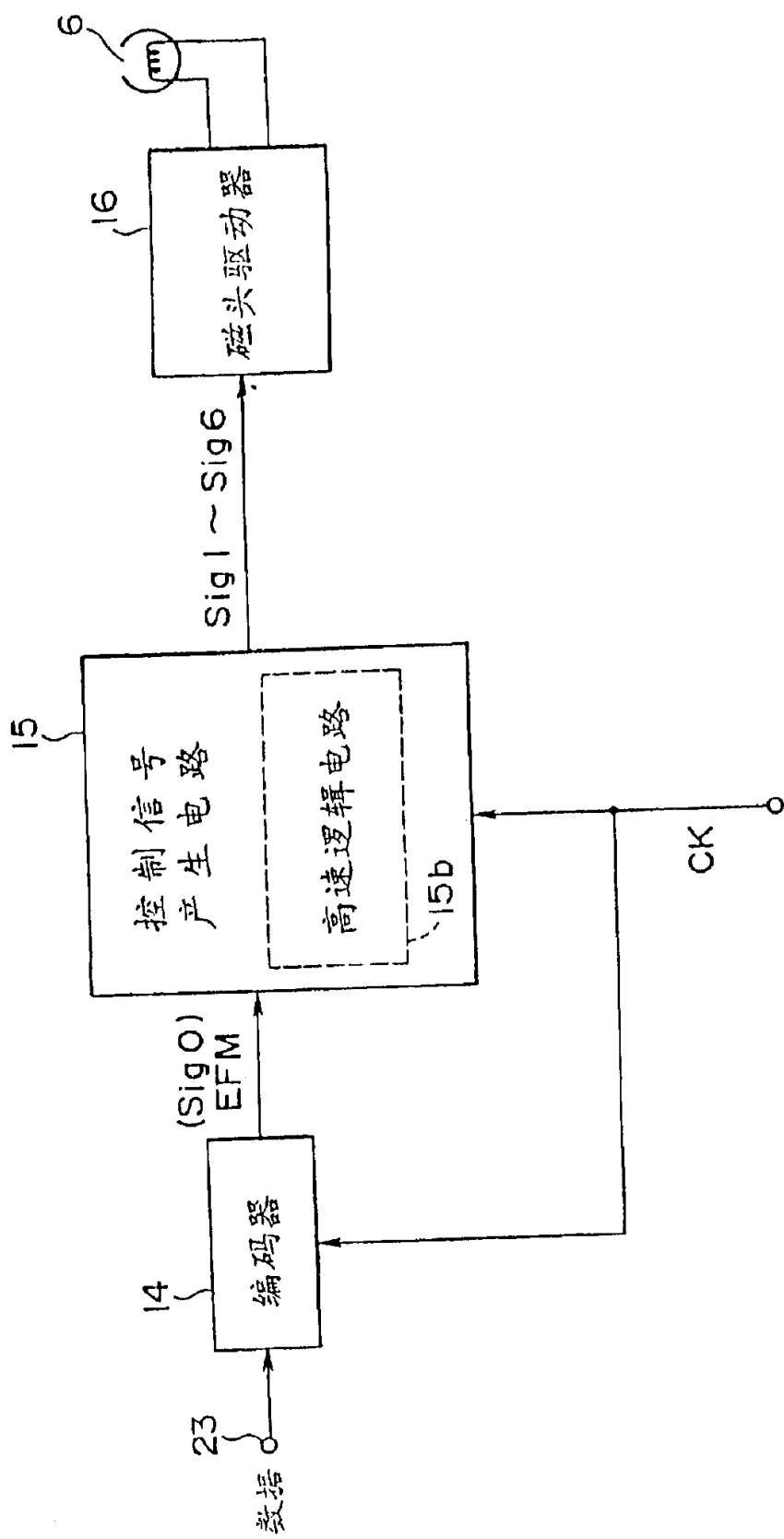


图 21