



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0053638
(43) 공개일자 2025년04월22일

- | | |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>H04L 25/03</i> (2006.01) <i>H03F 3/45</i> (2006.01)
 <i>H03K 3/037</i> (2006.01) <i>H03K 5/24</i> (2006.01)
 <i>H04L 25/49</i> (2006.01)</p> <p>(52) CPC특허분류
 <i>H04L 25/03267</i> (2013.01)
 <i>H03F 3/45977</i> (2013.01)</p> <p>(21) 출원번호 10-2023-0137186
 (22) 출원일자 2023년10월13일
 심사청구일자 2023년10월13일</p> | <p>(71) 출원인
 고려대학교 산학협력단
 서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)</p> <p>(72) 발명자
 김철우
 서울특별시 강남구 선릉로 221</p> <p>이선빈
 서울특별시 송파구 풍성로26길 47 (풍납동, 송파해모로아파트)</p> <p>최중혁
 경기도 수원시 영통구 삼성로 11 (신동 래미안 영통마크원 2단지)</p> <p>(74) 대리인
 특허법인주연케이알피</p> |
|--|---|

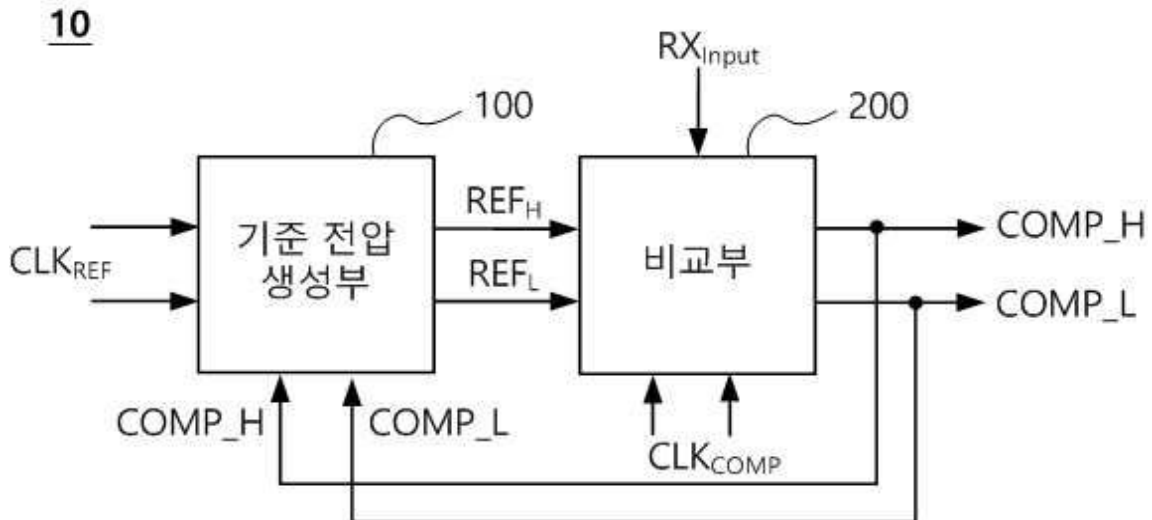
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 기준 전압 분배를 이용한 판정 제환 등화기 및 이를 포함하는 PAM-3 수신기

(57) 요약

본 발명은 기준 전압 분배를 이용한 판정 제환 등화기 및 이를 포함하는 PAM-3 수신기에 관한 것으로서, 복수의 기준 전압 생성기를 포함하고, 가변하는 기준 전압을 출력하는 기준 전압 생성부 및 복수의 비교기를 포함하고, 상기 기준 전압과 현재 입력 데이터를 비교하여 신호 간 간섭(Inter-Symbol Interference; 이하 ISI)을 제거하는 비교부를 포함하고, 상기 기준 전압 생성부는 상기 비교부의 출력 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하고, 상기 비교부는 상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 입력 데이터의 차이에 기초하여 ISI를 제거하는 판정 제환 등화기를 제공한다.

대표도 - 도1



(52) CPC특허분류

H03K 3/037 (2013.01)

H03K 5/2481 (2013.01)

H04L 25/4917 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711193394
과제번호	2022-0-01171-002
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	PIM인공지능반도체핵심기술개발(설계)
연구과제명	PIM 고속 데이터 송수신을 위한 지능형 PHY 인터페이스 기술 개발
기 여 율	1/1
과제수행기관명	고려대학교산학협력단
연구기간	2023.01.01 ~ 2023.12.31

명세서

청구범위

청구항 1

복수의 기준 전압 생성기를 포함하고, 가변하는 기준 전압을 출력하는 기준 전압 생성부; 및
복수의 비교기를 포함하고, 신호 간 간섭(Inter-Symbol Interference; 이하 ISI)을 제거하는 비교부;를 포함하
되,
상기 기준 전압 생성부는,
상기 비교부의 출력 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하고,
상기 비교부는,
상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 입력 데이터의 차이에 기초하여 ISI를 제거하
는, 판정 궤환 등화기.

청구항 2

제1항에 있어서,
상기 기준 전압 생성부의 출력단과 상기 비교부의 입력단 사이에 위치하는 스위치부를 더 포함하되,
상기 스위치부는,
상기 입력 데이터에 대한 샘플 앤드 홀드(Sample and Hold) 동작하는, 판정 궤환 등화기.

청구항 3

제1항에 있어서,
상기 복수의 기준 전압 생성기 각각은,
충전 전압을 충전하는 적어도 하나 이상의 캐패시터; 및
기준 클록 신호 및 상기 복수의 비교기 각각의 출력 신호에 기초하여 온하거나 오프하는 복수의 스위치를 포함
하는, 판정 궤환 등화기.

청구항 4

제3항에 있어서,
상기 기준 전압 생성부는,
상기 기준 클록 신호에 기초하여 양의 충전 전압을 충전하는 하이레벨 기준 전압 생성기; 및
상기 기준 클록 신호에 기초하여 음의 충전 전압을 충전하는 로우레벨 기준 전압 생성기를 포함하는, 판정 궤환
등화기.

청구항 5

제4항에 있어서,
상기 비교부의 출력 신호가 로우(low)인 경우에,
상기 하이레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 제1 기준 전압이고,
상기 로우레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 제2 기준 전압이며,
상기 제1 기준 전압은 공통 모드 전압과 상기 양의 충전 전압의 합이고,

상기 제2 기준 전압은 상기 공통 모드 전압과 상기 음의 충전 전압의 합인, 판정 궤환 등화기.

청구항 6

제5항에 있어서,

상기 비교부의 출력 신호가 하이(high) 경우에,

상기 하이레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 상기 제1 기준 전압에 상기 ISI 값을 더한 값이고,

상기 로우레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 상기 제2 기준 전압에 상기 ISI 값을 더한 값인, 판정 궤환 등화기.

청구항 7

제6항에 있어서,

상기 비교부의 출력 신호가 미들(middle)인 경우에,

상기 하이레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 상기 제1 기준 전압에 상기 ISI 값의 1/2을 더한 값이고,

상기 로우레벨 기준 전압 생성기가 출력하는 상기 기준 전압은 상기 제2 기준 전압에 상기 ISI 값의 1/2을 더한 값인, 판정 궤환 등화기.

청구항 8

제7항에 있어서,

상기 비교부는,

상기 하이레벨 기준 전압 생성기가 출력하는 상기 기준 전압이 입력되는 제1 비교기; 및

상기 로우레벨 기준 전압 생성기가 출력하는 상기 기준 전압이 입력되는 제2 비교기를 포함하는, 판정 궤환 등화기.

청구항 9

제8항에 있어서,

상기 제1 비교기의 출력 신호 및 상기 제2 비교기의 출력 신호는 상기 하이레벨 기준 전압 생성기 및 상기 로우레벨 기준 전압 생성기로 인가되는, 판정 궤환 등화기.

청구항 10

판정 궤환 등화기의 동작 방법에 있어서,

복수의 기준 전압 생성기가 가변하는 기준 전압을 출력하는 단계; 및

복수의 비교기가 상기 기준 전압과 입력 데이터를 비교하여 상기 입력 데이터의 ISI를 제거하는 단계;

상기 복수의 비교기의 출력 신호를 상기 복수의 기준 전압 생성기에 인가하는 단계; 및

상기 복수의 기준 전압 생성기가 상기 복수의 비교기의 출력 신호 및 기준 클록 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하는 단계를 포함하되,

상기 ISI를 제거하는 단계는,

상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 상기 입력 데이터의 차이 값에 기초하여 상기 ISI를 제거하는, 판정 궤환 등화기의 동작 방법.

청구항 11

제10항에 있어서,

상기 복수의 기준 전압 생성기의 출력단과 상기 복수의 비교기의 입력단 사이에 위치하는 스위치부가 상기 입력 데이터에 대한 샘플 앤드 홀드 동작하는 단계;를 더 포함하는 판정 궤환 등화기의 동작 방법.

청구항 12

기준 전압 생성기를 이용하여 입력 데이터의 ISI를 제거하는 판정 궤환 등화기;

상기 판정 궤환 등화기의 출력 신호를 저장하는 래치(latch) 회로; 및

상기 래치 회로의 출력 데이터를 디코딩하여 3 레벨의 신호를 출력하는 디코더;를 포함하고,

상기 판정 궤환 등화기는,

복수의 기준 전압 생성기를 포함하고, 가변하는 기준 전압을 출력하는 기준 전압 생성부; 및

복수의 비교기를 포함하는 비교부;를 포함하되,

상기 기준 전압 생성부는,

상기 비교부의 출력 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하고,

상기 비교부는,

상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 입력 데이터의 차이 값에 기초하여 ISI가 제거된 신호를 출력하는, PAM-3 수신기.

청구항 13

제12항에 있어서,

상기 판정 궤환 등화기는,

상기 기준 전압 생성부의 출력단과 상기 비교부의 입력단 사이에 위치하는 스위치부를 더 포함하되,

상기 스위치부는,

상기 입력 데이터에 대한 샘플 앤드 홀드(Sample and Hold) 동작하는, PAM-3 수신기.

발명의 설명

기술 분야

[0001] 본 발명은 기준 전압 분배를 이용한 판정 궤환 등화기 및 이를 포함하는 PAM-3 수신기에 관한 것이다.

배경 기술

[0002] PAM-3 수신기는 3레벨의 PAM(Pulse Amplitude Modulation, 펄스 진폭 변조)을 가지는 고속 수신기이다. 여기에서, PAM-3 수신기는 판정 궤환 등화기(DFE; Decision Feedback Equalizer)를 적용하여 단일 종단 신호를 유지하되 부호 간 간섭(Inter-Symbol Interference, 이하 ISI)을 제거할 수 있다.

[0003] 예를 들어, PAM-3 수신기에 사용되는 종래의 판정 궤환 등화기는 전류원에 연결될 수 있다. 그리고 판정 궤환 등화기는 전류원에 연결된 스위치를 궤환시켜 ISI를 제거할 수 있다. 이러한 종래의 판정 궤환 등화기는 단일 신호를 차동 신호로 바꾸는 단일-차동 변환기(Single-to-Differential, 이하 S2D)가 사용되는데, 전력 소모가 증가하는 문제가 있다. 또는 예를 들어, 종래의 판정 궤환 등화기는 입력 신호의 ISI를 직접 제거할 수 있는데, 입력 신호의 노드에 스위치 회로가 필요하다. 이러한 스위치 회로는 캐패시턴스를 증가시키고, PAM-3 수신기의 속도를 저하시킬 수 있다.

[0004] 그러므로 상술한 문제점들을 개선할 수 있는 판정 궤환 등화기 및 이를 포함하는 PAM-3 수신기가 필요한 실정이다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국 공개 특허 제10-0273446호

발명의 내용

해결하려는 과제

[0006] 본 발명의 기준 전압 생성기를 이용하여 기준 전압을 분배함으로써, 성능이 향상된 판정 궤환 등화기 및 이를 포함하는 PAM-3 수신기를 제공함에 있다.

과제의 해결 수단

[0007] 본 발명의 일 실시예로, 복수의 기준 전압 생성기를 포함하고, 가변하는 기준 전압을 출력하는 기준 전압 생성부 및 복수의 비교기를 포함하고, 신호 간 간섭(Inter-Symbol Interference; 이하 ISI)을 제거하는 비교부를 포함하는 판정 궤환 등화기를 제공한다. 상기 기준 전압 생성부는 상기 비교부의 출력 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하고, 상기 비교부는 상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 입력 데이터의 차이에 기초하여 ISI를 제거할 수 있다.

[0008] 본 발명의 일 실시예로, 복수의 기준 전압 생성기가 기준 전압을 출력하는 단계 및 복수의 비교기가 상기 기준 전압과 입력 데이터를 비교하여 상기 입력 데이터의 ISI를 제거하는 단계, 상기 복수의 비교기의 출력 신호를 상기 복수의 기준 전압 생성기에 인가하는 단계 및 상기 복수의 기준 전압 생성기가 상기 복수의 비교기의 출력 신호 및 기준 클럭 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하는 단계를 포함하는 판정 궤환 등화기의 동작 방법을 제공한다. 상기 ISI를 제거하는 단계는, 상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 상기 입력 데이터의 차이 값에 기초하여 상기 ISI를 제거할 수 있다.

[0009] 그리고 본 발명의 일 실시예로, 기준 전압 생성기를 이용하여 입력 데이터의 ISI를 제거하는 판정 궤환 등화기, 상기 판정 궤환 등화기의 출력 신호를 저장하는 래치(latch) 회로 및 상기 래치 회로의 출력 데이터를 디코딩하여 3 개의 데이터 신호를 출력하는 디코더;를 포함하는 PAM-3 수신기를 제공한다.

[0010] 상기 판정 궤환 등화기는 복수의 기준 전압 생성기를 포함하고, 가변하는 기준 전압을 출력하는 기준 전압 생성부 및 복수의 비교기를 포함하는 비교부;를 포함하되, 상기 기준 전압 생성부는 상기 비교부의 출력 신호에 기초하여 ISI 값을 포함하는 상기 기준 전압을 출력하고, 상기 비교부는 상기 복수의 비교기 각각의 입력단에 인가되는 상기 기준 전압과 입력 데이터의 차이에 기초하여 ISI를 제거할 수 있다.

발명의 효과

[0011] 본 발명의 실시예인 판정 궤환 등화기 및 이를 포함하는 PAM-3 수신기는 소모 전력을 감소시키고, ISI 제거의 성능을 향상시킨다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일 실시예에 따른 판정 궤환 등화기(10)의 구성블럭도이다.

도 2는 도 1의 판정 궤환 등화기(10)의 회로 구성도이다.

도 3은 본 발명의 일 실시예에 따른 판정 궤환 등화기(10) 동작 방법의 순서도이다.

도 4a 및 도 4b는 본 발명의 일 실시예에 따른 하이레벨 기준 전압 생성기(110)의 회로 구성도이다.

도 5a 및 도 5b는 본 발명의 일 실시예에 따른 하이레벨 기준 전압 생성기(110)의 동작에 대한 구성도이다.

도 6a 및 도 6b는 본 발명의 일 실시예에 따른 로우레벨 기준 전압 생성기(120)의 회로 구성도이다.

도 7a 및 도 7b는 본 발명의 일 실시예에 따른 로우레벨 기준 전압 생성기(120)의 동작에 대한 구성도이다.

도 8a는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 유무에 따른 판정 궤환 등화기의 출력을 비교한 그래프이다.

도 8b는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 출력에 대한 실험 데이터이다.

도 9a는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 입출력에 대한 실험 데이터이고, 도 9b는 본 발명의 일 실시예에 따른 비교부(200)의 출력에 대한 실험 데이터이다.

도 10은 도 1의 판정 궤환 등화기(10)를 포함하는 PAM-3 수신기(1)의 회로 구성도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하에서는 본 발명의 기술사상을 본 발명의 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 실시 예들이 첨부된 도면을 참조하여 설명될 것이다.
- [0014] 도 1은 본 발명의 실시예에 따른 판정 궤환 등화기(10)의 구성블럭도이고, 도 2는 본 발명의 일 실시예에 따른 판정 궤환 등화기(10)의 회로 구성도이다.
- [0015] 도 1을 참조하면, 판정 궤환 등화기(10)는 기준 전압 생성부(100) 및 비교부(200)를 포함할 수 있다.
- [0016] 본 발명에 따른 판정 궤환 등화기(10)는 PAM-3 수신기의 입력 데이터(RX_{Input})의 ISI를 제거하기 위하여 3 개의 기준 전압을 생성할 수 있다. 이후, 판정 궤환 등화기(10)는 3 개의 기준 전압(REF_H , REF_L)을 조정하여 입력 데이터(RX_{Input})와 기준 전압(REF_H , REF_L) 간의 차이를 증가시킴으로써, 입력 데이터(RX_{Input})의 ISI를 제거할 수 있다. 예를 들어, 비교부(200)의 입력단에 기준 전압(REF_H , REF_L) 및 입력 데이터(RX_{Input})와 같이 2가지의 신호가 입력될 수 있다. 이때, 비교부(200)는 조정된 기준 전압(REF_H , REF_L) 및 입력 데이터(RX_{Input})를 비교함으로써, ISI를 제거할 수 있다.
- [0017] 기준 전압 생성부(100)는 복수의 기준 전압 생성기를 포함한다. 기준 전압 생성부(100)는 기준 전압(REF_H , REF_L)을 출력할 수 있다.
- [0018] 비교부(200)는 복수의 비교기를 포함하고, 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})를 비교하여 ISI를 제거할 수 있다. 구체적으로, 비교부(200)는 비교기 각각의 입력단에 인가되는 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})의 차이 값에 기초하여 ISI가 제거된 신호를 출력할 수 있다. 여기에서 비교부(200)를 구동시키기 위하여, 비교부(200)로 비교기 클록 신호(CLK_{COMP})가 입력될 수 있다.
- [0019] 비교부(200)는 복수의 비교기 각각의 출력 신호($COMP_H$, $COMP_L$)를 다시 기준 전압 생성부(100)에 인가할 수 있다. 이에 따라, 기준 전압 생성부(100)는 비교부(200)의 출력 신호($COMP_H$, $COMP_L$)에 기초하여 기준 전압(REF_H , REF_L)을 출력할 수 있다. 다시 말해, 기준 전압 생성부(100)는 기준 클록 신호(CLK_{REF}) 및 비교부(200)의 출력 신호($COMP_H$, $COMP_L$)에 기초하여 기준 전압(REF_H , REF_L)을 출력할 수 있다. 예를 들어, 기준 전압 생성부(100)는 기준 클록 신호(CLK_{REF})의 위상에 따라 동작할 수 있다. 기준 전압 생성부(100)는 기준 클록 신호(CLK_{REF})가 1인 경우에는, 캐패시터에 전압을 충전할 수 있다. 반면에, 기준 전압 생성부(100)는 기준 클록 신호(CLK_{REF})가 0인 경우에는, 비교부(200)의 출력 신호($COMP_H$, $COMP_L$)에 기초하여 3 개의 기준 전압(REF_H , REF_L)을 생성할 수 있다. 여기에서, 기준 클록 신호(CLK_{REF})는 기준 전압 생성부(100)의 캐패시터에 소정의 전압을 프리 차지(Pre-charge)하기 위한 클록 신호일 수 있다.
- [0020] 도 2에 도시된 바와 같이, 판정 궤환 등화기(10)는 Odd 모드 회로와 Even 모드 회로를 구성할 수 있으나, 이에 한정하지 않는다. 여기에서 Odd 모드 회로 및 Even 모드 회로에 입력되는 기준 클록 신호인 CLK_{REF} 와 CLK_{BREF} 는 서로 반대인 위상을 가질 수 있다. 그리고 Odd 모드 회로 및 Even 모드 회로의 비교기(210, 220)에 입력되는 비교기 클록 신호인 CLK_{COMP} 와 CLK_{BCOMP} 는 서로 반대인 위상을 가질 수 있다.
- [0021] 도 2를 참조하면, 판정 궤환 등화기(10)는 기준 전압 생성부(100)의 출력단과 비교부(200)의 입력단 사이에 위치하는 스위치부(300)를 더 포함할 수 있다.
- [0022] 비교부(200)는 제1 비교기(210) 및 제2 비교기(220)를 포함한다.
- [0023] 제1 비교기(210)는 하이레벨 기준 전압 생성기(110)가 출력하는 기준 전압(REF_H)이 입력될 수 있다. 이에 따라,

제1 비교기(210)는 입력 데이터(RX_{Input})와 기준 전압(REF_H)을 비교하여 출력 신호($COMP_H$)를 출력할 수 있다.

[0024] 반면에, 제2 비교기(220)는 로우레벨 기준 전압 생성기(120)가 출력하는 기준 전압(REF_L)이 입력될 수 있다. 이에 따라, 제2 비교기(220)는 입력 데이터(RX_{Input})와 기준 전압(REF_L)을 비교하여 출력 신호($COMP_L$)를 출력할 수 있다.

[0025] 기준 전압 생성부(100)는 하이레벨 기준 전압 생성기(110) 및 로우레벨 기준 전압 생성기(120)를 포함한다.

[0026] 하이레벨 기준 전압 생성기(110)는 기준 클럭 신호(CLK_{REF})에 기초하여 양의 충전 전압을 충전할 수 있다. 그리고 하이레벨 기준 전압 생성기(110)는 제1 비교기(210)의 출력 신호($COMP_H$)에 기초하여 기준 전압(REF_H)을 생성할 수 있다. 예를 들어, Odd 모드 회로의 제1 비교기(210)는 출력 신호($COMP_{HO_{p,n}}$)를 Even 모드 회로의 하이레벨 기준 전압 생성기(110)로 인가할 수 있다. 반면에, Even 모드 회로의 제1 비교기(210)는 출력 신호($COMP_{HE_{p,n}}$)를 Odd 모드 회로의 하이레벨 기준 전압 생성기(110)로 인가할 수 있다.

[0027] 하이레벨 기준 전압 생성기(110)의 구체적인 설명은 도 4a, 도 4b, 도 5a 및 도 5b에서 후술하기로 한다.

[0028] 로우레벨 기준 전압 생성기(120)는 기준 클럭 신호(CLK_{REF})에 기초하여 음의 충전 전압을 충전할 수 있다. 그리고 로우레벨 기준 전압 생성기(120)는 제2 비교기(220)의 출력 신호($COMP_L$)에 기초하여 기준 전압(REF_L)을 생성할 수 있다. 예를 들어, Odd 모드 회로의 제2 비교기(220)는 출력 신호($COMP_{LO_{p,n}}$)를 Even 모드 회로의 로우레벨 기준 전압 생성기(120)로 인가할 수 있다. 반면에, Even 모드 회로의 제2 비교기(220)는 출력 신호($COMP_{LE_{p,n}}$)를 Odd 모드 회로의 하이레벨 기준 전압 생성기(120)로 인가할 수 있다.

[0029] 로우레벨 기준 전압 생성기(120)의 구체적인 설명은 도 6a, 도 6b, 도 7a 및 도 7b에서 후술하기로 한다.

[0030] 스위치부(300)는 입력 데이터(RX_{Input})에 대한 샘플 앤드 홀드(Sample and Hold) 동작할 수 있다. 예를 들어, 스위치부(300)는 비교부(200)의 입력단에서 입력 데이터(RX_{Input})를 샘플링하고, 홀드할 수 있다.

[0031] 스위치부(300)는 제1 스위치부(311, 312) 및 제2 스위치부(321, 322)를 포함한다.

[0032] 제1 스위치부((311, 312)는 하이레벨 기준 전압 생성기(110)와 제1 비교기(210)를 연결할 수 있다. 제2 스위치부(321, 322)는 로우레벨 기준 전압 생성기(120)와 제2 비교기(220)를 연결할 수 있다. 여기에서, 스위치부(300)는 비교부(200)의 킥백 노이즈(Kick-back Noise)를 제1 비교기(210)와 제2 비교기(220)의 입력단에 동일하게 발생하게 한다.

[0033] 킥백 노이즈는 비교기에서 클럭 신호에 의해 유도되거나 입력 데이터(RX_{Input})가 비교기의 특정 소자와 용량성 커플링(capacitive coupling)을 일으켜 발생하는 노이즈 성분이다. 이러한 킥백 노이즈는 판정 계환 등화기(10)의 전체 시스템 성능을 떨어뜨리게 된다. 예를 들어, 입력 데이터(RX_{Input})와 비교되는 기준 전압(REF_H , REF_L)은 일정하게 유지되어야 하는데 이와 같이 노이즈가 발생하게 되면 오차를 유발하는 문제점이 있다. 이를 해결하기 위하여 판정 계환 등화기(10)에 스위치부(300)가 추가로 구비될 수 있다. 스위치부(300)를 통하여 킥백 노이즈(Kick-back Noise)가 제1 비교기(210)와 제2 비교기(220)의 입력단에 동일하게 발생될 수 있다. 그리고 스위치부(300)는 입력 데이터(RX_{Input})의 지터(jitter)를 줄일 수 있다.

[0034] 스위치부(300)는 제1 비교기(210) 및 제2 비교기(220) 각각의 입력 양단 사이에 스위치를 더 구비할 수 있다. 상기 입력 양단 사이에 위치한 스위치는 제1 비교기(210) 및 제2 비교기(220)의 오프셋(offset)을 조절하기 위한 스위치일 수 있다.

[0035] 상술한 바와 같이, 본 발명에 따른 판정 계환 등화기(10)는 종래 기술과 다르게 S2D를 사용하지 않으므로, 전력 소모를 줄일 수 있다. 또한, 판정 계환 등화기(10)는 종래 기술과 다르게 신호 노드의 캐패시턴스가 감소하므로, 고속으로 동작할 수 있다.

[0036] 그리고 판정 계환 등화기(10)는 기준 전압 분배를 이용한 기준 전압 생성부(100)를 사용함으로써, 단일 신호만을 사용할 수 있다. 그러므로 본 발명에 따른 판정 계환 등화기(10)는 메모리 인터페이스 수신기에 적합할 수 있다. 또한, 판정 계환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, ISI 제거의 성능을 향상시킨다.

- [0037] PAM-3 수신기에 사용되는 종래의 판정 궤환 등화기는 전류원에 연결될 수 있다. 그리고 판정 궤환 등화기는 전류원에 연결된 스위치를 궤환시켜 ISI를 제거할 수 있다. 예를 들어, PAM-3 수신기에 전압이 인가될 수 있고, 종래의 판정 궤환 등화기의 스위치가 전압 신호 값에 따라 온/오프할 수 있다. 이에 따라 판정 궤환 등화기는 인가된 전압의 ISI를 제거할 수 있다. 다시 말해, 단일 신호에서 스위치가 오프하면, 전류원의 노드가 오픈 상태가 되므로, PAM-3 수신기는 불안정한 동작을 한다. 그리고 상기 스위치가 오프에서 온으로 바뀌면, 오픈 상태이었던 전류원의 노드에 적절한 전압이 충전되면서 의도된 전류가 흐를 수 있다. 이때 전류원의 노드에 적절한 전압으로 충전되기까지 시간 지연이 발생할 수 있다.
- [0038] 상술한 문제점을 해결하기 위하여 종래의 PAM-3 수신기에서는 S2D가 사용된다. 그러면 불안정하며, 지연된 PAM-3 수신기의 동작이 방지될 수 있다. 그러나 PAM-3 수신기에 S2D를 사용하면 전력 소모가 증가한다는 문제점이 발생한다.
- [0039] 또한, 종래의 PAM-3 수신기에서 판정 궤환 등화기는 입력 신호의 변화에 따라 전류 값을 더하거나 뺌으로써, 입력 신호의 ISI를 직접 제거할 수 있다. 이러한 경우에는 전류원의 드레인-소스 전압이 변화하기 때문에, 전류의 변화가 발생할 수 있다. 이에 따라, 비선형적으로 ISI가 제거될 수 있고, 판정 궤환 등화기의 성능이 저하되는 문제가 있다.
- [0040] 상술한 문제들을 모두 해결하기 위하여 본 발명은 기준 전압 분배를 이용한 판정 궤환 등화기(10)를 제안한다.
- [0041] 도 3은 도 1의 판정 궤환 등화기(10) 동작 방법의 순서도이다. 그러므로 도 1에 설명된 구성과 동일하거나 유사한 구성은 동일하거나 유사한 참조번호로 표기되었으며, 중복되는 설명은 이하 생략될 것이다.
- [0042] 도 3을 참조하면, S1000 단계에서 복수의 기준 전압 생성기(110, 120)가 기준 전압(REF_H , REF_L)을 출력할 수 있다.
- [0043] S1100단계에서, 스위치부(300)가 입력 데이터(RX_{Input})에 대한 샘플 앤드 홀드 동작할 수 있다.
- [0044] S1200단계에서, 복수의 비교기(210, 220)가 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})의 차이를 비교할 수 있다.
- [0045] S1300단계에서, 복수의 비교기(210, 220)의 출력 신호($COMP_H$, $COMP_L$)를 복수의 기준 전압 생성기(110, 120)에 인가할 수 있다.
- [0046] S1400단계에서, 복수의 기준 전압 생성기(110, 120)가 복수의 비교기(210, 220) 출력 신호($COMP_H$, $COMP_L$)에 기초하여 ISI 값을 포함하는 기준 전압(REF_H , REF_L)을 출력할 수 있다.
- [0047] S1500단계에서, 복수의 비교기(210, 220)가 입력 데이터(RX_{Input})의 ISI를 제거할 수 있다.
- [0048] 상술한 바와 같이, 본 발명에 따른 판정 궤환 등화기(10)는 종래 기술과 다르게 S2D를 사용하지 않으므로, 전력 소모를 줄일 수 있다. 또한, 판정 궤환 등화기(10)는 종래 기술과 다르게 신호 노드의 캐패시턴스가 감소하므로, 고속으로 동작할 수 있다.
- [0049] 그리고 판정 궤환 등화기(10)는 기준 전압 분배를 이용한 기준 전압 생성부(100)를 사용함으로써, 단일 신호만을 사용할 수 있다. 그러므로 본 발명에 따른 판정 궤환 등화기(10)는 메모리 인터페이스 수신기에 적합할 수 있다. 또한, 판정 궤환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, ISI 제거의 성능을 향상시킨다.
- [0050] 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 하이레벨 기준 전압 생성기(110)의 회로 구성도이다.
- [0051] 도 4a를 참조하면, 하이레벨 기준 전압 생성기(110)는 적어도 하나 이상의 캐패시터 및 복수의 스위치를 포함한다.
- [0052] 캐패시터 C1, C2는 양(+)의 충전 전압(V_P)을 충전할 수 있다.
- [0053] 스위치 S1 내지 S7은 기준 클록 신호(CLK_{REF})와 제1 및 제2 비교기(210, 220)의 출력 신호($COMP_{Hp}$, $COMP_{Hn}$, $COMP_{Lp}$, $COMP_{Ln}$)에 기초하여 온하거나 오프할 수 있다. 구체적으로, 스위치 S1 내지 S3은 기준 클록 신호(CLK_{REF})에 의해 온/오프 동작할 수 있다. 스위치 S4 및 S6은 제1 비교기(210)의 출력 신호($COMP_{Hp}$, $COMP_{Hn}$)에

의해 온/오프 동작할 수 있다. 스위치 S5 및 S7은 제2 비교기(220)의 출력 신호($COMP_L_P$, $COMP_L_N$)에 의해 온/오프 동작할 수 있다.

[0054] 스위치 S1 내지 S7에는 도 4a에 도시된 바와 같이 각각의 전압이 인가될 수 있다. 예를 들어, 스위치 S1에는 '공통 모드 전압(V_{CM})+충전 전압(V_P)'이 인가될 수 있다. 스위치 S2 및 S3, S6 및 S7에는 공통 모드 전압(V_{CM})이 인가될 수 있다. 스위치 S4 및 S5에는 '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가될 수 있다. 여기에서, 공통 모드 전압(V_{CM})은 기준 전압 생성기(110)에 입력되는 두 개의 신호에 대하여 공통적인 동일한 신호 성분의 전압이다. ISI 값(α)은 ISI를 측정하여 수치화한 값이다. 예를 들어, ISI가 커지면 ISI 값(α)도 커질 수 있고, ISI가 작아지면 ISI 값(α)도 작아질 수 있다. 즉 ISI 값(α)은 ISI의 크기에 비례할 수 있다.

[0055] 도 4b를 참조하면, 하이레벨 기준 전압 생성기(110)의 캐패시터 C1, C2는 양의 충전 전압(V_P)을 충전할 수 있다. 기준 클록 신호(CLK_{REF})가 1인 경우에는, 스위치 S1 내지 S3은 온 동작할 수 있고, 캐패시터 C1, C2에 양의 충전 전압(V_P)이 충전될 수 있다.

[0056] 반면에 기준 클록 신호(CLK_{REF})가 0인 경우에는, 스위치 S1 내지 S3은 오프하고, 제1 및 제2 비교기(210, 220)의 출력 신호($COMP_H_P$, $COMP_H_N$, $COMP_L_P$, $COMP_L_N$)에 기초하여 스위치 S4 내지 S7이 온 동작할 수 있다. 이에 따라, 하이레벨 기준 전압 생성기(110)는 3 개의 기준 전압(REF_H)을 생성할 수 있다. 3 개의 기준 전압(REF_H)의 구체적인 설명은 도 5a 및 도 5b에서 후술하기로 한다.

[0057] 도 5a 및 도 5b는 본 발명의 일 실시예에 따른 하이레벨 기준 전압 생성기(110)의 동작에 대한 구성도이다.

표 1

[0058]

출력 신호	$COMP_H_P$	$COMP_H_N$	$COMP_L_P$	$COMP_L_N$
High	1	0	1	0
Middle	0	1	1	0
Low	0	1	0	1

[0059] 표 1은 비교부(200)의 출력 신호는 high, middle, low인 3레벨로 출력할 수 있다. 3레벨의 출력에 따른 제1 및 제2 비교기(210, 220)의 출력 신호($COMP_H_P$, $COMP_H_N$, $COMP_L_P$, $COMP_L_N$)가 0 또는 1인지 나타낸 표이다. 표 1은 본 발명의 일 예일 뿐, 이에 한정하지 않는다.

[0060] 비교부(200)의 출력 신호가 로우(low)인 경우에, 표 1을 참조하면, 하이레벨 기준 전압 생성기(110)의 스위치 중에서, 공통 모드 전압(V_{CM})이 인가된 스위치 S6 및 S7이 온 동작할 수 있다. 이에 따라, 하이레벨 기준 전압 생성기(110)는 제1 기준 전압을 출력할 수 있다. 여기에서, 제1 기준 전압은 공통 모드 전압(V_{CM})과 양의 충전 전압($+V_P$)의 합일 수 있다. 즉, 제1 기준 전압은 $V_{CM} + V_P$ 일 수 있다.

[0061] 도 5a를 참조하면, 비교부(200)의 출력 신호가 하이(high) 경우에, 하이레벨 기준 전압 생성기(110)의 스위치 중에서, '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가된 스위치 S4 및 S5가 온 동작할 수 있다. 이에 따라, 하이레벨 기준 전압 생성기(110)는 제1 기준 전압($V_{CM} + V_P$)에 ISI 값(α)을 더한 값을 출력할 수 있다. 즉, 비교부(200)의 출력 신호가 하이(high) 경우에, 하이레벨 기준 전압 생성기(110)는 $V_{CM} + V_P + \alpha$ 인 기준 전압(REF_H)을 출력할 수 있다.

[0062] 도 5b를 참조하면, 비교부(200)의 출력 신호가 미들(middle)인 경우에, 하이레벨 기준 전압 생성기(110)의 스위치 중에서, 스위치 S5 및 S6이 온 동작할 수 있다. 여기에서, 스위치 S5에는 공통 모드 전압(V_{CM})이 인가될 수 있고, 스위치 S6에는 '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가될 수 있다. 이에 따라, 순간적으로 캐패시터 C1의 상단에 제1 기준 전압($V_{CM} + V_P$)이 인가될 수 있고, 캐패시터 C2의 상단에는 $V_{CM} + V_P + \alpha$ 이 인가될 수 있다. 이후, 평형을 유지하기 위하여 캐패시터 C2에 충전된 전하가 캐패시터 C1로 이동할 수 있다. 이에 따라 하이레벨 기준 전압 생성기(110)는 제1 기준 전압에 ISI 값의 1/2을 더한 값을 출력할 수 있다. 즉, 비교부(200)의 출

력 신호가 미들(middle)인 경우에, 하이레벨 기준 전압 생성기(110)는 $V_{CM} + V_P + \alpha/2$ 인 기준 전압(REF_H)을 출력할 수 있다.

[0063] 그러므로 비교부(200)의 출력 신호에 기초하여 하이레벨 기준 전압 생성기(110)의 기준 전압(REF_H)은 $V_{CM} + V_P$, $V_{CM} + V_P + \alpha/2$, $V_{CM} + V_P + \alpha$ 인 3개로 생성될 수 있다.

[0064] 도 6a 및 도 6b는 본 발명의 일 실시예에 따른 로우레벨 기준 전압 생성기(120)의 회로 구성도이다.

[0065] 로우레벨 기준 전압 생성기(120)는 적어도 하나 이상의 캐패시터 및 복수의 스위치를 포함한다. 이는 도 4a 및 도 4b의 하이레벨 기준 전압 생성기(110)와 동일하거나 유사한 구성은 동일하거나 유사한 참조번호로 표기되었으며, 중복되는 설명은 이하 생략될 것이다.

[0066] 도 6a를 참조하면, 캐패시터 C1, C2는 음(-)의 충전 전압(V_P)을 충전할 수 있다.

[0067] 스위치 S1 내지 S7에는 도 6a에 도시된 바와 같이 각각의 전압이 인가될 수 있다. 예를 들어, 스위치 S1, S6 및 S7에는 공통 모드 전압(V_{CM})이 인가될 수 있다. 스위치 S2 및 S3에는 '공통 모드 전압(V_{CM})+충전 전압(V_P)'이 인가될 수 있다. 스위치 S4 및 S5에는 '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가될 수 있다.

[0068] 도 6b를 참조하면, 로우레벨 기준 전압 생성기(120)의 캐패시터 C1, C2는 음의 충전 전압($-V_P$)을 충전할 수 있다. 기준 클록 신호(CLK_{REF})가 1인 경우에는, 스위치 S1 내지 S3은 온 동작할 수 있고, 캐패시터 C1, C2에 음의 충전 전압($-V_P$)이 충전될 수 있다.

[0069] 반면에 기준 클록 신호(CLK_{REF})가 0인 경우에는, 스위치 S1 내지 S3은 오프하고, 제1 및 제2 비교기(210, 220)의 출력 신호($COMP_{HP}$, $COMP_{HN}$, $COMP_{LP}$, $COMP_{LN}$)에 기초하여 스위치 S4 내지 S7이 온 동작할 수 있다. 이에 따라, 로우레벨 기준 전압 생성기(120)는 3 개의 기준 전압(REF_L)을 생성할 수 있다. 3 개의 기준 전압(REF_L)의 구체적인 설명은 도 7a 및 도 7b에서 후술하기로 한다.

[0070] 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 로우레벨 기준 전압 생성기(120)의 동작에 대한 구성도이다.

[0071] 비교부(200)의 출력 신호가 로우(low)인 경우에, 표 1을 참조하면, 로우레벨 기준 전압 생성기(120)의 스위치 중에서, 공통 모드 전압(V_{CM})이 인가된 스위치 S6 및 S7이 온 동작할 수 있다. 이에 따라, 로우레벨 기준 전압 생성기(120)는 제2 기준 전압을 출력할 수 있다. 여기에서, 제2 기준 전압은 공통 모드 전압(V_{CM})과 음의 충전 전압($-V_P$)의 합일 수 있다. 즉, 제2 기준 전압은 $V_{CM} - V_P$ 일 수 있다.

[0072] 도 7a를 참조하면, 비교부(200)의 출력 신호가 하이(high)인 경우에, 로우레벨 기준 전압 생성기(120)의 스위치 중에서, '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가된 스위치 S4 및 S5가 온 동작할 수 있다. 이에 따라, 로우레벨 기준 전압 생성기(120)는 제2 기준 전압($V_{CM} - V_P$)에 ISI 값(α)을 더한 값을 출력할 수 있다. 즉, 비교부(200)의 출력 신호가 하이(high)인 경우에, 로우레벨 기준 전압 생성기(120)는 $V_{CM} - V_P + \alpha$ 인 기준 전압(REF_L)을 출력할 수 있다.

[0073] 도 7b를 참조하면, 비교부(200)의 출력 신호가 미들(middle)인 경우에, 로우레벨 기준 전압 생성기(120)의 스위치 중에서, 스위치 S5 및 S6이 온 동작할 수 있다. 여기에서, 스위치 S5에는 공통 모드 전압(V_{CM})이 인가될 수 있고, 스위치 S6에는 '공통 모드 전압(V_{CM})+ISI 값(α)'이 인가될 수 있다. 이에 따라, 순간적으로 캐패시터 C1의 상단에 제2 기준 전압($V_{CM} - V_P$)이 인가될 수 있고, 캐패시터 C2의 상단에는 $V_{CM} - V_P + \alpha$ 이 인가될 수 있다. 이후, 평형을 유지하기 위하여 캐패시터 C2에 충전된 전하가 캐패시터 C1로 이동할 수 있다. 이에 따라 로우레벨 기준 전압 생성기(120)는 제2 기준 전압에 ISI 값의 1/2을 더한 값을 출력할 수 있다. 즉, 비교부(200)의 출력 신호가 미들(middle)인 경우에, 로우레벨 기준 전압 생성기(120)는 $V_{CM} + V_P + \alpha/2$ 인 기준 전압(REF_L)을 출력할 수 있다.

[0074] 그러므로 비교부(200)의 출력 신호에 기초하여 로우레벨 기준 전압 생성기(120)의 기준 전압(REF_L)은 $V_{CM} - V_P$, $V_{CM} - V_P + \alpha/2$, $V_{CM} - V_P + \alpha$ 인 3개로 생성될 수 있다.

- [0075] 상술한 바와 같이, 본 발명에 따른 판정 궤환 등화기(10)는 비교부(200)의 출력 신호를 기준 전압 생성부(100)에 바로 입력함으로써, 판정 궤환 등화기(10)의 지연을 감소시킬 수 있다.
- [0076] 그리고 판정 궤환 등화기(10)는 기준 전압 분배를 이용한 기준 전압 생성부(100)를 사용함으로써, 단일 신호만을 사용할 수 있다. 그러므로 본 발명에 따른 판정 궤환 등화기(10)는 메모리 인터페이스 수신기에 적합할 수 있다. 또한, 판정 궤환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, ISI 제거의 성능을 향상시킨다.
- [0077] 도 8a는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 유무에 따른 판정 궤환 등화기의 출력을 비교한 그래프이다.
- [0078] 도 8a를 참조하면, 입력 데이터(RX_{Input})가 하이 레벨에서 로우 레벨로 변화하면서 로우 레벨의 신호가 왜곡되었다.
- [0079] 본 발명에 따른 기준 전압 생성부(100)가 없는 경우, 즉 고정된 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})의 차이가 다소 작은 편인 것을 알 수 있다. 반면에, 본 발명에 따른 기준 전압 생성부(100)가 있는 경우, 가변하는 3개의 기준 전압(REF_H , REF_L)에 의해 비교부(200)의 입력단의 양과 음의 입력 차이가 더 커진 것을 알 수 있다. 즉, 기준 전압 생성부(100)가 없는 경우에 비교하여 기준 전압 생성부(100)가 있는 경우에, 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})의 차이가 더 커졌다. 즉, 본 발명에 따른 판정 궤환 등화기(10)는 3 개의 기준 전압(REF_H , REF_L)을 조정하여 입력 데이터(RX_{Input})와 기준 전압(REF_H , REF_L) 간의 차이를 증가시킴으로써, 입력 데이터(RX_{Input})의 ISI를 제거할 수 있다.
- [0080] 도 8b는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 출력에 대한 실험 데이터이다.
- [0081] 도 8b를 참조하면, 기준 클록 신호(CLK_{REF})가 1인 경우에 기준 전압 생성기(110, 120)는 프리 차지를 수행할 수 있다. 이때, 하이레벨 기준 전압 생성기(110)의 캐패시터 C1, C2는 양의 충전 전압(V_P)을 충전할 수 있다. 하이레벨 기준 전압 생성기(110)의 출력값은 $V_{CM} + V_P$ 이다. 반면에 로우레벨 기준 전압 생성기(120)의 캐패시터 C1, C2는 음의 충전 전압($-V_P$)을 충전할 수 있다. 로우레벨 기준 전압 생성기(120)의 출력값은 V_{CM} 이다.
- [0082] 기준 클록 신호(CLK_{REF})가 0인 경우에 기준 전압 생성기(110, 120)는 제1 및 제2 비교기(210, 220)의 출력 신호($COMP_{HP}$, $COMP_{HN}$, $COMP_{LP}$, $COMP_{LN}$)에 기초하여 스위치 S4 내지 S7이 온 동작할 수 있다. 이때, 하이레벨 기준 전압 생성기(110)의 기준 전압(REF_H)은 $V_{CM} + V_P$, $V_{CM} + V_P + \alpha/2$, $V_{CM} + V_P + \alpha$ 인 3개로 생성될 수 있다. 반면에 로우레벨 기준 전압 생성기(120)의 기준 전압(REF_L)은 $V_{CM} - V_P$, $V_{CM} - V_P + \alpha/2$, $V_{CM} - V_P + \alpha$ 인 3개로 생성될 수 있다.
- [0083] 상술한 바와 같이, 본 발명에 따른 판정 궤환 등화기(10)는 비교부(200)의 출력 신호를 기준 전압 생성부(100)에 바로 입력함으로써, 판정 궤환 등화기(10)의 지연을 감소시킬 수 있다.
- [0084] 그리고 판정 궤환 등화기(10)는 기준 전압 분배를 이용한 기준 전압 생성부(100)를 사용함으로써, 단일 신호만을 사용하므로, 판정 궤환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, ISI 제거의 성능을 향상시킨다.
- [0085] 도 9a는 본 발명의 일 실시예에 따른 기준 전압 생성부(100)의 입출력에 대한 실험 데이터이고, 도 9b는 본 발명의 일 실시예에 따른 비교부(200)의 출력에 대한 실험 데이터이다.
- [0086] 도 9a를 참조하면, 입력 데이터(RX_{Input})의 eye가 닫혀 있다. 그리고 본 발명에 따른 제1 비교기(210)의 입력단 양단에 인가되는 입력 데이터(RX_{Input})와 하이레벨 기준 전압 생성기(110)의 기준 전압(REF_H)의 실험 데이터이다. 또한, 본 발명에 따른 제2 비교기(220)의 입력단 양단에 인가되는 입력 데이터(RX_{Input})와 로우레벨 기준 전압 생성기(120)의 기준 전압(REF_L)의 실험 데이터이다. 도 9a에 도시된 바와 같이, 본 발명에 따른 기준 전압 생성부(100)의 출력 전압인 기준 전압(REF_H , REF_L)이 가변하는 것을 알 수 있다.
- [0087] 도 9b를 참조하면, 입력 데이터(RX_{Input})의 eye가 닫혀 있더라도, 제1 및 제2 비교기(210, 220)의 출력 신호가

일정한 것을 알 수 있다. 판정 레환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, 오류를 줄이고, ISI 제거의 성능을 향상시킨다.

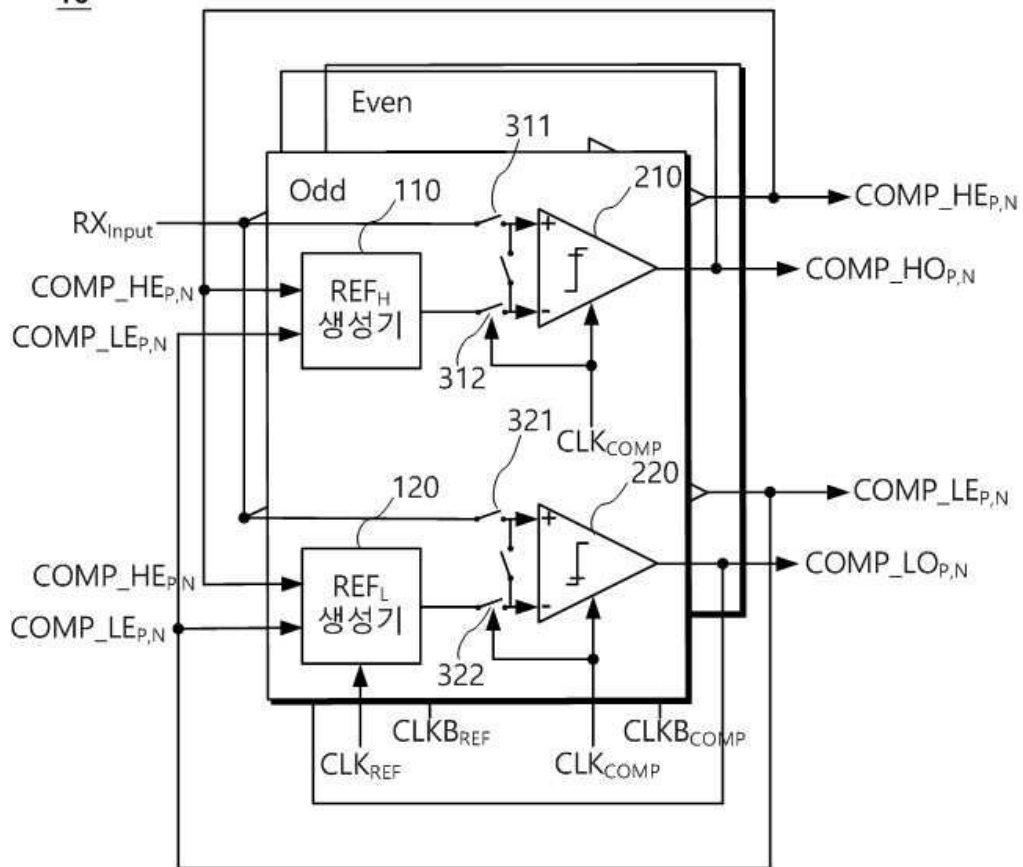
- [0088] 도 10은 도 1의 따른 판정 레환 등화기(10)를 포함하는 PAM-3 수신기(1)의 회로 구성도이다. 그러므로 도 1에 설명된 구성과 동일하거나 유사한 구성은 동일하거나 유사한 참조번호로 표기되었으며, 중복되는 설명은 이하 생략될 것이다.
- [0089] 도 10을 참조하면, PAM-3 수신기(1)는 판정 레환 등화기(10), 스위치부(300), 클록 생성부(400), 래치 회로(500) 및 디코더(600)를 포함한다.
- [0090] 도 10에 도시된 바와 같이, PAM-3 수신기(1)는 Odd 모드 회로와 Even 모드 회로를 구성할 수 있으나, 이에 한정하지 않는다.
- [0091] 도 10을 참조하면, 판정 레환 등화기(10)는 기준 전압 생성기(110, 120)를 이용하여 입력 데이터의 ISI를 제거할 수 있다.
- [0092] 판정 레환 등화기(10)는 기준 전압 생성부(100) 및 비교부(200)를 포함한다.
- [0093] 기준 전압 생성부(100)는 복수의 기준 전압 생성기(110, 120)를 포함하고, 기준 전압(REF_H , REF_L)을 출력할 수 있다.
- [0094] 비교부(200)는 복수의 비교기(210, 220)를 포함하고, 기준 전압(REF_H , REF_L)과 입력 데이터(RX_{Input})를 비교할 수 있다. 그리고 비교부(200)는 복수의 비교기(210, 220) 각각의 출력 신호($COMP_Hp$, $COMP_Hn$, $COMP_Lp$, $COMP_Ln$)를 기준 전압 생성부(100)로 인가할 수 있다. 그러면 기준 전압 생성부(100)는 비교부(200)의 출력 신호($COMP_Hp$, $COMP_Hn$, $COMP_Lp$, $COMP_Ln$)에 기초하여 기준 전압(REF_H , REF_L)을 출력할 수 있다.
- [0095] 스위치부(311, 312, 321, 322)는 기준 전압 생성부(100)의 출력단과 비교부(200)의 입력단 사이에 위치할 수 있다. 스위치부(300)는 입력 데이터(RX_{Input})에 대한 샘플 앤드 홀드(Sample and Hold) 동작할 수 있다.
- [0096] 래치 회로(500)는 판정 레환 등화기(10)의 출력 신호($COMP_Hp$, $COMP_Hn$, $COMP_Lp$, $COMP_Ln$)를 저장할 수 있다.
- [0097] 디코더(600)는 래치 회로(500)의 출력 데이터를 디코딩하여 3 레벨의 신호 즉 3개의 비트(A, B, C)를 출력할 수 있다.
- [0098] 상술한 바와 같이, 본 발명에 따른 판정 레환 등화기(10)는 종래 기술과 다르게 S2D를 사용하지 않으므로, 전력 소모를 줄일 수 있다. 또한, 판정 레환 등화기(10)는 종래 기술과 다르게 신호 노드의 캐패시턴스가 감소하므로, 고속으로 동작할 수 있다.
- [0099] 그리고 판정 레환 등화기(10)는 기준 전압 분배를 이용한 기준 전압 생성부(100)를 사용함으로써, 단일 신호만을 사용할 수 있다. 그러므로 본 발명에 따른 판정 레환 등화기(10)는 메모리 인터페이스 수신기에 적합할 수 있다. 또한, 판정 레환 등화기(10)는 기준 전압을 제어하여 선형적으로 ISI를 제거하므로, ISI 제거의 성능을 향상시킨다.
- [0100] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순히 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 할 것이다.

부호의 설명

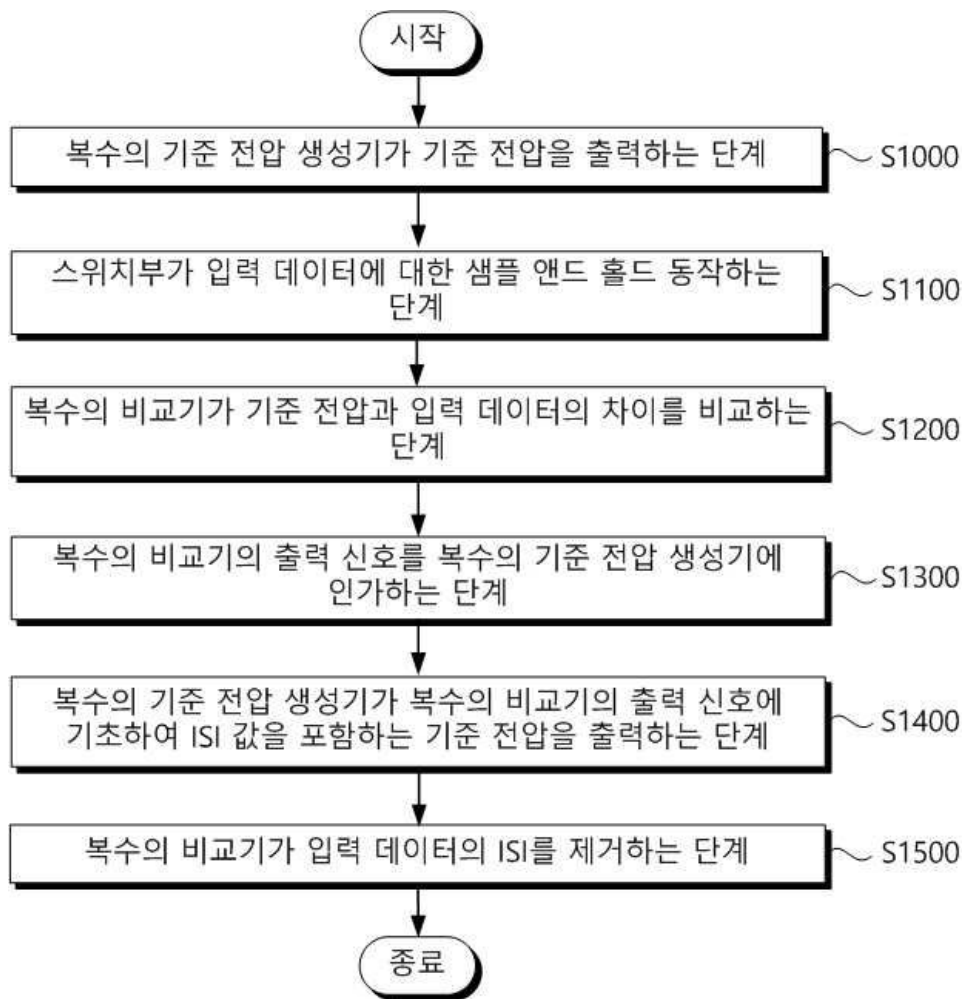
- [0101] 1 : PAM-3 수신기
 10 : 판정 레환 등화기
 100 : 기준 전압 생성부
 110 : 하이레벨 기준 전압 생성기 120 : 로우레벨 기준 전압 생성기

도면2

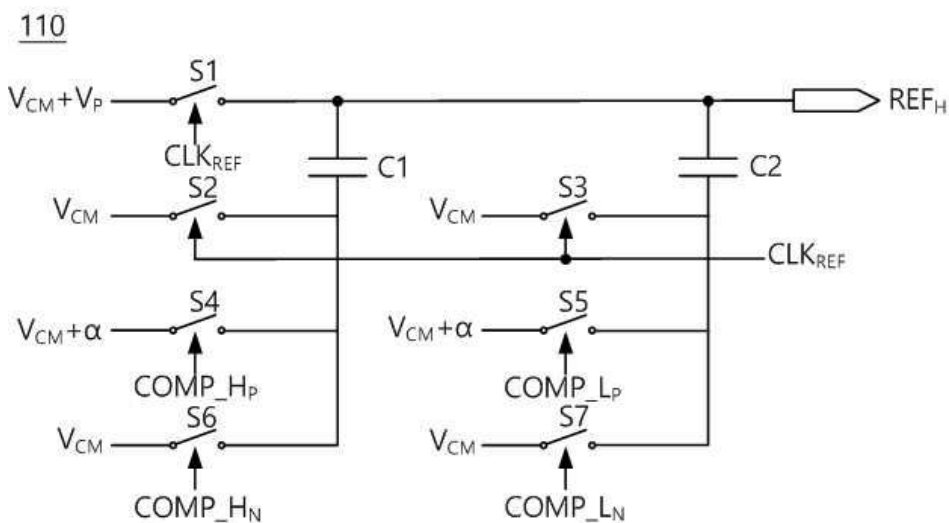
10



도면3

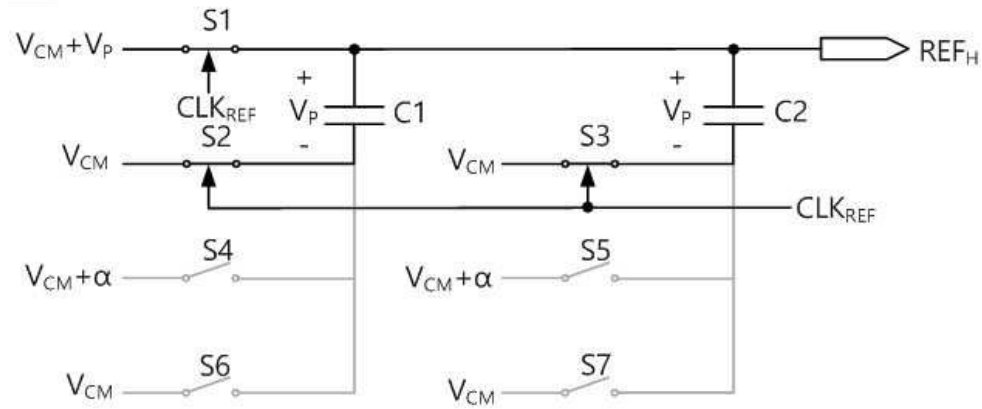


도면4a



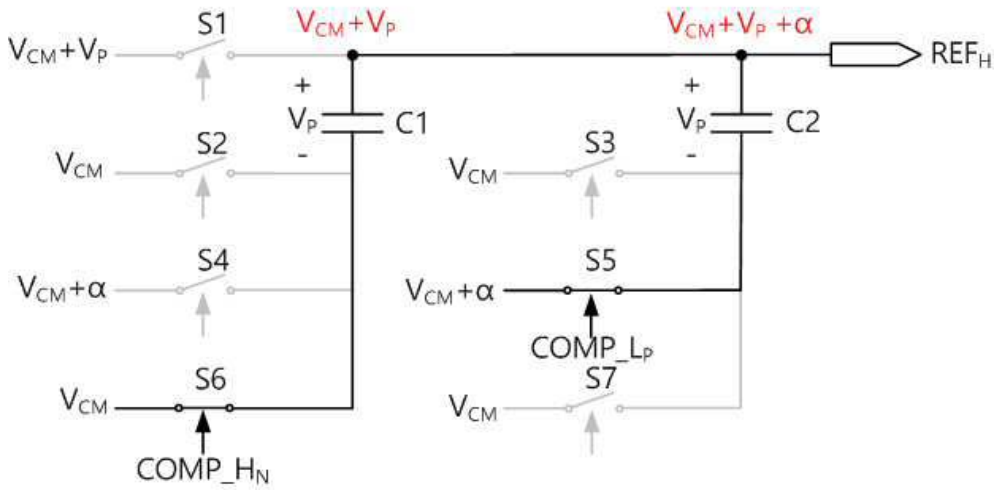
도면4b

110



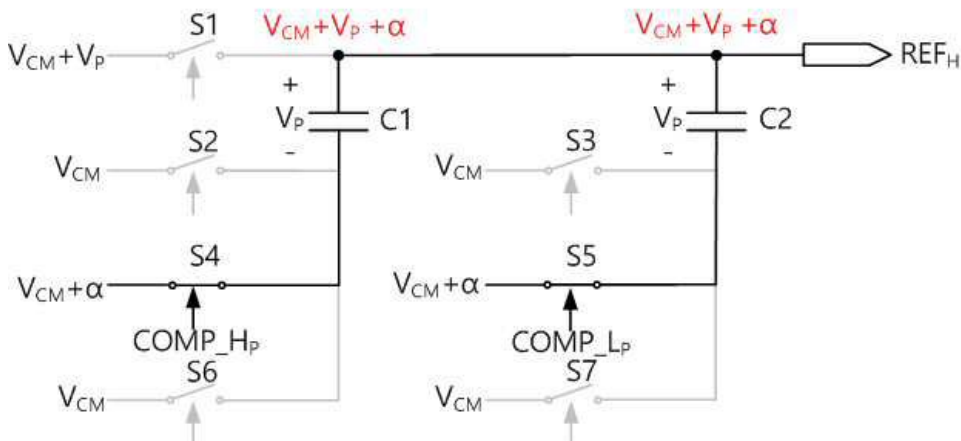
도면5a

110



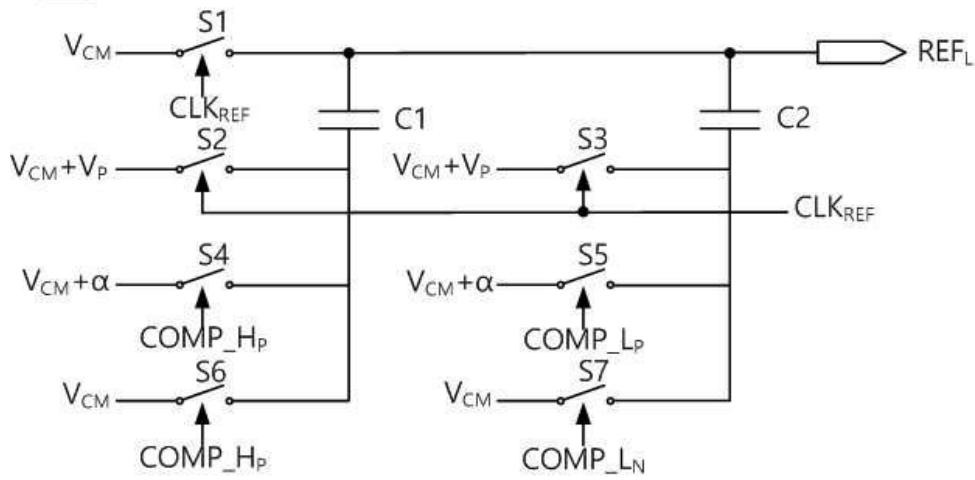
도면5b

110



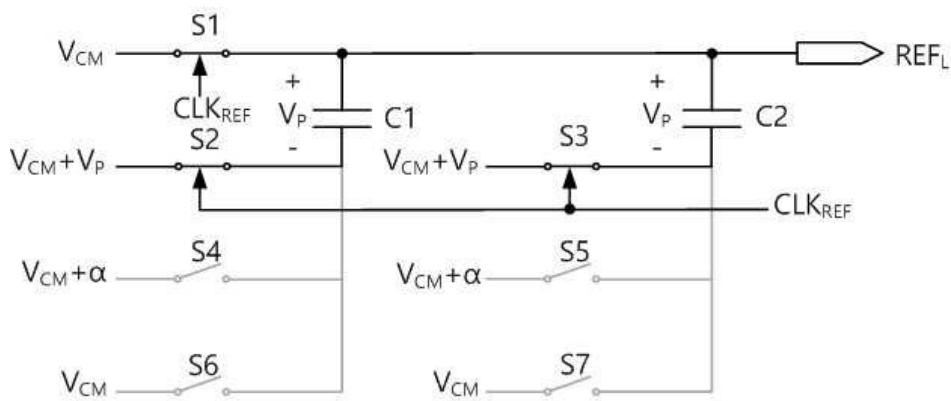
도면 6a

120



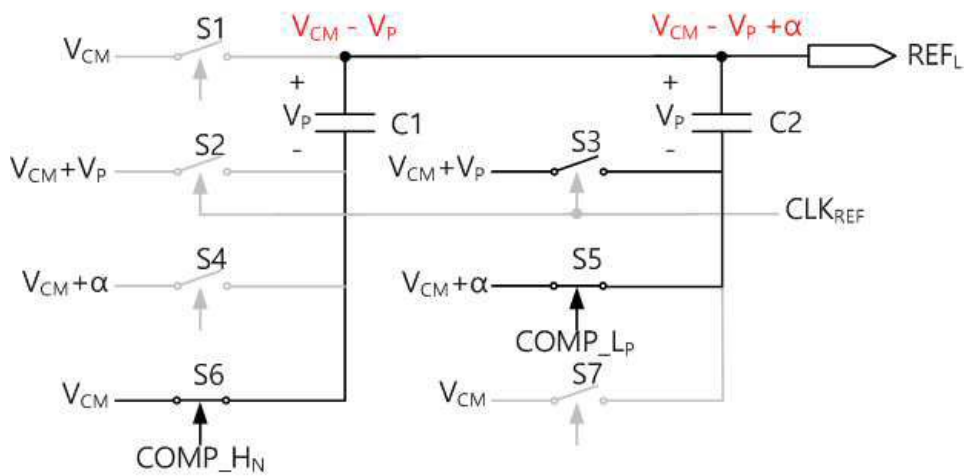
도면 6b

120

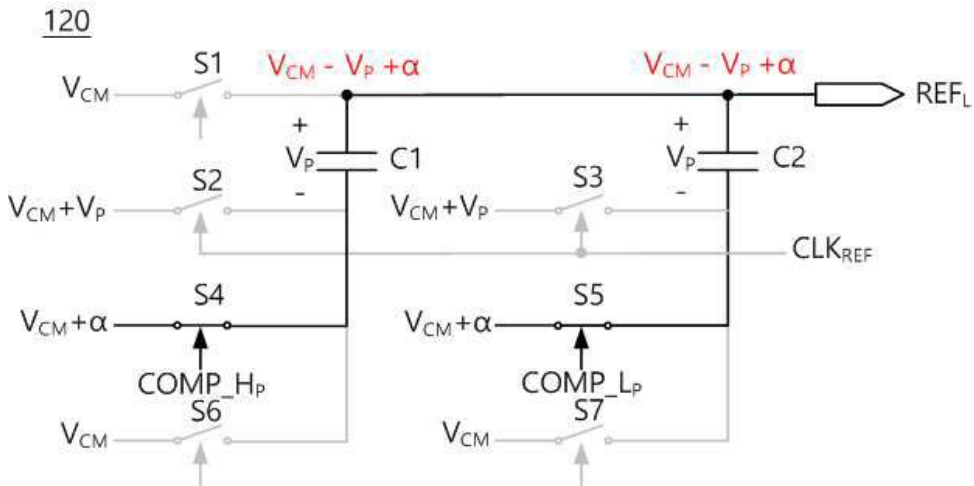


도면 7a

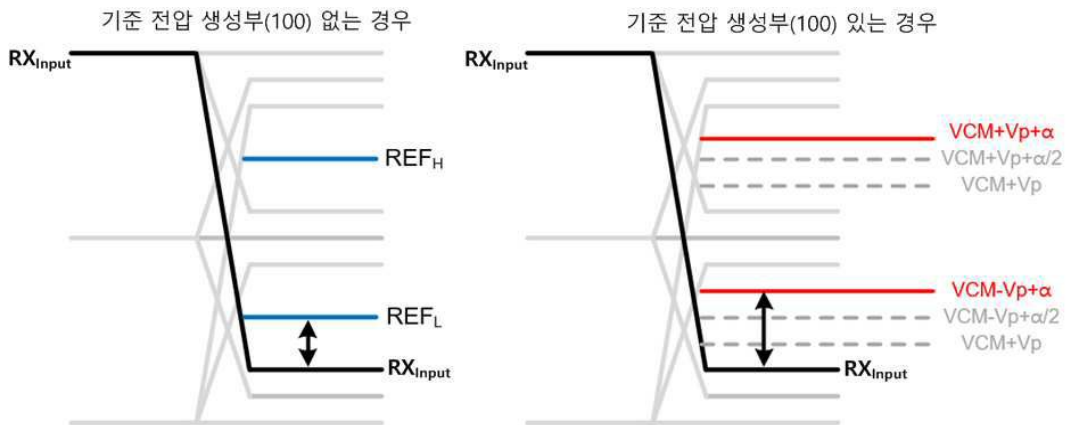
120



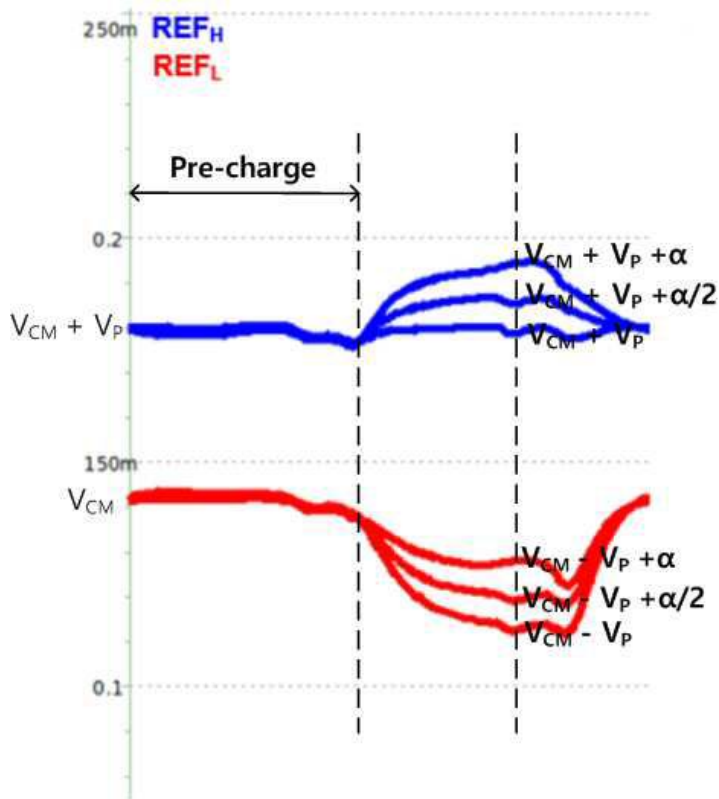
도면7b



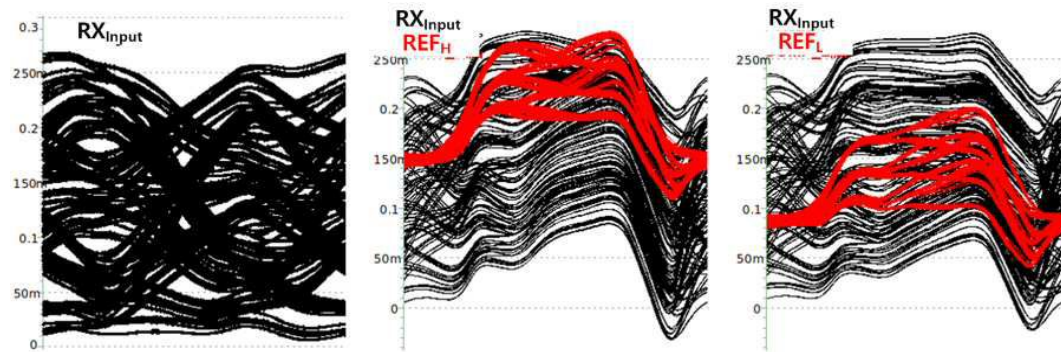
도면8a



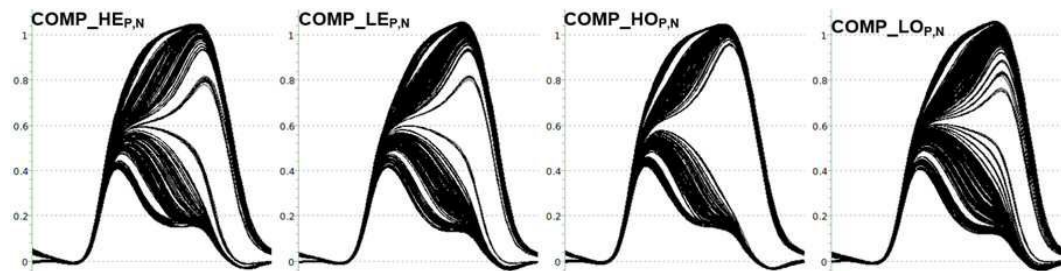
도면8b



도면9a



도면9b



도면10

1

