



(12) 发明专利申请

(10) 申请公布号 CN 118104414 A

(43) 申请公布日 2024. 05. 28

(21) 申请号 202280068405.1

(74) 专利代理机构 永新专利商标代理有限公司
72002

(22) 申请日 2022.09.27

专利代理师 吕文卓

(30) 优先权数据

2021-174266 2021.10.26 JP

(51) Int. Cl.

H10K 30/60 (2006.01)

(85) PCT国际申请进入国家阶段日

H01L 27/146 (2006.01)

2024.04.10

H10K 39/32 (2006.01)

(86) PCT国际申请的申请数据

PCT/JP2022/035984 2022.09.27

(87) PCT国际申请的公布数据

W02023/074230 JA 2023.05.04

(71) 申请人 松下知识产权经营株式会社

地址 日本大阪府

(72) 发明人 光石杜朗 横山孝理 饭岛浩章

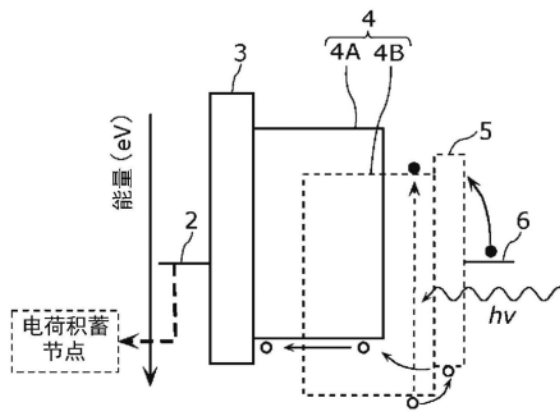
权利要求书2页 说明书16页 附图3页

(54) 发明名称

摄像装置

(57) 摘要

摄像装置(100)具备第1电极、第2电极、光电变换层(4)、电荷注入层(5)和电荷积蓄区域。第2电极与第1电极对置。光电变换层(4)位于第1电极与第2电极之间,包含施主性半导体材料(4A)及受主性半导体材料(4B),生成电子和空穴的对。电荷注入层(5)位于第1电极与光电变换层(4)之间。电荷积蓄区域与第2电极电连接,积蓄空穴。电荷注入层(5)的电离势是受主性半导体材料(4B)的电离势以下,电荷注入层(5)的电子亲和能是受主性半导体材料(4B)的电子亲和能以下。电荷注入层(5)的光透射率是70%以上。



1. 一种摄像装置,其特征在于,
具备:
第1电极;
第2电极,与上述第1电极对置;
光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;
电荷注入层,位于上述第1电极与上述光电变换层之间;以及
电荷积蓄区域,与上述第2电极电连接,积蓄上述空穴;
上述电荷注入层的电离势是上述受主性半导体材料的电离势以下;
上述电荷注入层的电子亲和能是上述受主性半导体材料的电子亲和能以下;
上述电荷注入层的光透射率是70%以上。
2. 如权利要求1所述的摄像装置,其特征在于,
上述光电变换层中的上述受主性半导体材料的体积比例是70%以上。
3. 如权利要求1或2所述的摄像装置,其特征在于,
还具备位于上述第2电极与上述光电变换层之间的电荷阻挡层;
从上述施主性半导体材料的电离势中减去上述电荷注入层的上述电离势而得到的值小于从上述电荷阻挡层的电离势中减去上述施主性半导体材料的上述电离势而得到的值。
4. 一种摄像装置,其特征在于,
具备:
第1电极;
第2电极,与上述第1电极对置;
光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;
电荷注入层,位于上述第1电极与上述光电变换层之间;以及
电荷积蓄区域,与上述第2电极电连接,积蓄上述电子;
上述电荷注入层的电子亲和能是上述施主性半导体材料的电子亲和能以上;
上述电荷注入层的电离势是上述施主性半导体材料的电离势以上;
上述电荷注入层的光透射率是70%以上。
5. 如权利要求4所述的摄像装置,其特征在于,
上述光电变换层中的上述施主性半导体材料的体积比例是70%以上。
6. 如权利要求4或5所述的摄像装置,其特征在于,
还具备位于上述第2电极与上述光电变换层之间的电荷阻挡层;
从上述受主性半导体材料的电子亲和能中减去上述电荷注入层的上述电子亲和能而得到的值大于从上述电荷阻挡层的电子亲和能中减去上述受主性半导体材料的上述电子亲和能而得到的值。
7. 如权利要求4~6中任一项所述的摄像装置,其特征在于,
上述电荷注入层的可见光区域中的光透射率是70%以上。
8. 如权利要求1~7中任一项所述的摄像装置,其特征在于,
上述电荷注入层的厚度是5nm以上。

9. 如权利要求1~8中任一项所述的摄像装置,其特征在于,
上述电荷注入层的厚度比20nm小。
10. 一种摄像装置,其特征在于,
具备:
第1电极;
第2电极,与上述第1电极对置;
光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性
半导体材料,生成电子与空穴的对;
电荷注入层,位于上述第1电极与上述光电变换层之间;以及
电荷积蓄区域,与上述第2电极电连接,积蓄上述空穴;
上述电荷注入层的电离势是上述受主性半导体材料的电离势以下;
上述电荷注入层的电子亲和能是上述受主性半导体材料的电子亲和能以下;
上述电荷注入层的厚度是5nm以上且比20nm小。

摄像装置

技术领域

[0001] 本发明涉及使用光电变换元件的摄像装置。

背景技术

[0002] 有机半导体材料具备硅等以往的无机半导体材料所不具有的物性及功能等,作为能够实现新的半导体器件及电子设备的半导体材料而活跃地被进行了研究。

[0003] 例如,研究了使用有机半导体材料作为光电变换层的材料的光电变换元件。通过对光电变换元件照射光,产生被称作激子的电子与空穴的对。所产生的激子如非专利文献1所示那样,通过在大约5nm到20nm的距离中扩散而向施主材料与受主材料的界面到达从而发生电荷分离,产生电子和空穴。施主材料与受主材料的界面也被称作施主受主界面。光电变换元件通过将所产生的电子或空穴作为信号电荷来取出,能够作为摄像装置等加以利用。在被用于摄像装置等的光电变换元件中,为了使灵敏度提高,希望将电荷效率良好地产生,并向电极取出。

[0004] 对于这样的希望,例如在专利文献1中提出了对光电变换元件设置电荷阻挡层及电荷输送辅助层的方法。该电荷阻挡层设在电极与光电变换层之间。在对光电变换元件施加了偏置电压时,电荷阻挡层防止电荷从电极倒流。此外,电荷输送辅助层设在电荷阻挡层与光电变换层之间,辅助将通过光电变换产生的电子或空穴向电极输送。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1:日本特开2014-22525号公报

[0008] 非专利文献

[0009] 非专利文献1:Yuliar Firdaus et.al.,“Long-range exciton diffusion in molecular non-fullerene acceptors”,nat.comm.,11:5220,2020

发明内容

[0010] 发明要解决的课题

[0011] 即使是如专利文献1那样对于光电变换元件采用设有电荷阻挡层及电荷输送辅助层等的光电变换元件的摄像装置,也有无法充分地提高灵敏度的情况。

[0012] 因此,本公开的目的在于提供灵敏度提高了的摄像装置。

[0013] 用来解决课题的手段

[0014] 本公开的一技术方案摄像装置,具备:第1电极;第2电极,与上述第1电极对置;光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;电荷注入层,位于上述第1电极与上述光电变换层之间;以及电荷积蓄区域,与上述第2电极电连接,积蓄上述空穴。上述电荷注入层的电离势是上述受主性半导体材料的电离势以下。上述电荷注入层的电子亲和能是上述受主性半导体材料的电子亲和能以下。上述电荷注入层的光透射率是70%以上。

[0015] 本公开的另一技术方案的摄像装置,具备:第1电极;第2电极,与上述第1电极对置;光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;电荷注入层,位于上述第1电极与上述光电变换层之间;以及电荷积蓄区域,与上述第2电极电连接,积蓄上述电子。上述电荷注入层的电子亲和能是上述施主性半导体材料的电子亲和能以上。上述电荷注入层的电离势是上述施主性半导体材料的电离势以上。上述电荷注入层的光透射率是70%以上。

[0016] 发明效果

[0017] 根据本公开,能够使摄像装置的灵敏度提高。

附图说明

[0018] 图1是表示实施方式的光电变换元件的结构的概念剖视图。

[0019] 图2是图1所示的光电变换元件的例示性的能带图。

[0020] 图3是表示实施方式的摄像装置的电路结构的一例的图。

[0021] 图4是表示实施方式的摄像装置中的像素的器件构造的概念剖视图。

[0022] 图5是实施方式的另一光电变换元件的例示性的能带图。

具体实施方式

[0023] (达成本公开的一技术方案的认识)

[0024] 本发明人发现,在专利文献1所公开的方法中有以下这样的课题。通常,有机半导体的激子的扩散长度为5nm到20nm左右,如果从吸收了光的位置到用来使激子分离的施主受主界面的距离超过该扩散长度,则激子失活而不被光电变换。根据专利文献1所公开的方法,在有机光电变换层中的距电荷输送辅助层较近的区域中产生的激子的一部分由于被电荷输送辅助层分散,所以无法向施主受主的界面到达。即,虽然通过设置电荷输送辅助层而改善了激子的电荷分离后的输送效率,但电荷分离效率没有改善。

[0025] 因此,将光电变换层中的距光电变换层与电荷输送辅助层那样的其他层的界面较近的区域中的激子有效率地电荷分离对于改善电荷分离效率而得到高灵敏度是有效的。例如,在光从光电变换层的电荷输送辅助层侧入射的情况下,光在光电变换层中的距电荷输送辅助层较近的区域中最先被吸收,所以特别希望将该区域的激子有效率地电荷分离。在专利文献1中,并没有提及在维持了电荷阻挡层或电荷输送辅助层的效果的状态下使电荷分离效率提高的有效方法。

[0026] 本公开是基于这样的认识做出的,提供能够通过将在光电变换层中的光电变换层与其他层的界面附近生成的激子有效率地电荷分离而使灵敏度提高的摄像装置。

[0027] (本公开的概要)

[0028] 本公开的一技术方案的概要是以下这样的。

[0029] 本公开的一技术方案的摄像装置,具备:第1电极;第2电极,与上述第1电极对置;光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;电荷注入层,位于上述第1电极与上述光电变换层之间;以及电荷积蓄区域,与上述第2电极电连接,积蓄上述空穴。上述电荷注入层的电离势是上述受主性半导体材料的电离势以下。上述电荷注入层的电子亲和能是上述受主性半导体材料的

电子亲和能以下。上述电荷注入层的光透射率是70%以上。

[0030] 由此,发生因光电变换层中包含的受主性半导体材料与电荷注入层中包含的材料之间的电荷分离带来的光电变换,从而能够使摄像装置的灵敏度提高。具体而言,通过光电变换层中包含的受主性半导体材料及电荷注入层的光吸收而产生的激子向与电荷注入层的界面扩散。电荷注入层的能带和受主性半导体材料的能带是上述关系,从而电子留在受主性半导体材料中,空穴向电荷注入层移动,作为激子的电子与空穴的对在该界面处分离。通过施加在第1电极与第2电极之间的电压等,分离后的空穴在光电变换层内跳跃传导,被第2电极捕获,被积蓄在电荷积蓄区域中。由此,在受主性半导体材料与电荷注入层的界面处分离后的空穴也能够作为信号电荷来利用,所以能够使摄像装置的灵敏度提高。此外,由于电荷注入层还能够抑制从第1电极向光电变换层的电荷的注入,所以能够减小对SN比带来不良影响的干扰信号。此外,能够兼顾电荷注入层变得难以吸收光的情况、以及在电荷注入层中产生的激子向与光电变换层的受主性材料的界面扩散到达从而提高摄像装置的灵敏度的情况。

[0031] 此外,例如可以是,上述光电变换层中的上述受主性半导体材料的体积比例是70%以上。

[0032] 由此,发生激子的电荷分离的受主性半导体材料与电荷注入层的接触界面变多,能够使摄像装置的灵敏度进一步提高。

[0033] 此外,例如可以是,上述摄像装置还具备位于上述第2电极与上述光电变换层之间的电荷阻挡层;从上述施主性半导体材料的电离势中减去上述电荷注入层的上述电离势而得到的值小于从上述电荷阻挡层的电离势中减去上述施主性半导体材料的上述电离势而得到的值。

[0034] 由此,在由第2电极进行的在受主性半导体材料与电荷注入层的界面处分离后的空穴的捕获中,空穴从电荷注入层向光电变换层的施主性半导体材料跳跃时的势垒不成为限制,所以空穴被有效率地捕获。此外,由于电荷阻挡层还能够抑制从第2电极向光电变换层的电荷的注入,所以能够减少对SN比带来不良影响的干扰信号。

[0035] 此外,本公开的另一技术方案摄像装置,具备:第1电极;第2电极,与上述第1电极对置;光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;电荷注入层,位于上述第1电极与上述光电变换层之间;以及电荷积蓄区域,与上述第2电极电连接,积蓄上述电子。上述电荷注入层的电子亲和能是上述施主性半导体材料的电子亲和能以上。上述电荷注入层的电离势是上述施主性半导体材料的电离势以上。上述电荷注入层的光透射率是70%以上。

[0036] 由此,在光电变换层中包含的施主性半导体材料与电荷注入层中包含的材料之间发生光电变换,能够使摄像装置的灵敏度提高。具体而言,通过光电变换层中包含的施主性半导体材料的光吸收而产生的激子向与电荷注入层的界面扩散。电荷注入层的能带与施主性半导体材料的能带是上述关系,从而空穴留在施主性半导体材料中,电子向电荷注入层移动,作为激子的电子与空穴的对在该界面处分离。通过被施加在第1电极与第2电极之间的电压等,分离后的电子在光电变换层内跳跃传导,被第2电极捕获,被积蓄在电荷积蓄区域中。由此,在施主性半导体材料与电荷注入层的界面处分离后的电子也能够作为信号电荷来利用,所以能够使摄像装置的灵敏度提高。此外,由于电荷注入层还能够抑制从第1电

极向光电变换层的电荷的注入,所以能够减少对SN比带来不良影响的干扰信号。此外,能够抑制因入射到光电变换层中的光的量减少而导致的摄像装置的灵敏度的下降。

[0037] 此外,例如可以是,上述光电变换层中的上述施主性半导体材料的体积比例是70%以上。

[0038] 由此,发生激子的电荷分离的施主性半导体材料与电荷注入层的接触界面变多,能够使摄像装置的灵敏度进一步提高。

[0039] 此外,例如可以是,上述摄像装置还具备位于上述第2电极与上述光电变换层之间的电荷阻挡层;从上述受主性半导体材料的电子亲和能中减去上述电荷注入层的上述电子亲和能而得到的值大于从上述电荷阻挡层的电子亲和能中减去上述受主性半导体材料的上述电子亲和能而得到的值。

[0040] 由此,在由第2电极进行的在施主性半导体材料与电荷注入层的界面处分离后的电子的捕获中,电子从电荷注入层向光电变换层的施主性半导体材料跳跃时的势垒不成为限制,所以电子被有效率地捕获。此外,由于电荷阻挡层还能够抑制从第2电极向光电变换层的电荷的注入,所以能够减少对SN比带来不良影响的干扰信号。

[0041] 此外,例如可以是,上述电荷注入层的可见光区域中的光透射率是70%以上。

[0042] 由此,能够抑制因入射到光电变换层中的光的量减少而导致的摄像装置的灵敏度的下降。

[0043] 此外,例如可以是,上述电荷注入层的厚度是5nm以上。

[0044] 由此,容易确保由电荷注入层带来的抑制从第1电极向光电变换层的电荷的注入的功能。

[0045] 此外,例如可以是,上述电荷注入层的厚度比20nm小。

[0046] 由此,电荷注入层变得难以吸收光,所以能够抑制因入射到光电变换层中的光的量减少而导致的摄像装置的灵敏度的下降。

[0047] 此外,本公开的再另一技术方案摄像装置,具备:第1电极;第2电极,与上述第1电极对置;光电变换层,位于上述第1电极与上述第2电极之间,包含施主性半导体材料及受主性半导体材料,生成电子与空穴的对;电荷注入层,位于上述第1电极与上述光电变换层之间;以及电荷积蓄区域,与上述第2电极电连接,积蓄上述空穴。上述电荷注入层的电离势是上述受主性半导体材料的电离势以下。上述电荷注入层的电子亲和能是上述受主性半导体材料的电子亲和能以下。上述电荷注入层的厚度是5nm以上且比20nm小。

[0048] 由此,能够兼顾电荷注入层变得难以吸收光的情况、以及由电荷注入层产生的激子向与光电变换层的受主性材料的界面扩散到达而摄像装置的灵敏度提高的情况。

[0049] 以下,参照附图对实施方式进行说明。

[0050] 另外,以下说明的实施方式都表示总括性或具体性的例子。以下实施方式中所表示的数值、形状、构成要素、构成要素的配置位置及连接形态、步骤、步骤的顺序等作为一例而并不意欲限定本公开。此外,关于以下实施方式的构成要素中的在独立权利要求中没有记载的构成要素,设为任意的构成要素进行说明。此外,各图并不一定严格地图示。在各图中,关于实质上相同的结构赋予相同的标号,有将重复的说明省略或简化的情况。

[0051] 此外,在本说明书中,表示要素间的关系性的用语、表示要素的形状的用语、以及数值范围不是仅表示严格意义的表现,而是也包含实质上同等的范围、例如几个百分点左

右的差异的表现。

[0052] 此外,在本说明书中,用语“上方”及“下方”不是指绝对性空间识别中的上方(铅直上方)及下方(铅直下方),而是基于层叠结构中的层叠顺序而作为由相对性位置关系规定的用语来使用。另外,“上方”及“下方”等用语只不过是用于指定部件间的相互配置而使用的,不是要限定摄像装置的使用时的姿势。此外,用语“上方”及“下方”不仅应用于将两个构成要素相互隔开间隔而配置从而在两个构成要素之间存在其他构成要素的情况,还应用于将两个构成要素相互密接配置从而两个构成要素相接的情况。

[0053] 此外,在本说明书中,将包含可见光、红外线及紫外线的全体电磁波方便性地表现为“光”。

[0054] (实施方式)

[0055] [光电变换元件]

[0056] 首先,使用图1对本实施方式摄像装置具备的光电变换元件进行说明。本实施方式的光电变换元件是电荷读出方式的光电变换元件。图1是表示本实施方式的光电变换元件10的结构概略剖视图。

[0057] 如图1所示,光电变换元件10具备:作为一对电极的上部电极6及下部电极2,被支承基板1支承;光电变换层4,位于上部电极6与下部电极2之间;电荷阻挡层3,位于下部电极2与光电变换层4之间;以及电荷注入层5,位于光电变换层4与上部电极6之间。在本实施方式中,上部电极6是第1电极的一例,下部电极2是第2电极的一例。

[0058] 光电变换元件10例如以透过上部电极6及电荷注入层5的光向光电变换层4入射的姿势而被使用。

[0059] 以下,对本实施方式的光电变换元件10的各构成要素进行说明。

[0060] 支承基板1是用于支承通常的光电变换元件的基板即可,例如可以是玻璃基板、石英基板、半导体基板或塑料基板等。

[0061] 下部电极2由金属、金属氮化物、金属氧化物或被赋予了导电性的多晶硅等形成。作为金属的例子,可以举出铝、铜、钛及钨等。作为对多晶硅赋予导电性的方法的例子,可以举出杂质的掺入。

[0062] 上部电极6例如是由透明的导电性材料形成的透明电极。作为上部电极6的材料,例如可以举出透明导电性氧化物(TCO:Transparent Conducting Oxide)、ITO(Indium Tin Oxide)、IZO(Indium Zinc Oxide)、AZO(Aluminum-doped Zinc Oxide)、FTO(Fluorine-doped Tin Oxide)、 SnO_2 及 TiO_2 等。另外,上部电极6也可以根据所希望的透射率而适当地将TCO及铝(Al)及金(Au)等金属材料单独地或组合多种来制作。

[0063] 另外,下部电极2及上部电极6的材料并不限于上述的导电性材料,也可以使用其他材料。

[0064] 在下部电极2及上部电极6的制作中,根据使用的材料而使用各种方法。例如,在使用ITO的情况下,可以使用电子束法、溅射法、电阻加热蒸镀法、溶胶凝胶法等化学反应法、氧化铟锡的分散物的涂布等方法。该情况下,在下部电极2及上部电极6的制作中,在将ITO膜成膜之后,可以进一步实施UV-臭氧处理、等离子处理等。

[0065] 光电变换层4包含施主性半导体材料及受主性半导体材料。光电变换层4例如使用有机半导体材料制作。光电变换层4的制作方法例如能够使用由旋涂等实现的涂布法等湿

式方法、或真空蒸镀法等干式方法等。真空蒸镀法是通过在真空下加热而使层的材料气化并堆积到基板上的方法。

[0066] 此外,光电变换层4例如是包含施主性有机半导体材料及受主性有机半导体材料的本体异质(bulk hetero)构造的混合膜。以下,具体地例示施主性有机半导体材料及受主性有机半导体材料。

[0067] 作为施主性有机半导体材料,例如可以举出三芳胺化合物、联苯胺化合物、吡啶啉化合物、苯乙烯胺化合物、脞化合物、三苯甲烷化合物、咪唑化合物、聚硅烷化合物、噻吩化合物、酞菁化合物、萘酞菁化合物、亚酞菁化合物、花青化合物、部花青化合物、氧醇(oxonol)化合物、聚胺化合物、吡啶化合物、吡咯化合物、吡啶化合物、聚芳化合物、缩合芳香族碳环化合物以及作为配体而具有含氮杂环化合物的金属络合物等。

[0068] 缩合芳香族碳环化合物例如是萘衍生物、蒽衍生物、菲衍生物、丁烯衍生物、茈衍生物、茈衍生物及茈蒽衍生物等。

[0069] 作为受主性有机半导体材料,例如可以举出富勒烯、富勒烯衍生物、缩合芳香族碳环化合物、含有氮原子、氧原子、硫原子的5至7元的杂环化合物、聚芳基化合物、茈化合物、环戊二烯化合物、甲硅烷基化合物、作为配体而具有含氮杂环化合物的金属络合物等。

[0070] 富勒烯例如是C₆₀富勒烯及C₇₀富勒烯等。

[0071] 富勒烯衍生物例如是PCBM(苯基C₆₁丁酸甲酯)及ICBA(茈C₆₀双加合物)等。

[0072] 缩合芳香族碳环化合物例如是萘衍生物、蒽衍生物、菲衍生物、丁烯衍生物、茈衍生物、茈衍生物及茈蒽衍生物。

[0073] 含有氮原子、氧原子、硫原子的5至7元的杂环化合物例如是吡啶、吡嗪、嘧啶、哒嗪、三嗪、喹啉、喹喔啉、喹唑啉、酞嗪、噌啉、异喹啉、蝶啶、吡啶、吩嗪、菲咯啉、四唑、吡唑、咪唑、噻唑、恶唑、吡唑、苯并咪唑、苯并三唑、苯并恶唑、苯并噻唑、呋唑、嘌呤、三唑并哒嗪、三唑并嘧啶、四氢茈、恶二唑、咪唑吡啶、吡咯烷、吡咯并吡啶、噻二唑并吡啶、二苯吡庚因(dibenzazepine)及三苯吡庚因(tribenzazepine)等。

[0074] 另外,施主性有机半导体材料及受主性有机半导体材料并不限于上述的例子。只要是能够用干式及湿式的某个方法作为光电变换层而成膜的有机化合物即可,可以使用低分子化合物及高分子化合物作为构成光电变换层4的施主性有机半导体材料及受主性有机半导体材料。

[0075] 此外,光电变换层4也可以包含有机半导体材料以外的半导体材料作为施主性半导体材料及受主性半导体材料。光电变换层4也可以包含硅半导体、化合物半导体、量子点、钙钛矿材料、碳纳米管等或它们的某两种以上的混合物作为半导体材料。

[0076] 光电变换层4中的受主性半导体材料的比例例如是70%以上。此外,在光电变换层4中,施主性半导体材料例如是受主性半导体材料的50%以下。由此,受主性半导体材料与电荷注入层5的接触界面变多,所以能够更显著地得到后述那样的灵敏度提高的效果。另外,材料的比例例如是体积比例,但也可以是重量比例。

[0077] 本实施方式的光电变换元件10具备设在下部电极2与光电变换层4之间的电荷阻挡层3、以及设在上部电极6与光电变换层4之间的电荷注入层5。电荷阻挡层3例如与下部电极2及光电变换层4相接。电荷注入层5例如与上部电极6及光电变换层4相接。

[0078] 作为电荷阻挡层3及电荷注入层5所使用的材料,可以使用具有后述的能带的半导

体材料。电荷阻挡层3及电荷注入层5例如由有机半导体材料形成。形成电荷阻挡层3及电荷注入层5的材料并不限于有机半导体材料,也可以是氧化物半导体或氮化物半导体等,也可以是其复合材料。

[0079] 电荷注入层5可以包含与电荷阻挡层3相同的材料。此外,电荷注入层5的材料可以是与光电变换层4中包含的施主性半导体材料相同的材料。

[0080] 图2是图1所示的光电变换元件的例示性的能带图。在图2中,由矩形表示各层的能带。此外,在图2中,将电子用黑色的圆表示,将空穴用白色的圆表示,示意地表示了电子及空穴的运动的一部分。

[0081] 光电变换层4接受光的照射并在内部生成激子。所生成的激子在光电变换层4中扩散,在受主性半导体材料与施主性半导体材料的界面,分离为电子和空穴。分离后的电子和空穴根据对光电变换层4施加的电场而分别向下部电极2侧或上部电极6侧移动。在对上部电极6与下部电极2之间施加电压以使上部电极6的电位比下部电极2的电位高的情况下,电子向上部电极6侧移动,空穴向下部电极2侧移动。在将光电变换元件10用于摄像装置的情况下,空穴被下部电极2捕获,作为信号电荷而被积蓄到与下部电极2电连接的电荷积蓄节点。以下,对空穴移动到下部电极2侧、作为信号电荷使用空穴的情况进行说明。

[0082] 这里,将吸收光而产生的电子和空穴的对中的电子向另一方的材料提供的材料称作施主材料,将接纳电子的材料称作受主材料。在本实施方式中,施主性半导体材料是施主材料,受主性半导体材料是受主材料。在使用不同的两种有机半导体材料的情况下,哪一方为施主材料、哪一方为受主材料通常由接触界面处的两种有机半导体材料的HOMO (Highest—Occupied—Molecular—Orbital:最高占据分子轨道)及LUMO (Lowest—Unoccupied—Molecular—Orbital:最低未占分子轨道)的能级的相对位置决定。在图2中的表示能带的矩形中,上端是LUMO的能级,下端是HOMO的能级。此外,将真空能级与LUMO的能级之间的能量差称作电子亲和能。此外,将真空能级与HOMO的能级之间的能量差称作电离势。在图2中,越位于下侧,电子亲和能及电离势越大。

[0083] 如图2所示,在光电变换层4所包含的两种半导体材料中,LUMO的能级浅即电子亲和能小的材料成为作为施主材料的施主性半导体材料4A。此外,在光电变换层4所包含的两种半导体材料中,LUMO的能级深即电子亲和能大的材料成为作为受主材料的受主性半导体材料4B。另外,在图2中,将施主性半导体材料4A的能带和受主性半导体材料4B的能带在横向上错开而图示,但这是为了容易观看,不是指施主性半导体材料4A和受主性半导体材料4B在光电变换层4的厚度方向上分开分布。此外,受主性半导体材料4B及电荷注入层5的能带由虚线的矩形表示,但这是为了容易观看,没有与实线的矩形区别的意图。

[0084] 此外,施主性半导体材料4A的电离势例如比受主性半导体材料4B的电离势小。

[0085] 此外,电荷阻挡层3的电子亲和能例如是光电变换层4的受主性半导体材料4B的电子亲和能以下。电荷阻挡层3抑制从下部电极2向光电变换层4的电荷(具体而言是电子)的注入。由此,能够减少对SN比(信噪比)带来不良影响的干扰信号。

[0086] 此外,电荷注入层5的电离势是受主性半导体材料4B的电离势以下。电荷注入层5的电离势也可以比受主性半导体材料4B的电离势小。此外,电荷注入层5的电子亲和能是受主性半导体材料4B的电子亲和能以下。电荷注入层5的电子亲和能也可以比受主性半导体材料4B的电子亲和能小。

[0087] 通过设置这样的具有受主性半导体材料4B的电离势以下的电离势的电荷注入层5,如图2所示,对于通过光的入射而由受主性半导体材料4B生成的激子的一部分而言,在受主性半导体材料4B与电荷注入层5的界面处,空穴向电荷注入层5移动,被分离为电子和空穴。通过在上部电极6与下部电极2之间施加上述那样的电压等,移动到电荷注入层5中的空穴向施主性半导体材料4A移动。即,移动到电荷注入层5中的空穴再次被注入到光电变换层4中。并且,移动到施主性半导体材料4A中的空穴在光电变换层4内跳跃传导,被下部电极2捕获,从而作为信号电荷而被积蓄到电荷积蓄节点。由此,在受主性半导体材料4B与电荷注入层5的界面处分离后的空穴也能够作为信号电荷来利用,所以能够使光电变换元件的灵敏度提高。

[0088] 此外,通过具有这样的能带的电荷注入层5,能够抑制从上部电极6向光电变换层4的电荷(具体而言是空穴)的注入,能够减少对SN比带来不良影响的干扰信号。即,电荷注入层5还具有将来自上部电极6的电荷阻挡的作为电荷阻挡层的功能。

[0089] 此外,从施主性半导体材料4A的电离势中减去电荷注入层5的电离势所得的值小于例如从电荷阻挡层3的电离势中减去施主性半导体材料4A的电离势所得的值。从施主性半导体材料4A的电离势中减去电荷注入层5的电离势所得的值越大,空穴从电荷注入层5向施主性半导体材料4A跳跃移动时的势垒也越大。此外,从电荷阻挡层3的电离势中减去施主性半导体材料4A的电离势所得的值越大,空穴从施主性半导体材料4A向电荷阻挡层3跳跃移动时的势垒也越大。因此,通过上述的电离势的关系,空穴从电荷注入层5向施主性半导体材料4A跳跃时的势垒比空穴从施主性半导体材料4A向电荷阻挡层3跳跃时的势垒小。由此,分离后的空穴从电荷注入层5向施主性半导体材料4A的移动不成为由下部电极2进行的空穴的捕获的限制,所以空穴被有效率地捕获。

[0090] 此外,电荷注入层5的电离势例如是施主性半导体材料4A的电离势以上。由此,分离后的空穴容易从电荷注入层5向施主性半导体材料4A移动。

[0091] 电荷阻挡层3的厚度例如是2nm以上,也可以是5nm以上。由此,容易确保对从下部电极2的电荷的注入进行抑制的功能。此外,电荷阻挡层3的厚度例如是50nm以下,也可以是20nm以下。由此,能够抑制光电变换元件10的光电变换效率的下降。

[0092] 电荷注入层5的厚度例如是2nm以上,也可以是5nm以上。由此,容易确保对从上部电极6的电荷的注入进行抑制的功能。此外,电荷注入层5的厚度例如比50nm小,也可以比20nm小。由此,能够兼顾电荷注入层5变得难以将光吸收的情况、以及由电荷注入层5产生的激子扩散并到达与光电变换层4的受主性半导体材料4B的界面从而摄像装置的灵敏度提高的情况。因此,能够抑制光电变换元件10的光电变换效率的下降。

[0093] 电荷注入层5的光透射率例如是50%以上,也可以是70%以上。由此,能够抑制光电变换元件10的光电变换效率的下降。这里,光透射率是指光电变换层4吸收的波长范围中的光透射率的平均值。

[0094] [摄像装置]

[0095] 以下,使用图3及图4对本实施方式的摄像装置进行说明。图3是表示安装有采用图1所示的光电变换元件10的光电变换部10A的摄像装置100的电路结构的一例的图。此外,图4是表示本实施方式的摄像装置100中的像素24的器件构造的一例的概略剖视图。

[0096] 如图3及图4所示,本实施方式的摄像装置100具备半导体基板40以及多个像素24,

多个像素24分别包含设于半导体基板40的电荷检测电路35、设在半导体基板40上的光电变换部10A、以及与电荷检测电路35及光电变换部10A电连接的电荷积蓄节点34,多个像素24的光电变换部10A包含上述光电变换元件10。即,多个像素24分别具备上部电极6、下部电极2、光电变换层4、电荷注入层5、电荷阻挡层3和电荷积蓄节点34。在本实施方式中,电荷积蓄节点34是电荷积蓄区域的一例。

[0097] 在光电变换部10A中,从光电变换部10A的光入射侧起,依次配置了上部电极6、电荷注入层5、光电变换层4、电荷阻挡层3及下部电极2。电荷注入层5位于光电变换层4的光的入射侧。透过了上部电极6及电荷注入层5的光向光电变换层4入射。因此,在光电变换层4中的电荷注入层5侧容易产生激子。此外,在本实施方式中,光电变换部10A的光入射侧是光电变换部10A的与半导体基板40侧相反的一侧。

[0098] 电荷积蓄节点34积蓄由光电变换部10A得到的电荷,电荷检测电路35检测被积蓄在电荷积蓄节点34中的电荷。另外,设于半导体基板40的电荷检测电路35可以设在半导体基板40上,也可以设在半导体基板40中。

[0099] 如图3所示,摄像装置100具备多个像素24和周边电路。摄像装置100例如是由1个芯片的集成电路实现的有机图像传感器,具有包括二维地排列的多个像素24的像素阵列PA。

[0100] 多个像素24在半导体基板40上二维地排列,即在行方向及列方向上排列,形成作为像素区域的感光区域。在图3中,表示了像素24被排列在2行2列的矩阵上的例子。另外,在图3中,为了图示的方便,省略了用来单独地设定像素24的灵敏度的电路(例如,像素电极控制电路)的图示。此外,摄像装置100也可以是线传感器(line sensor)。该情况下,可以将多个像素24一维地排列,另外,在本说明书中,行方向及列方向是指行及列分别延伸的方向。即,图3中,纸面中的纵向是列方向,横向是行方向。

[0101] 如图3及图4所示,各像素24具备与光电变换部10A及电荷检测电路35电连接的电荷积蓄节点34。电荷检测电路35包括放大晶体管21、复位晶体管22和地址晶体管23。

[0102] 光电变换部10A具备作为像素电极而设置的下部电极2及与像素电极对置的作为对置电极而设置的上部电极6。光电变换部10A包含上述的光电变换元件10。上部电极6经由对置电极信号线26而被供给用来施加规定的偏置电压的电压。

[0103] 下部电极2与放大晶体管21的栅极电极21G连接,由下部电极2收集到的信号电荷被积蓄到位于下部电极2与放大晶体管21的栅极电极21G之间的电荷积蓄节点34。在本实施方式中,信号电荷是空穴。即,电荷积蓄节点34与下部电极2电连接,积蓄在光电变换层4中生成的激子中的空穴。

[0104] 积蓄在电荷积蓄节点34中的信号电荷作为与信号电荷的量对应的电压而被施加到放大晶体管21的栅极电极21G。放大晶体管21将该电压放大,将其作为信号电压而由地址晶体管23有选择地读出。复位晶体管22其源极/漏极电极与下部电极2连接,将积蓄在电荷积蓄节点34中的信号电荷复位。换言之,复位晶体管22将放大晶体管21的栅极电极21G及下部电极2的电位复位。

[0105] 为了在多个像素24中选择性地进行上述的动作,摄像装置100具有电源布线31、垂直信号线27、地址信号线36和复位信号线37,这些线与各像素24分别连接。具体而言,电源布线31与放大晶体管21的源极/漏极电极连接,垂直信号线27与地址晶体管23的源极/漏极

电极连接。地址信号线36与地址晶体管23的栅极电极23G连接。此外,复位信号线37与复位晶体管22的栅极电极22G连接。

[0106] 周边电路包括电压供给电路19、垂直扫描电路25、水平信号读出电路20、多个列信号处理电路29、多个负载电路28和多个差动放大器32。

[0107] 电压供给电路19经由对置电极信号线26而与上部电极6电连接。电压供给电路19通过对上部电极6供给电压而对上部电极6与下部电极2之间赋予电位差。在信号电荷是空穴的情况下,电压供给电路19将上部电极6的电位比下部电极2的电位高那样的电压对上部电极6供给。该情况下,上部电极6为阳极,下部电极2为阴极。另外,在信号电荷是电子的情况下,电压供给电路19将上部电极6的电位比下部电极2的电位低那样的电压对上部电极6供给。该情况下,上部电极6为阴极,下部电极2为阳极。

[0108] 垂直扫描电路25与地址信号线36及复位信号线37连接,以行单位来选择在各行中配置的多个像素24,进行信号电压的读出及下部电极2的电位的复位。作为源极跟随器电源的电源布线31对各像素24供给规定的电源电压。水平信号读出电路20与多个列信号处理电路29电连接。列信号处理电路29经由对应于各列的垂直信号线27而与配置在各列中的像素24电连接。负载电路28与各垂直信号线27电连接。负载电路28和放大晶体管21形成源极跟随器电路。

[0109] 多个差动放大器32对应于各列而设置。差动放大器32的反相输入端子与对应的垂直信号线27连接。此外,差动放大器32的输出端子经由对应于各列的反馈线33而与像素24连接。

[0110] 垂直扫描电路25通过地址信号线36将对地址晶体管23的通断进行控制的行选择信号向地址晶体管23的栅极电极23G施加。由此,读出对象的行被扫描并选择。信号电压被从所选择的行的像素24向垂直信号线27读出。此外,垂直扫描电路25经由复位信号线37将对复位晶体管22的通断进行控制的复位信号向复位晶体管22的栅极电极22G施加。由此,成为复位动作的对象的像素24的行被选择。垂直信号线27将被从垂直扫描电路25所选择的像素24读出的信号电压向列信号处理电路29传递。

[0111] 列信号处理电路29进行以相关双采样为代表的噪声抑制信号处理及模拟数字变换(AD变换)等。

[0112] 水平信号读出电路20从多个列信号处理电路29将信号依次向水平共通信号线(未图示)读出。

[0113] 差动放大器32经由反馈线33而与复位晶体管22的漏极电极连接。因而,差动放大器32在反相输入端子中接收地址晶体管23的输出值。差动放大器32进行反馈动作,以使放大晶体管21的栅极电位成为规定的反馈电压。此时,差动放大器32的输出电压值是0V或0V附近的正电压。反馈电压是指差动放大器32的输出电压。

[0114] 如图4所示,像素24包括半导体基板40、电荷检测电路35、光电变换部10A和电荷积蓄节点34(参照图3)。

[0115] 半导体基板40可以是在形成感光区域的一侧的表面设有半导体层的绝缘性基板等,例如是p型硅基板。半导体基板40具有杂质区域21D、21S、22D、22S及23S、以及用于像素24间的电分离的元件分离区域41。杂质区域21D、21S、22D、22S及23S例如是n型区域。这里,元件分离区域41设在杂质区域21D与杂质区域22D之间。由此,抑制了在电荷积蓄节点34中

积蓄的信号电荷的泄漏。另外,元件分离区域41例如通过在规定的注入条件下进行受主的离子注入而形成。

[0116] 杂质区域21D、21S、22D、22S及23S例如是形成在半导体基板40内的扩散区域。如图4所示,放大晶体管21包括杂质区域21S及杂质区域21D和栅极电极21G。杂质区域21S及杂质区域21D分别作为放大晶体管21的例如源极区域及漏极区域发挥功能。在杂质区域21S及杂质区域21D之间形成放大晶体管21的沟道区域。

[0117] 同样,地址晶体管23包括杂质区域23S及杂质区域21S以及与地址信号线36连接的栅极电极23G。在该例中,放大晶体管21及地址晶体管23通过共用杂质区域21S而相互被电连接。杂质区域23S作为地址晶体管23的例如源极区域发挥功能。杂质区域23S与图3所示的垂直信号线27连接。

[0118] 复位晶体管22包括杂质区域22D及22S以及与复位信号线37连接的栅极电极22G。杂质区域22S作为复位晶体管22的例如源极区域发挥功能。杂质区域22S与图3所示的反馈线33连接。

[0119] 在半导体基板40,以将放大晶体管21、地址晶体管23及复位晶体管22覆盖的方式层叠有层间绝缘层50。

[0120] 此外,在层间绝缘层50中,可以配置布线层(未图示)。布线层例如由铜等金属形成,例如在其一部分中可以包含上述的垂直信号线27等布线。层间绝缘层50中的绝缘层的数量及配置在层间绝缘层50中的布线层的数量能够任意地设定。

[0121] 在层间绝缘层50中,配置与放大晶体管21的栅极电极21G连接的接触插塞53、与复位晶体管22的杂质区域22D连接的接触插塞54、与下部电极2连接的接触插塞51、以及将接触插塞51、接触插塞54和接触插塞53连接的布线52。由此,复位晶体管22的杂质区域22D与放大晶体管21的栅极电极21G电连接。在图4所例示的结构中,接触插塞51、53及54、布线52、放大晶体管21的栅极电极21G、以及复位晶体管22的杂质区域22D构成电荷积蓄节点34的至少一部分。

[0122] 电荷检测电路35检测被下部电极2捕获到的信号电荷,输出信号电压。电荷检测电路35包括放大晶体管21、复位晶体管22和地址晶体管23,形成于半导体基板40。

[0123] 放大晶体管21包括形成在半导体基板40内且分别作为漏极电极及源极电极发挥功能的杂质区域21D及杂质区域21S、形成在半导体基板40上的栅极绝缘层21X、以及形成在栅极绝缘层21X上的栅极电极21G。

[0124] 复位晶体管22包括形成在半导体基板40内且分别作为漏极电极及源极电极发挥功能的杂质区域22D及杂质区域22S、形成在半导体基板40上的栅极绝缘层22X、以及形成在栅极绝缘层22X上的栅极电极22G。

[0125] 地址晶体管23包括形成在半导体基板40内且分别作为漏极电极及源极电极发挥功能的杂质区域21S及23S、形成在半导体基板40上的栅极绝缘层23X、以及形成在栅极绝缘层23X上的栅极电极23G。杂质区域21S与放大晶体管21及地址晶体管23串联地连接。

[0126] 在层间绝缘层50上,配置有上述的光电变换部10A。换言之,在本实施方式中,在半导体基板40上形成有构成像素阵列PA的多个像素24。并且,二维地配置在半导体基板40上的多个像素24形成感光区域。连接起来的两个像素24间的距离(即像素间距)例如可以是 $2\mu\text{m}$ 左右。

[0127] 光电变换部10A具备上述的光电变换元件10的构造。

[0128] 在光电变换部10A的上方形成有滤色器60,在其上方形成有微透镜61。滤色器60例如作为通过布图而形成的片上滤色器(on chip color filter)而形成。滤色器60的材料采用分散有染料或颜料的感光性树脂等。微透镜61例如作为片上微透镜(on chip microlens)而形成。微透镜61的材料采用紫外线感光材料等。

[0129] 摄像装置100能够采用通常的半导体制造工艺。特别是,在使用硅基板作为半导体基板40的情况下,能够通过利用各种硅半导体工艺来制造。

[0130] 摄像装置100可以在将多个像素24例如按每个像素行依次曝光而读出信号的卷帘快门(rolling shutter)方式下动作,也可以在使多个像素24的曝光期间统一的全局快门(global shutter)方式下动作。在以卷帘快门方式动作的情况下,电压供给电路19例如在摄像时保持对上部电极6供给使光电变换部10A产生灵敏度那样的第1电压的状态,按每个像素行依次进行信号电荷的读出动作。此外,在以全局快门方式动作的情况下,电压供给电路19例如在曝光期间中对上部电极6供给第1电压,在非曝光期间中对上部电极6供给不使光电变换部10A产生灵敏度那样的第2电压。在该非曝光期间中,按每个像素行依次进行信号电荷的读出动作。另外,摄像装置100的读出动作并不限于这样的动作,能够应用公知的摄像装置的读出动作。

[0131] 另外,摄像装置100检测的信号电荷也可以是电子。该情况下,与下部电极2电连接的电荷积蓄节点34积蓄电子。图5是本实施方式的另一光电变换元件的例示性的能带图。在图5中,将各层的能带用矩形表示。此外,在图5中,将电子用黑色的圆表示,将空穴用白色的圆表示,示意地表示了电子及空穴的运动的一部分。另外,在图5中,将施主性半导体材料4A的能带和受主性半导体材料4B的能带在横向上错开而进行了图示,但这是为了容易观察,并不意味着施主性半导体材料4A和受主性半导体材料4B在光电变换层4C的厚度方向上分开而分布。此外,施主性半导体材料4A及电荷注入层5A的能带由虚线的矩形表示,这也是为了容易观看,没有与实线的矩形区别的意图。

[0132] 在图5中,作为本实施方式的摄像装置中的光电变换元件的另一例,表示了代替上述的光电变换元件10中的光电变换层4、电荷阻挡层3及电荷注入层5而具备光电变换层4C、电荷阻挡层3A、电荷注入层5A的光电变换元件的能带。

[0133] 电荷阻挡层3A的电离势例如是光电变换层4C的施主性半导体材料4A的电离势以上。电荷阻挡层3A抑制从下部电极2向光电变换层4C的电荷(具体而言是空穴)的注入。由此,能够减少对SN比带来不良影响的干扰信号。

[0134] 此外,电荷注入层5A的电子亲和能是施主性半导体材料4A的电子亲和能以上。电荷注入层5A的电子亲和能也可以比施主性半导体材料4A的电子亲和能大。此外,电荷注入层5A的电离势是施主性半导体材料4A的电离势以上。电荷注入层5A的电离势也可以比施主性半导体材料4A的电离势大。

[0135] 通过设置这样的具有施主性半导体材料4A的电子亲和能以上的电子亲和能的电荷注入层5A,如图5所示,对于通过光的入射而在施主性半导体材料4A中生成的激子的一部分而言,在施主性半导体材料4A与电荷注入层5A的界面处,电子向电荷注入层5A移动,从而被分离为电子和空穴。这样,与上述的光电变换元件10同样的机理,移动到电荷注入层5A中的电子穿过受主性半导体材料4B而被下部电极2捕获,作为信号电荷而被积蓄到电荷积

蓄节点。由此,在施主性半导体材料4A与电荷注入层5A的界面处分离后的电子也能够作为信号电荷来利用,所以能够使光电变换元件10的灵敏度提高。

[0136] 此外,通过具有这样的能带的电荷注入层5A,能够抑制从上部电极6向光电变换层4C的电荷(具体而言是电子)的注入,能够减少对SN比带来不良影响的干扰信号。

[0137] 此外,从受主性半导体材料4B的电子亲和能中减去电荷注入层5A的电子亲和能而得到的值例如比从电荷阻挡层3A的电子亲和能中减去受主性半导体材料4B的电子亲和能而得到的值大。从受主性半导体材料4B的电子亲和能中减去电荷注入层5A的电子亲和能而得到的值越小,电子从电荷注入层5A向受主性半导体材料4B跳跃并移动时的势垒越大。此外,从电荷阻挡层3A的电子亲和能中减去受主性半导体材料4B的电子亲和能而得到的值越小,电子从受主性半导体材料4B向电荷阻挡层3A跳跃而移动时的势垒越大。因此,通过上述的电子亲和能的关系,电子从电荷注入层5A向受主性半导体材料4B跳跃时的势垒变得比电子从受主性半导体材料4B向电荷阻挡层3A跳跃时的势垒小。由此,分离后的电子从电荷注入层5向受主性半导体材料4B的移动不成为由下部电极2进行的电子的捕获的限制,所以电子被有效率地捕获。

[0138] 此外,电荷注入层5A的电子亲和能例如是受主性半导体材料4B的电子亲和能以下。由此,分离后的电子容易从电荷注入层5A向受主性半导体材料4B移动。

[0139] 此外,光电变换层4C中的施主性半导体材料4A的比例例如是70%以上。此外,在光电变换层4C中,受主性半导体材料4B例如是施主性半导体材料4A的50%以下。由此,施主性半导体材料4A与电荷注入层5A的接触界面变多,所以能够更显著地得到灵敏度提高的效果。另外,材料的比例例如是体积比例,但也可以是重量比例。

[0140] 实施例

[0141] 以下,通过实施例具体地说明本公开的摄像装置中具备的光电变换元件,但本公开完全不仅限于以下的实施例。详细地讲,制作本公开的实施方式的摄像装置中具备的光电变换元件及用于特性比较的光电变换元件,并测定了光谱灵敏度。

[0142] (光电变换元件的制作)

[0143] [实施例1]

[0144] 作为支承基板,使用成膜有TiN的基板。将功函数为4.7eV的TiN作为下部电极,通过在下部电极上用真空蒸镀法成膜9,9'-[1,1'-联苯]-4,4'-二基双[3,6-双(1,1-二甲基乙基)]-9H-咔唑(9,9'-[1,1'-Biphenyl]-4,4'-diylbis[3,6-bis(1,1-dimethyl ethyl)]-9H-carbazole)而形成了电荷阻挡层。接着,在电荷阻挡层上,作为光电变换层的材料,采用作为施主性半导体材料的亚酞菁和作为受主性半导体材料的富勒烯C60,通过真空蒸镀法一起蒸镀,形成了光电变换层。施主性半导体材料与受主性半导体材料的体积比是1:3。此外,此时得到的光电变换层的膜厚大约是500nm。此外,作为亚酞菁,采用作为中心金属而具有硼(B)、氯离子作为配体而与B配位了的亚酞菁。

[0145] 接着,在光电变换层上,通过真空蒸镀法,经由金属制荫罩(shadow mask),作为电荷注入层的材料而将亚酞菁蒸镀以使其成为5nm,由此形成了电荷注入层。

[0146] 接着,在电荷注入层上,作为上部电极而将ITO膜通过溅射法以30nm的膜厚形成后,进一步作为封闭膜而将Al₂O₃膜通过原子层沉积法形成在上部电极上,由此得到了光电变换元件。

[0147] [实施例2]

[0148] 除了作为电荷注入层的材料,除了代替亚酞菁而使用9,9'-[1,1'-联苯]-4,4'-二基双[3,6-双(1,1-二甲基乙基)]-9H-咔唑以外,进行与实施例1同样的工序,得到光电变换元件。

[0149] [比较例1]

[0150] 除了不形成电荷注入层而在光电变换层上直接形成上部电极以外,进行与实施例1同样的工序,得到光电变换元件。

[0151] (材料的电离势及电子亲和能的测定)

[0152] 对于在实施例1、实施例2及比较例1中使用的各材料,测定了电离势及电子亲和能。

[0153] 在电离势的测定中,准备了在成膜有ITO的玻璃基板上成膜了在实施例1、实施例2及比较例1中使用的各材料的试料。接着,利用大气中光电子分光装置(AC-3,由理研计器(Riken Keiki)制造)测定改变了紫外线照射的能量时的光电子数,将开始检测到光电子的能量位置作为电离势。

[0154] 在电子亲和能的测定中,首先,准备了在石英基板上成膜有在实施例1、实施例2及比较例1中使用的各材料的试料。接着,对于所准备的试料,利用分光光度计(U4100,由日立高科技(Hitachi High Technology)制造)测定吸收光谱,根据所得到的吸收光谱的吸收边缘的结果,计算出光学带隙。通过在上述电离势的测定中得到的电离势与计算出的光学带隙的减法运算,估计出电子亲和能。

[0155] 将在实施例1、实施例2及比较例1中使用的各材料的电离势及电子亲和能表示在表1中。

[0156] [表1]

层		材料	电离势	电子亲和能
			[eV]	[eV]
电荷阻挡层		9,9'-[1,1'-联苯]-4,4'-二基双[3,6-双(1,1-二甲基乙基)]-9H-咔唑	5.8	2.7
[0157] 光电变换层	受主性半导体材料	C60 富勒烯	6.2	4.2
	施主性半导体材料	亚酞菁	5.5	3.4
电荷注入层	实施例 1	亚酞菁	5.5	3.4
	实施例 2	9,9'-[1,1'-联苯]-4,4'-二基双[3,6-双(1,1-二甲基乙基)]-9H-咔唑	5.8	2.7

[0158] 如表1所示,在实施例1及实施例2的光电变换元件中,电荷注入层的电离势是受主性半导体材料的电离势以下,电荷注入层的电子亲和能是受主性半导体材料的电子亲和能以下。此外,在实施例1及实施例2的光电变换元件中,从施主性半导体材料的电离势减去电荷注入层的电离势所得的值是0以下,小于从电荷阻挡层的电离势减去施主性半导体材料的电离势所得的值。

[0159] (光谱灵敏度的测定)

[0160] 对于实施例1、实施例2及比较例1的光电变换元件,作为光谱灵敏度的指标而测定了外部量子效率。具体而言,将光电变换元件导入到能够密闭在氮气气氛下的密闭盒

(glovebox)中的测定工具中,利用光谱灵敏度测定装置(由分光计器(bunkoukeiki)制造),在施加了5V的电压的条件下,测定了500nm的光电变换元件的外部量子效率。此外,在外部量子效率的测定中,以使上部电极的电位比下部电极的电位高的方式施加了电压。即,在电子向上部电极移动、空穴向下部电极移动的条件下,测定了光电变换元件的外部量子效率。并且,通过以下的式子,计算出作为相对于比较例1的外部量子效率的比的相对外部量子效率。

[0161] 相对外部量子效率(%) = 光电变换元件的外部量子效率/比较例1的外部量子效率 × 100

[0162] 将实施例1、实施例2及比较例1的光电变换元件的相对外部量子效率的测定结果表示在表2中。

[0163] [表2]

	电荷注入层	相对外部量子效率
		[%]
比较例 1	无	100
[0164] 实施例 1	亚酞菁	108
实施例 2	9, 9'- [1, 1'-联苯] -4, 4'-二基双 [3, 6-双 (1, 1-二甲基乙基)] -9H-咔唑	105

[0165] 如表2所示,在实施例1及实施例2中,与比较例1相比,相对外部量子效率高。可以认为这是因为,实施例1及实施例2的光电变换元件,其电荷注入层的电离势是受主性半导体材料的电离势以下,因此在电荷注入层与受主性半导体材料之间分离后的空穴对灵敏度做出贡献,与没有形成电荷注入层的比较例1相比能得到高灵敏度。

[0166] 以上表示通过本公开的光电变换元件的结构能够实现灵敏度高的光电变换元件。

[0167] 以上,基于实施方式及实施例对本公开的摄像装置进行了说明,但本公开并不限定于这些实施方式及实施例。只要不脱离本公开的主旨,对实施方式及实施例施以本领域技术人员想到的各种变形而得到的形态、以及将实施方式及实施例的一部分构成要素组合而构建的其他形态也包含在本公开的范围中。

[0168] 工业实用性

[0169] 本公开的摄像装置能够应用于医疗用摄像机、监视用摄像机、车载用摄像机、测距摄像机、显微镜摄像机、无人机用摄像机、机器人用摄像机等各种各样的摄像机系统及传感器系统。

[0170] 标号说明

[0171] 1 支承基板

[0172] 2 下部电极

[0173] 3、3A 电荷阻挡层

[0174] 4、4C 光电变换层

[0175] 4A 施主性半导体材料

[0176] 4B 受主性半导体材料

[0177] 5、5A 电荷注入层

[0178] 6 上部电极

- [0179] 10 光电变换元件
- [0180] 10A 光电变换部
- [0181] 19 电压供给电路
- [0182] 20 水平信号读出电路
- [0183] 21 放大晶体管
- [0184] 22 复位晶体管
- [0185] 23 地址晶体管
- [0186] 21D、21S、22D、22S、23S 杂质区域
- [0187] 21G、22G、23G 栅极电极
- [0188] 21X、22X、23X 栅极绝缘层
- [0189] 24 像素
- [0190] 25 垂直扫描电路
- [0191] 26 对置电极信号线
- [0192] 27 垂直信号线
- [0193] 28 负载电路
- [0194] 29 列信号处理电路
- [0195] 31 电源布线
- [0196] 32 差动放大器
- [0197] 33 反馈线
- [0198] 34 电荷积蓄节点
- [0199] 35 电荷检测电路
- [0200] 36 地址信号线
- [0201] 37 复位信号线
- [0202] 40 半导体基板
- [0203] 41 元件分离区域
- [0204] 50 层间绝缘层
- [0205] 51、53、54 接触插塞
- [0206] 52 布线
- [0207] 60 滤色器
- [0208] 61 微透镜
- [0209] 100 摄像装置

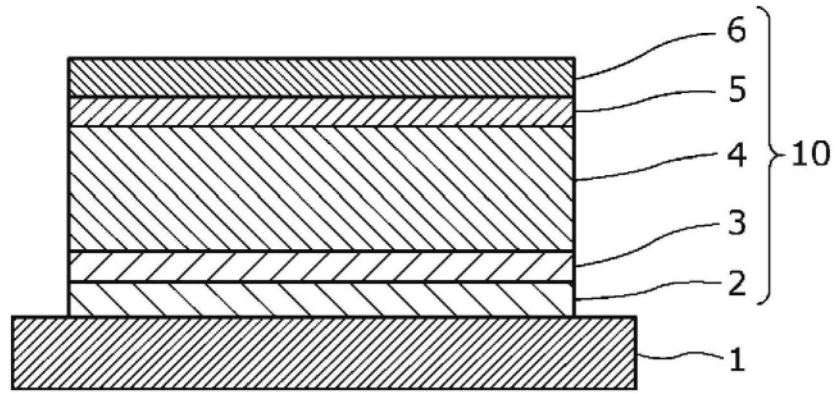


图1

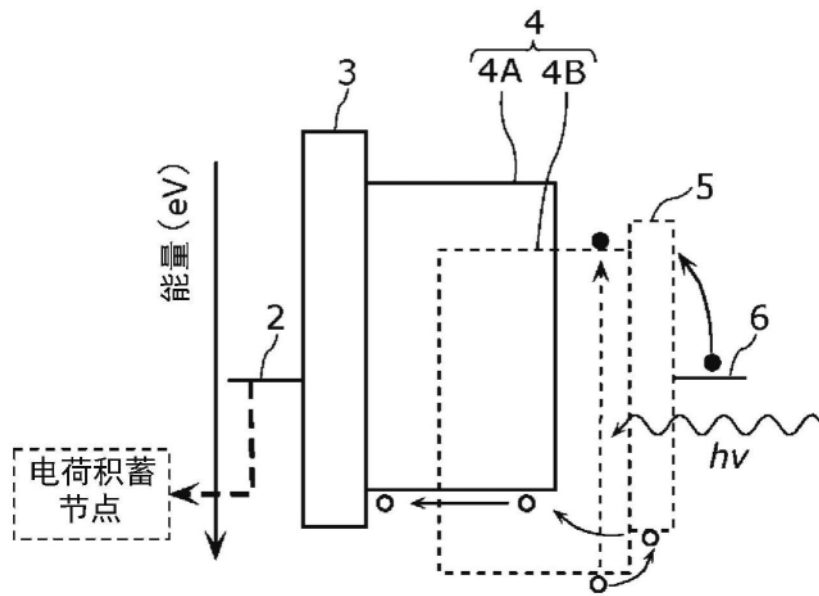


图2

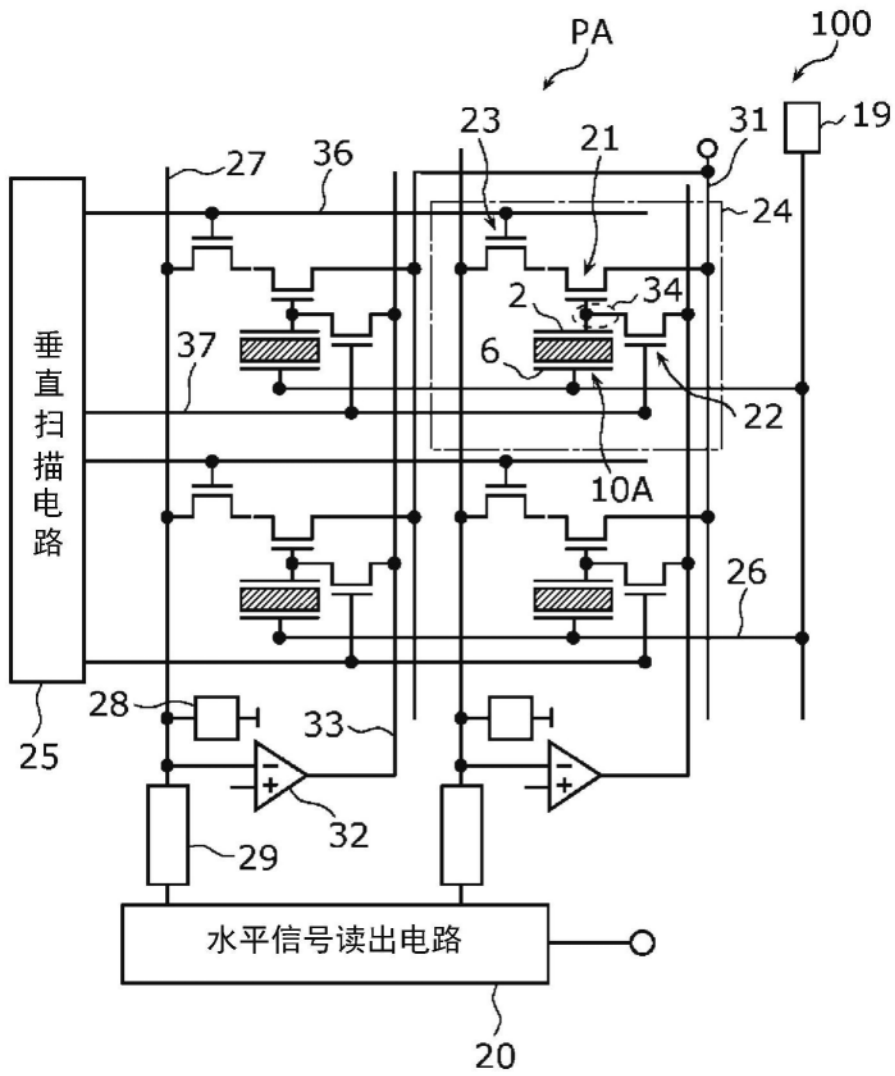


图3

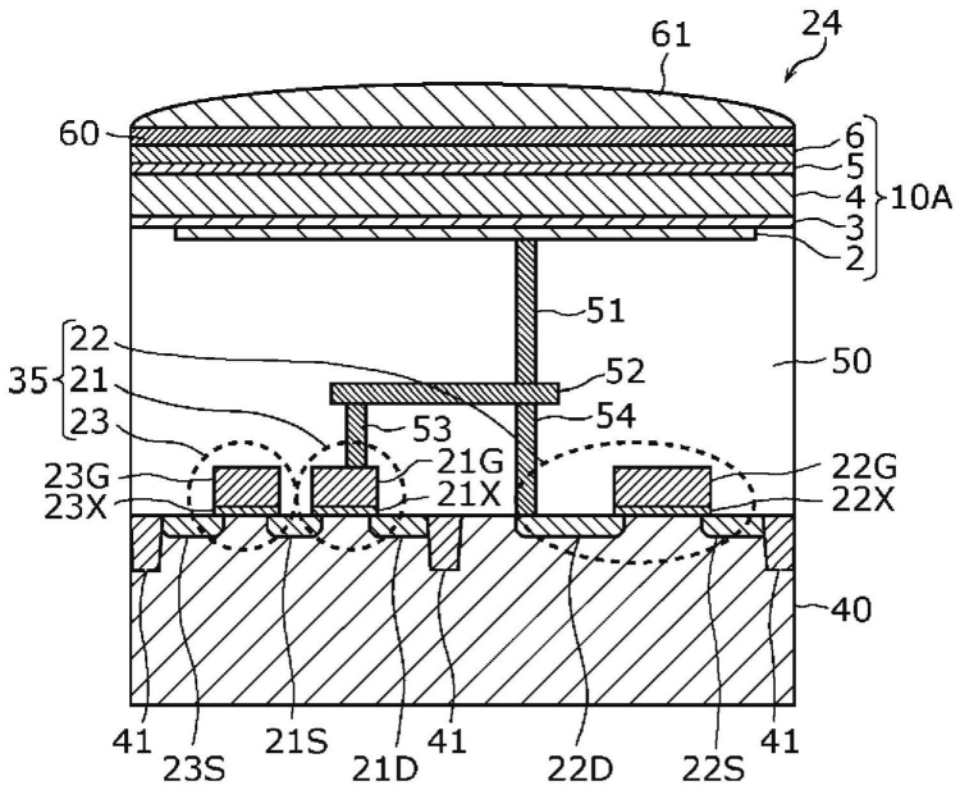


图4

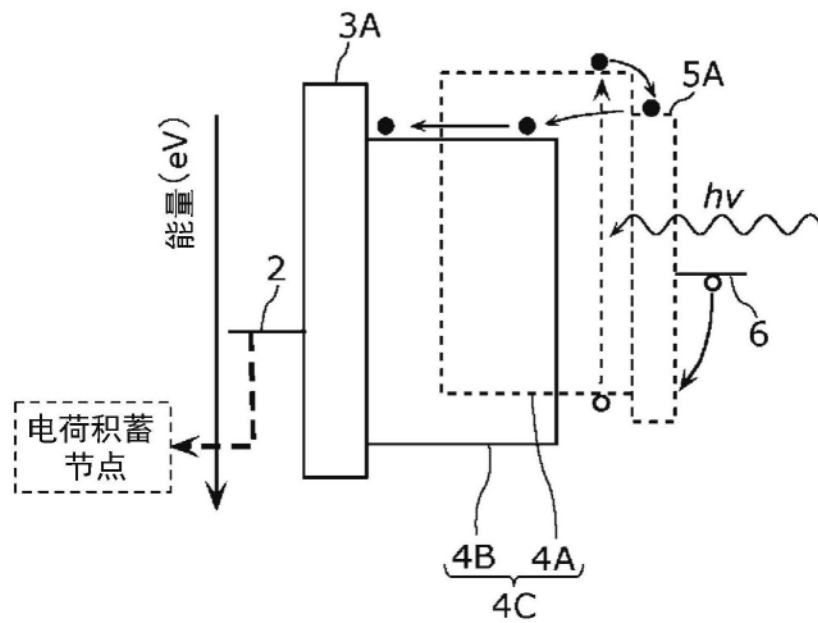


图5