

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-5423  
(P2017-5423A)

(43) 公開日 平成29年1月5日(2017.1.5)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/378 (2011.01)	HO4N 5/335 780	4M118
HO1L 27/146 (2006.01)	HO1L 27/14 C	5C024
HO1L 31/10 (2006.01)	HO1L 31/10 G	5F849
HO4N 5/374 (2011.01)	HO4N 5/335 740	

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号 特願2015-115833 (P2015-115833)  
(22) 出願日 平成27年6月8日 (2015.6.8)

(71) 出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区新宿四丁目1番6号  
(74) 代理人 100125689  
弁理士 大林 章  
(74) 代理人 100128598  
弁理士 高田 聖一  
(74) 代理人 100121108  
弁理士 高橋 太朗  
(72) 発明者 小出 泰紀  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
Fターム(参考) 4M118 AA06 AB01 BA05 CA14 CB05  
CB06 CB07 GB01 GB07 GB09  
GD04 GD07

最終頁に続く

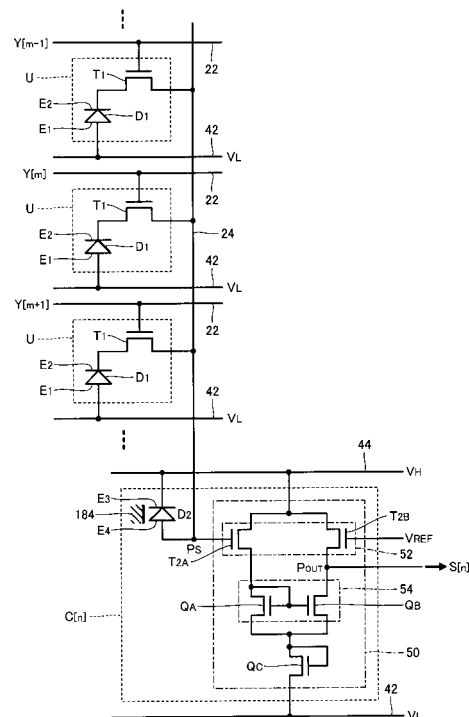
(54) 【発明の名称】 撮像装置および電子機器

(57) 【要約】

【課題】複数の受光素子の受光量の検出精度を均一化する。

【解決手段】撮像装置は、検出線24に接続された複数の単位回路Uと、信号出力回路とを具備し、複数の単位回路Uの各々は、配線42に接続された電極E1と、電極E2とを含む受光素子D1と、電極E2と検出線24との電気的な接続を制御するトランジスタT1とを含み、信号出力回路は、配線44に接続された電極E3と、電極E4とを含む遮光状態の受光素子D2と、配線42と配線44との間で受光素子D1および受光素子D2が逆バイアス状態にあるときに、電極E2と電極E4との間の検出点PSの電位に応じた検出信号S[n]を出力する検出回路50を含む。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

検出線に接続された複数の単位回路と、  
 信号出力回路とを具備し、  
 前記複数の単位回路の各々は、  
 第 1 配線に接続された第 1 電極と、第 2 電極とを含む第 1 受光素子と、  
 前記第 2 電極と前記検出線との電気的な接続を制御する第 1 トランジスターとを含み、  
 前記信号出力回路は、  
 第 2 配線に接続された第 3 電極と、第 4 電極とを含む遮光状態の第 2 受光素子と、  
 前記第 1 配線と前記第 2 配線との間で前記第 1 受光素子および前記第 2 受光素子が逆バ  
 イア状態にあるときに、前記第 2 電極と前記第 4 電極との間の検出点の電位に応じた検  
 出信号を出力する検出回路とを含む  
 撮像装置。

## 【請求項 2】

前記検出回路は、前記検出点にゲートが接続された第 2 トランジスターを含む  
 請求項 1 の撮像装置。

## 【請求項 3】

前記検出回路は、前記第 2 トランジスターを含む差動トランジスター対を具備する差動  
 増幅回路である  
 請求項 2 の撮像装置。

## 【請求項 4】

前記複数の単位回路は、相異なる検出線に接続された複数列に配列され、  
 前記信号出力回路は、前記複数列の各々について、前記第 2 受光素子と前記検出回路と  
 を含む  
 請求項 1 から請求項 3 の何れかの撮像装置。

## 【請求項 5】

前記複数の単位回路は、相異なる検出線に接続された複数列に配列され、  
 前記信号出力回路は、  
 出力線と、  
 前記複数列の各々に対応して設置されて前記出力線と当該列の前記検出線との電気的な  
 接続を制御する第 3 トランジスターと、  
 前記第 3 トランジスターを順次にオン状態に制御する列選択回路と、  
 前記第 4 電極が前記出力線に接続された前記第 2 受光素子と、  
 前記出力線上の前記検出点の電位に応じた検出信号を出力する前記検出回路とを含む  
 請求項 1 から請求項 3 の何れかの撮像装置。

## 【請求項 6】

前記複数の単位回路は、相異なる検出線に接続された複数列に配列され、  
 前記信号出力回路は、  
 所定数の出力線および共通回路と、  
 前記複数列の各々に対応して設置された第 3 トランジスターと、  
 前記複数列を前記所定数単位で区分したグループ毎に前記第 3 トランジスターを順次に  
 オン状態に制御する列選択回路とを含み、  
 前記各グループの前記所定数の検出線は、前記第 3 トランジスターを介して相異なる前  
 記出力線に接続され、  
 前記所定数の共通回路の各々は、  
 当該共通回路に対応する前記出力線に前記第 4 電極が接続された前記第 2 受光素子と、  
 当該出力線上の前記検出点の電位に応じた検出信号を出力する前記検出回路とを含む  
 請求項 1 から請求項 3 の何れかの撮像装置。

## 【請求項 7】

前記第 1 配線には、第 1 電位と第 2 電位とが選択的に供給され、

前記第1トランジスタは、前記第1配線にゲートが接続され、当該第1配線に前記第1電位が供給された場合に、前記第2電極と前記検出線とを電氣的に接続させるオン状態となる

請求項1から請求項6の何れかの撮像装置。

【請求項8】

請求項1から請求項7の何れかの撮像装置を具備する電子機器。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、複数の受光素子を利用した撮像に関する。

【背景技術】

【0002】

特許文献1には、複数の単位素子を行列状に配列した光電変換装置が開示されている。複数の単位素子の各々は、受光量に応じた電荷を発生する受光素子と、受光素子の一端の電圧に応じた検出信号を生成する増幅用のトランジスタとを包含する。

【先行技術文献】

【特許文献】

【0003】

20

【特許文献1】特開2012-199485号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献1の技術では、増幅用のトランジスタが単位素子毎に形成される。したがって、各単位素子のトランジスタの閾値電圧等の特性の誤差に起因して各受光素子の受光量の検出精度（受光感度）にばらつきが発生するという問題がある。以上の事情を考慮して、本発明は、複数の受光素子の受光量の検出精度を均一化することを目的とする。

【課題を解決するための手段】

【0005】

30

以上の課題を解決するために、本発明の好適な態様に係る撮像装置は、検出線に接続された複数の単位回路と、信号出力回路とを具備し、複数の単位回路の各々は、第1配線に接続された第1電極と、第2電極とを含む第1受光素子と、第2電極と検出線との電氣的な接続を制御する第1トランジスタとを含み、信号出力回路は、第2配線に接続された第3電極と、第4電極とを含む遮光状態の第2受光素子と、第1配線と第2配線との間で第1受光素子および第2受光素子が逆バイアス状態にあるときに、第2電極と第4電極との間の検出点の電位に応じた検出信号を出力する検出回路とを含む。以上の構成では、第1配線と第2配線との間で第1受光素子および第2受光素子が逆バイアス状態にあるときの検出点の電位（すなわち、第1配線と第2配線との間の電圧を第1受光素子と第2受光素子とで分割した電位）に応じた検出信号が出力されるから、各単位回路の第1受光素子の受光量を高精度に検出できる。また、複数の単位回路について第2受光素子が共用されるから、第1受光素子および第2受光素子の双方が単位回路毎に設置された構成と比較して、第1受光素子の受光量の検出精度を複数の単位回路にわたり均一化することが可能である。

40

【0006】

本発明の好適な態様において、検出回路は、検出点にゲートが接続された第2トランジスタを含む。例えば、検出回路を構成する差動増幅回路の差動トランジスタ対に第2トランジスタが利用される。以上の構成では、検出点の電位を検出するための第2トランジスタが複数の単位回路について共用されるから、第2トランジスタを単位回路毎に設置した構成と比較して、第1受光素子の受光量の検出精度を複数の単位回路にわたり

50

均一化することが可能である。

【0007】

本発明の第1態様において、複数の単位回路は、相異なる検出線に接続された複数列に配列され、信号出力回路は、複数列の各々について、第2受光素子と検出回路とを含む。また、本発明の第2態様において、複数の単位回路は、相異なる検出線に接続された複数列に配列され、信号出力回路は、出力線と、複数列の各々に対応して設置されて出力線と当該列の検出線との電気的な接続を制御する第3トランジスタと、第3トランジスタを順次にオン状態に制御する列選択回路と、第4電極が出力線に接続された第2受光素子と、出力線上の検出点の電位に応じた検出信号を出力する検出回路とを含む。第1態様では、複数列の各々について第2受光素子と検出回路とが設置されるから、第2態様と比較して各第1受光素子の受光量を高速に検出できるという利点がある。他方、第2態様では、複数列にわたり共通回路が共用されるから、第1態様と比較して信号出力回路の構成が簡素化されるという利点がある。

10

【0008】

本発明の第3態様において、複数の単位回路は、相異なる検出線に接続された複数列に配列され、信号出力回路は、所定数の出力線および共通回路と、複数列の各々に対応して設置された第3トランジスタと、複数列を所定数単位で区分したグループ毎に第3トランジスタを順次にオン状態に制御する列選択回路とを含み、各グループの所定数の検出線は、第3トランジスタを介して相異なる出力線に接続され、所定数の共通回路の各々は、当該共通回路に対応する出力線に第4電極が接続された第2受光素子と、当該出力線上の検出点の電位に応じた検出信号を出力する検出回路とを含む。以上の態様では、各第1受光素子の受光量を高速に検出できるという前述の第1態様の利点と、信号出力回路の構成が簡素化されるという第2態様の利点とを両立することが可能である。

20

【0009】

本発明の好適な態様において、第1配線には、第1電位と第2電位とが選択的に供給され、第1トランジスタは、第1配線にゲートが接続され、当該第1配線に第1電位が供給された場合に、第2電極と検出線とを電気的に接続させるオン状態となる。以上の態様では、第1受光素子の第1電極に接続された第1配線が第1トランジスタの制御に兼用されるから、第1配線とは別個の配線で第1トランジスタを制御する構成と比較して撮像装置の構成が簡素化されるという利点がある。

30

【0010】

なお、本出願において、要素Aと要素Bとが電気的に接続された状態とは、要素Aと要素Bとが同等の論理状態（設計概念上の電位）に設定され得ることを意味する。具体的には、要素Aと要素Bとが配線を介して直接に接続された状態のほか、抵抗素子やスイッチング素子等の電気素子を介して間接的に接続された状態も、要素Aと要素Bとが電気的に接続された状態に包含される。すなわち、要素Aの電位と要素Bの電位とが僅かに相違していても、回路上で同等の論理として取扱われる場合には、要素Aと要素Bとは電気的に接続された状態と解釈できる。したがって、例えば、第1トランジスタがオン状態に維持された状態では、第1受光素子と検出線とは相互に電気的に接続された状態となる。

40

【0011】

以上の各態様に係る撮像装置は、各種の電子機器に利用される。電子機器の典型例は、被写体の画像（静止画や動画）を撮像する映像機器であるが、例えば生体の静脈像の撮像により生体情報を測定する生体情報測定装置にも前述の各態様に係る撮像装置が好適に利用される。

【図面の簡単な説明】

【0012】

【図1】第1実施形態の撮像システムの断面図である。

【図2】第1実施形態の撮像装置の電気的な構成図である。

【図3】行選択回路の動作の説明図である。

【図4】単位回路の構成図である。

50

【図 5】共通回路の構成図である。

【図 6】受光素子の状態（逆バイアス状態）の説明図である。

【図 7】対比例における単位回路の構成図である。

【図 8】第 2 実施形態の撮像装置の電氣的な構成図である。

【図 9】第 2 実施形態における列選択回路の動作の説明図である。

【図 10】第 3 実施形態の撮像装置の電氣的な構成図である。

【図 11】第 3 実施形態における列選択回路の動作の説明図である。

【図 12】第 4 実施形態における単位回路の構成図である。

【図 13】第 4 実施形態の他の態様における単位回路の構成図である。

【図 14】変形例の構成図である。

10

【発明を実施するための形態】

【0013】

< 第 1 実施形態 >

図 1 は、本発明の第 1 実施形態に係る撮像システム 100 の構成図である。第 1 実施形態の撮像システム 100 は、被写体 200 を撮像する機器であり、図 1 に例示される通り、照明部 12 と集光部 14 と遮光部 16 と撮像装置 18 とを具備する。撮像装置 18 と被写体 200 との間に照明部 12 と集光部 14 と遮光部 16 とが設置される。照明部 12 は被写体 200 と集光部 14 との間に位置し、遮光部 16 は撮像装置 18 と集光部 14 との間に位置する。遮光部 16 と撮像装置 18 とは光透過性の接着剤 17 を利用して相互に接合される。第 1 実施形態の撮像システム 100 は、例えば酸素飽和度や血糖値等の生体情報

20

【0014】

図 1 に例示される通り、照明部 12 は、光透過性の基板 122 と複数の発光素子 124 とを具備する。複数の発光素子 124 は、基板 122 のうち被写体 200 側の表面に形成され、特定波長の照明光を出射して被写体 200 を照明する。例えば、複数の発光素子 124 は、被写体 200 の生体組織を透過するとともに静脈中の血液の還元ヘモグロビンにより吸収される近赤外光（700nm 以上かつ 900nm 以下の波長）を照明光として被写体 200 に照射する。なお、被写体 200 を挟んで撮像装置 18 とは反対側から被写体 200 を照明することも可能である。

30

【0015】

集光部 14 は、照明部 12 で照明された被写体 200 から到来する撮像光を集光する要素であり、光透過性の基板 142 と複数のレンズ 144 とを具備する。複数のレンズ 144 は、基板 142 のうち撮像装置 18 との対向面に形成されて被写体 200 からの撮像光を集光する凸レンズである。遮光部 16 は、光透過性の基板 162 と遮光層 164 とを具備する。遮光層 164 は、基板 162 のうち撮像装置 18 との対向面に形成された遮光性の薄膜であり、相異なるレンズ 144 からの出射光が通過する複数の開口部 166 が形成される。

【0016】

撮像装置 18 は、照明部 12 と集光部 14 と遮光部 16 とを透過した被写体 200 からの撮像光を撮像する。第 1 実施形態の撮像装置 18 は、相異なるレンズ 144 に対応する複数の受光素子 D1 が基板 182 の表面に配列された固体撮像素子である。基板 182 は例えば半導体材料で形成される。

40

【0017】

図 2 は、撮像装置 18 の電氣的な構成図である。図 2 に例示される通り、第 1 実施形態の撮像装置 18 は、撮像部 20 と行選択回路 32 と電源回路 34 と信号出力回路 36A とを具備する。電源回路 34 は、電位 VH と電位 VL とを生成する。電位 VH は電位 VL を上回る（ $VH > VL$ ）。例えば電位 VH は高位側の電源電位であり、電位 VL は接地電位である。電位 VH は例えば信号出力回路 36A に供給され、電位 VL は撮像部 20 に供給される。

【0018】

50

撮像部 20 には、X 方向に延在する M 本の選択線 22 と、X 方向に交差する Y 方向に延在する N 本の検出線 24 とが形成される（M および N は自然数）。各選択線 22 と各検出線 24 との交差に対応した位置には単位回路 U が設置される。すなわち、撮像部 20 には複数の単位回路 U が縦 M 行 × 横 N 列の行列状に配列する。行選択回路 32 は、M 本の選択線 22 の各々に選択信号 Y[m] ( $m = 1 \sim M$ ) を供給することで選択期間 H 毎に選択線 22 を順次に選択する。具体的には、図 3 に例示される通り、第 m 行の選択線 22 に供給される選択信号 Y[m] は、第 m 番目の選択期間 H で選択電位（ハイレベル）VY に設定される。選択電位 VY は、選択線 22 の選択を意味する電位である。

#### 【0019】

図 4 は、撮像部 20 のうち第 m 行の第 n 列 ( $n = 1 \sim N$ ) に位置する任意の 1 個の単位回路 U の構成図である。図 4 に例示される通り、第 1 実施形態の単位回路 U は、受光素子 D1 とトランジスタ T1（第 1 トランジスタの例示）とを具備する。受光素子 D1 は、受光量に応じた電荷を発生するフォトダイオードであり、電極 E1（陽極）と電極 E2（陰極）との間に光電変換層を積層した積層構造を包含する。第 1 実施形態の受光素子 D1 は、 $\text{CuInSe}_2$  (CIS) や  $\text{Cu(In, Ga)Se}_2$  (CIGS) 等のカルコパイライト型の光電変換層で被写体 200 からの撮像光を受光する。カルコパイライト型の光電変換層は、量子効率が高く高感度の撮像を容易に実現できる反面、非受光時の電流のリーク（暗電流）が大きいという傾向がある。なお、例えば多結晶または非晶質のシリコンで受光素子 D1 の光電変換層を形成した構成でも同様の傾向が観測される。

#### 【0020】

図 4 に例示される通り、受光素子 D1 の電極 E1 は、電源回路 34 から電位 VL が供給される配線 42 に接続される。配線 42 は、選択線 22 に沿って行毎に形成された配線である。トランジスタ T1 は、受光素子 D1 の電極 E2 と検出線 24 との間に介在して両者間の電氣的な接続（導通 / 絶縁）を制御するスイッチである。図 4 では N チャネル型のトランジスタ T1 を例示したが、トランジスタ T1 の導電型は任意である。図 4 に例示される通り、トランジスタ T1 のゲートは選択線 22 に接続され、選択線 22 に供給される選択信号 Y[m] が選択期間 H にて選択電位 VY に設定されることでトランジスタ T1 はオン状態に遷移する。トランジスタ T1 がオン状態に遷移すると、受光素子 D1 の電極 E2 が検出線 24 に電氣的に接続される。以上の説明から理解される通り、第 1 実施形態では、複数の単位回路 U が、相異なる検出線 24 に対応する複数列（N 列）に配列される。

#### 【0021】

図 2 の信号出力回路 36A は、受光素子 D1 による受光量に応じた N 系統の検出信号 S[1] ~ S[N] を生成する。任意の 1 系統の検出信号 S[n] は、撮像部 20 の第 n 列を構成する M 個の単位回路 U における各受光素子 D1 の受光量に応じた電位に設定される電圧信号である。図 2 に例示される通り、第 1 実施形態の信号出力回路 36A は、単位回路 U の各列に対応する N 個の共通回路 C[1] ~ C[N] を具備する。第 n 列の共通回路 C[n] は検出信号 S[n] を生成する。すなわち、第 n 列の M 個の単位回路 U における受光素子 D1 の受光量の検出に 1 個の共通回路 C[n] が共用される。

#### 【0022】

図 5 は、第 n 列の共通回路 C[n] の構成図である。第 n 列の各単位回路 U（第 (m-1) 行 ~ 第 (m+1) 行）が図 5 では便宜的に併記されている。図 5 に例示される通り、共通回路 C[n] は、受光素子 D2 と検出回路 50 とを具備する。すなわち、第 1 実施形態では受光素子 D2 と検出回路 50 とが N 列の各々について設置される。

#### 【0023】

受光素子 D2 は、受光素子 D1 と同様に、受光量に応じた電荷を発生するフォトダイオードであり、電極 E3（陰極）と電極 E4（陽極）との間に光電変換層を積層した積層構造を包含する。ただし、受光素子 D1 が被写体 200 からの撮像光を受光可能な状態にあるのとは対照的に、受光素子 D2 は、周囲からの到来光を受光できない遮光状態にある。具体的には、遮光性または光反射性の遮光層 184 により被覆することで受光素子 D2 は遮光状態に維持される。また、受光素子 D1 と受光素子 D2 とは構造（寸法および形状）や材料

10

20

30

40

50

が相互に共通するとともに同一の工程で形成される。したがって、受光素子 D1 と受光素子 D2 とは電氣的な特性（例えば電圧-電流特性）が相互に近似するという傾向がある。

【0024】

なお、受光素子 D2 を遮光状態とするための構成は以上の例示（遮光層 184）に限定されない。例えば、遮光層 164 のうち受光素子 D2 に重なる部分に開口部 166 を形成しない構成（すなわち受光素子 D2 を遮光層 164 で被覆する構成）により、受光素子 D2 を遮光層 164 により遮光することも可能である。以上のように遮光層 164 で受光素子 D2 を遮光する構成によれば、受光素子 D2 の遮光に専用される遮光層 184 を形成する構成と比較して撮像装置 18 の製造工程が簡素化されるという利点がある。以上の例示から理解される通り、遮光状態は、被写体 200 からの撮像光が受光素子 D2 に実質的に到達しない状態を意味し、遮光状態を実現するための具体的な構成は任意である。

10

【0025】

図 5 に例示される通り、受光素子 D2 の電極 E3 は、電源回路 34 から電位 VH が供給される配線 44（第 2 配線の例示）に接続される。配線 44 は、N 個の共通回路 C[1] ~ C[N] にわたる配線である。他方、受光素子 D2 の電極 E4 は、第 n 列の検出線 24 のうちの特定の地点（以下「検出点」という）PS に接続される。図 5 から理解される通り、第 m 番目の選択期間 H にて選択信号 Y[m] が選択電位 VY に設定されることで第 m 行の第 n 列の単位回路 U のトランジスタ T1 がオン状態に遷移すると、当該単位回路 U の受光素子 D1 の電極 E2 と第 n 列の共通回路 C[n] の受光素子 D2 の電極 E4 とが検出線 24（検出点 PS）を介して直列に接続される。すなわち、図 6 に例示される通り、受光素子 D1 および受光素子 D2 が、電位 VL の配線 42 と電位 VH の配線 44 との間に逆バイアス状態で接続される。

20

【0026】

図 6 から理解される通り、検出点 PS の電位（以下「検出電位」という）VS は、配線 42 の電位 VL と配線 44 の電位 VH との差分の電圧を受光素子 D1 の抵抗と受光素子 D2 の抵抗とで分圧した電位に設定される。遮光状態にある受光素子 D2 の抵抗は実質的に変動しないが、受光素子 D1 の抵抗は当該受光素子 D1 の受光量に応じて変動するから、検出点 PS の検出電位 VS は受光素子 D1 の受光量に応じて変動する。すなわち、第 m 番目の選択期間 H では、第 m 行の第 n 列に位置する単位回路 U の受光素子 D1 の受光量に応じた検出電位 VS が第 n 列の検出点 PS に発生する。具体的には、受光素子 D1 の受光量が増加する（受光素子 D1 の抵抗が低下する）ほど検出電位 VS は電位 VL 側に低下する。図 5 に例示された共通回路 C[n] の検出回路 50 は、第 n 列の検出点 PS の検出電位 VS に応じた検出信号 S[n] を生成する。

30

【0027】

図 5 に例示される通り、第 1 実施形態の検出回路 50 は、差動トランジスタ対 52 と負荷トランジスタ対 54 と電流源トランジスタ QC とを具備するカレントミラー負荷型の差動増幅回路を包含する。差動トランジスタ対 52 はトランジスタ T2A とトランジスタ T2B とで構成され、負荷トランジスタ対 54 はトランジスタ QA とトランジスタ QB とで構成される。なお、検出回路 50 を構成する各トランジスタの導電型は図 5 の例示（Nチャネル型）から適宜に変更され得る。

40

【0028】

差動トランジスタ対 52 のトランジスタ T2A およびトランジスタ T2B の各々のドレインは電位 VH の配線 44 に接続される。トランジスタ T2A（第 2 トランジスタの例示）のゲートは検出点 PS に接続され、トランジスタ T2B のゲートには所定の基準電位 VREF が供給される。基準電位 VREF は、例えば電位 VH と電位 VL との中間の電位に設定される。負荷トランジスタ対 54 は、差動トランジスタ対 52 の負荷回路として機能するカレントミラー回路である。トランジスタ QA のドレインはトランジスタ T2A のソースに接続され、トランジスタ QB のドレインはトランジスタ T2B のソースに接続される。トランジスタ QA およびトランジスタ QB の各々のゲートはトランジスタ QA のドレインに共通に接続される。電流源トランジスタ QC は負荷トランジスタ対 54

50

と配線 4 2 との間に設置されて電流源として機能する。

【 0 0 2 9 】

図 5 に例示した構成により、トランジスタ T2A のゲートに供給される検出電位  $V_S$  に応じた検出信号  $S[n]$  が、トランジスタ T2B とトランジスタ QB との間の出力点 POUT から外部装置に出力される。以上の説明から理解される通り、検出信号  $S[n]$  は、第  $m$  番目の選択期間  $H$  において第  $m$  行の第  $n$  列の単位回路  $U$  の受光素子 D1 の受光量に応じた電位に設定される。すなわち、検出信号  $S[n]$  の電位は、選択期間  $H$  毎に時分割で、第  $n$  列の  $M$  個の単位回路  $U$  の各々の受光素子 D2 の受光量に応じた電位に設定される。

【 0 0 3 0 】

ところで、受光素子 D1 の受光量に応じた検出信号を生成する構成としては、例えば図 7 に図示された単位回路  $U$  の複数個を行列状に配列した構成（以下「対比例」という）も想定される。図 7 から理解される通り、対比例では、遮光状態の受光素子 D2 と増幅用のトランジスタ TB とが個々の単位回路  $U$  に設置される。すなわち、配線 4 2 と配線 4 4 との間に受光素子 D1 と受光素子 D2 とが逆バイアス状態で直列に接続され、受光素子 D1 と受光素子 D2 との接続点の電位に応じた検出信号をトランジスタ TB が生成して検出線 2 4 に出力する。

【 0 0 3 1 】

しかし、対比例では、各単位回路  $U$  のトランジスタ TB の電気的な特性（例えば閾値電圧）の誤差に起因して受光素子 D1 の受光感度（受光量と検出信号の電位との関係）が単位回路  $U$  毎に相違する可能性がある。対比例とは対照的に、第 1 実施形態では、受光素子 D1 の受光量に応じた検出信号  $S[n]$  の生成に、1 個のトランジスタ T2A が  $M$  個の単位回路  $U$  にわたり共用されるから、対比例と比較してトランジスタの電気的な特性の誤差の影響が抑制され、複数の受光素子 D1 にわたり検出精度を均一化できるという利点がある。

【 0 0 3 2 】

また、対比例の構成では、遮光状態の受光素子 D2 の電気的な特性（例えば抵抗）が誤差により単位回路  $U$  毎に相違し得るから、受光素子 D1 の受光感度が単位回路  $U$  毎に相違する可能性がある。対比例とは対照的に、第 1 実施形態では、受光素子 D1 の受光量に応じた検出信号  $S[n]$  の生成に、 $M$  個の単位回路  $U$  にわたり 1 個の受光素子 D2 が共用されるから、対比例と比較して受光素子 D2 の電気的な特性の誤差の影響が抑制され、複数の受光素子 D1 にわたり検出精度を均一化できるという利点がある。また、トランジスタ T2A および受光素子 D2 を単位回路  $U$  毎に設置する必要がないから、撮像部 2 0 の構成が簡素化されるという利点や、多数の単位回路  $U$  の高集積化が容易であるという利点もある。

【 0 0 3 3 】

また、第 1 実施形態では、逆バイアス状態の受光素子 D1 および受光素子 D2 の間の検出点 PS の検出電位  $V_S$ （すなわち、受光素子 D1 の抵抗と受光素子 D2 の抵抗とで電位  $V_H$  と電位  $V_L$  との差分の電圧を分割した電位）に応じた検出信号  $S[n]$  が生成される。したがって、受光素子 D1 や受光素子 D2 の電流のリーク（暗電流）が大きい場合でも、受光素子 D1 の受光量を高精度に検出できるという利点がある。したがって、非受光時の電流のリークが大きい反面で量子効率の高い光電変換層を利用した高感度かつ高精度の撮像装置 1 8 を実現することが可能である。

【 0 0 3 4 】

< 第 2 実施形態 >

図 8 は、第 2 実施形態における撮像装置 1 8 の構成図である。図 8 に例示される通り、第 2 実施形態の撮像装置 1 8 は、第 1 実施形態における信号出力回路 3 6 A を信号出力回路 3 6 B に置換した構成である。第 2 実施形態の信号出力回路 3 6 B は、列選択回路 3 8 と出力線 6 2 と共通回路 C と  $N$  個のトランジスタ T3（第 3 トランジスタの例示）とを包含する。第 1 実施形態の信号出力回路 3 6 A では  $N$  列の各々について共通回路 C  $[n]$  が設置されるのに対し、第 2 実施形態の信号出力回路 3 6 B では  $N$  列に対して 1 個の共通回路 C が設置される。共通回路 C は、第 1 実施形態の共通回路 C  $[n]$  と同様に受光素子 D2 およ

10

20

30

40

50

び検出回路50を具備する。共通回路Cの検出回路50は、第1実施形態と同様の構成であるが、出力線62上の検出点PSの検出電位VSに応じた1系統の検出信号Sを外部装置に出力する。また、受光素子D2の電極E4は出力線62(検出点PS)に接続される。

【0035】

図8に例示される通り、トランジスタT3はN列の各々に対応して設置される。任意の第n列のトランジスタT3は、出力線62と第n列の検出線24との間に介在して両者間の電氣的な接続(導通/絶縁)を制御する。すなわち、第n列のトランジスタT3がオン状態に遷移することで第n列の検出線24が出力線62に電氣的に接続される。列選択回路38は、図8に例示される通り、N系統の制御信号X[1]~X[N]の供給でN個のトランジスタT3の各々を順次にオン状態に制御する。制御信号X[n]は第n列のトランジスタT3のゲートに供給される。

10

【0036】

図9は、列選択回路38の動作の説明図である。図9に例示される通り、列選択回路38は、行選択回路32が第m行の選択線22を選択する選択期間H毎に、N系統の制御信号X[1]~X[N]の各々を所定の順番で択一的に選択電位VXに設定する。選択電位VXは、トランジスタT3をオン状態に遷移させる電位(第n列の選択を意味する電位)である。制御信号X[n]を選択電位VXに設定することで第n列の検出線24が出力線62に接続される。以上の説明から理解される通り、第2実施形態では、N本の検出線24の各々を択一的に出力線62に接続する動作が選択期間H毎に反復される。したがって、行選択回路32が第m行を選択する選択期間Hにおいて、出力線62の検出点PSの検出電位VSは、第m行のN個の単位回路Uの各々の受光素子D2の受光量に応じた電位に順次に変動する。すなわち、撮像部20の縦M行×横N列の各単位回路Uの受光素子D2の受光量に応じた電位に時分割で設定される1系統の検出信号Sが検出回路50で生成される。

20

【0037】

第2実施形態においても第1実施形態と同様の効果の実現される。また、第2実施形態では、複数列(N列)に対して1個の共通回路Cが共用されるから、共通回路C[n]が列毎に設置される第1実施形態と比較して信号出力回路36Bの構成が簡素化されるという利点がある。他方、第1実施形態では、N列にわたり検出信号S[n]が並列に出力されるから、第2実施形態と比較して撮像部20の各受光素子D2の受光量を高速に検出できるという利点がある。

30

【0038】

<第3実施形態>

図10は、第3実施形態における撮像装置18の構成図である。図10に例示される通り、第3実施形態の撮像装置18では、X方向に相互に隣合うJ列単位(Jは2以上の自然数)で単位回路UのN列がK個のグループG[1]~G[K]に区分される(N=J×K)。以下の説明では、任意の1個のグループG[k](k=1~K)が3列を包含する場合(J=3)を便宜的に例示するが、1個のグループG[k]の列数Jは任意である。

【0039】

第3実施形態の撮像装置18は、第1実施形態の信号出力回路36Aを図10の信号出力回路36Cに置換した構成である。信号出力回路36Cは、列選択回路38と3本(J本)の出力線62[1]~62[3]と3個(J個)の共通回路C[1]~C[3]とN個のトランジスタT3とを包含する。任意の1本の出力線62[j](j=1~3)は、K個のグループG[1]~G[K]の各々における第j列目の検出線24に対応する。また、共通回路C[j]は第1実施形態の共通回路C[n]と同様に受光素子D2および検出回路50を具備する。共通回路C[j]の検出回路50は、第1実施形態と同様の構成であるが、出力線62[j]上の検出点PSに応じた検出信号S[j]を外部装置に出力する。また、共通回路C[j]の受光素子D2の電極E4は出力線62[j]の検出点PSに接続される。

40

【0040】

トランジスタT3はN列の各々に対応して設置される。任意の1個のグループG[k]における第j列の検出線24に対応するトランジスタT3は、出力線62[j]と当該検出線

50

2 4 との間で介在して両者間の電気的な接続（導通／絶縁）を制御する。すなわち、任意の 1 本の出力線 6 2 [j] には、K 個のグループ G [1] ~ G [K] の各々における第 j 列の検出線 2 4（合計 K 本）が各トランジスタ T 3 を介して共通に接続される。K 個のグループ G [1] ~ G [K] の各々における J 本の検出線 2 4 がトランジスタ T 3 を介して相異なる出力線 6 2 [j] に接続された構成とも換言され得る。

#### 【 0 0 4 1 】

図 1 0 の列選択回路 3 8 は、相異なるグループ G [k] に対応する K 系統の制御信号 X [1] ~ X [K] の供給で N 個のトランジスタ T 3 をグループ G [k] 毎（3 個毎）に順次にオン状態に制御する。図 1 1 は、列選択回路 3 8 の動作の説明図である。図 1 1 に例示される通り、列選択回路 3 8 は、行選択回路 3 2 が任意の第 m 行の選択線 2 2 を選択する選択期間 H 内に、K 系統の制御信号 X [1] ~ X [K] の各々を所定の順番で択一的に選択電位 V X に設定する。制御信号 X [k] が選択電位 V X に設定されると、当該制御信号 X [k] に対応するグループ G [k] の 3 個のトランジスタ T 3 が並列にオン状態に遷移する。したがって、第 m 行におけるグループ G [k] の 3 個の単位回路 U の各々の受光素子 D 2 の受光量に応じた電位が 3 本の出力線 6 2 [1] ~ 6 2 [3] に並列に供給される。すなわち、K 個のグループ G [1] ~ G [K] の各々における第 j 列の単位回路 U の受光素子 D 1 の受光量に応じた電位が検出電位 V S として時分割で順次に出力線 6 2 [j] に供給される。したがって、検出信号 S [j] の電位は、K 個のグループ G [1] ~ G [K] の各々における第 j 列の受光素子 D 1 の受光量に応じた電位に時分割で設定される。

10

#### 【 0 0 4 2 】

第 3 実施形態においても第 1 実施形態と同様の効果を実現される。第 3 実施形態では、K 個のグループ G [1] ~ G [K] の各々における第 j 列の単位回路 U（K 個）について 1 個の共通回路 C [j] が共用されるから、共通回路 C [n] が列毎に設置される第 1 実施形態と比較して信号出力回路 3 6 C の構成が簡素化されるという利点がある。また、第 3 実施形態では、任意の 1 個のグループ G [k] の 3 列（J 列）について検出信号 S [1] ~ S [3] が並列に出力されるから、N 列にわたり 1 個の共通回路 C を共用する第 2 実施形態と比較して撮像部 2 0 の各受光素子 D 2 の受光量を高速に検出できるという利点がある。以上の説明から理解される通り、第 3 実施形態によれば、受光量の高速な検出という第 1 実施形態の効果と、信号出力回路 3 6 C の簡素化という第 2 実施形態の効果とを両立することが可能である。1 個のグループ G [k] の列数 J は、受光量の高速な検出と構成の簡素化とが高い水準で両立するように適宜に選定される。

20

30

#### 【 0 0 4 3 】

##### < 第 4 実施形態 >

図 1 2 は、第 4 実施形態における撮像装置 1 8 の単位回路 U の構成図である。第 1 実施形態の単位回路 U（図 4）では、受光素子 D 1 の電極 E 1 が配線 4 2 に接続されるとともに N チャネル型のトランジスタ T 1 のゲートが選択線 2 2 に接続された構成を例示した。第 4 実施形態では、図 1 2 に例示される通り、単位回路 U の受光素子 D 1 の電極 E 1 と P チャネル型のトランジスタ T 1 のゲートとが選択線 2 2（第 1 配線の例示）に共通に接続される。

#### 【 0 0 4 4 】

第 4 実施形態の行選択回路 3 2 は、第 m 行の選択線 2 2 に供給する選択信号 Y [m] を電位 V H または電位 V L に設定する。具体的には、行選択回路 3 2 は、図 1 2 に例示される通り、第 m 行の選択線 2 2 が選択される第 m 番目の選択期間 H では選択信号 Y [m] を電位 V L に設定し、第 m 行が非選択となる期間（第 m 番目の選択期間 H 以外）では選択信号 Y [m] を電位 V H に設定する。選択信号 Y [m] が電位 V L に設定される選択期間 H では、受光素子 D 1 の電極 E 1 に電位 V L が供給されるとともにトランジスタ T 1 がオン状態に制御される。したがって、第 m 行の選択線 2 2 と配線 4 4 との間で、受光素子 D 1 と受光素子 D 2 とが、図 6 の例示の同様の逆バイアス状態で相互に直列に接続される。検出回路 5 0 は、以上の状態で受光素子 D 1 の電極 E 2 と受光素子 D 2 の電極 E 4 との間の検出点 P S の検出電位 V S に応じた検出信号 S を生成する。

40

50

## 【 0 0 4 5 】

第 4 実施形態においても第 1 実施形態と同様の効果が実現される。また、第 4 実施形態では、受光素子 D1 の電極 E1 に対する電位 VL の供給とトランジスタ T1 の制御とに共通の選択線 2 2 が利用されるから、選択線 2 2 とは別個の配線 4 2 を電源回路 3 4 から各単位回路 U まで形成する必要がない。したがって、撮像部 2 0 の構成が簡素化されるという利点がある。なお、第 2 実施形態や第 3 実施形態の構成のもとでも第 4 実施形態の単位回路 U が採用され得る。

## 【 0 0 4 6 】

図 1 2 では P チャネル型のトランジスタ T1 を単位回路 U に設置したが、受光素子 D1 とトランジスタ T1 とで配線を共用する構成は、N チャネル型のトランジスタ T1 を利用する図 1 3 の構成でも実現され得る。図 1 3 の構成では、受光素子 D1 の陰極である電極 E1 とトランジスタ T1 のゲートとが選択線 2 2 に共通に接続され、受光素子 D1 の陽極である電極 E2 と検出線 2 4 との電気的な接続がトランジスタ T1 により制御される。他方、遮光状態の受光素子 D2 の陽極である電極 E3 が電位 VL の配線 4 4 に接続され、電極 E4 (陰極) は検出点 PS に接続される。以上の構成において、行選択回路 3 2 は、第 m 番目の選択期間 H で選択信号 Y [m] を電位 VH に設定する。したがって、選択期間 H では、電位 VH の選択線 2 2 と電位 VL の配線 4 4 との間に受光素子 D1 と受光素子 D2 とが逆バイアス状態で相互に直列に接続され、受光素子 D1 の電極 E2 と受光素子 D2 の電極 E4 との間の経路上の検出点 PS の検出電位 VS を検出回路 5 0 が検出する。なお、第 2 実施形態や第 3 実施形態にも図 1 3 の構成を採用することが可能である。

## 【 0 0 4 7 】

< 変形例 >

以上の形態は多様に変形され得る。具体的な変形の態様を以下に例示する。以下の例示から任意に選択された 2 以上の態様は、相互に矛盾しない範囲で適宜に併合され得る。

## 【 0 0 4 8 】

( 1 ) 第 1 実施形態から第 3 実施形態では、図 6 の例示の通り、電位 VL の配線 4 2 と電位 VH の配線 4 4 との間に受光素子 D1 と受光素子 D2 とが逆バイアス状態で直列に接続される構成を例示した。しかし、第 4 実施形態で例示した図 1 3 の構成からも理解される通り、第 1 実施形態から第 3 実施形態において、電位 VH の配線 4 2 と電位 VL の配線 4 4 との間に受光素子 D1 と受光素子 D2 とを逆バイアス状態で接続することも可能である。例えば、第 1 実施形態の構成を基礎として、図 1 4 に例示される通り、電位 VH が供給される配線 4 2 に受光素子 D1 の電極 E1 (陰極) を接続し、電位 VL が供給される配線 4 4 に受光素子 D2 の電極 E3 (陽極) を接続することも可能である。検出回路 5 0 は、受光素子 D1 の電極 E2 (陽極) と受光素子 D2 の電極 E4 (陽極) との間の検出点 PS の検出電位 VS に応じた検出信号 S を生成する。なお、図 1 4 では第 1 実施形態の構成を基礎としたが、第 2 実施形態や第 3 実施形態においても同様に、受光素子 D1 の陰極である電極 E1 に高位側の電位 VH を供給し、受光素子 D2 の陽極である電極 E3 に低位側の電位 VL を供給することで、受光素子 D1 および受光素子 D2 を逆バイアス状態にすることが可能である。

## 【 0 0 4 9 】

( 2 ) 行選択回路 3 2 や信号出力回路 3 6 ( 3 6 A , 3 6 B , 3 6 C ) は、基板 1 8 2 に実装された集積回路 ( IC チップ ) の形態で実現されるほか、基板 1 8 2 に直接に形成されたトランジスタ等で実現することも可能である。また、信号出力回路 3 6 の検出回路 5 0 の構成は、前述の各形態で例示した差動増幅回路には限定されない。

## 【 0 0 5 0 】

( 3 ) 前述の各形態の撮像システム 1 0 0 を利用した生体情報測定装置が測定可能な生体情報は、前述の各形態で例示した情報 ( 酸素飽和度 , 血糖値 ) に限定されない。例えば、静脈血中のアルコール濃度やコレステロール値等の生体情報の測定にも、前述の各形態に係る撮像システム 1 0 0 を利用することが可能である。

## 【 0 0 5 1 】

( 4 ) 前述の各形態で例示した撮像装置 1 8 ( 撮像システム 1 0 0 ) が適用される電子機

器は、各形態で例示した生体情報測定装置に限定されない。例えば、静止画や動画等の画像を撮像するデジタルスチルカメラやデジタルカムコーダ（ビデオカメラ）等の各種の電子機器に、前述の各形態で例示した撮像装置 18 を利用することが可能である。

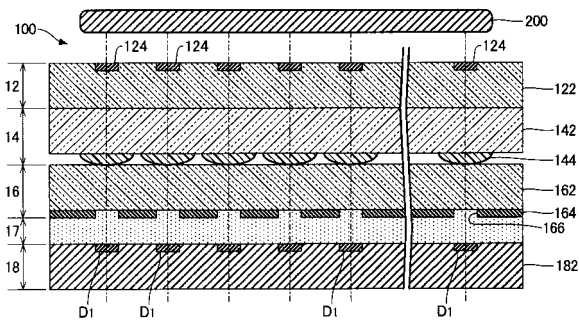
【符号の説明】

【0052】

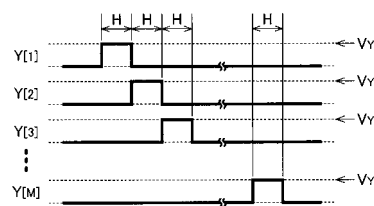
100 ... 撮像システム、12 ... 照明部、14 ... 集光部、16 ... 遮光部、18 ... 撮像装置、182 ... 基板、184 ... 遮光層、20 ... 撮像部、22 ... 選択線、24 ... 検出線、32 ... 行選択回路、34 ... 電源回路、36 (36A, 36B, 36C) ... 信号出力回路、38 ... 列選択回路、C[n] (C[1] ~ C[N]), C, C[j] (C[1] ~ C[3]) ... 共通回路、42 ... 配線 (第1配線)、44 ... 配線 (第2配線)、50 ... 検出回路、52 ... 差動トランジスタ対、54 ... 負荷トランジスタ対、U ... 単位回路、D1 ... 受光素子 (第1受光素子)、E1 ... 電極 (第1電極)、E2 ... 電極 (第2電極)、D2 ... 受光素子 (第2受光素子)、E3 ... 電極 (第3電極)、E4 ... 電極 (第4電極)、T1 ... トランジスタ (第1トランジスタ)、T2 ... トランジスタ (第2トランジスタ)、T3 ... トランジスタ (第3トランジスタ)。

10

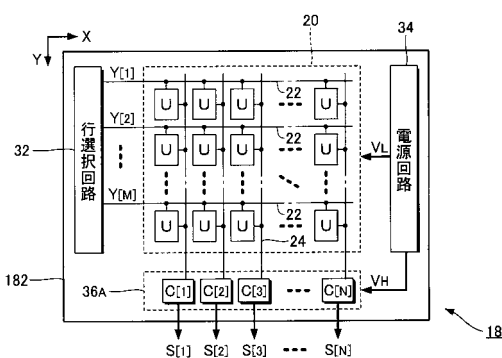
【図1】



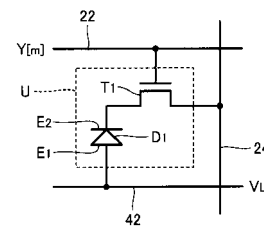
【図3】



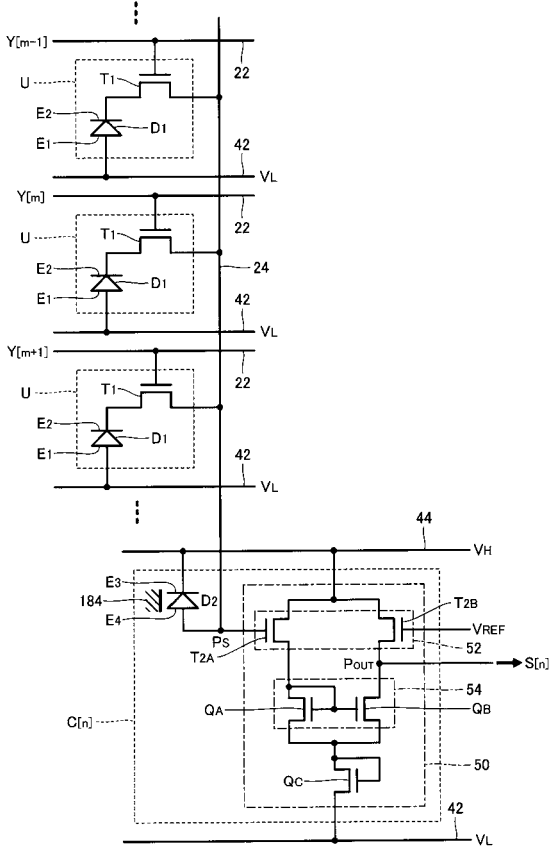
【図2】



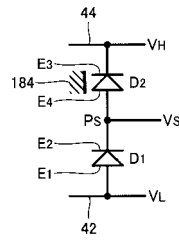
【図4】



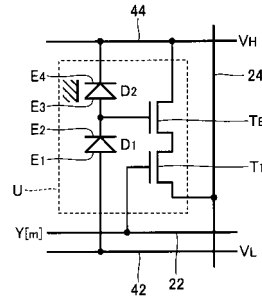
【 図 5 】



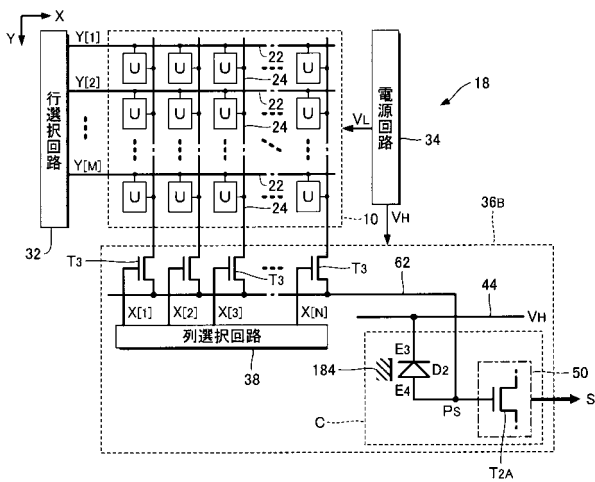
【 図 6 】



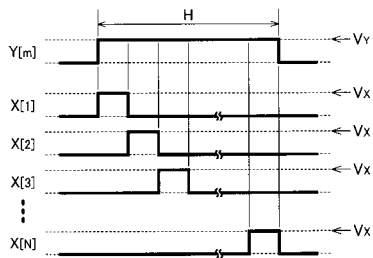
【 図 7 】



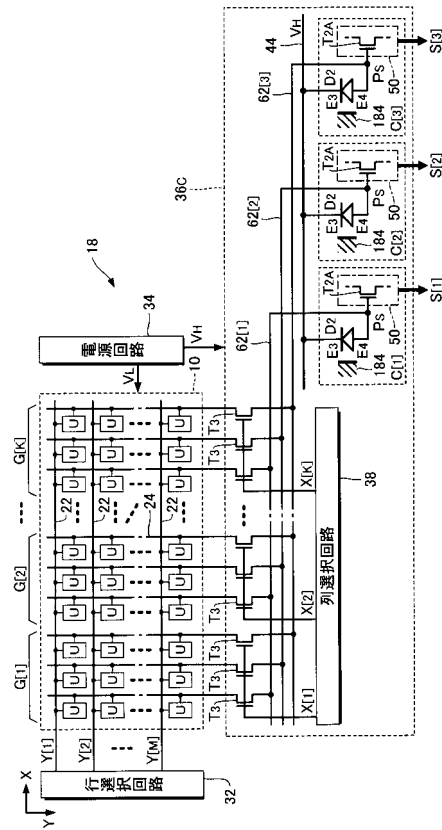
【 図 8 】



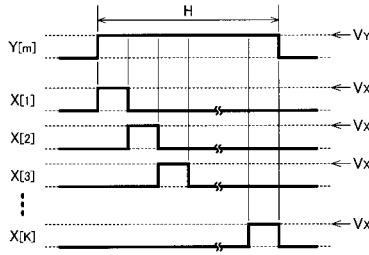
【 図 9 】



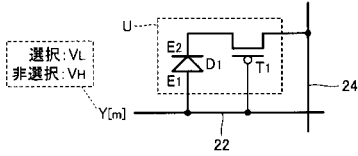
【 図 10 】



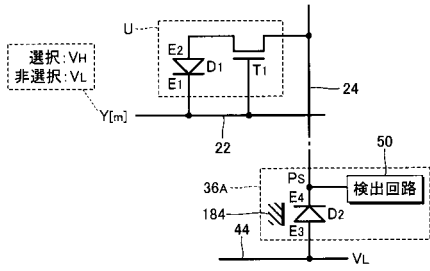
【 図 1 1 】



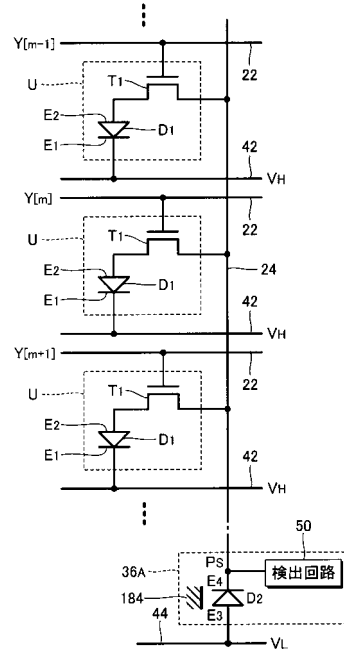
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



フロントページの続き

Fターム(参考) 5C024 CX27 GX03 GX16 GY31 GZ36 HX29 HX50  
5F849 AA01 BA30 BB03 EA04 HA10 JA12 KA01 KA20 XB01