

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3941901号
(P3941901)

(45) 発行日 平成19年7月11日(2007.7.11)

(24) 登録日 平成19年4月13日(2007.4.13)

(51) Int. Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

H O 1 L 21/336 (2006.01)

H O 1 L 29/78 6 1 2 D

H O 1 L 29/786 (2006.01)

H O 1 L 29/78 6 1 9 B

請求項の数 6 (全 15 頁)

(21) 出願番号 特願平10-119055
 (22) 出願日 平成10年4月28日(1998.4.28)
 (65) 公開番号 特開平11-311805
 (43) 公開日 平成11年11月9日(1999.11.9)
 審査請求日 平成17年1月21日(2005.1.21)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (72) 発明者 大谷 久
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 仲沢 美佐子
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 福島 浩司

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

薄膜トランジスタを覆う第1層間絶縁膜上に第1透明導電膜を形成し、
 前記第1透明導電膜上に容量用絶縁膜を形成し、
 前記第1透明導電膜及び前記容量用絶縁膜をエッチングして、当該第1透明導電膜及び
 当該容量用絶縁膜を貫通する開口部を形成し、
 前記開口部を覆うように樹脂材料を形成し、
 前記容量用絶縁膜の上面の一部を露出するように前記樹脂材料をパターニングして第2
 層間絶縁膜を形成し、
 前記開口部において、前記第2層間絶縁膜と前記第1層間絶縁膜とをエッチングしてコ
 ンタクトホールを形成し、
 前記コンタクトホールにおいて、前記薄膜トランジスタと接続する第2透明導電膜を形
 成し、
 前記第2透明導電膜をパターニングして、前記容量用絶縁膜を間に挟んで前記第1透明
 導電膜と重なる画素電極を形成することを特徴とする半導体装置の作製方法。

【請求項2】

薄膜トランジスタを覆う第1層間絶縁膜上に第1透明導電膜を形成し、
 前記第1透明導電膜上に容量用絶縁膜を形成し、
 前記第1透明導電膜及び前記容量用絶縁膜を順次エッチングして、当該第1透明導電膜
 及び当該容量用絶縁膜を貫通する階段状の開口部を形成し、

前記開口部を覆うように樹脂材料を形成し、
前記容量用絶縁膜の上面の一部を露出するように前記樹脂材料をパターニングして第2層間絶縁膜を形成し、
前記開口部において、前記第2層間絶縁膜と前記第1層間絶縁膜とをエッチングしてコンタクトホールを形成し、
前記コンタクトホールにおいて、前記薄膜トランジスタと接続する第2透明導電膜を形成し、
前記第2透明導電膜をパターニングして、前記容量用絶縁膜を間に挟んで前記第1透明導電膜と重なる画素電極を形成することを特徴とする半導体装置の作製方法。

【請求項3】

10

請求項1又は請求項2において、前記第2層間絶縁膜は、遮光性を有する樹脂材料または遮光性を有する樹脂材料と透明樹脂材料とを積層して形成されることを特徴とする半導体装置の作製方法。

【請求項4】

請求項3において、前記遮光性を有する樹脂材料とは、黒色顔料、金属材料又はカーボン系材料を樹脂材料中に分散させた材料であることを特徴とする半導体装置の作製方法。

【請求項5】

請求項3又は請求項4において、前記画素電極をマスクとして前記第2層間絶縁膜をエッチングすることを特徴とする半導体装置の作製方法。

【請求項6】

20

請求項1乃至請求項5のいずれか一において、同一のマスクを用いて、前記第1層間絶縁膜と前記第2層間絶縁膜とをエッチングして前記コンタクトホールを形成することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本願発明は液晶表示装置に代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器の構成に関する。なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、上記電気光学装置および電子機器をも半導体装置の範疇に含むものとする。

30

【0002】

【従来の技術】

近年、ポリシリコン膜を利用した薄膜トランジスタ（以下、TFTと呼ぶ）で回路構成したアクティブマトリクス型液晶表示装置が注目されている。これはマトリクス状に配置された複数の画素によって液晶にかかる電界をマトリクス状に制御し、高精細な画像表示を実現するものである。

【0003】

この様なアクティブマトリクス型液晶表示装置では、各画素毎に形成された画素電極と液晶を介して対向側に形成された対向電極とで容量（コンデンサ）を形成しているが、これだけでは容量が小さいため、通常はそれとは別に補助容量（Csとも呼ばれる）を形成して補っている。

40

【0004】

補助容量の構造（Cs構造）は様々であるが、透過型液晶表示装置における開口率を考慮して二層の透明導電膜で絶縁膜を挟み込んだ構造が報告されている（特開平8-43854号公報、特開平8-306926号公報）。

【0005】

上記公報に記載されたCs構造は、補助容量を構成する二組の電極を両方ともITOなどの透明導電膜とすることで、開口率を損ねることなく大きな容量を確保することができるとしている。

【0006】

50

上記公報では層間絶縁膜が補助容量の誘電体を兼ねているが、層間絶縁膜としての機能を果たすにはある程度の膜厚が要求される。即ち、図2に示す様に透明導電膜でなる容量電極201を覆う様に層間絶縁膜202を形成するので端部203においてカバレッジ不良を起こさない程度の膜厚は最低限保証されなければならない。

【0007】

また、透明導電膜は金属膜よりも高抵抗となるため容量電極201の膜厚は電位分布を考えた場合、100~200 nm程度が必要となる。従って、容量電極201を完全に被覆するには少なくとも200nm以上の膜厚を有する絶縁膜が必要となる。ところが、容量の大きさは誘電体の膜厚に反比例するため、膜厚を厚くすることは大容量を確保する上で望ましいものではない。

10

【0008】

以上の様に、二組の透明導電膜を絶縁膜で挟みこむことで開口率を損ねることなく補助容量の形成可能な面積を拡大することは可能となったが、未だに多くの問題点を有しているのが現状である。

【0009】

【発明が解決しようとする課題】

本願発明は上記問題点を解決するための技術であり、二組の透明導電膜を用いた補助容量を有する電気光学装置のさらなる改善を課題とする。そして、より高品質な半導体装置を提供することを課題とする。

【0010】

20

【課題を解決するための手段】

本明細書で開示する発明の構成は、

マトリクス状に配置された複数の画素と該複数の画素の各々に設けられた補助容量とを有する半導体装置において、

前記補助容量は第1透明導電膜、容量用絶縁膜及び第2透明導電膜を順次積層した構造を有し、

前記第1透明導電膜と前記容量用絶縁膜とは同一のパターン形状を有していることを特徴とする。

【0011】

前記第1透明導電膜と前記容量用絶縁膜とは両方の膜をエッチングできるエッチャント（またはエッチングガス）を用いた場合に同一のマスクで順次エッチングすることができる。その場合、前記第1透明導電膜と前記容量用絶縁膜とは同一形状の開口部を有している。また、その開口部はパターンニングによってパターン化された樹脂材料で覆われている。

30

【0012】

この時、前記樹脂材料は遮光性を有する樹脂材料（黒色樹脂材料など）若しくは遮光性を有する樹脂材料と透明樹脂材料（アクリル、ポリイミドなど）との積層構造で構成することが可能である。

【0013】

また、他の発明の構成は、

TFTを覆う第1層間絶縁膜上に第1透明導電膜及び容量用絶縁膜とを積層形成する工程と、

40

前記第1透明導電膜及び前記容量用絶縁膜をエッチングし、当該第1透明導電膜及び容量用絶縁膜の各々に同一形状の開口部を形成する工程と、

前記開口部を覆って樹脂材料からなる第2層間絶縁膜を形成する工程と、

後に補助容量となる部分及び前記開口部に形成された前記第2層間絶縁膜を除去する工程と、

前記開口部で露出した前記第1層間絶縁膜をエッチングしてコンタクトホールを形成する工程と、

前記TFTと接続する第2透明導電膜を形成する工程と、

前記第2透明導電膜をパターンニングして画素電極を形成する工程と、

50

を有し、

前記第1透明導電膜、前記容量用絶縁膜及び前記画素電極で前記補助容量が形成されることを特徴とする。

【0014】

上記構成において、前記第1透明導電膜及び前記容量用絶縁膜のエッチングを順次行い、第1透明導電膜に設けられた開口部よりも容量用絶縁膜に設けられた開口部の方が大きい口径を有する様にすることで、階段状の開口部を形成することもできる。

【0015】

【発明の実施の形態】

本願発明を利用した液晶表示装置の実施の形態について図1を用いて説明する。図1に示すのは、マトリクス状に配置された複数の画素と各画素の各々に設けられた補助容量を示す断面図である。

10

【0016】

図1において、101は絶縁表面を有する基板であり、その上には公知の手段により形成されたTF102が形成されている。このTF102を覆う様にして平坦化膜(第1層間絶縁膜)103を形成した。平坦化膜103はあらゆる絶縁膜を利用することができるが、高い平坦性を実現するにはポリイミドやアクリル等の樹脂材料を用いることが好ましい。

【0017】

平坦化膜103上には第1透明導電膜104及び容量用絶縁膜105とを順次積層形成した。第1透明導電膜104としては酸化スズやITO(酸化インジウムスズ)などを用いれば良い。この第1透明導電膜104は補助容量の下部電極として機能する。

20

【0018】

また、容量用絶縁膜105としては酸化シリコン、窒化シリコン、酸化窒化シリコン、タンタルオキサイド、アルミニウムオキサイド(アルミナ)などの透明な絶縁膜を用いた。この容量用絶縁膜105は補助容量の誘電体として機能し、画素内の全域に形成することになるので透過率の高い絶縁膜が好ましい。

【0019】

なお、本願発明では補助容量の面積を大きく確保できる上、誘電体の膜厚を薄くすることができる(後述する)ので、さほど比誘電率の高い絶縁膜を必要としない。従って、透過率を高めることを最優先させて最適な絶縁膜を選択することができるので明るい画像表示が可能であった。

30

【0020】

第1透明導電膜104と容量用絶縁膜105とでなる積層構造には開口部106を形成した。これは後に画素電極とドレイン電極とを接続させるための接続部(ドレイン接続部と呼ぶ)である。

【0021】

この時、第1透明導電膜104と容量用絶縁膜105との両方をエッチングすることのできるエッチングガスを用いてドライエッチングを行えば、図1に示す様に開口部106で露出した第1透明導電膜の端面及び容量用絶縁膜の端面はほぼ揃った状態となる。また、両方をエッチングすることのできるエッチャントを用いてウェットエッチングを行っても同様である。

40

【0022】

また、容量用絶縁膜105の方がエッチングレートが速い様な条件でエッチングを行えば、第1透明導電膜に設けられた開口部よりも容量用絶縁膜に設けられた開口部の方が口径が大きくなり、階段状の開口部を形成することもできる。

【0023】

そして、開口部106を覆う様にして比誘電率の低い絶縁膜107を形成して、この絶縁膜107をパターニングした。パターニング工程では補助容量の形成される部分及びドレイン接続部に形成された絶縁膜107のみを選択的に除去し、ドレイン接続部(開口部1

50

06) にコンタクトホールを形成すると共に容量用絶縁膜105を露出させた状態とした。

【0024】

その上に第2透明導電膜でなる画素電極108を形成した。この画素電極108は画素内において容量用絶縁膜105と接し、第1透明導電膜/容量用絶縁膜/第2透明導電膜でなる補助容量109を形成できた。

【0025】

また、画素電極108はTFT102のドレイン電極110と電氣的に接続され、画素電極108に印加される電圧はTFT102で制御される。なお、図1では画素電極108がドレイン電極110と接続された構造を示しているが、画素電極108がTFT102の活性層と直接接続する様な構造でも良い。

10

【0026】

また、図1に示す構造では液晶表示装置の対向基板側に設けられたブラックマスクでTFT102を完全に遮光する構成としている。これはTFT102の活性層に光が照射されることを防ぐためである。

【0027】

以上の様な構成でなる本願発明の特徴は、容量用絶縁膜105(補助容量の誘電体)の膜厚を自由に調節することができる点にある。従来例で述べた構造ではカパレッジの問題から200nm以上の膜厚を必要としたが、本願発明の構造では10~200nm(好ましくは50~100nm)程度の厚さで形成することが可能であった。即ち、容量用絶縁膜105の膜厚を第1透明導電膜104の膜厚よりも薄くできた。

20

【0028】

膜厚の下限を10nmとしたのは、これ以下では耐圧が弱く絶縁破壊を起こしやすくなるからである。また、これ以下では均一な膜厚を確保することが困難であることも理由に挙げられる。そういった理由を鑑みると、50~100nm程度の膜厚が好ましいと言える。

【0029】

また、基本的に容量用絶縁膜105の膜厚に上限はないが、膜厚が厚すぎると大容量の確保が難しくなる上、スループットが低下するため、ある程度の膜厚に抑える必要がある。そういった意味で、本出願人は200nm(好ましくは100nm)を上限と考えている。

【0030】

この様に、補助容量の誘電体の膜厚を自由に設定できるという点は非常に大きな利点である。一般的に知られる様に屈折率の異なる薄膜を積層形成する際に透過率が高くなる条件(反射防止条件)が存在する。この関係は屈折率を n 、膜厚を d 、透過光波長を λ とすると、 $nd = \lambda/4$ で与えられる。

30

【0031】

本願発明では補助容量の誘電体の材料および膜厚の選択幅が広いため、前述の式において nd の項の調節が容易である。従って、反射防止条件と一致する様に各積層膜の膜厚を制御することで高い透過率を実現し、補助容量として機能しながらも明るい画像表示の可能な画素領域を形成できる。

【0032】

また、本願発明の構成とした場合、開口部106において画素電極108と第1透明導電膜104との間に絶縁膜107が配置されているため、画素電極108と第1透明導電膜104の端面とが短絡する様なことがない。

40

【0033】

以上の様な構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0034】

【実施例】

〔実施例1〕

本願発明の構成を有する半導体装置として、液晶表示装置を作製する場合の作製工程例に

50

ついて図3を用いて説明する。

【0035】

まず、絶縁表面を有する基板として表面に酸化シリコンでなる下地膜を設けたガラス基板を準備した。勿論、ガラス基板以外に石英基板（下地はなくても良い）やセラミックスガラス基板を用いても良いし、熱酸化膜を形成したシリコンウェハであっても良い。

【0036】

次に、公知の手段によってTF T 1 0 2を完成させた。なお、本実施例では本出願人による特開平7-135318号公報記載の技術を利用した。同公報に記載された技術に従えば図3（A）に示す様な構造のTF T 3 0 2を形成することが可能である。

【0037】

次に、TF T 3 0 2を覆う様にして平坦化膜303を形成した。本実施例では平坦化膜303としてアクリルを用いたが、他の樹脂材料を用いても良い。そして、平坦化膜303の上には第1透明導電膜304、容量用絶縁膜305を積層形成した。（図3（B））

【0038】

第1透明導電膜304としてはスパッタ法によって形成した100nm厚のITO（酸化インジウムスズ）膜を用いた。本実施例ではターゲットとしてITOを用い、スパッタガスとしてアルゴンと酸素との混合ガスを用いて成膜圧力を 3×10^{-3} torrに設定した。また、成膜は1.5 AのDC電流制御で行い、基板温度は室温とした。

【0039】

本実施例の様に下地（平坦化膜）として樹脂材料を用いた場合、基板を加熱する必要のあるプロセスは樹脂材料からの脱ガスが問題となるので不適当である。その点、スパッタ法は室温成膜が可能であるため好適な手段であった。

【0040】

また、容量用絶縁膜305としてはスパッタ法によって形成した50nm厚の酸化シリコン膜を用いた。この時、第1透明導電膜304の膜厚よりも容量用絶縁膜305の膜厚を薄くできるのが本願発明の利点である。

【0041】

本実施例ではターゲットとしてSiO₂を用い、スパッタガスとしてアルゴン（30sccm）と酸素（10sccm）との混合ガスを用いて成膜圧力を 3×10^{-3} torrに設定した。また、成膜は2000WのRF電源制御で行い、基板温度は室温とした。

【0042】

この場合、既に第1透明導電膜304が成膜されているので樹脂材料の脱ガスの問題はないが、基板温度が高いとITOでなる第1透明導電膜304の膜質が結晶状態となり、エッチングされにくくなるという問題が生じる。

【0043】

本出願人の知見では、容量用絶縁膜305の基板温度が180 以上になるとITO膜のエッチングが困難になるという結果が得られている。一方で、基板温度を下げすぎると酸化シリコンでなる容量用絶縁膜305の膜質が悪化する。即ち、耐圧が低くなるといった弊害を生じる。

【0044】

実験の結果では、好ましくは180 以下（好ましくは100～150 ）の温度範囲で成膜することが必要であることが判明しており、そのためにはスパッタ法が最も好ましい成膜方法であると言える。

【0045】

勿論、前述の様な温度範囲で成膜可能であればCVD法で形成することも可能である。また、第1透明導電膜304と容量用絶縁膜305とをマルチチャンバー（クラスターツール）方式の成膜装置を用いて大気開放しないまま連続的に積層するとゴミによる補助容量の短絡などを防止することができる。

【0046】

なお、本実施例では容量用絶縁膜305として酸化シリコン膜を利用したが、それ以外の

10

20

30

40

50

透明絶縁膜を用いても良い。比誘電率が高ければ高いほど膜厚を厚くしても十分な容量を確保することができるため、短絡による不良の発生率をさらに低めることができた。勿論、前述の様に膜厚が厚すぎてもスループットが低下するため、200nmを上限とした方が良い。

【0047】

こうして図3(B)の状態が得られたら、後にドレイン電極306と画素電極(図示せず)とを電氣的に接続するコンタクトホールを形成する位置に開口部307を形成した。この開口部307の口径は後に形成するコンタクトホールの口径よりも十分に大きくしておくことが好ましい。こうすることで第1透明導電膜304と画素電極との短絡を防止することができる。(図3(C))

10

【0048】

本実施例ではコンタクトホールの口径に3 μ mのマージンをみて開口部307を形成しておいた。コンタクトホールの半径がr μ mであれば、開口部の半径はr+3 μ mとすれば十分と言える。

【0049】

この開口部307の形成では、同一のレジストマスクを用いて容量用絶縁膜305と第1透明導電膜304とを順次エッチングし、各々に同一形状の開孔部を形成した。即ち、容量用絶縁膜305と第1透明導電膜とが同一形状となる様にパターンニングを施した。

【0050】

また、本実施例では容量用絶縁膜305(酸化シリコン膜)と第1透明導電膜(ITO膜)304のエッチングにバッファードフッ酸を用いた。酸化シリコン膜とITO膜とはバッファードフッ酸に対するエッチングレートがほぼ同一であるので、両者に設けられた開口部を同一形状とすることができた。

20

【0051】

なお、この時、容量用絶縁膜の方がエッチングレートが速ければ階段状の開口部を形成することが可能であり、カバレッジの良好な開口部を形成できる。その様な条件はエッチャントの種類や容量用絶縁膜及び第1透明導電膜の膜質などによって調節することが可能である。勿論、パターンニングを2回行って別々にエッチング工程を行っても良い。

【0052】

次に、容量用絶縁膜305および開口部307を覆って比誘電率の低い層間絶縁膜(第2層間絶縁膜)308を形成した。層間絶縁膜308としては比誘電率が3.2のアクリルを用いたが、比誘電率が4.0以下(好ましくは3.5以下)の材料であれば良い。(図3(D))

30

【0053】

層間絶縁膜308を形成したら、パターンニングを行って後に補助容量が形成される部分に形成された層間絶縁膜308を除去した。補助容量が形成される部分は大体画像表示領域(画素)と一致する。

【0054】

この状態では、前述の開口部307がパターン化された層間絶縁膜(好ましくは樹脂材料)309で覆われているため、画素電極と第1透明導電膜の端面との間で短絡が発生するのを防止することができた。

40

【0055】

また、同時に開口部307が形成された領域には、画素電極(図示せず)とドレイン電極306とを接続するためのコンタクトホール310を形成した。

【0056】

この工程では、まず層間絶縁膜308の所定の位置にレジストマスク(図示せず)を形成してエッチングを行い、パターン化された層間絶縁膜309を形成した。そして、そのレジストマスクをそのまま利用して平坦化膜303をエッチングすることにより形成した。この時、コンタクトホールの側壁にテーパーが形成される様な条件とすると、画素電極の段切れを防ぐことができる。

50

【0057】

そして、第2透明導電膜として120nm厚のITO膜を形成し、パターンニングして画素電極311を形成した。この画素電極311が容量用絶縁膜305と接する部分では、二層の透明導電膜に挟まれた容量用絶縁膜によって補助容量312を形成することができた。

【0058】

こうして補助容量312が形成された状態における画素の上面図を図5に示す。なお、図5をA-A'で切断した断面図が図4(B)に相当する。

【0059】

図5において、501は半導体薄膜でなる活性層、502はゲイト配線であり、ゲイト配線502が活性層501と重なった部分を特にゲイト電極と呼ぶ。また、503はソース配線、504はドレイン電極である。

10

【0060】

505は第2透明導電膜でなる画素電極であり、その下には第1透明導電膜(図示せず)と容量用絶縁膜(図示せず)が積層形成されている。図5の構造では太線で囲まれた領域506が第1透明導電膜/容量用絶縁膜/第2透明導電膜の三層構造をなす領域であり、補助容量として機能することになる。

【0061】

以上の様な構成でなる本実施例の画素構造では、補助容量となる領域が画素内のほぼ全域を占め、実質的に画像表示領域と同一の面積を確保することができるという利点を有する。

20

【0062】

また、特に本実施例の構造で特徴的な点は、第1透明導電膜と容量用絶縁膜とを積層形成することで、容量用絶縁膜の膜厚を10~200nm(好ましくは50~100nm)と薄くできる点にある。

【0063】

従って、容量形成面積の占める割合が大きく、誘電体膜厚の薄い補助容量を形成できるため、比誘電率がさほど高くなくても十分な容量を確保することができる。この事は選択可能な材料の自由度が大きく広がることを意味している。

【0064】

その結果、高透過率特性を優先させて材料を選択することもできるし、透明導電膜や容量用絶縁膜の膜厚を適切に組み合わせることで反射防止効果を出して高い透過率を実現することも可能である。その点、従来の構造では誘電体の材料や膜厚がある程度制限されるので、その様な自由度は小さい。

30

【0065】

なお、図4(B)に示した状態は液晶表示装置のTFT形成側基板(アクティブマトリクス基板)がほぼ完成した状態である。実際には画素電極を覆う様にして配向膜を形成する工程がある。

【0066】

また、対向電極と配向膜とを備えた対向基板を用意し、アクティブマトリクス基板と対向基板との間に液晶材料を封入すれば図6に示す様な構造のアクティブマトリクス型液晶表示装置が完成する。液晶材料を封入する工程は、公知のセル組工程を用いれば良いので詳細な説明は省略する。

40

【0067】

なお、図6において601は絶縁表面を有する基板、602は画素マトリクス回路、603はソースドライバ回路、604はゲイトドライバ回路、605は対向基板、606はFPC(フレキシブルプリントサーキット)、607及び608は外付けされたICチップである。

【0068】

ICチップ607、608は必要に応じて取り付ければ良く、場合によってはICチップの代わりに同等の機能を有する回路をソースドライバ回路やゲイトドライバ回路など

50

と一体形成してしまっても構わない。即ち、D/Aコンバータや補正回路などの信号処理回路をTFTでもって構成しても良い。

【0069】

さらに、本実施例では液晶表示装置を例に挙げて説明しているが、アクティブマトリクス型の表示装置であればEL（エレクトロルミネッセンス）表示装置やEC（エレクトロクロミックス）表示装置に本願発明を適用することも可能であることは言うまでもない。

【0070】

〔実施例2〕

本実施例では図1に示した構造において、絶縁膜107を遮光性を有する樹脂材料（代表的には黒色樹脂材料）とし、その部分をブラックマスクとして活用した。本実施例の構造を図7に示す。なお、本実施例の構成は、実施例1において絶縁膜107の材料を変えただけであり、実施例1と組み合わせることは容易である。

10

【0071】

図7に示す構造は図1に示す構造と基本的には同一であるが、黒色樹脂材料701で層間絶縁膜が形成されている点で相違する。黒色樹脂材料701としては、黒色顔料、金属（チタン、クロムなど）材料またはカーボン系材料（グラファイトなど）を分散させた樹脂材料を用いることができるが、ブラックマスクとして活用するには、OD値が3以上であることが望ましい。本実施例ではグラファイトを分散させた樹脂材料（OD値が3）を利用した。

【0072】

なお、OD値とは薄膜の遮光性を表す指針であり、 $OD = -\log_{10} T$ （Tは透過率で透過率0.1%の場合は $T = 0.001$ を代入する）で表される。即ち、OD値の絶対値が高いほど透過率が高いことを意味する。

20

【0073】

この様に、黒色樹脂材料を利用することで、TFT、ソース配線及びゲート配線を黒色の層間絶縁膜で覆うことが可能となり、そのままブラックマスクとして活用できた。即ち、本実施例の技術を利用すれば工程を簡略化できる。

【0074】

ただし、黒色樹脂材料は層間絶縁膜としても機能するため可能な限り高抵抗な材料を選択する必要がある。ところが大抵の黒色樹脂材料は導電性物質を分散させて得るため、抵抗値が低くなってしまうという問題がある。

30

【0075】

特に、OD値（Optical Density）を上げるために分散物質を多く含ませるので、抵抗値の低さが問題となる。そこで本実施例では、図7に示す様にソース配線702の上方の黒色樹脂材料701に開口部703を形成し、隣接する画素電極間を完全に絶縁分離させた。これにより隣接する画素電極間にクロストークが発生するのを防止できた。

【0076】

この開口部703は画素電極704をマスクとして層間絶縁膜701をエッチングすることで容易に形成できた。エッチングは酸素プラズマによるドライエッチングで行った。このような構成では、開口部703が遮光性を有するソース配線702の上に位置するため、開口部703から光が差し込んだとしても半導体層（活性層）に到達することはなかった。

40

【0077】

〔実施例3〕

本実施例では図8に示す様に、層間絶縁膜として透明樹脂材料801と黒色樹脂材料802との積層構造を採用した。なお、本実施例の構成は、実施例1において絶縁膜308を積層構造とする点で異なるだけであり、実施例1と組み合わせることは容易である。

【0078】

本実施例では透明樹脂材料801としてアクリルを用い、黒色樹脂材料802としてチタンを分散させたアクリルを用いた。

50

【 0 0 7 9 】

本実施例ではチタン含有量の多い樹脂材料を用いたため、黒色樹脂材料自体のシート抵抗値は 1×10^5 / と低い、チタン含有量が多い分、より高い遮光性を実現することが可能であった。

【 0 0 8 0 】

即ち、遮光性を優先させるには抵抗値の低い黒色樹脂材料を用いる必要があるため、絶縁性を確保するためにシート抵抗値が 1×10^{11} / 程度と高い透明樹脂材料を積層して用いる点に特徴がある。

【 0 0 8 1 】

本実施例の構造においても、図 7 の構造と同様に画素電極をマスクとして黒色樹脂材料 8 0 2 及び透明樹脂材料 8 0 1 を除去して開口部 8 0 4 を形成しておくことが望ましい。この時、透明樹脂材料 8 0 1 のみを残すことも可能である。勿論、開口部 8 0 4 では遮光性が損なわれるので、開口部 8 0 4 がソース配線 8 0 5 上に位置する様に設計しておくことが望ましい。

【 0 0 8 2 】

〔 実施例 4 〕

本実施例では、図 1 に示した構造において補助容量 1 0 9 の下部電極として機能する第 1 透明導電膜 1 0 4 を、コモン電位（接地電位）に固定するための構造について図 9 を用いて説明する。

【 0 0 8 3 】

図 9 に示す構造は液晶表示装置の画像表示領域（パネル部分）の外側に設けられた接地用パッドを拡大した図である。第 1 透明導電膜 9 0 1 と容量用絶縁膜 9 0 2 とは開口部 9 0 3 を有している。この開口部 9 0 3 は、実施例 1 に示した図 3（C）の工程と同時に形成した。

【 0 0 8 4 】

本実施例の構造では、開口部 9 0 3 を形成する際に容量用絶縁膜 9 0 2 の端面を第 1 透明導電膜 9 0 1 の端面よりも後退させて、図 9 に示す様に階段状の開口部を形成することが重要である。

【 0 0 8 5 】

そして、9 0 4 は樹脂材料からなる層間絶縁膜であり、その上にコモンコンタクト用のパッドとして用いられるパッド電極 9 0 5 を第 2 透明導電膜でもって形成した。このパッド電極 9 0 5 は実施例 1 に示した図 4（B）の工程と同時に形成した。

【 0 0 8 6 】

本実施例の構造では、第 1 透明導電膜 9 0 1 とパッド電極 9 0 5 とが接触面 9 0 6 で接することによって同電位となる。そして、パッド電極 9 0 5 が接地されることで第 1 透明導電膜 9 0 1 が接地電位に固定される。

【 0 0 8 7 】

また、このコモンコンタクト用パッドは、対向電極を接地電位に固定するためのパッドとして機能させる。パッド電極 9 0 5 上に導電性粒子を混ぜたペースト材料を形成し、その状態でアクティブマトリクス基板と対向基板とを張り合わせることで対向基板に設けられた対向電極とパッド電極との導通をとり、両電極を接地電位に固定することができる。

【 0 0 8 8 】

この様に、パッド電極 9 0 5 として画素電極と同一層に形成された透明導電膜を利用すると、大幅に工程を簡略化できるので有効である。

【 0 0 8 9 】

なお、本実施例の構造は実施例 1 ～ 実施例 3 の全ての実施例との組み合わせが可能である。

【 0 0 9 0 】

〔 実施例 5 〕

本実施例では、TFT のドレイン電極上において平坦化膜を除去する工程を加えた場合の

10

20

30

40

50

例について図 10 を用いて説明する。

【0091】

まず、実施例 1 の工程に従って図 3 (C) の状態を得た。そして、この図 3 (C) の状態で酸素プラズマによるドライエッチングを行った。このエッチングによってパターン形成された容量用絶縁膜 305 をマスクとして、樹脂材料でなる平坦化膜 303 の一部が除去される。この状態を図 10 (A) に示す。

【0092】

図 10 (A) はドライエッチング法によって落とし込み部 11 を形成した後に、樹脂材料 (本実施例ではポリイミド) でなる層間絶縁膜 12 を形成した状態である。なお、落とし込み部 11 の開口幅は、図 3 (C) に示した開口部 307 の開口幅とほぼ同一である。

10

【0093】

そして、層間絶縁膜 12 をパターニングしてパターン化された層間絶縁膜 13 を形成すると同時に画素電極と T F T とを接続するためのコンタクトホール 14 を形成した。(図 10 (B))

【0094】

こうしてコンタクトホール 14 を形成したら、第 2 透明導電膜を形成してパターニングを行い、T F T に接続する画素電極 15 を形成した。また、この時、補助容量 16 も同時に形成された。

【0095】

本実施例の構造とした場合、コンタクトホール 14 が同一材料のエッチングのみで形成できる点に利点がある。

20

【0096】

例えば、実施例 1 の構造で平坦化膜 303 としてアクリルを用い、層間絶縁膜 308 としてポリイミドを用いる組み合わせを採用した場合を想定する。この場合、アクリルの方が若干エッチングレートが速いので、第 1 透明導電膜 304 の下にえぐれを生じる可能性があり、画素電極のカバレッジ不良、即ち断線不良を招く危険性があった。

【0097】

その点、本実施例の構造ならばコンタクトホールが完全に同一材料内で形成されるので、エッチングレートの差によるコンタクトホールの形状異常はなく、えぐれなどによる画素電極の断線不良を防止することが可能であった。

30

【0098】

なお、本実施例の構成は実施例 1 ~ 4 に示したどの実施例との組み合わせも可能である。どの構成と組み合わせてもコンタクトホールの形状による画素電極の断線不良を防止するという効果は同様である。

【0099】

〔実施例 6〕

実施例 1 ~ 5 の構成を有する本願発明の電気光学装置は、様々な電子機器のディスプレイとして利用される。その様な電子機器としては、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクション TV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末 (モバイルコンピュータ、携帯電話等) などが挙げられる。それらの一例を図 11 に示す。

40

【0100】

図 11 (A) は携帯電話であり、本体 2001、音声出力部 2002、音声入力部 2003、表示装置 2004、操作スイッチ 2005、アンテナ 2006 で構成される。本願発明を表示装置 2004 等に適用することができる。

【0101】

図 11 (B) はビデオカメラであり、本体 2101、表示装置 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 で構成される。本願発明を表示装置 2102 に適用することができる。

【0102】

50

図 1 1 (C) はモバイルコンピュータ (モービルコンピュータ) であり、本体 2 2 0 1、カメラ部 2 2 0 2、受像部 2 2 0 3、操作スイッチ 2 2 0 4、表示装置 2 2 0 5 で構成される。本願発明は表示装置 2 2 0 5 等に適用できる。

【 0 1 0 3 】

図 1 1 (D) はヘッドマウントディスプレイであり、本体 2 3 0 1、表示装置 2 3 0 2、バンド部 2 3 0 3 で構成される。本発明は表示装置 2 3 0 2 に適用することができる。

【 0 1 0 4 】

図 1 1 (E) はリア型プロジェクターであり、本体 2 4 0 1、光源 2 4 0 2、表示装置 2 4 0 3、偏光ビームスプリッタ 2 4 0 4、リフレクター 2 4 0 5、2 4 0 6、スクリーン 2 4 0 7 で構成される。本発明は表示装置 2 4 0 3 に適用することができる。

10

【 0 1 0 5 】

図 1 1 (F) はフロント型プロジェクターであり、本体 2 5 0 1、光源 2 5 0 2、表示装置 2 5 0 3、光学系 2 5 0 4、スクリーン 2 5 0 5 で構成される。本発明は表示装置 2 5 0 3 に適用することができる。

【 0 1 0 6 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。

【 0 1 0 7 】

【 発明の効果 】

本願発明を実施することで、透明導電膜で挟持された容量用絶縁膜の膜厚を自由に設定できるようになったため、画素内の光透過率を損ねることなく、画素全域を補助容量として利用することが可能となった。

20

【 0 1 0 8 】

そのため、画素面積の小さい高精細なアクティブマトリクス型表示装置を形成する場合に、十分な補助容量を確保することが可能となった。また、画素内全域を補助容量としても光透過率が十分に高いので、明るい画像表示が可能であった。即ち、高精細で高品質の電気光学装置及びその様な電気光学装置を搭載した電子機器を実現することができた。

【 図面の簡単な説明 】

【 図 1 】 画素及び補助容量の断面構造を示す図。

【 図 2 】 従来の画素及び補助容量の断面構造を示す図。

30

【 図 3 】 画素構造の作製工程を示す図。

【 図 4 】 画素構造の作製工程を示す図。

【 図 5 】 画素構造の上面図を示す図。

【 図 6 】 アクティブマトリクス型液晶表示装置の外観を示す図。

【 図 7 】 画素及び補助容量の断面構造を示す図。

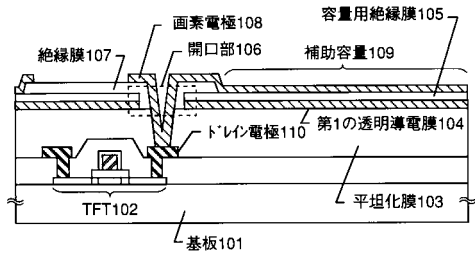
【 図 8 】 画素及び補助容量の断面構造を示す図。

【 図 9 】 コモンコンタクト部の断面構造を示す図。

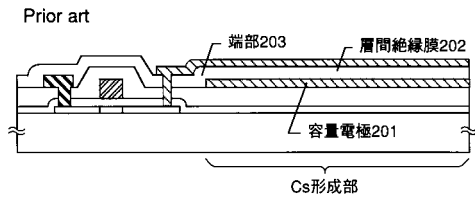
【 図 1 0 】 画素構造の作製工程を示す図。

【 図 1 1 】 電子機器の一例を示す図。

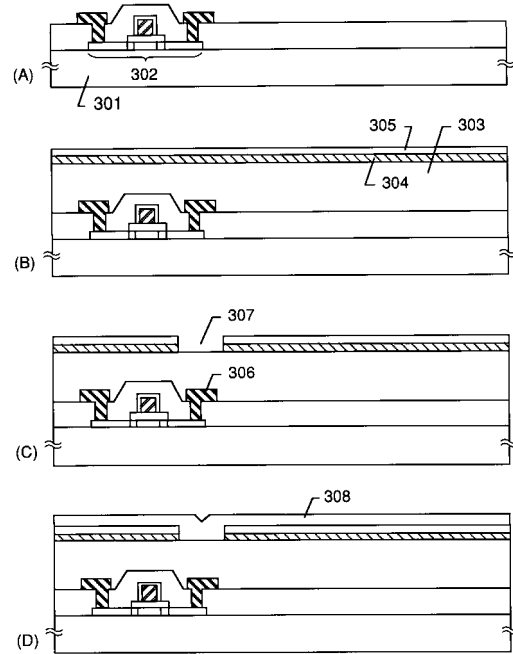
【図 1】



【図 2】

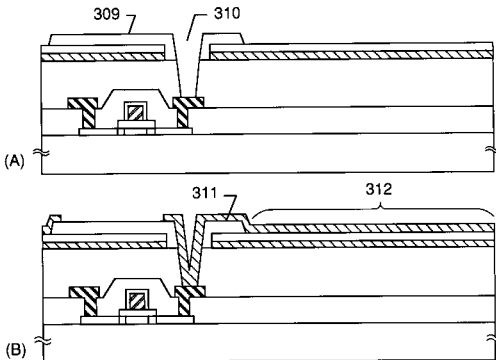


【図 3】



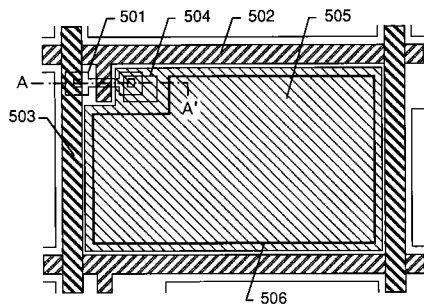
301: 基板 302: TFT 303: 平坦化膜
304: 第1透明導電膜 305: 容量用絶縁膜
306: ドレイン電極 307: 開口部 308: 層間絶縁膜

【図 4】

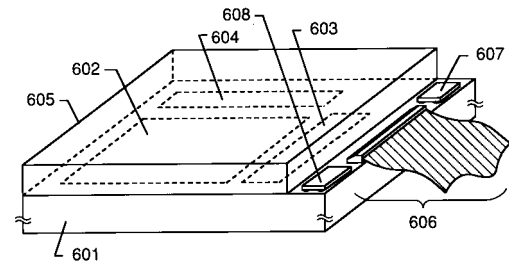


309: パターニング後の層間絶縁膜 310: コンタクトホール
311: 画素電極 312: 補助容量

【図 5】

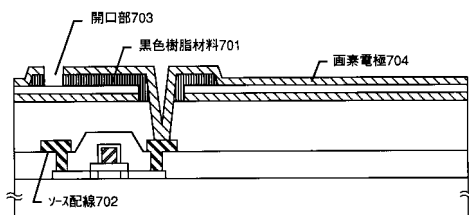


【図 6】

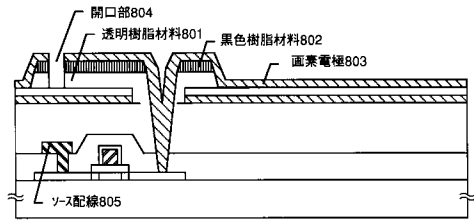


601: 絶縁表面を有する基板 602: 画素マトリクス回路
603: ソースドライバ回路 604: ゲイトドライバ回路 605: 対向基板
606: FPC 607, 608: ICチップ

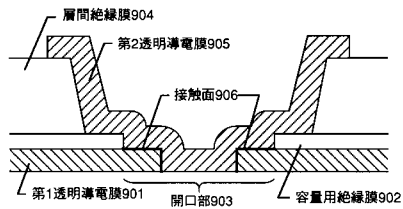
【図 7】



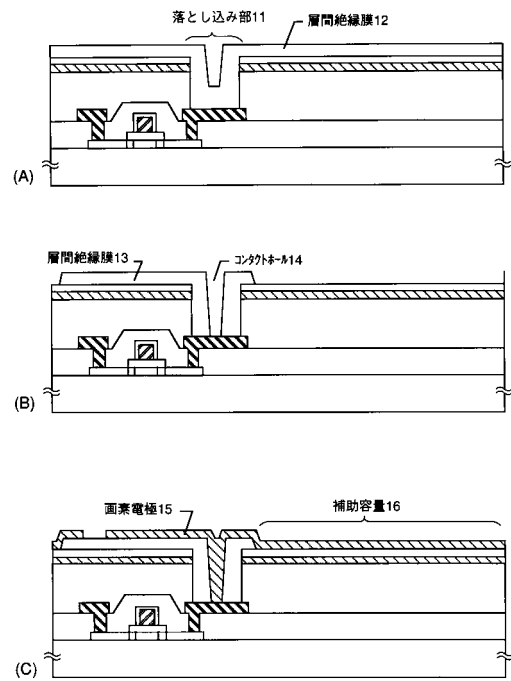
【図 8】



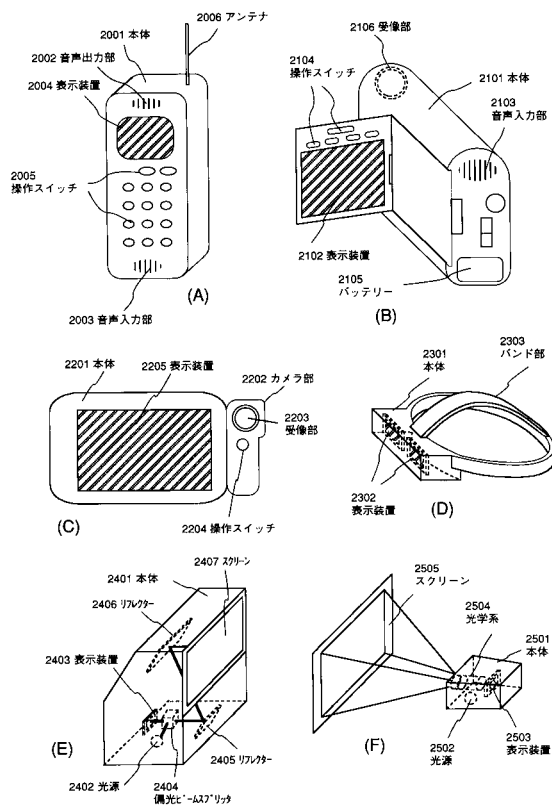
【図 9】



【図 10】



【図 11】



フロントページの続き

- (56)参考文献 特開平02 - 100024 (JP, A)
特開平05 - 107559 (JP, A)
特開平08 - 152612 (JP, A)
特開平08 - 160453 (JP, A)
特開平08 - 043854 (JP, A)
特開平05 - 216067 (JP, A)
特開平08 - 160459 (JP, A)
特開平01 - 191830 (JP, A)
特開平10 - 010579 (JP, A)
特開平06 - 148684 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368
H01L 21/336
H01L 29/786