



(12)发明专利

(10)授权公告号 CN 103973135 B

(45)授权公告日 2017.07.14

(21)申请号 201410042926.7

(22)申请日 2014.01.29

(65)同一申请的已公布的文献号
申请公布号 CN 103973135 A

(43)申请公布日 2014.08.06

(30)优先权数据
13/757,725 2013.02.01 US

(73)专利权人 英飞凌科技奥地利有限公司
地址 奥地利菲拉赫

(72)发明人 M·法伦坎普 T·休肯

(74)专利代理机构 北京市金杜律师事务所
11256
代理人 王茂华 赵林琳

(51)Int.Cl.

H02M 7/04(2006.01)

H02M 3/04(2006.01)

(56)对比文件

US 4623960 A,1986.11.18,
US 7362593 B2,2008.04.22,
US 8045344 B2,2011.10.25,
DE 102005055160 A1,2007.05.31,
DE 102006018576 A1,2007.10.25,
US 2012287682 A1,2012.11.15,

审查员 胡艳梅

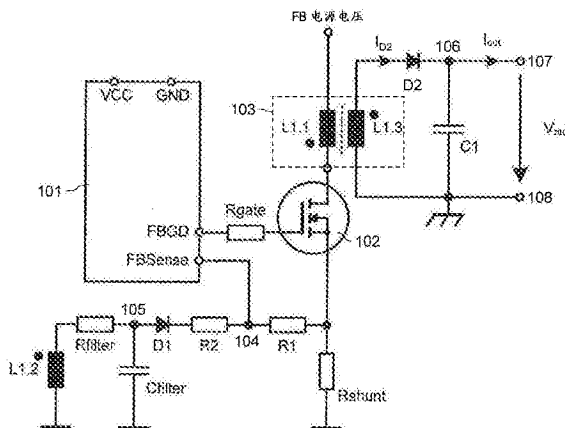
权利要求书5页 说明书8页 附图7页

(54)发明名称

具有电流隔离的转换器

(57)摘要

建议了一种转换器,其包括在该转换器的初级侧和次级侧之间供电流隔离的变压器;至少一个开关元件;转换器控制单元,其包用于控制该至少一个开关元件的第一管脚,以及第二管脚,其用于第一阶段期间检测至少一个开关元件中的电流信号;并且用于在第二阶段期间检测该转换器的次级侧的输出电压信号以及有关该变压器的次级绕组中的电流的信息。



1. 一种转换器,包括:
 - 在所述转换器的初级侧和次级侧之间提供电流隔离的变压器;
 - 至少一个开关元件;
 - 一个转换器控制单元包括:
 - 用于控制所述至少一个开关元件的第一管脚,以及
 - 第二管脚,
 - 用于在第一阶段期间检测所述至少一个开关元件中的电流信号;以及
 - 用于在第二阶段期间检测所述转换器的所述次级侧的输出电压信号以及有关所述变压器的次级绕组中的电流的信息;
 - 其中通过经由二极管和电阻器的串联连接馈接至所述第二管脚的所述变压器的一个附加绕组在所述第二阶段期间检测所述转换器的所述次级侧的所述输出电压信号和有关所述变压器的所述次级绕组中的电流的所述信息,
- 其中有关所述变压器的所述次级绕组中的电流的所述信息包括所述变压器的所述次级绕组中的电流达到零或基本达到零的时间,并且其中所述时间通过确定所述转换器的所述次级侧的输出电压信号的下降经由所述第二管脚而确定。
2. 根据权利要求1所述的转换器,其中所述至少一个开关元件包括晶体管。
3. 根据权利要求1所述的转换器,所述至少一个开关元件包括MOSFET。
4. 根据权利要求1所述的转换器,其中所述转换器是反激转换器。
5. 根据权利要求1所述的转换器,其中所述转换器控制单元是集成电路。
6. 根据权利要求1所述的转换器,其中所述第一阶段是所述至少一个开关元件的导通阶段。
7. 根据权利要求1所述的转换器,其中所述第二阶段是所述至少一个开关元件的关闭阶段。
8. 根据权利要求1所述的转换器,其中所述电流信号包括在所述至少一个开关元件的导通阶段期间流过所述至少一个开关元件的电流或电流的一部分。
9. 根据权利要求1所述的转换器,其中所述输出电压信号是所述转换器的输出处的信号或者是与所述转换器的所述输出处的所述信号成比例的信号。
10. 根据权利要求1所述的转换器,其中所述输出电压信号是由所述变压器的所述次级绕组所提供的电压。
11. 根据权利要求1所述的转换器,其中有关所述变压器的所述次级绕组中的电流的所述信息指示所述变压器的所述次级绕组中的电流达到或低于预定阈值。
12. 根据权利要求11所述的转换器,其中所述预定阈值是固定的或可变的。
13. 根据权利要求1所述的转换器,其中经由与所述至少一个开关元件串联连接的分流电阻器检测在所述第一阶段期间所述至少一个开关元件中的所述电流信号。
14. 根据权利要求1所述的转换器,其中通过经由低通滤波器以及二极管和电阻器的串联连接馈接至所述第二管脚的所述变压器的一个附加绕组在所述第二阶段期间检测所述转换器的所述次级侧的所述输出电压信号以及有关所述变压器的所述次级绕组中的电流的所述信息。
15. 根据权利要求1所述的转换器,

-其中经由与所述至少一个开关元件串联连接的分流电阻器在所述第一阶段期间检测所述至少一个开关元件中的所述电流信号；

-其中所述第二管脚经由去耦电阻器连接至所述分流电阻器。

16. 根据权利要求1所述的转换器,包括比较器件,其使得所述第二管脚

-在所述第一阶段期间检测所述至少一个开关元件中的所述电流信号,以及

-在所述第二阶段期间检测所述转换器的所述次级侧的所述输出电压信号以及有关所述变压器的所述次级绕组中的电流的所述信息。

17. 根据权利要求16所述的转换器,其中所述第一阶段是所述转换器的充电阶段并且所述第二阶段是所述转换器的放电阶段。

18. 根据权利要求1所述的转换器,其中所述至少一个开关元件由所述转换器控制单元基于在所述第一阶段期间所检测的所述电流信号以及所述第二阶段期间所述转换器的所述次级侧的所述输出电压信号和有关所述变压器的所述次级绕组中的电流的所述信息、经由所述第一管脚进行控制。

19. 根据权利要求1所述的转换器,

-其中所述至少一个开关元件由所述转换器控制单元基于以下各项、经由所述第一管脚进行控制

-在所述第一阶段期间所检测的所述电流信号和所述转换器的所述次级侧的所述输出电压信号,

-所述第二阶段期间有关所述变压器的所述次级绕组中的电流的所述信息,以及

-所述变压器中的所述次级绕组中的电流达到零或基本达到零的时间之后所增加的附加延迟。

20. 根据权利要求1所述的转换器,其中所述至少一个开关元件包括具有串联的两个电子开关的半桥或者具有两个电子开关的两个串联连接的全桥布置结构。

21. 根据权利要求20所述的转换器,其中所述电子开关中的至少一个电子开关是二极管。

22. 根据权利要求1所述的转换器,其中经由所述第二管脚为所述转换器控制单元提供电力。

23. 一种用于驱动转换器的转换器控制单元,包括:

-用于控制所述转换器的至少一个开关元件的第一管脚,其中所述转换器包括在所述转换器的初级侧和次级侧之间提供电流隔离的变压器;

-第二管脚

-用于在第一阶段期间检测所述至少一个开关元件中的电流信号;以及

-用于在第二阶段期间检测所述转换器的所述次级侧的输出电压信号以及有关所述变压器的次级绕组中的电流的信息;

-其中所述第二管脚被耦合在两个串联连接的阻抗之间,

其中有关所述变压器的所述次级绕组中的电流的所述信息包括所述变压器的所述次级绕组中的电流达到零或基本达到零的时间,并且其中所述时间通过确定所述转换器的所述次级侧的输出电压信号的下降经由所述第二管脚而确定。

24. 根据权利要求23所述的转换器控制单元,其中经由所述第二管脚向所述转换器控

制单元提供电力。

25. 根据权利要求23所述的转换器控制单元,其中所述第一阶段是所述至少一个开关元件的导通阶段并且所述第二阶段是所述至少一个开关元件的关闭阶段。

26. 根据权利要求23所述的转换器控制单元,其中所述输出电压信号是所述转换器的输出处的信号或者是与所述转换器的所述输出处的所述信号成比例的信号。

27. 根据权利要求23所述的转换器控制单元,其中所述输出电压信号是由所述变压器的所述次级绕组所提供的电压。

28. 一种经由根据权利要求23所述的转换器控制单元进行控制的反激转换器。

29. 一种反激转换器系统,包括

-在所述转换器的初级侧和次级侧之间提供电流隔离的变压器;

-至少一个开关元件;以及

-转换器控制单元,包括

-用于控制所述至少一个开关元件的第一管脚;以及

-第二管脚

-用于在所述至少一个开关元件的导通阶段期间检测所述至少一个开关元件中的电流信号;以及

-用于在所述至少一个开关元件的关闭阶段期间经由所述变压器的一个附加绕组检测所述转换器的所述次级侧的输出电压信号以及有关所述变压器的次级绕组中的电流的信息,所述附加绕组经由二极管和电阻器的串联连接而连接至所述第二管脚,

其中有关所述变压器的所述次级绕组中的电流的所述信息包括所述变压器的所述次级绕组中的电流达到零或基本达到零的时间,并且其中所述时间通过确定所述转换器的所述次级侧的输出电压信号的下降经由所述第二管脚而确定。

30. 根据权利要求29所述的反激转换器系统,包括

-与所述至少一个开关元件串联连接的分流电阻器;

-连接在所述第二管脚和所述分流电阻器之间的去耦电阻器。

31. 根据权利要求29所述的反激转换器系统,包括

-经由低通滤波器以及二极管和电阻器的串联连接而连接至所述第二管脚的所述附加绕组;

-与所述至少一个开关元件串联连接的分流电阻器;

-连接在所述第二管脚和所述分流电阻器之间的去耦电阻器。

32. 一种用于操作转换器的方法,

-其中所述转换器包括在所述转换器的初级侧和次级侧之间提供电流隔离的变压器,

-包括以下步骤:

-经由转换器控制单元的第二管脚在第一阶段期间检测至少一个开关元件中的电流信号;并且

-经由所述转换器控制单元的所述第二管脚在第二阶段期间检测所述变压器的所述次级侧的输出电压信号以及有关所述变压器的次级绕组中的电流的信息;

-经由所述转换器控制单元的第一管脚对所述至少一个开关元件进行控制

-其中通过经由至少一个二极管馈接至所述第二管脚的所述变压器的一个附加绕组在

所述第二阶段期间检测所述转换器的所述次级侧的所述输出电压信号和有关所述变压器的所述次级绕组中的电流的所述信息,其中所述二极管的阴极指向所述第二管脚,

其中有关所述变压器的所述次级绕组中的电流的所述信息包括所述变压器的所述次级绕组中的电流达到零或基本达到零的时间,并且其中所述时间通过确定所述转换器的所述次级侧的输出电压信号的下降经由所述第二管脚而确定。

33. 根据权利要求32所述的方法,其中所述第一阶段是所述至少一个开关元件的导通阶段,并且所述第二阶段是所述至少一个开关元件的关闭阶段。

34. 根据权利要求32所述的方法,其中所述输出电压信号是所述转换器的输出处的信号或者是与所述转换器的所述输出处的所述信号成比例的信号。

35. 根据权利要求32所述的方法,其中所述输出电压信号是由所述变压器的所述次级绕组所提供的电压。

36. 根据权利要求32所述的方法,其中有关所述变压器的所述次级绕组中的电流的所述信息指示所述变压器的所述次级绕组中的电流达到或低于预定阈值。

37. 根据权利要求32所述的方法,其中通过经由低通滤波器以及所述至少一个二极管馈接至所述第二管脚的所述变压器的一个附加绕组在所述第二阶段期间检测所述转换器的所述次级侧的所述输出电压信号和有关所述变压器的所述次级绕组中的电流的所述信息,其中所述二极管的阴极指向所述第二管脚。

38. 根据权利要求32所述的方法,

-其中所述至少一个开关元件由所述转换器控制单元基于以下各项、经由所述第一管脚进行控制

-在所述第一阶段期间所检测的所述电流信号和所述转换器的所述次级侧的所述输出电压信号,

-所述第二阶段期间有关所述变压器的所述次级绕组中的电流的所述信息,以及

-所述变压器中的所述次级绕组中的电流达到零或基本达到零的时间之后所增加的附加延迟。

39. 一种反激转换器,包括:

-用于在所述转换器的初级侧和次级侧之间提供电流隔离的器件;

-开关器件;

-第一检测器件,其用于在所述开关器件的导通阶段期间检测所述开关器件中的电流信号;

-第二检测器件,其用于在所述开关器件的关闭阶段期间检测所述转换器的所述次级侧的输出电压信号以及有关所述转换器的所述次级侧中的电流的信息;以及

-控制器件,包括:

-用于控制所述开关器件的第一管脚;以及

-用于检测所述第一检测器件和所述第二检测器件的信号和信息的第二管脚,

-其中所述第一检测器件包括与所述开关器件串联连接的分流电阻器,以及

-连接在所述第二管脚和所述分流电阻器之间的去耦电阻器,

其中有关所述转换器的所述次级侧中的电流的所述信息包括所述转换器的所述次级侧中的电流达到零或基本达到零的时间,并且其中所述时间通过确定所述转换器的所述次

级侧的输出电压信号的下降经由所述第二管脚而确定。

40. 根据权利要求39所述的反激转换器,其中所述用于提供所述电流隔离的器件包括变压器,并且所述第二检测器件包括所述变压器的一个附加绕组。

41. 根据权利要求40所述的反激转换器,其中所述附加绕组经由二极管和电阻器的串联连接而连接至所述第二管脚。

42. 根据权利要求39所述的反激转换器,其中所述开关器件包括至少一个反激开关元件。

43. 根据权利要求39所述的反激转换器,其中所述开关器件包括至少一个晶体管。

44. 根据权利要求39所述的反激转换器,其中所述开关器件包括至少一个二极管或至少一个MOSFET。

具有电流隔离的转换器

技术领域

[0001] 本发明的实施例涉及包括输入和任意输出之间的电流隔离的转换器。

背景技术

[0002] 反激转换器与输入和输出之间的电流隔离一起在AC/DC以及DC/DC转换中被使用。反激转换器能够被实现为升降压转换器,其具有电感器分离以形成变压器而使得电压比率由于隔离的额外优势而得以倍增。

发明内容

[0003] 第一实施例涉及一种转换器,其包括在该转换器的初级侧和次级侧之间提供电流隔离的变压器;至少一个开关元件和转换器控制单元。该转换器控制单元包括第一和第二管脚,其中该第一管脚被用于控制该至少一个开关元件。该第二管脚被用于在第一阶段期间检测至少一个开关元件中的电流信号;并且用于在第二阶段期间检测该转换器的次级侧的输出电压信号以及有关该变压器的次级绕组中的电流的信息。

[0004] 第二实施例涉及一种用于驱动转换器的转换器控制单元,其包括用于控制该转换器的至少一个开关元件的第一管脚,其中该转换器包括在该转换器的初级侧和次级侧之间提供电流隔离的变压器。该转换器单元还包括第二管脚,其用于在第一阶段期间检测至少一个开关元件中的电流信号;并且用于在第二阶段期间检测该转换器的次级侧的输出电压信号以及有关该变压器的次级绕组中的电流的信息。

[0005] 第三实施例涉及一种反激转换器系统,其包括在该转换器的初级侧和次级侧之间提供电流隔离的变压器;至少一个开关元件;以及转换器控制单元。该转换器控制单元包括用于控制该至少一个开关元件的第一管脚;和第二管脚,其用于在该至少一个开关元件的导通阶段期间检测该至少一个开关元件中的电流信号;并且用于在该至少一个开关元件的关闭阶段期间经由该变压器的附加绕组检测该转换器的次级侧的输出电压信号以及有关该变压器的次级绕组中的电流的信息。

[0006] 第四实施例针对一种用于操作转换器的方法,其中该转换器包括在该转换器的初级侧和次级侧之间提供电流隔离的变压器。该方法包括以下步骤:

[0007] 一经由转换器控制单元的第二管脚在第一阶段期间检测至少一个开关元件中的电流信号;以及

[0008] 一经由该转换器控制单元的第二管脚在第二阶段期间检测该变压器的次级侧的输出电压信号以及有关该变压器的次级绕组中的电流的信息;

[0009] 一经由该转换器控制单元的第一管脚对该至少一个开关元件进行控制。

[0010] 第五实施例涉及一种反激转换器,其包括用于在该转换器的初级侧和次级侧之间提供电流隔离的器件;开关器件;第一检测器件,其用于在该开关器件的导通阶段期间检测该开关器件中的电流信号;第二检测器件,其用于在该开关器件的关闭阶段期间检测该转换器的次级侧的输出电压信号以及有关该转换器的次级侧中的电流的信息;以及控制器

件,其包括用于控制该开关器件的第一管脚;以及用于检测该第一检测器件和第二检测器件的信号和信息的第二管脚。

附图说明

[0011] 参考附图示出并图示了实施例。附图用来图示基本原则从而仅图示出了理解该基本原则所必需的方面。附图并非依比例绘制。在图中相同的附图标记表示同样的特征。

[0012] 图1示出了示例性和示意性的电路图,其包括用于两种不同操作模式的具有多功能管脚FBSEnse的反激(FB)控制集成电路(IC);

[0013] 图2以示意性方式示出了基于图1的电路图的各种随时间变化的信号曲线;

[0014] 图3示出了包括两个比较器的示例性实施例;

[0015] 图4示出了具有比较器和可切换阈值的实施例;

[0016] 图5示出了包括单级LED灯泡应用的实施例的示例性示图;

[0017] 图6示出了包括具有功率因数校正级的两级LED灯泡应用的可替换实施例的示例性示图;

[0018] 图7示出了图5的可替换实施例的示图,其利用两个MOSFET作为反激转换器中的电子开关元件。

具体实施方式

[0019] 这里所描述的转换器能够被实现为反激(FB)转换器。FB转换器包括例如反激控制集成电路的转换器控制单元,其用于以适当方式驱动该FB转换器的至少一个开关元件。该转换器控制单元能够被实现为微控制器或者任意类型的控制设备。这样的控制设备可以驱动至少一个转换器控制单元。

[0020] 为了有效地操作反激转换器,有利地对例如测量数值的若干参数或信号加以考虑。随着在现有或甚至更小外壳中进行更高整合的需求而带来了使用较少部件以及使用集成电路(IC)的更少管脚的动机。

[0021] 反激转换器包括初级侧和次级侧。初级侧是指电路中被输入电源电压的部分,该电源电压提供FB供电电压。次级侧则提供反激转换器的输出。

[0022] 反激转换器在初级侧上包括至少一个开关元件,其能够被实现为晶体管,特别是MOSFET。注意到,根据这里所给出的解决方案能够采用若干开关元件。关于反激转换器,该至少一个开关元件在这里被称作“FB开关元件”。每个FB开关元件可以具有它在其间被导通或关闭的导通阶段(on-phase) t_{on} 和关闭阶段(off-phase) t_{off} 。

[0023] 有利地,在反激转换器的操作期间采用例如测量数值的以下信号:

[0024] $-I_{L_{peak}}$:在FB开关元件的导通阶段期间反激转换器的变压器中的电流。这允许检测变压器中被认为过高的电流。

[0025] $-V_{out}$:反激转换器的次级侧的电压。该参数允许在空闲状态期间避免组件损坏并且其允许在预定的最大输出电压关闭。

[0026] $-t_{ZCD}$:变压器的次级绕组中的电流达到零(FB开关元件被关闭)的时间。

[0027] 在初级侧上出于例如经由转换器控制单元进行控制的目的可以采用另外的信号:

[0028] $-$ 信号 $I_{L_{peak}}$ 和FB开关元件的工作周期允许控制输出电流。

[0029] 信号 V_{out} 可以经由变压器(初级侧)的辅助绕组来确定以便控制输出电压。

[0030] 所给出的解决方案允许减少转换器控制单元所需管脚的数量,由此保持了功能和/或提供了额外的功能。

[0031] 有利地,这里所描述的解决方案允许确定参数或信号而使用数量有所减少的管脚(例如,仅两个IC管脚)以有效的方式对反激转换器进行操作。

[0032] 第一管脚FBGD(反激栅极驱动器)是用于FB开关元件的驱动器输出。第二管脚被称作FBSense,其被用于确定反激转换器的所需信号。由于并非在所有时间都需要所有的信号,所以可能经由单个管脚(这里是FBSense管脚)在不同时刻检测不同信号。

[0033] 这里所给出的解决方案的另一个优势在于,可能对反激转换器的例如输出电压和输出电流的输出参数进行精确控制。

[0034] 图1示出了包括FB控制集成电路(IC)101的示例性和示意性电路图,其中供电电压VCC和接地端GND连接到该FB控制集成电路(IC)相连接(未示出)。FB控制IC101包括输出FBGD,其是经由电阻器Rgate连接至在该示例中用作FB开关元件的MOSFET102的栅极的反激栅极驱动器。MOSFET102的漏极连接至变压器103的初级侧L1.1的一个管脚。变压器103的初级侧L1.1的另一个管脚连接至FB供电电压,例如功率因数校正级的输出电压。

[0035] FB控制IC101进一步包括FBSense管脚,其连接至节点104。该节点104经由电阻器R1连接至MOSFET102的源极,并且MOSFET102的源极进一步经由电阻器Rshunt连接至接地端。节点104还经由包括电阻器R2和二极管D1的串联连接而连接至节点105,其中二极管D1的阴极指向节点104。节点105经由包括电阻器Rfilter和电感器L1.2的串联连接而连接至接地端。电感器L1.2能够被实现为针对变压器103的初级绕组L1.1的辅助绕组。此外,节点105经由电容器Cfilter连接至接地端。电阻器Rfilter和电容器Cfilter的组合提供了低通RC滤波器。这样的RC滤波器还能够由例如FB控制IC101的集成电路来提供。也可能提供不同的滤波器,例如数字滤波器或消隐时间。

[0036] 变压器103的次级绕组L1.3经由二极管D2连接至节点106并且利用其另一管脚连接至接地端。节点106经由电容器C1连接至接地端。输出电压 V_{out} 和输出电流 I_{out} 经由输出107和108提供,其中输出107连接至节点106而输出108连接至接地端。

[0037] 因此,变压器103将初级侧与次级侧分离开来。在图1中,初级侧被描绘在变压器左侧,其包括初级绕组L1.1,而次级侧则被描绘在变压器右侧,其包括次级绕组L1.3。次级侧提供反激转换器的输出(V_{out} , I_{out})。

[0038] 流过(变压器初级侧的)MOSFET102的电流有利地(仅)在MOSFET102的导通阶段 t_{on} 期间被监视。这能够经由低电阻电阻器Rshunt来实现。经由管脚FBSense对电阻器Rshunt上的压降进行测量(由于Rshunt的电阻值是已知的,所以在管脚FBSense处所确定的电压根据 $I=U/R$ 而对应于电流)。电阻器R1的电阻值可以充分地大于Rshunt的电阻值,因此该电流经由电阻器Rshunt流向接地端。通过电阻器R1的电流在这样的情况下可被忽略。

[0039] 在MOSFET102的关闭阶段 t_{off} 期间,不在电阻器Rshunt提供信号。在该关闭阶段 t_{off} 期间,管脚FBSense能够被用来确定(特别是测量)反激转换器的输出电压 V_{out} 以及变压器的次级绕组中的电流达到零的时间 t_{zcd} 。出于这一目的,附加绕组L1.2被用来经由包括Rfilter和Cfilter的滤波器、二极管D1以及电阻器R2和R1向接地端提供信号。电阻器R1和R2被用作针对接地端的分压器。低阻抗电阻器Rshunt在这种情况下是可忽略的,因为R1的

电阻充分地高于Rshunt的电阻。例如,低阻抗电阻器Rshunt可以被设置为1ohm而电阻器R1可以被设置为1kohm。

[0040] 因此,对于有效操作反激转换器有利的各个信号在(在包括导通阶段和关闭阶段的FB开关元件的工作周期期间内)不同时刻得以被确定。这允许经由FB控制IC101的单个管脚

[0041] -在FB开关元件的导通阶段测量流过FB开关元件的电流,以及

[0042] -在FB开关元件的关闭阶段测量反激转换器的输出电压 V_{out} 以及时间 t_{zcd} 。

[0043] 有利地,在变压器初级侧所确定的参数(信号)能够被用来控制反激转换器的次级侧的输出电压 V_{out} 和输出电流 I_{out} 。

[0044] 图2以示意性方式示出了基于图1的电路图的各种随时间的信号曲线。管脚FBGD处的信号示出了反激栅极驱动信号,其具有包括导通阶段 t_{on} 和关闭阶段 t_{off} 的工作周期 T 。信号 I_{pri} 描绘了变压器103的初级侧上的电流(即,流过MOSFET102的电流),其也被称作“初级电流”,信号 I_{D2} 视觉化表示了流过变压器103次级侧的二极管D2的电流,并且信号 V_{DSFB} 示出了MOSFET102的漏极处的电压。此外,基于以上而示出了在FB控制IC101的管脚FBSense处所产生的信号。

[0045] 在FBGD管脚处的信号的导通阶段 t_{on} 期间,能够在FBSense管脚处检测到与初级电流 I_{pri} 成比例的电压。因此,能够检测到超过预定阈值的初级电流。图2示例性示出了OCP(过电流保护)阈值201。

[0046] 峰值电流 $IL1.1_peak$ 还能够经由其它手段来确定,例如经由电流的倾斜度和/或导通时间。峰值电流202(也称作“ $IL1.1_peak\ sense$ ”)的数值能够被用来将反激转换器的输出电流 I_{out} 设置和/或控制为预定数值。

[0047] 在FBGD管脚处的信号的关闭阶段 t_{off} 期间,向FBSense管脚提供对应于反激转换器的输出电压 V_{out} 或与该输出电压 V_{out} 成比例的电压。根据特定的使用情况、所要求的大小标注和/或准确度,包括电阻器 R_{filter} 和电容器 C_{filter} 的低通滤波器能够被提供、省略或者集成在转换器控制单元之中。而且,能够采用其它类型的滤波器,例如数字滤波器。除此之外或可替换地,FBSense管脚处的信号能够在关闭阶段 t_{off} 期间的特定时刻或预定时间内被用于控制目的,例如在允许瞬时效应衰退的一段偏移时间之后。注意到,针对FBSense管脚处所确定的信号而描述的效应适用于电压或电流信号。

[0048] 在FBSense管脚处所检测的信号的振幅能够被用于控制反激转换器的输出电压 V_{out} 。该振幅还能够被用于检测过高的输出电压 V_{out} 。这能够经由OVP(过压保护)阈值203来实现。

[0049] 注意到,OCP阈值201和OVP阈值203可以是不同的阈值。使用相同的阈值201和203允许经由电阻器R1和/或电阻器R2对阈值进行调节。不同于第一阈值的第二阈值允许针对电路设计的附加自由度。

[0050] 只要有电流在变压器的次级侧上流过,反激转换器的输出信号就被提供至FBSense管脚。该时间段在图2中由 t_d 所指示,其示出了流过二极管D2的电流。一旦电流 I_{D2} 达到零,提供至FBSense管脚的电压就下降(即,在时间段 t_d 结束时开始)。

[0051] 对时间段 t_d 结束的时刻(ZCD:零电流检测, t_{zcd} :当 I_{D2} 达到零的时间)进行检测以便获知再次导通MOSFET102的适当时间,即经由FBGD管脚提供另一个导通阶段 t_{on} (谷值开关)。

[0052] 作为选择,可以在电流 I_{D2} 已经达到零之后引入延迟 $t_{ZCDdeIay}$ 。

[0053] 时间 t_{ZCD} 能够通过确定提供至FBSense管脚的信号的下降而经由FBSense管脚而确定,例如在这样的下降大于变化204的情况下进行确定。作为替换,提供至FBSense管脚的信号的下降能够与ZCD检测阈值205或变化204相比较:如果达到或低于这样的阈值205(或变化204),则假设检测到时刻 t_{ZCD} 。ZCD检测阈值205可以是固定或可变的。作为选择,所检测的输出电压 V_{out} 206能够被用来自适应地调节ZCD检测阈值205,例如针对输出电压 V_{out} 206的预定数值或百分比进行调节。下降信号能够经由可由集成电路所实施的其它操作进行检测。

[0054] 在反激转换器的非连续导通模式(DCM)中,能够经由ZCD检测阈值205来检测MOSFET102的漏极电压的后续最小值。因此,能够有效实现重新进入导通阶段之前的延迟。

[0055] 这里所给出的解决方案所具有的优势在于,能够独立于送至FB控制IC101的供电电压VCC而实现对反激转换器的输出信号的控制。这在由单个供电电压VCC进行供电的单个IC中实施若干个FB控制器的情况下是特别有用的。所建议的解决方案允许每个FB控制器(即使IC中的附加FB控制器负责控制不同反激转换器)基于提供至其FBSense管脚的信号独立操作。

[0056] 所给出的解决方案可应用于各种类型的转换器,特别是DC/DC转换器。

[0057] 注意到,转换器初级侧上的开关元件可以是半桥或全桥元件。此外,至少一部分电子开关(晶体管,MOSFET)能够被实现为二极管。

[0058] 图3示出了包括两个比较器的示例性实施例。信号VIN被送至进一步连接到MOSFET302的漏极的变压器301的初级侧。MOSFET302的源极经由电阻器R3连接至接地端并且经由电阻器R4连接至FB控制IC303的触发管脚TRIG。变压器301的次级侧连接至接地端并且经由包括二极管D3和电阻器R5的串联连接而连接至触发管脚TRIG。二极管D3的阴极指向触发管脚TRIG。FB控制IC303还具有连接至MOSFET302的栅极的栅极驱动器管脚GD。

[0059] FB控制IC303包括两个比较器304、305、两个AND门306、307、OR门311、RS双稳态多谐振荡器312、振荡器310、滤波器元件308、滤波器元件309和栅极驱动器313。

[0060] 触发管脚TRIG连接至比较器304的正输入以及比较器305的负输入。信号V_{CL}被送至比较器304的负输入并且信号V_{ZCD}被送至比较器305的正输入。

[0061] 触发管脚TRIG还连接至电压感应单元315,其向控制组件316提供输出信号。例如,参考图2,感应单元315可以确定反激转换器的输出电压 V_{out} 并且例如可以出于控制和监控的目的而将这样的信息传递至控制组件316。该控制组件例如可以影响FB控制器的导通阶段的持续时间以便调节输出电压或者关闭输出电压。

[0062] 比较器304的输出连接至AND门306的第一输入,AND门306的输出经由滤波器308连接至双稳态多谐振荡器312的R输入。双稳态多谐振荡器312的Q输出连接至AND门306的第二输入并且经由栅极驱动器313连接至管脚GD。

[0063] 比较器305的输出连接至AND门307的第一输入,AND门307的输出经由滤波器309连接至OR门311的第一输入。OR门311的输出连接至双稳态多谐振荡器312的S输入。双稳态多谐振荡器312的反向Q输出连接至节点314,该节点314连接至AND门307的第二输入并且经由振荡器310连接至OR门311的第二输入。

[0064] 振荡器310通过设置双稳态多谐振荡器312而定义了用于导通栅极驱动器(管脚GD)的触发器。在操作期间,管脚GD经由比较器305而由变压器301的过零信号反复导通。因

此,仅需要振荡器310在预定时间段内没有检测到过零信号的情况下触发栅极驱动器的导通。在操作期间,振荡器310能够在栅极驱动器被关闭时进行重置和重启。

[0065] 信号V_{CL}与比较器304相结合而提供逐个周期的限流功能,这使得栅极驱动器被关闭。信号V_{ZCD}和比较器305提供过零检测,这使得栅极驱动器被导通。

[0066] 滤波器元件308(LEB:前沿消隐)对于在导通阶段开始时出现的电流峰值进行滤波。滤波器元件309滤除或减少在关闭阶段开始时出现的高频振荡;否则这样的振荡可能导致错误的触发时刻。此外,滤波器元件309延迟导通脉冲因此使得能够进行谷值开关,即当MOSFET302的漏极处的电压达到低点时允许过零检测之后的开关时刻。

[0067] 门304和305使得能够对导通和关闭触发器进行交替的激活/去激活,这确保了在栅极驱动器的导通阶段期间仅有比较器304是活动的以用于导通,并且在栅极驱动器的关闭阶段期间仅有比较器305是活动的以用于关闭。

[0068] 图4示出了具有比较器和可切换阈值的实施例。图4的示例性示图是基于图3;然而,省略了第二比较器305,另外引入了以交替方式将信号V_{CL}或信号V_{ZCD}连接至比较器304的负输入的开关元件401。开关元件401还连接至节点314。比较器304的输出进一步连接至AND门307的第一输入。

[0069] 图5示出了包括单级LED灯泡应用的实施例的示例性示图。

[0070] 处于85VAC和275VAC之间的范围之内的输入电压被送至整流器单元504,其包括保险丝502、温度敏感电阻器505、电感器503、电容器C2以及若干二极管D4至D7。因此经由节点506和接地端提供经整流的信号。

[0071] 节点506经由电阻器R6连接至节点510。节点510连接至FB控制器501的供电电压管脚VCC。节点510和接地端还经由电阻器C4进行连接,其中接地端也被提供至FB控制器501(经由其GND管脚)。

[0072] 节点510经由电容器C3(例如,电解电容器)连接至接地端。节点510进一步经由包括二极管D8和电阻器R7的串联连接而连接至节点511,其中二极管D8的阴极指向节点510。节点511经由包括电阻器R8和二极管D9的串联连接而连接至FB控制器501的触发管脚TRIG,其中二极管D9的阴极指向触发管脚TRIG。触发管脚TRIG经由电阻器R10连接至MOSFET507的源极,其中该源极还经由电阻器R11连接至接地端。FB控制器501的栅极驱动器管脚GD经由电阻器R9连接至MOSFET507的栅极。MOSFET507的漏极经由二极管D10连接至节点512。节点512和节点506分别经由电阻器R12和经由电容器C6进行连接。变压器508的初级绕组部署在节点506和MOSFET507的漏极之间。

[0073] 变压器508的次级绕组的一个管脚经由二极管D11连接至输出513,其中二极管D11的阴极指向输出513。变压器508的次级绕组的另一管脚连接至输出514。在输出513和514之间提供电容器C7。经由输出513和514提供用于串联连接若干LED D12至D14的电压。

[0074] 变压器508的辅助绕组509连接至接地端和节点511之间,该节点511向FB控制器501的触发管脚TRIG提供触发信息。

[0075] 图7示出了可替换实施例的示图。该电路部分地对应于关于图5所示出并解释的电路。与图5的FB控制器501相比,FB控制器702包括两个栅极驱动器管脚GD0和GD1,其中栅极驱动器管脚GD0驱动MOSFET507并且因此对应于图5的栅极驱动器管脚GD。

[0076] 与图5相比,图7中省略了电阻器R12和电容器C6,而是将二极管D10的阴极连接至

节点506。另外,图7示出了MOSFET701,其具有经由电阻器R24连接至栅极驱动器管脚GD1的栅极。MOSFET701的源极连接至变压器的初级侧(而不是根据图5的节点506)。MOSFET701的漏极连接至节点506。此外,MOSFET701的源极经由二极管D24连接至接地端,其中二极管D24的阳极指向接地端。

[0077] 优选地,管脚GD0和GD1的脉冲宽度调制信号是同相的并且对应于根据图5的单级FB控制器501的栅极驱动器管脚GD的输出信号。

[0078] 图6示出了包括具有功率因数校正(PFC)级的两级LED灯泡应用的可替换实施例的示例性示图。

[0079] 处于85VAC和275VAC之间的范围内的输入电压被送至根据图5所示的整流器单元504;因此在节点607和608之间提供经整流的信号。节点607经由变压器602的初级侧连接至节点609。节点608经由电容器C8与节点610相连接。二极管D15连接在节点609和610之间,其中二极管D15的阴极指向节点610。节点608进一步经由电阻器R15连接至MOSFET603的源极。MOSFET603的源极还经由电阻器R14连接至节点611。节点611经由包括二极管D16、电阻器R13和变压器602次级侧的串联连接而连接至接地端,其中D16的二极管阴极指向节点611。节点611还连接至控制器601的触发器管脚TRIG1,其提供PFC和FB控制。控制器601的栅极驱动器管脚GD1经由电阻器R16连接至MOSFET603的栅极。MOSFET603的漏极连接至节点609。

[0080] 节点610经由电容器C9连接至节点612;节点610和612还经由电阻器R18相连接。节点612经由二极管D17连接至MOSFET604的漏极。MOSFET604的漏极和节点607还经由变压器605的辅助绕组606相连接。MOSFET604的源极经由电阻器R23连接至接地端。而且,MOSFET604的源极经由电阻器R22与控制器601的触发管脚TRIG0相连接。控制器601的栅极驱动器管脚GD0经由电阻器R21连接至MOSFET604的栅极。控制器601的触发器管脚TRIG0还经由二极管D19和电阻器R20的串联连接而连接至节点613,其中二极管D19的阴极指向触发管脚TRIG0。节点613经由变压器605的初级侧连接至接地端。节点613进一步经由包括电阻器R19和二极管D18的串联连接而连接至节点614,其中二极管D18的阴极指向节点614。节点614分别经由电容器C10和经由电容器C11而连接至接地端;电容器C11可以是电解电容器。节点614进一步连接至控制器601的供电管脚VCC。控制器601还经由管脚GND连接至接地端。

[0081] 变压器605的次级绕组的一个管脚经由二极管D20连接至节点615,其中二极管D20的阴极指向节点615,并且变压器605的次级绕组的另一管脚连接至接地端。而且,在节点615和接地端之间提供电容器C12。节点615提供用于对若干LED D21至D23的串联连接进行供电的电压。

[0082] 在图6的实施例中所示出的第一供电级包括功率因数校正(PFC)单元。该PFC单元提供与正弦输入电压信号同相的正弦输入电流整形以便实现高的功率因数。所示出的实施例包括以非连续电流模式(DCM)进行工作的升压转换器。以DCM进行操作,通过MOSFET603的电流在该MOSFET导通时从0开始。该操作模式能够在MOSFET603在变压器602消磁之后的下一次启动开始时实现。消磁这样的结束能够利用过零检测经由变压器602的辅助绕组、电阻器R13和二极管D16所构建的感应路径进行检测。由于两个信号以交替方式出现,所以电阻器R15处的峰值电流感应还能够经由电阻器R14和节点611与过零检测路径相结合。

[0083] 将PFC单元过零和峰值电流检测相结合,管脚TRIG1以低管脚数量的非常小的封装而支持双级方法的实施。

[0084] 虽然已经公开了本发明的各种示例性实施例,但是对于本领域技术人员将会显而易见的是,能够进行实现本发明的一些优势的各种变化和修改而并不背离本发明的精神和范围。对于本领域技术人员而言,可以适当替代以执行相同功能的其它组件。应当提到的是,即使在没有明确提及的那些情况下,参考具体附图所解释的特征也可以与其它附图的特征相结合。另外,本发明的方法可以使用适当处理器指令以全软件的实施方式来实现,或者以利用硬件逻辑和软件逻辑的组合来实现相同结果的混合实施方式来实现。对于发明概念的这种修改意在被所附权利要求所覆盖。

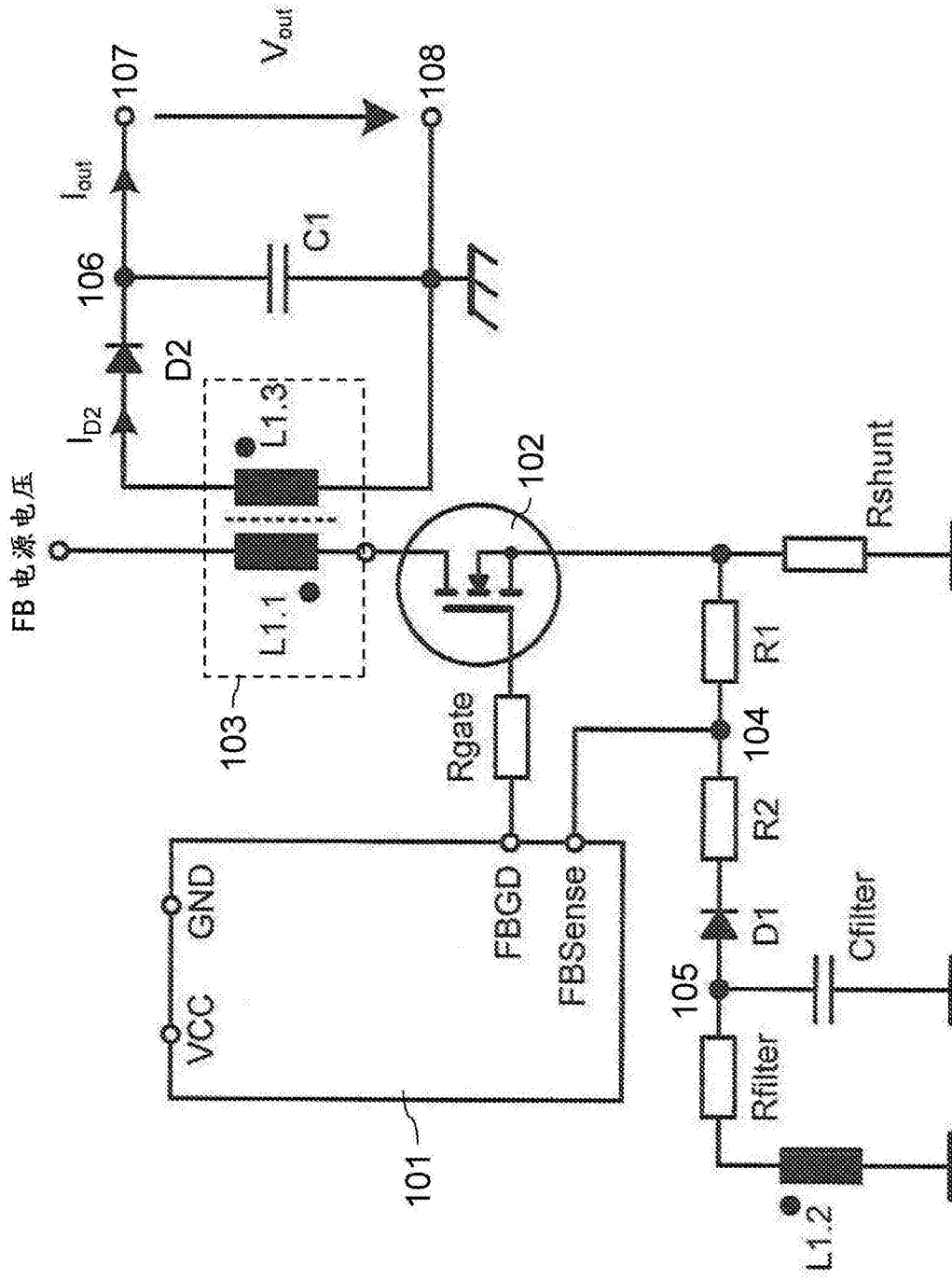


图1

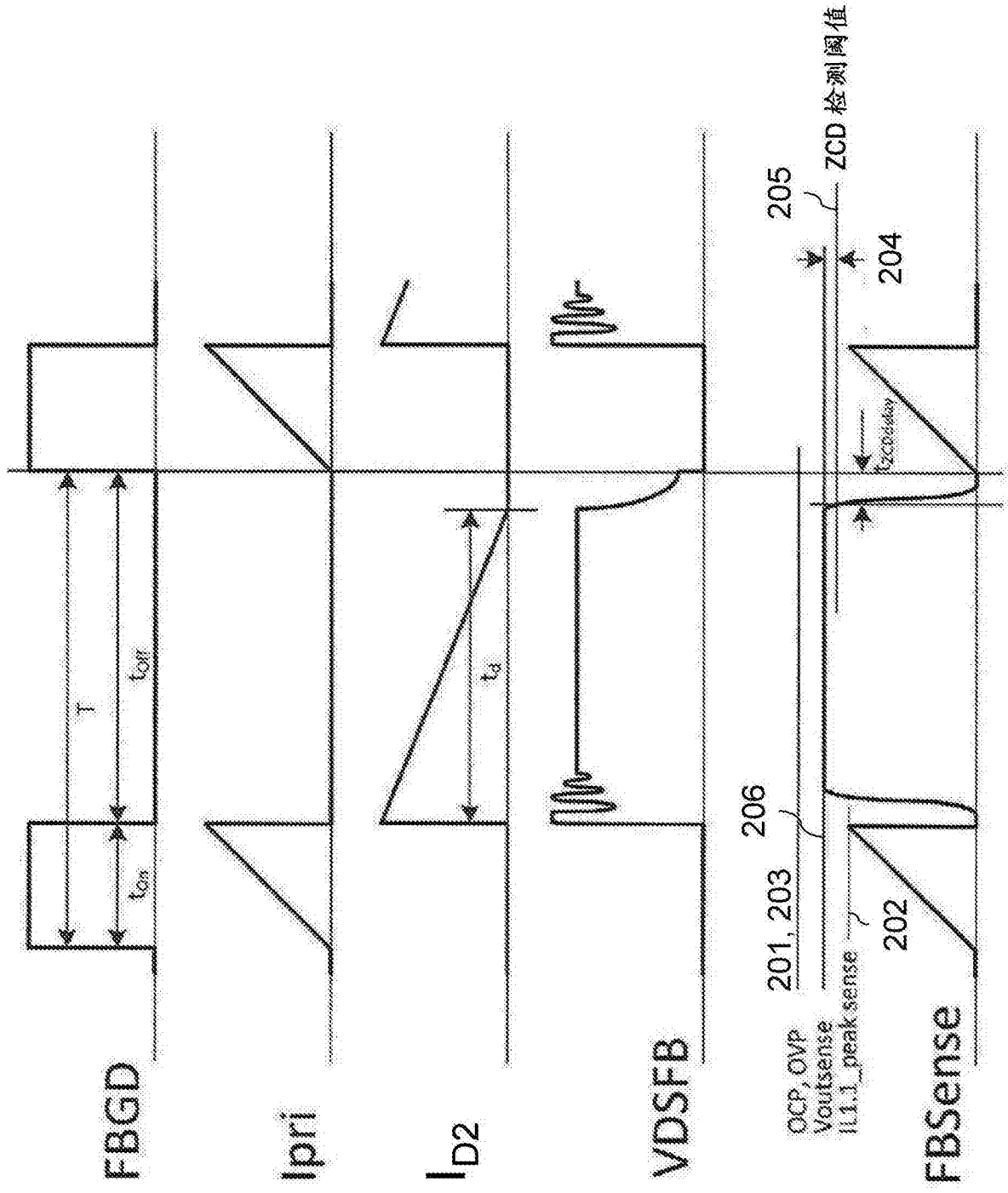


图2

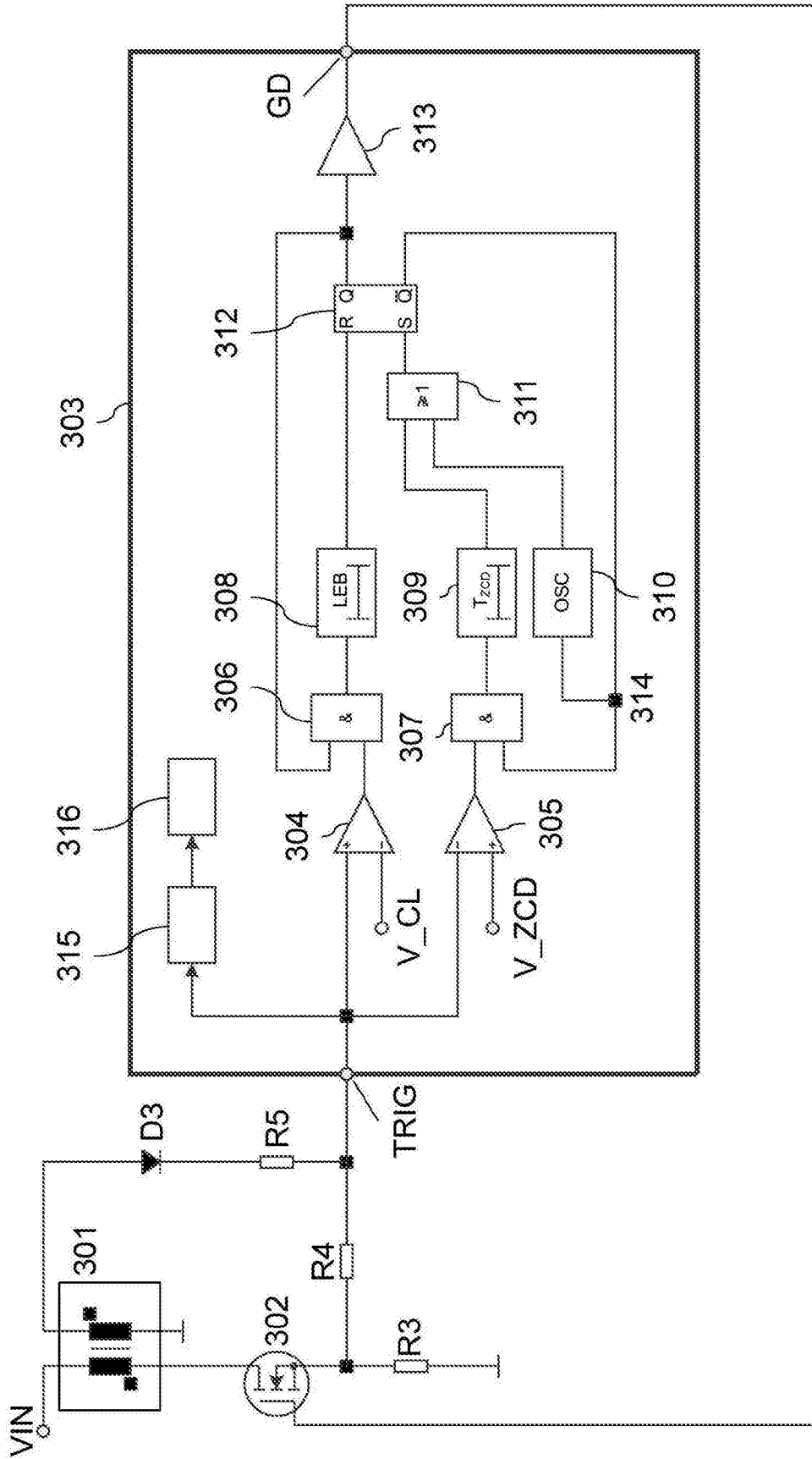


图3

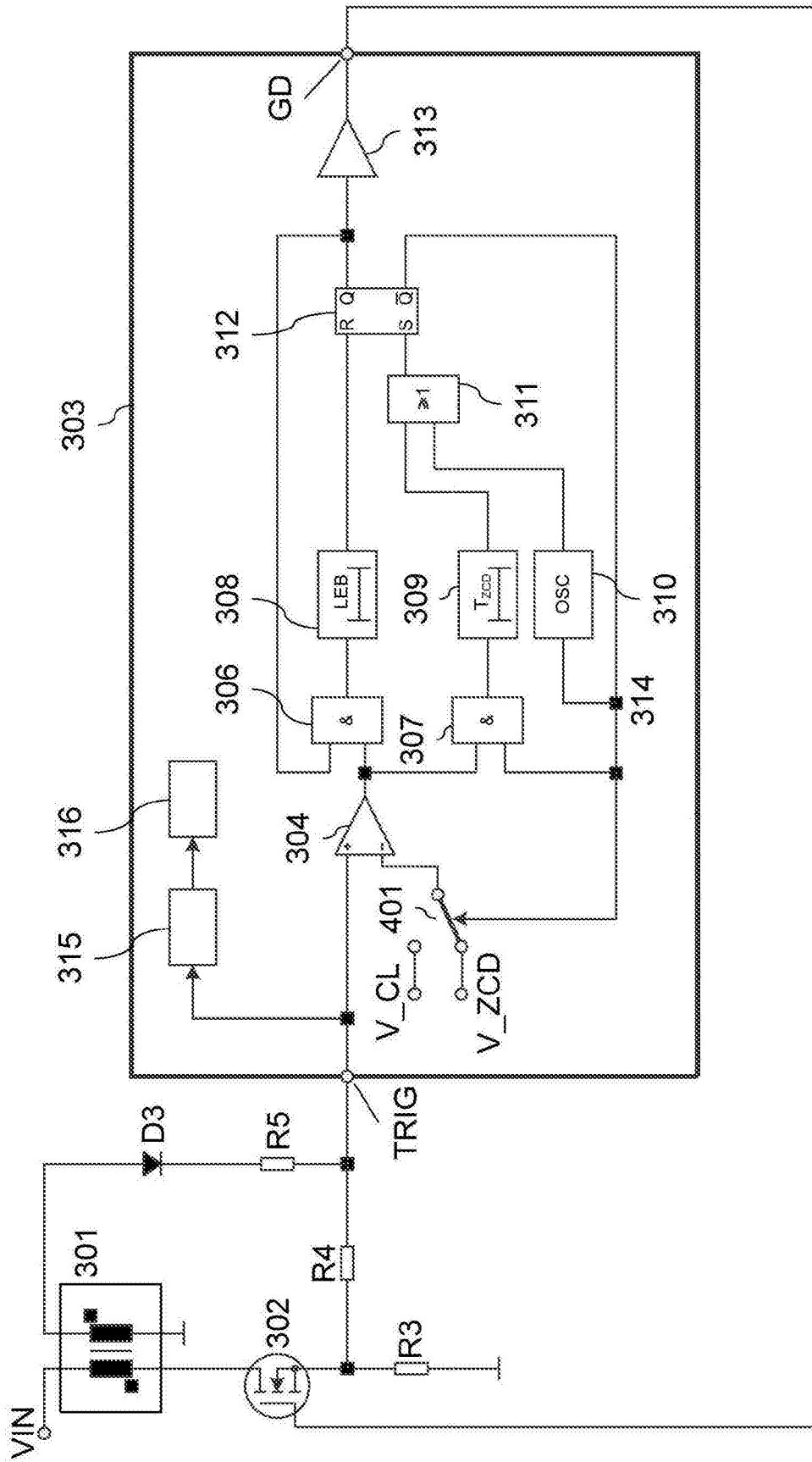


图4

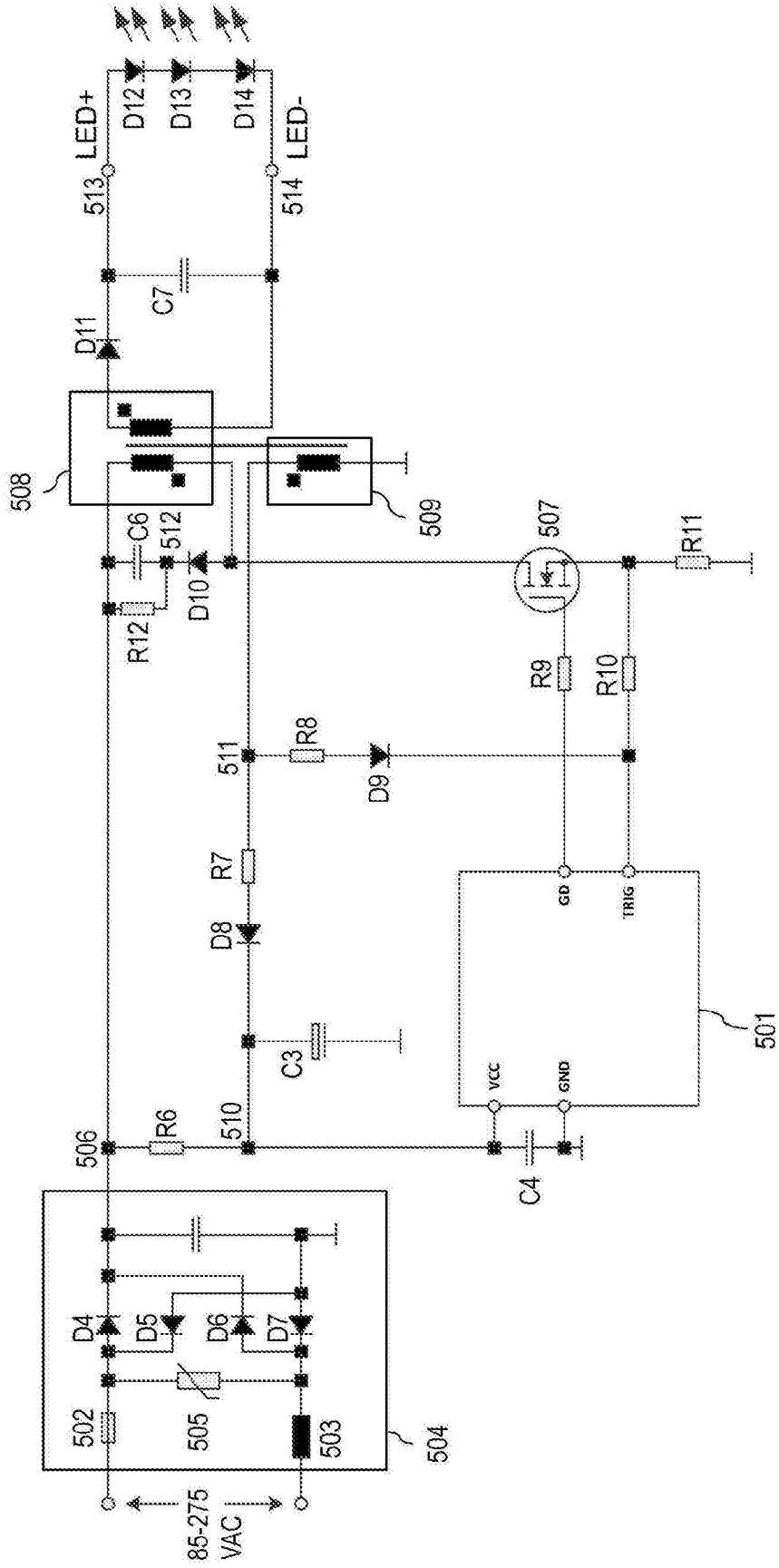


图5

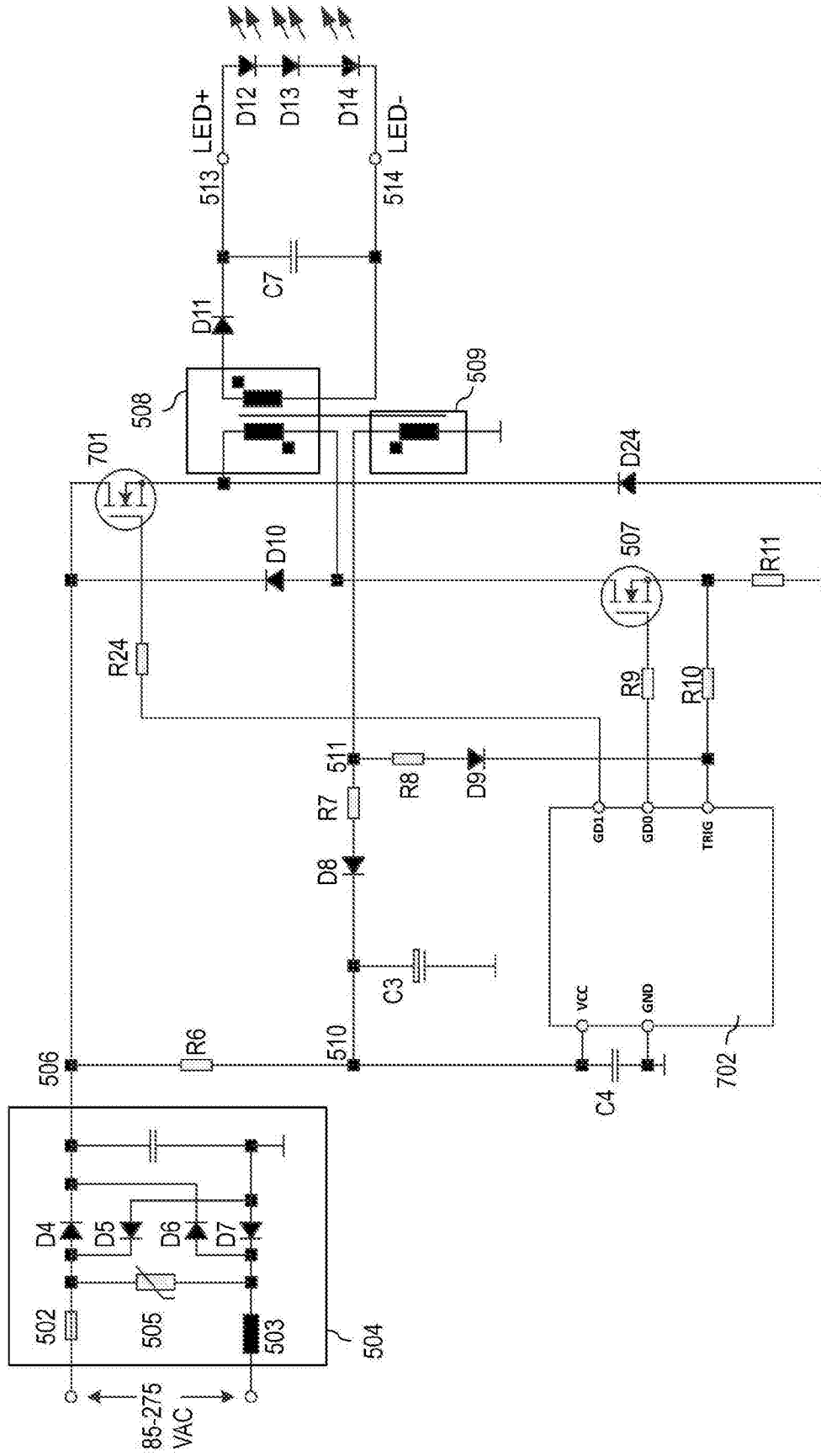


图7