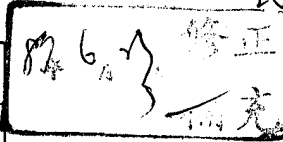


公告本

件：第 87102544 號專利申請案中文說明書修正頁
民國 87 年 6 月呈

申請日期	87 年 2 月 23 日
案 號	87102544
類 別	H01L 21/311



A4
C4

394991

394991

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	在半導體構造中形成接觸孔之方法
	英 文	Process for forming contact holes in a semiconductor structure
二、發明 創作人	姓 名	(1) 亞敏·萊比斯 Liebisch, Armin
	國 籍	(1) 德國
	住、居所	(1) 德國貝登威勒·因羅特勞伯 1 號 Im Rotlauble 1, D-79410 Badenweiler, Germany
三、申請人	姓 名 (名稱)	(1) 麥克那英特曼特有限公司 Micronas Intermetall GmbH
	國 籍	(1) 德國
	住、居所 (事務所)	(1) 德國夫萊堡漢斯班特街十九號 Hans-Bunte-Strasse 19, D-79108 Freiburg i. Br., Germany
	代 表 人 姓 名	(1) 里歐諾爾·侯尼格 Hornig, Leonore

裝

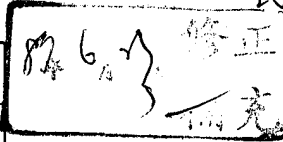
訂

線

公告本

件：第 87102544 號專利申請案中文說明書修正頁
民國 87 年 6 月呈

申請日期	87 年 2 月 23 日
案 號	87102544
類 別	H01L 21/311



A4
C4

394991

394991

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	在半導體構造中形成接觸孔之方法
	英 文	Process for forming contact holes in a semiconductor structure
二、發明 創作人	姓 名	(1) 亞敏·萊比斯 Liebisch, Armin
	國 籍	(1) 德國
	住、居所	(1) 德國貝登威勒·因羅特勞伯 1 號 Im Rotlauble 1, D-79410 Badenweiler, Germany
三、申請人	姓 名 (名稱)	(1) 麥克那英特曼特有限公司 Micronas Intermetall GmbH
	國 籍	(1) 德國
	住、居所 (事務所)	(1) 德國夫萊堡漢斯班特街十九號 Hans-Bunte-Strasse 19, D-79108 Freiburg i. Br., Germany
	代 表 人 姓 名	(1) 里歐諾爾·侯尼格 Hornig, Leonore

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
德國 1997 年 2 月 27 日 197 07 886.9 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

本發明係有關於在半導體構造中形成接觸孔之方法，該半導體構造包含被絕緣層所覆蓋之具有主動區之矽基底，該方法包含下列步驟，將具有開孔之蝕刻罩疊置於絕緣層上，該開孔係用以形成接觸至少一導電區域之接觸孔，以及利用電漿蝕刻來形成接觸孔，該電漿蝕刻係使用適合蝕刻絕緣層並含有載體氣體之氣相混合物。

在半導體製造技術中，此類方法係公知的。

絕緣層中之接觸孔係使導電區域露出以供接觸之用。爲了接觸導電區域，將導電材料導入接觸孔中，該導電材料係與導電區域相結合。導電區域係自導電材料之圖案層所形成。該導電區域特別位於被接觸之主動區上以及用以連接之導電路徑區域上。由於半導體構造具有非常小的幾何構造，所以導電區域係非常地薄。對於沿著被接觸區域之截面的半導體構造整體厚度而言，半導體構造表現出廣大的厚度變化。絕緣層通常由連續的絕緣層所構成並且可具有半導體構造所需之平面化特性。因此，絕緣層也表現出廣大的厚度變化。如此將難以界定精確的蝕刻停止處以使導電區域不會被過度蝕刻。

因此之故，本發明之目的係提供在半導體構造中形成接觸孔之方法，任何被接觸的導電區域之過度蝕刻皆可藉該方法而加以避免。

此目的係藉由上類方法所獲得，其中將氧氣加入氣相混合物中。

透過用於電漿蝕刻方法之氣相混合物中之氧氣成份，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

使蝕刻方法之反應動力學產生變換。當絕緣層被蝕刻而穿透之時，導電區域之材料即露出並且由氧加以氧化。在電漿蝕刻方法蝕刻非導電材料之速率低於導電區域和絕緣層之材料的期間中，在導電區域之表面上即形成非導電材料。在蝕刻方法之期間中，除去這些區域中被氧化的材料，使得該區域再次變得可導電。因此，導電區域材料之去除得以減緩，以致於較容易界定蝕刻接觸孔時之蝕刻停止處，且不會過度蝕刻呈薄層狀的導電區域。除此之外，在接觸孔形成之後可簡易地除去蝕刻罩。這是可能的乃因只有極少的導電區域之導電材料被去除，使得該材料甚少留在接觸孔中，尤其是在孔壁上。孔壁上之導電材料，特別是在蝕刻罩區域中，即光阻劑區域中，會使蝕刻罩之去除複雜不少。

氣相混合物之氧成份介於1%與20%之間係有所助益的。在矽技術之中，假若氣相混合物包含有氟化碳(CF_4)，氟化烴(CHF_3)，以及氬作為載體氣體，則在蝕刻期間中將獲得特別好的結果。

氣相混合物之氟化碳成份最好係介於8%與25%之間，氟化烴成份最好係介於15%與45%之間，並且氬成份最好係介於25%與75%之間。以約為100仟赫茲之頻率實施電漿蝕刻方法係有所助益的。藉由此相對慢的頻率，可造成蝕刻基之離子能量相對地高。因此之故，蝕刻速率係相對地高，這是可容許的乃因藉由氧的加入使得絕緣層與導電區域間之選擇力得以達成，並且導致相對

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

五、發明說明(3)

快速的與因此而低花費的方法。電漿蝕刻方法最好在壓力介於150與900毫托下實行。

本方法最好實行於導電區域業已矽化時，特別是當導電區域業已以鈦來矽化時。然後絕緣層則包含有在矽技術中通常使用的連續層，最好係氮化矽與氧化矽層。

參照所附圖示，現在將更詳細地來說明本發明。

圖示中之單一圖係顯示依據本發明之方法所處理的半導體構造之截面圖。

主要元件對照表

1	基底
2	主動區
3	欄狀氧化層
4	閘極區域
5	閘極氧化層
6	聚合矽層
7	接觸層
8	導電區域
9	絕緣層
10	蝕刻罩
11	開孔
12	接觸孔

在矽基底1上形成主動區2，為絕緣之故該區被欄狀

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明(4)

氧化層 3 所環繞包圍著。主動區 2 形成 MOS 電晶體之源極與汲極區域。在 MOS 電晶體之閘極區域上具有薄薄的閘極氧化層 5。閘極氧化層 5 與一部份欄狀氧化層 3 上覆蓋著聚合矽 (polysilicon) 層 6。導電材料之接觸層 7 沉積於主動區 2 上與圖案狀聚合矽層 6 上以形成導電區域。此結構上覆蓋著絕緣層 9，該層也可由兩個或更多的絕緣層所構成。絕緣層 9 具有半導體結構表面所需之平面化特性。由此隨之而來的即是在半導體結構之整體截面上，絕緣層 9 之厚度有所變化。絕緣層 9 可由氧化矽與氮化矽層所組成。絕緣層 9 上覆蓋著具有開孔 11 之蝕刻罩 10，該開孔係用以形成接觸孔 12 以便接觸導電區域 8。

圖示所顯示的半導體結構係處於業已使用依據本發明之方法而將接觸孔 12 蝕刻至絕緣層 9 之情形下，藉此使導電區域露出以供接觸。

在依據本發明之方法中，將所顯示的半導體結構放入蝕刻器內。在蝕刻器內，以電漿蝕刻方法加工半導體結構。將含有以氫作為載體氣體，以氟化碳，氟化烴，及氧作為主動蝕刻氣體之氣相混合物導入蝕刻器內。因氣相混合物之導入使得壓力在蝕刻方法期間中係介於 150 毫托與 900 毫托之間。氫成份係介於總氣體流量的 25% 與 75% 之間，氟化碳成份係介於總氣體流量的 8% 與 25% 之間，氟化烴成份係介於總氣體流量的 15% 與 45% 之間，而氧成份則介於總氣流量的 1% 與 20% 之間。以約為 100 仟赫茲之頻率來實施電漿蝕刻方法。該相對慢

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

的電漿振盪頻率導致蝕刻基之離子能量相對地高。因此對於被蝕刻的材料，亦即尤指絕緣層，高蝕刻速率係可達成的。氧使得導電區域8之材料氧化，該材料最好係以鈦來矽化的單晶形或多晶形矽。因此之故，導電區域8之材料的蝕刻速率減少很多。與此同時，無論如何，氧化表面被除去，使得導電區域8之表面變得再次可導電。藉由在導電區域8中蝕刻速率的減少，蝕刻方法的高度選擇力即可達成。這是必需的乃因現今的半導體結構要求細微的幾何結構，所以接觸層7係非常地薄並且遭受廣大的厚度變化，而因此可非常容易地將其過度蝕刻。再者，沿著半導體截面，用來平面化半導體晶圓表面的絕緣層9係具有不同的厚度。就如在圖示中所能看見的，圖左方主動區2上之導電區域8上方的絕緣層9之厚度大體上大於圖右方欄狀氧化層3上之導電區域8上方的厚度。爲了可以接觸主動區2而仍需使圖左方之導電區域8露出時，則依據本發明之方法能防止過度蝕刻圖右方形成於欄狀氧化層3上之接觸區域8。

在完成電漿蝕刻方法之後，除去蝕刻罩10。隨後，將適合作爲接觸導電區域8之材料，例如鋁，鈦等等，導入接觸孔12之中。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

封

四、中文發明摘要(發明之名稱:在半導體構造中形成接觸孔之方法)

本發明係有關於在半導體構造中形成接觸孔 1 2 之方法,該半導體構造包含被絕緣層 9 所覆蓋之具有主動區 2 之矽基底 1。將具有開孔之蝕刻罩 1 0 疊置於絕緣層 9 上,該開孔係用以形成可接觸至少一導電區域 8 之接觸孔 1 2。利用電漿蝕刻以形成接觸孔 1 2,該電漿蝕刻係使用適合蝕刻絕緣層 9 並含有載體氣體之氣相混合物。藉由將氧加入氣相混合物中以達成高度的蝕刻選擇力。

英文發明摘要(發明之名稱:Process for Forming Contact Holes in a Semiconductor Structure)

The invention relates to a process for forming contact holes 12 in a semiconductor structure having a silicon substrate 1 with active regions 2 which is covered by an insulator layer 9. An etch mask 10 with openings 11 for forming contact holes 12 for contacting at least one conductive area 8 is applied to the insulator layer 9. The contact holes 12 are formed by plasma etching using a gas mixture suitable for etching the insulator layer 9 and containing a carrier gas. High etch selectivity is achieved by adding oxygen to the gas mixture.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種在半導體構造中形成接觸孔 (12) 之方法，該構造包含被絕緣層 (9) 所覆蓋之具有主動區 (2) 之矽基底 (1)，該方法包含下列步驟，將具有開孔之蝕刻罩 (10) 疊置於絕緣層 (9) 上，該開孔係用以形成接觸至少一導電區域 (8) 之接觸孔 (12)，以及利用電漿蝕刻來形成接觸孔 (12)，該電漿蝕刻係使用適合蝕刻絕緣層 (9) 並含有載體氣體之氣相混合物，其特徵在於將氧加入氣相混合物中。

2. 如申請專利範圍第 1 項之方法，其特徵在於氣相混合物之氧成份係介於 1 % 與 20 % 之間。

3. 如申請專利範圍第 1 項之方法，其特徵在於氣相混合物含有氟化碳與氟化烴。

4. 如申請專利範圍第 1 項之方法，其特徵在於使用氫作為載體氣體。

5. 如申請專利範圍第 3 項之方法，其特徵在於氣相混合物之氟化碳成份係介於 8 % 與 25 % 之間。

6. 如申請專利範圍第 3 項之方法，其特徵在於氣相混合物之氟化烴成份係介於 15 % 與 45 % 之間。

7. 如申請專利範圍第 4 項之方法，其特徵在於氣相混合物之氫成份係介於 25 % 與 75 % 之間。

8. 如申請專利範圍第 1 項之方法，其特徵在於以約為 100 仟赫茲之頻率來實施電漿蝕刻。

9. 如申請專利範圍第 1 項之方法，其特徵為在介於 150 與 900 毫托之壓力下實施電漿蝕刻。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

1 0 . 如申請專利範圍第 1 項之方法，其特徵在於矽化被接觸的導電區域（8）。

1 1 . 如申請專利範圍第 1 項之方法，其特徵在於以鈦來矽化被接觸的導電區域（8）。

（請先閱讀背面之注意事項再填寫本頁）

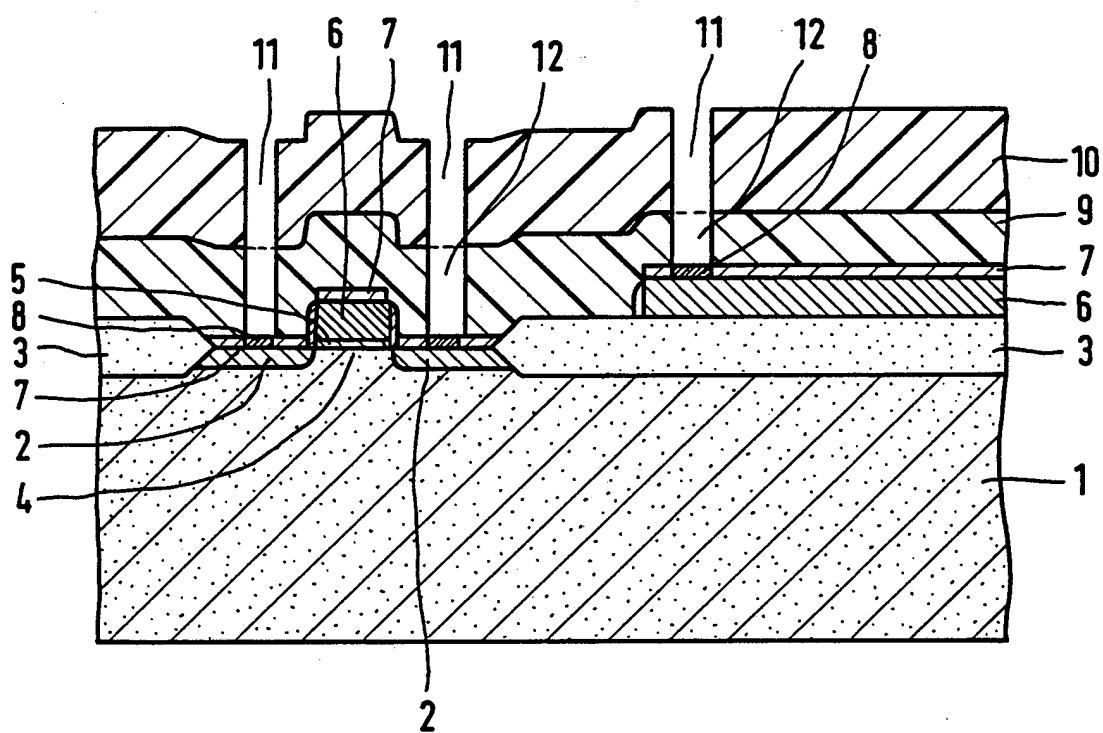
裝

訂

線

394991

8712 2544



第 1 圖