

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年2月18日(18.02.2021)



(10) 国際公開番号

WO 2021/029018 A1

(51) 国際特許分類:

H02M 3/28 (2006.01)

(21) 国際出願番号:

PCT/JP2019/031870

(22) 国際出願日:

2019年8月13日(13.08.2019)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(71) 出願人: オムロン株式会社 (OMRON CORPORATION) [JP/JP]; 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 Kyoto (JP).

(72) 発明者: 徳崎 裕幸 (TOKUSAKI, Hiroyuki); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン

株式会社内 Kyoto (JP). 兵頭 貴志 (HYODO, Takashi); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP). 上松 武 (UEMATSU, Takeshi); 〒6008530 京都府京都市下京区塩小路通堀川東入南不動堂町801番地 オムロン株式会社内 Kyoto (JP).

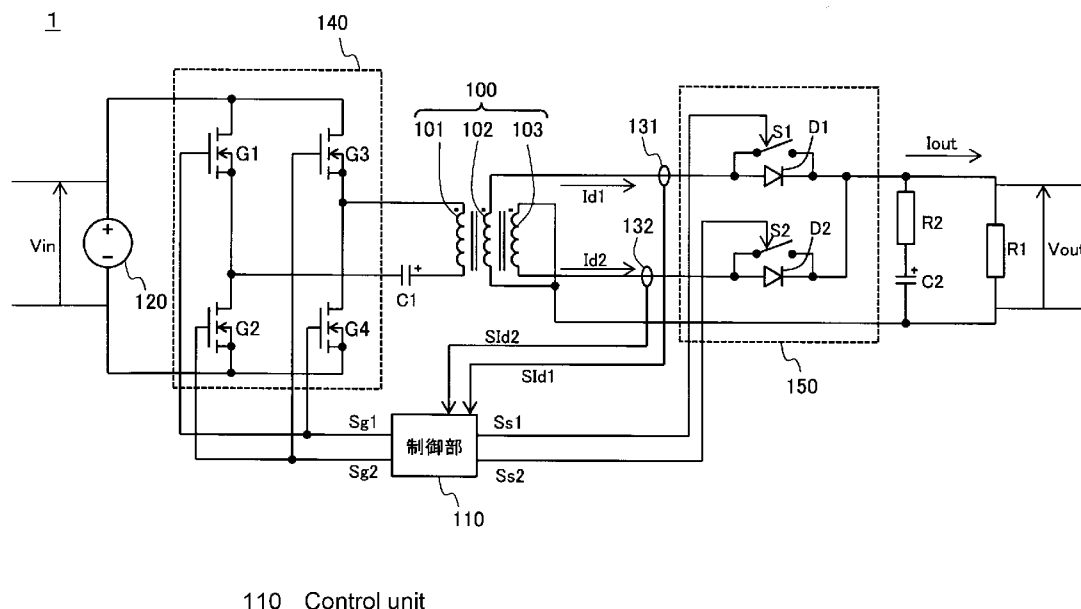
(74) 代理人: 山尾 憲人, 外 (YAMAO, Norihito et al.); 〒5300017 大阪府大阪市北区角田町8番1号 梅田阪急ビルオフィスタワー 青山特許事務所 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: CONTROLLER FOR DC-DC CONVERTER

(54) 発明の名称: DCDC変換装置の制御装置

図1



(57) Abstract: The present invention provides a controller for an isolated resonant DC-DC converter which includes a primary-side conversion unit that converts an input DC voltage into an AC voltage, a transformer that has a primary winding and first and second secondary windings, and converts an AC voltage into two AC voltages, and a secondary-side conversion unit having a first switch connected between the first secondary winding and a load, and a second switch connected between the second secondary winding and the load, the controller comprising: an ON-period detection unit

CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

that detects a first current flowing between the first secondary winding and the load, and a second current flowing between the second secondary winding and the load, and detects first and second ON-periods, in which the first and second currents are at least predetermined values, during one cycle of a control operation; and a switch control unit that turns on the first switch according to the first ON-period of at least one cycle immediately before a current cycle, and turns on the second switch according to the second ON-period of at least one cycle.

(57) 要約: 入力された直流電圧を交流電圧に変換する一次側変換部と、一次巻線と第1及び第2の二次巻線を有し、交流電圧を2つの交流電圧に変換するトランスと、第1の二次巻線と負荷との間に接続される第1のスイッチと、第2の二次巻線と負荷との間に接続される第2のスイッチとを有する二次側変換部とを備える絶縁共振型DCDC変換装置の制御装置において、第1の二次巻線と負荷との間に流れる第1の電流と、第2の二次巻線と負荷との間に流れる第2の電流とを検出し、制御動作の1サイクルのうち、第1及び第2の電流が所定値以上である第1及び第2のオン期間を検出するオン期間検出部と、現在のサイクルの直前までの少なくとも1つのサイクルにおける第1のオン期間に従って第1のスイッチをオンし、少なくとも1つのサイクルの第2のオン期間に従って第2のスイッチをオンするスイッチ制御部とを備える。

明 細 書

発明の名称： D C D C 変換装置の制御装置

技術分野

[0001] 本開示は、絶縁共振型 D C D C 変換装置の制御装置及び制御方法、並びに絶縁共振型 D C D C 変換装置に関する。

背景技術

[0002] 特許文献 1 は、同期整流が行われるときに整流部で発生する損失の低減効果の低下を抑制することができる電力変換回路の制御装置を提供する。特許文献 1 に記載の制御装置は、変換回路、トランス及び整流部を備え、整流部において各出力端子側から二次コイル側への電流の逆流を検出する。制御装置は、電流の逆流を検出した場合、電流の逆流が生じなくなるように、ブリッジ接続された第 1 ～第 4 のスイッチング素子とは別の、整流部の第 5 及び第 6 のスイッチのオフタイミングを補正する。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2 0 1 8 - 1 8 2 8 8 2 号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に示すような、絶縁共振型の D C D C 変換装置において、同期整流方式で二次側のスイッチのオンオフをデジタル制御する場合、例えばマイコンによる電流の検出、コンパレータの状態切り替え、レジスタ書き込み、PWM 信号の生成等に時間がかかる。これにより、二次側に電流が流れ始めてから、電流が流れ始めたことを検出して二次側のスイッチをオンするまでの間に遅延が生じてしまう。同様に、二次側の電流が 0 以下となってから、二次側のスイッチをオフするまでの間にも遅延が生じる。これは、一次側と二次側で制御のタイミングに差を生じ、電流の逆流を発生させる原因となり、電力変換効率の低下、並びに発熱、故障等を招くため、好ましくない。

[0005] 本開示は、従来技術に比較して発熱が小さい、絶縁共振型DCDC変換装置をデジタル制御するための制御装置及び制御方法、並びに絶縁共振型DCDC変換装置を開示する。

課題を解決するための手段

[0006] 本開示の一態様に係る絶縁共振型DCDC変換装置の制御装置は、(A) 第1の二次巻線と負荷との間に流れる第1の電流と、第2の二次巻線と負荷との間に流れる第2の電流とを検出し、制御動作の1サイクルのうち、第1及び第2の電流がそれぞれ所定値以上である第1及び第2のオン期間を検出し、もしくは(B) 前記第1の二次巻線と負荷との間に挿入された第1の検出抵抗の両端の第1の電圧と、前記第2の二次巻線と負荷との間に挿入された第2の検出抵抗の両端の第2の電圧とを検出し、制御動作の1サイクルのうち、前記第1及び第2の電圧がそれぞれ所定値以上である第1及び第2のオン期間を検出するオン期間検出部と、現在のサイクルの直前までの少なくとも1つのサイクルにおける第1のオン期間、もしくは前記第1のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、において第1のスイッチをオンし、少なくとも1つのサイクルの第2のオン期間において、もしくは前記第2のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、第2のスイッチをオンするスイッチ制御部とを備える。

発明の効果

[0007] 本開示の制御装置等によれば、絶縁共振型DCDC変換装置を、従来技術に比較して小さい発熱でデジタル制御することが可能となる。

図面の簡単な説明

[0008] [図1]実施の形態1に係る共振型コンバータ1の構成例を示すブロック図である。

[図2]図1の制御部110の詳細構成例を示すブロック図である。

[図3]図1の共振型コンバータ1の各部における信号等の動作波形を示すタイミングチャートである。

[図4]実施の形態2に係る共振型コンバータ1Aの構成例を示すブロック図である。

[図5]図4の制御部110Aの詳細構成例を示すブロック図である。

[図6]出力電流 I_{out} を変動させた場合の、電流 I_d1 の波形の例を示すグラフである。

[図7]図4の制御部110Aによるスイッチ制御動作の例を示すフローチャートである。

[図8]実施の形態3に係る共振型コンバータ1Bの構成例を示すブロック図である。

[図9]実施の形態4に係る共振型コンバータ1Cの構成例を示すブロック図である。

[図10]実施の形態5に係る共振型コンバータ1Dの構成例を示すブロック図である。

[図11]実施の形態6に係る共振型コンバータ1Eの構成を示すブロック図である。

[図12]図11の共振型コンバータ1Eの各部における信号等の動作波形を示すタイミングチャートである。

発明を実施するための形態

[0009] 以下、本発明に係る実施の形態を、図面に基づいて説明する。ただし、以下で説明する各実施の形態は、あらゆる点において本発明の例示に過ぎない。本発明の範囲を逸脱することなく種々の改良や変形を行うことができることは言うまでもない。つまり、本発明の実施にあたって、実施の形態に応じた具体的構成が適宜採用されてもよい。また、添付の図面において、同一又は類似の構成には同一の符号を付している。

[0010] (実施の形態1)

図1は、実施の形態1に係る共振型コンバータ1の構成例を示すブロック図である。図1において、共振型コンバータ1は、直流電圧源120から入力された直流の入力電圧 V_{in} を交流に変換して共振させた後、再度直流の

出力電圧 V_{out} に整流して変換する、絶縁共振型 DC/DC 変換装置である。

[0011] 図1において共振型コンバータ1は、フルブリッジインバータ140と、トランス100と、整流部150と、負荷 R_1 と、抵抗 R_2 と、コンデンサ C_1 、 C_2 と、電流検出部131、132と、制御部110とを備える。フルブリッジインバータ140は、スイッチング素子 $G_1 \sim G_4$ を含む。トランス100は、一次巻線101と、第1の二次巻線102と、第2の二次巻線103とを含む。整流部150は、本開示の「二次側変換部」の一例であり、並列に接続されたスイッチ S_1 及びダイオード D_1 と、並列に接続されたスイッチ S_2 及びダイオード D_2 とを含む。スイッチ S_1 、 S_2 は、例えばMOSトランジスタ等のスイッチ素子である。

[0012] 直流電圧源120は、直流電圧 V_{in} を発生してフルブリッジインバータ140に供給する。フルブリッジインバータ140のスイッチング素子 $G_1 \sim G_4$ は、制御部110からのゲート制御信号 S_{g1} 、 S_{g2} によりオンオフ制御される。このとき、スイッチング素子 G_1 、 G_4 と、スイッチング素子 G_2 、 G_3 とは周期的かつ交互にオンとなるよう制御される。これにより直流電圧源120からの入力電圧 V_{in} はスイッチングされてコンデンサ C_1 により平滑化され、交流電圧がトランス100の一次巻線101に出力される。

[0013] 一次巻線101に流れる交流電圧による電磁誘導により、第1及び第2の二次巻線102、103には励磁電圧が発生する。第1及び第2の二次巻線102、103からの励磁電圧は、スイッチ S_1 、 S_2 により同期整流方式で全波整流され、抵抗 R_2 及びコンデンサ C_2 により平滑化されて、直流の出力電圧 V_{out} が出力される。

[0014] 電流検出部131は、第1の二次巻線102から流れる電流 I_{d1} を示す信号 $S_{I_{d1}}$ を制御部110に出力し、電流検出部132は、第2の二次巻線103から流れる電流 I_{d2} を示す信号 $S_{I_{d2}}$ を制御部110に出力する。制御部110は、スイッチング素子 G_1 、 G_4 を制御するゲート制御信

号 S_{g1} と、スイッチング素子 $G2$ 、 $G3$ をオンオフ制御するゲート制御信号 S_{g2} と、スイッチ $S1$ 、 $S2$ をオンオフ制御するスイッチ制御信号 S_{s1} 、 S_{s2} とを出力する。

[0015] 図2は、図1の制御部110の詳細構成例を示すブロック図である。図2において、制御部110は、クロック発振器111と、オン期間検出部112と、ゲート制御部113と、スイッチ制御部114とを備える。スイッチ制御部114は記憶部114mを含む。クロック発振器111は、オン期間検出部112、ゲート制御部113及びスイッチ制御部114の各々にクロック信号 S_{clk} を出力して、オン期間検出部112、ゲート制御部113及びスイッチ制御部114に、周期がサイクル時間 T_c で共通でありかつ、位相が一致した周期的動作を行わせる。以下、この共通の周期的動作の1周期を「1サイクル」と呼ぶ。

[0016] 図2において、オン期間検出部112は、電流検出部131、132からの信号 S_{ld1} 、 S_{ld2} に基づいて、1サイクルのうち電流 I_{d1} が流れている第1のオン期間 $T1$ と、電流 I_{d2} が流れている第2のオン期間 $T2$ とを検出し、第1及び第2のオン期間 $T1$ 、 $T2$ の情報をスイッチ制御部114に出力する。ゲート制御部113は、1サイクルのうち前半分（サイクル開始から $T_c/2$ の長さ）の期間だけオンであり、残りの期間はオフであるようなゲート制御信号 S_{g1} と、1サイクルのうち前半分の期間だけオフであり、残りの期間はオンであるようなゲート制御信号 S_{g2} とを発生して出力する。

[0017] スイッチ制御部114は、オン期間検出部から出力された第1及び第2のオン期間 $T1$ 、 $T2$ の情報を記憶部114mに格納する。また、スイッチ制御部114は、記憶部114mから直前のサイクルにおける第1のオン期間 $T1$ を読み出し、1サイクルのうち、直前のサイクルにおける第1のオン期間 $T1$ ではオンであり、残りの期間ではオフであるようなスイッチ制御信号 S_{s1} を生成する。同様に、スイッチ制御部114は、1サイクルのうち直前のサイクルにおける第2のオン期間 $T2$ ではオンであり、他の期間ではオ

フであるようなスイッチ制御信号 $S_s 2$ を生成する。スイッチ制御部 114 は、スイッチ制御信号 $S_s 1$ 、 $S_s 2$ をそれぞれ第 1 及び第 2 のスイッチ S_1 、 S_2 に出力する。

[0018] 図 3 は、図 1 の共振型コンバータ 1 の各部における信号等の動作波形を示すタイミングチャートである。図 3 に示すように、スイッチ S_1 を制御するスイッチ制御信号 $S_s 1$ は電流 $I_d 1$ が流れている期間にのみオンになり、他の期間ではオフになっている。スイッチ制御信号 $S_s 2$ も同様に、電流 $I_d 2$ が流れている期間にのみオンになり、他の期間ではオフになっている。

[0019] 以上のように、実施の形態 1 に係る共振型コンバータ 1 は、直前のサイクルにおける第 1 及び第 2 のオン期間に、スイッチ S_1 、 S_2 をそれぞれオンする。これにより、スイッチ S_1 、 S_2 を電流が逆流することを防ぎ、電力変換効率の低下及び発熱を低減することができる。また、第 1 及び第 2 のオン期間 T_1 、 T_2 を検出してから制御信号 $S_s 1$ 、 $S_s 2$ を生成するまでに時間の猶予があるため、デジタル制御により生じるスイッチ制御の遅延の影響を低減することができる。

[0020] (実施の形態 2)

図 4 は、実施の形態 2 に係る共振型コンバータ 1A の構成例を示すブロック図である。また、図 5 は、図 4 の制御部 110A の詳細構成例を示すブロック図である。図 4 及び図 5 において、共振型コンバータ 1A は、以下の点で図 1 の共振型コンバータ 1 と異なる。

(1) 制御部 110 に代えて制御部 110A を備える。

(2) 出力電圧 V_{out} を検出する電圧検出部 133 と、出力電流 I_{out} を検出する電流検出部 134 とをさらに備える。

(3) 制御部 110A は、スイッチ制御部 114 に代えてスイッチ制御部 114A を備え、出力電流 I_{out} の値により制御動作を変更する。

出力電流 I_{out} が変化する場合の動作原理を以下説明する。

[0021] 図 6 は、出力電流 I_{out} を変動させた場合の、電流 $I_d 1$ の波形の例を示すグラフである。図 6 において、出力電流 I_{out} が大きい（例えば 17

5 A) 場合の波形を曲線 410 に示し、出力電流 I_{out} が小さい（例えば 10 A）場合の波形を曲線 430 に示し、出力電流 I_{out} が中程度の大きさ（例えば 80 A）の場合の波形を曲線 420 に示す。図 6 において、曲線 410 に対応するオン期間 T_h 、曲線 420 に対応するオン期間 T_m と、曲線 430 に対応するオン期間 T_l と、3つのオン期間 T_h 、 T_m 、 T_l に共通している期間である共通オン期間 T_c とを示している。

[0022] 図 6 に示すように、実施の形態 1 でスイッチ S_1 、 S_2 を制御するために検出した第 1 及び第 2 のオン期間 T_1 、 T_2 は、出力電流 I_{out} の値によって変化し、出力電流 I_{out} が小さいほど第 1 及び第 2 のオン期間 T_1 、 T_2 の開始及び終了は遅くなる。従って、出力電流 I_{out} が 1 サイクルの間に大きく変動した場合、実施の形態 1 のような制御を行うと、実際に電流 I_{d1} 、 I_{d2} が順方向に流れている期間と、スイッチ S_1 、 S_2 がオンされる期間とが一致せず、電流の逆流が発生してしまう。

[0023] 図 7 は、図 4 の制御部 110 A によるスイッチ制御動作の例を示すフローチャートである。図 7 において、スイッチ制御動作は、ステップ S401 ~ S407 を含む。

[0024] 図 7 において、ステップ S401 では、制御部 110 A は、実施の形態 1 と同様に、直前のサイクルの第 1 及び第 2 のオン期間 T_1 、 T_2 に従って、スイッチ S_1 、 S_2 をオンする。ステップ S401 の後、スイッチ制御動作はステップ S402 に進む。

[0025] ステップ S402 にでは、制御部 110 A は、1 サイクルの間に出力電流 I_{out} が所定値よりも大きい差で変動したか否かを判断する。出力電流 I_{out} が変動している場合、スイッチ制御動作はステップ S403 に進む。変動していなかった場合、スイッチ制御動作はステップ S401 を繰り返す。従って、出力電流 I_{out} の変動が十分に小さい場合、スイッチは実施の形態 1 と同じように制御される。

[0026] ステップ S403 では、制御部 110 A は、図 6 の共通オン期間 T_c に従ってスイッチ S_1 、 S_2 をオンする。先述の通り、出力電流 I_{out} が大き

く変動すると、第1のオン期間 T_1 も前後する。ここで、図6の共通オン期間 T_c では、出力電流 I_{out} の値にかかわらず電流 I_{d1} が流れる。従って、出力電流 I_{out} が大きく変動している場合でも、共通オン期間 P_c においてのみスイッチ S_1 をオンすることにより、逆流を防ぐことができる。ステップS403の後、スイッチ制御動作はステップS404に進む。

[0027] ステップS404では、制御部110Aは、出力電流 I_{out} が所定のしきい値 I_{th} よりも小さいかどうか、すなわち $I_{out} < I_{th}$ が成立するか否かを判断する。成立するならばスイッチ制御動作は、ステップS405に進み、成立しないならばスイッチ制御動作はステップS406に進む。

[0028] ステップS405では、制御部110Aは、1サイクルの間、スイッチ S_1 、 S_2 をオフのままにする。すなわち、絶縁共振型コンバータを非同期整流方式で動作させる。出力電流 I_{out} が十分に小さい場合、出力電流 I_{out} の変動を検出するのが難しい。また、電流 I_{d1} 、 I_{d2} の値が小さいため、ダイオード D_1 、 D_2 の抵抗による電力の消費が小さい。従って、スイッチ S_1 、 S_2 を常にオフにして、非同期整流を行っても、同期整流を行った場合と同等の効果が得られる。ステップS405が終了すると、スイッチ制御動作はステップS404に戻る。従って、出力電圧 I_{out} が所定のしきい値 I_{th} よりも小さい限り、制御部110AはステップS405を繰り返す。

[0029] ステップS406では、制御部110Aは、所定のサイクル数の期間、出力電流 I_{out} が変動していないかどうかを判断する。出力電流 I_{out} が変動している場合、スイッチ制御動作はステップS404に戻る。変動していなかった場合、スイッチ制御動作はステップS407に進む。ステップS407では、制御部110Aは、所定のサイクル数の期間、ステップS401と同様に、1サイクル前の第1及び第2のオン期間にスイッチ S_1 、 S_2 をオンする。所定のサイクル数の期間が経過すると、スイッチ制御動作はステップS401に戻る。換言すると、ステップS407では制御部110Aは、出力電流 I_{out} が安定するまで、出力電流 I_{out} の変動を監視せず

に、ステップS401と同様の動作を行う。

[0030] 以上のように、実施の形態2に係る共振型コンバータ1Aは、出力電流 I_{out} の値に応じてスイッチ制御動作を変更する。これにより、出力電流 I_{out} が大きく変化する場合でも、スイッチS1、S2を電流が逆流することを防ぎ、電力変換効率の低下及び発熱を低減することができる。

[0031] なお、スイッチ制御動作を変更するのに監視する監視値は出力電流 I_{out} に限定されず、例えば出力電流 I_{out} 、電圧検出部137により計測した入力電圧 V_{in} 、出力電圧 V_{out} 、温度検出部135、136により計測したスイッチS1、S2の温度 t_{mp1} 、 t_{mp2} のうちの少なくとも1つを監視値とし、スイッチ制御動作を変更する基準としてもよい。

[0032] (実施の形態3)

図8は、実施の形態3に係る共振型コンバータ1Bの構成例を示すブロック図である。図8において、共振型コンバータ1Bは、図1の共振型コンバータ1と比較して以下の点で異なる。

(1) 電流検出部131、132に代えて、それぞれ電流検出部131、132の位置に挿入された検出抵抗 R_{d1} 、 R_{d2} と、検出抵抗 R_{d1} 、 R_{d2} の両端の検出電圧 V_{d1} 、 V_{d2} を検出して信号 SV_{d1} 、 SV_{d2} を制御部110Bに出力する電圧検出部131B、132Bを備える。

(2) 制御部110Bは、電流の信号 SI_{d1} 、 SI_{d2} に代えて電圧の信号 SV_{d1} 、 SV_{d2} に基づいてオン期間 $T1$ 、 $T2$ を検出する。

[0033] 検出抵抗 R_{d1} 、 R_{d2} は、それぞれを流れる電流 I_{d1} 、 I_{d2} により検出電圧 V_{d1} 、 V_{d2} を発生する。従って、電流 I_{d1} 、 I_{d2} にそれぞれ対応する検出電圧 V_{d1} 、 V_{d2} が所定値以上である期間をオン期間 $T1$ 、 $T2$ とすることで、実施の形態1と同様の第1及び第2のオン期間 $T1$ 、 $T2$ を検出することができる。

[0034] (実施の形態4)

図9は、実施の形態4に係る共振型コンバータ1Cの構成例を示すブロック図である。共振型コンバータ1Cは、図4の共振型コンバータ1Aと比較

して、以下の点で異なる。

(1) 電流検出部 131, 132 に代えて、それぞれ電流検出部 131, 132 の位置に挿入された検出抵抗 R_{d1} , R_{d2} と、検出抵抗 R_{d1} , R_{d2} の両端の検出電圧 V_{d1} , V_{d2} を検出して信号 SV_{d1} , SV_{d2} を制御部 110C に出力する電圧検出部 131B, 132B を備える。

(2) 制御部 110C は、電流の信号 SI_{d1} , SI_{d2} に代えて電圧の信号 SV_{d1} , SV_{d2} に基づいてオン期間 $T1$, $T2$ を検出する。

これにより電流 I_{d1} , I_{d2} に対応する検出電圧 V_{d1} , V_{d2} を検出し、実施の形態 3 と同様に、第 1 及び第 2 のオン期間 $T1$, $T2$ を検出することができる。

[0035] (実施の形態 5)

図 10 は、実施の形態 5 に係る共振型コンバータ 1D の構成例を示すブロック図である。図 10 において、共振型コンバータ 1D は、図 1 の共振型コンバータ 1 と比較して以下の点で異なる。

(1) スイッチ $S1D$, $S2D$ は、オンされているときに所定のオン損失抵抗を有する。

(2) 電流検出部 131, 132 に代えて、スイッチ $S1D$, $S2D$ の両端電圧を V_{d1} , V_{d2} を計測し、信号 SV_{d1} , SV_{d2} を制御部 110D に出力する電圧検出部 131D, 132D を備える。

(3) 制御部 110D は、電流の信号 SI_{d1} , SI_{d2} に代えて電圧の信号 SV_{d1} , SV_{d2} に基づいてオン期間 $T1$, $T2$ を検出する。

[0036] 図 10 において、スイッチ $S1D$, $S2D$ におけるオン損失抵抗が無視できない大きさのとき、スイッチ $S1D$, $S2D$ の両端電圧を計測することで、実施の形態 3 及び 4 と同様に電流 I_{d1} , I_{d2} を検出し、オン期間 $T1$, $T2$ を検出することができる。

[0037] (実施の形態 6)

図 11 は、実施の形態 6 に係る共振型コンバータ 1E の構成を示すブロック図である。図 11 の共振型コンバータ 1E は、図 1 の共振型コンバータ 1

と比較して、以下の点で異なる。

(1) 電流検出部 131, 132 に代えて電圧検出部 131D, 132D を備える。

(2) 制御部 110 に代えて、制御部 110E を備える。

(3) 制御部 110E は、スイッチ S1, S2 に制御信号 Ss1E, Ss2E を出力する。

[0038] 図12は、図11の共振型コンバータ1Eの各部における信号等の動作波形を示すタイミングチャートである。図12において、オン期間T1pは直前のサイクルにおけるオン期間を示し、オン期間T1mは現在のサイクルにおいてスイッチS1をオンするように制御する期間を示す。また、オン期間T2pは直前のサイクルにおけるオン期間を示し、オン期間T2mは現在のサイクルにおいてスイッチS2をオンするように制御する期間を示す。ここで、期間Tdon, Tdoffはそれぞれ所定の微小時間(≪T1p, T2p)を有する期間である。図12に示すように、制御部110Eは、直前のサイクルにおけるオン期間T1p, T1pよりもそれぞれ、開始タイミングを期間Tdonだけ遅らせ、かつ終了タイミングを期間Tdoffだけ進めるように設定された期間T1m, T2mにおいてそれぞれ、スイッチS1, S2をオンする。なお、終了タイミングを進めるのは、電流の逆流を防止するためである。

[0039] ここで、期間Tdon, Tdoffにおいて、スイッチS1, S2はオンされていない。期間Tdon, Tdoffにおいて図3の場合と同様の電圧が二次巻線102からスイッチS1, S2に印加されるとそれぞれ、ダイオードD1, D2に電流Id1, Id2が流れる。従って、例えば図10の電圧検出部131D, 132Dを用いてスイッチS1, S2の両端電圧、すなわちダイオードD1, D2の各両端電圧を計測することで、電流Id1, Id2を検出し、オン期間T1, T2の開始タイミング及び終了タイミングを実質的に検出することができる。

[0040] 以上説明したように、スイッチS1, S2を、直前のサイクルのオン期間

T 1 p, T 2 pの開始タイミングを期間T d o nだけ遅らせかつ終了タイミングを期間T d o f fだけ進めた期間においてオンし、ダイオードD 1, D 2の各両端電圧を計測することにより、オン期間T 1, T 2の開始及び終了タイミングを検出し、オン期間T 1, T 2を実質的に検出することができる。

[0041] (他の実施の形態)

実施の形態1～6では、制御部110, 110Aは、現在のサイクルの直前の1サイクルにおける第1及び第2のオン期間に基づいてスイッチS 1, S 2をオンしている。しかしながら、これは現在のサイクルの直前の1サイクルに限定されず、現在のサイクルの直前までの少なくとも1つのサイクルにおけるオン期間T 1, T 2であってよい。例えば、現在のサイクルの2つ前のサイクルのオン期間において、又は1サイクル前のオン期間T 1, T 2と2サイクル前のオン期間T 1, T 2の平均においてスイッチS 1, S 2をオンするよう制御する。

[0042] また、実施の形態1～6では、直流電圧を交流電圧に変換する一次側変換部としてフルブリッジインバータ140を用いたが、これに限らず、ハーフブリッジインバータ又はLLCインバータ等の他の一次側変換部を用いてもよい。

産業上の利用可能性

[0043] 本開示の制御装置等は、デジタル制御かつ同期整流方式のDCDC変換装置に適用可能である。

符号の説明

- [0044] 1, 1A～1E 共振型コンバータ
100 トランス
101 一次巻線
102, 103 二次巻線
110, 110A～110E 制御部
111 クロック発振器

1 1 2 オン期間検出部

1 1 3 ゲート制御部

1 1 4, 1 1 4 A スイッチ制御部

1 1 4 m 記憶部

1 2 0 直流電圧源

1 3 1, 1 3 2, 1 3 4 電流検出部

1 3 1 B, 1 3 1 D, 1 3 1 E, 1 3 2 B, 1 3 2 D, 1 3 2 E 電圧検出部

1 3 3, 1 3 7 電圧検出部

1 3 5, 1 3 6 温度検出部

1 4 0 フルブリッジインバータ

1 5 0 整流部

C 1, C 2 コンデンサ

D 1, D 2 ダイオード

R 1 負荷

R 2 抵抗

R d 1, R d 2 検出抵抗

S 1, S 1 D, S 2, S 2 D スイッチ素子

請求の範囲

[請求項1]

入力された直流電圧を交流電圧に変換する一次側変換部と、
一次巻線と第1及び第2の二次巻線を有し、前記交流電圧を2つの交流電圧に変換するトランスと、

前記第1の二次巻線と負荷との間に接続される第1のスイッチと、
前記第2の二次巻線と負荷との間に接続される第2のスイッチとを有する二次側変換部とを備える絶縁共振型DCDC変換装置を制御するための制御装置において、

(A) 前記第1の二次巻線と負荷との間に流れる第1の電流と、前記第2の二次巻線と負荷との間に流れる第2の電流とを検出し、制御動作の1サイクルのうち、前記第1及び第2の電流がそれぞれ所定値以上である第1及び第2のオン期間を検出し、もしくは

(B) 前記第1の二次巻線と負荷との間に挿入された第1の検出抵抗の両端の第1の電圧と、前記第2の二次巻線と負荷との間に挿入された第2の検出抵抗の両端の第2の電圧とを検出し、制御動作の1サイクルのうち、前記第1及び第2の電圧がそれぞれ所定値以上である第1及び第2のオン期間を検出するオン期間検出部と、

現在のサイクルの直前までの少なくとも1つのサイクルにおける前記第1のオン期間において、もしくは前記第1のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、前記第1のスイッチをオンし、前記少なくとも1つのサイクルの前記第2のオン期間において、もしくは前記第2のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、前記第2のスイッチをオンするスイッチ制御部とを備える、

絶縁共振型DCDC変換装置の制御装置。

[請求項2]

前記第1の検出抵抗は前記第1のスイッチのオン抵抗であり、前記第2の検出抵抗は前記第2のスイッチのオン抵抗である、

請求項 1 に記載の制御装置。

[請求項3] 前記現在のサイクルの直前までの少なくとも 1 つのサイクルは、前記現在のサイクルの直前の 1 つのサイクルである、

請求項 1 又は 2 に記載の制御装置。

[請求項4] 前記スイッチ制御部は、前記絶縁共振型 D C D C 変換装置の入力電圧、出力電流、出力電圧、前記第 1 及び第 2 のスイッチの温度のうち少なくとも 1 つの監視値に基づいて、1 サイクルの間の監視値の変動が所定値よりも大きい場合には、前記第 1 及び第 2 の電流が前記監視値によらず流れる所定の共通オン期間に、第 1 及び第 2 のスイッチをオンする、

請求項 1 ～ 3 のうちのいずれか 1 つに記載の制御装置。

[請求項5] 前記第 1 のスイッチ素子に並列に接続された第 1 のダイオードと、
前記第 2 のスイッチ素子に並列に接続された第 2 のダイオードとをさらに備え、

直前のサイクルにおいて前記監視値が所定のしきい値よりも小さい場合には、前記監視値によらず第 1 及び第 2 のスイッチを常にオフする、

請求項 4 に記載の制御装置。

[請求項6] 請求項 1 ～ 5 のいずれか 1 つに記載の制御装置を備える絶縁共振型 D C D C 変換装置。

[請求項7] 入力された直流電圧を交流電圧に変換する一次側変換部と、
一次巻線と第 1 及び第 2 の二次巻線を有し、前記交流電圧を 2 つの交流電圧に変換するトランスと、

前記第 1 の二次巻線と負荷との間に接続される第 1 のスイッチと、
前記第 2 の二次巻線と負荷との間に接続される第 2 のスイッチとを有する二次側変換部とを備える絶縁共振型 D C D C 変換装置を制御する制御装置の制御方法において、

前記制御装置が、(A) 前記第 1 の二次巻線と負荷との間に流れる

第1の電流と、前記第2の二次巻線と負荷との間に流れる第2の電流とを検出し、制御動作の1サイクルのうち、前記第1及び第2の電流がそれぞれ所定値以上である第1及び第2のオン期間を検出し、もしくは（B）前記第1の二次巻線と負荷との間に挿入された第1の検出抵抗の両端の第1の電圧と、前記第2の二次巻線と負荷との間に挿入された第2の検出抵抗の両端の第2の電圧とを検出し、制御動作の1サイクルのうち、前記第1及び第2の電圧がそれぞれ所定値以上である第1及び第2のオン期間を検出するステップと、

前記制御装置が、現在のサイクルの直前までの少なくとも1つのサイクルにおける前記第1のオン期間において、もしくは前記第1のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、前記第1のスイッチをオンし、前記少なくとも1つのサイクルの前記第2のオン期間において、もしくは前記第2のオン期間の開始タイミングを所定時間だけ遅らせかつ終了タイミングを所定時間だけ進めた期間において、前記第2のスイッチをオンするステップとを含む、
絶縁共振型DCDC変換装置の制御方法。

[図1]

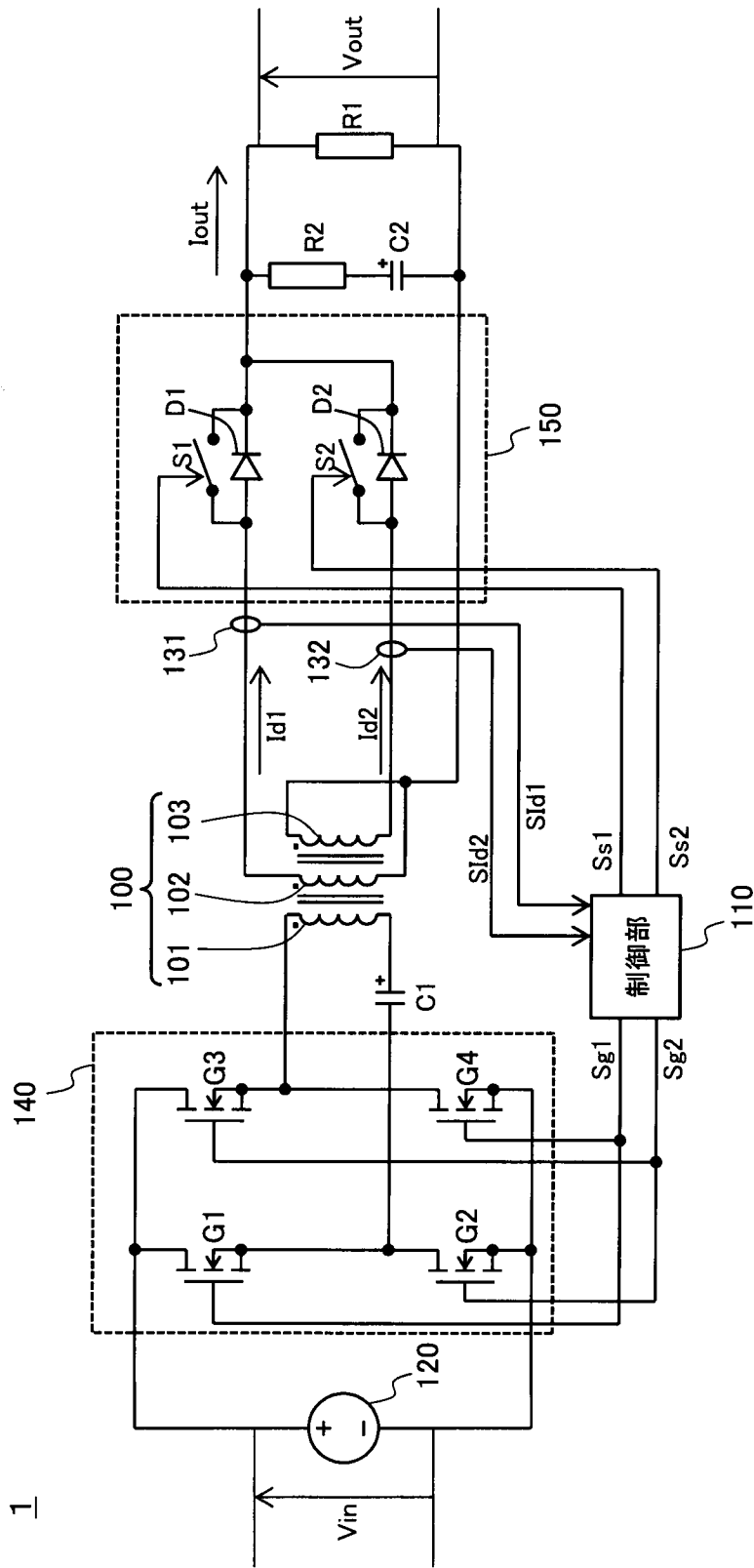
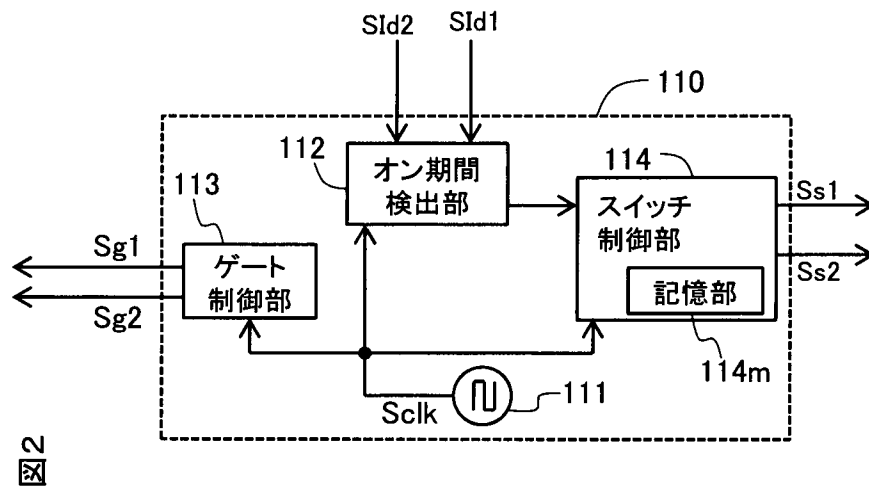
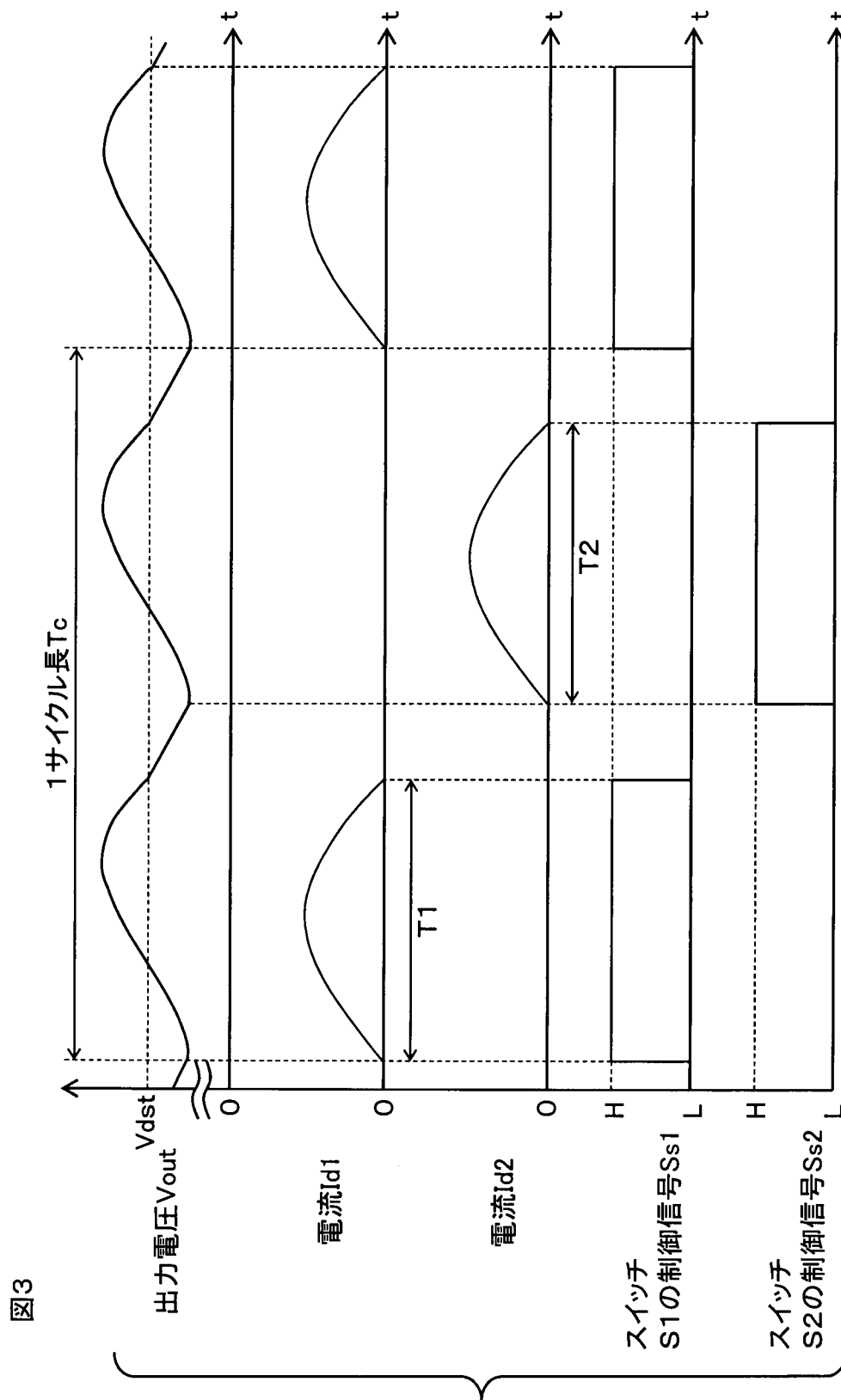


図1

[図2]



[図3]



[図4]

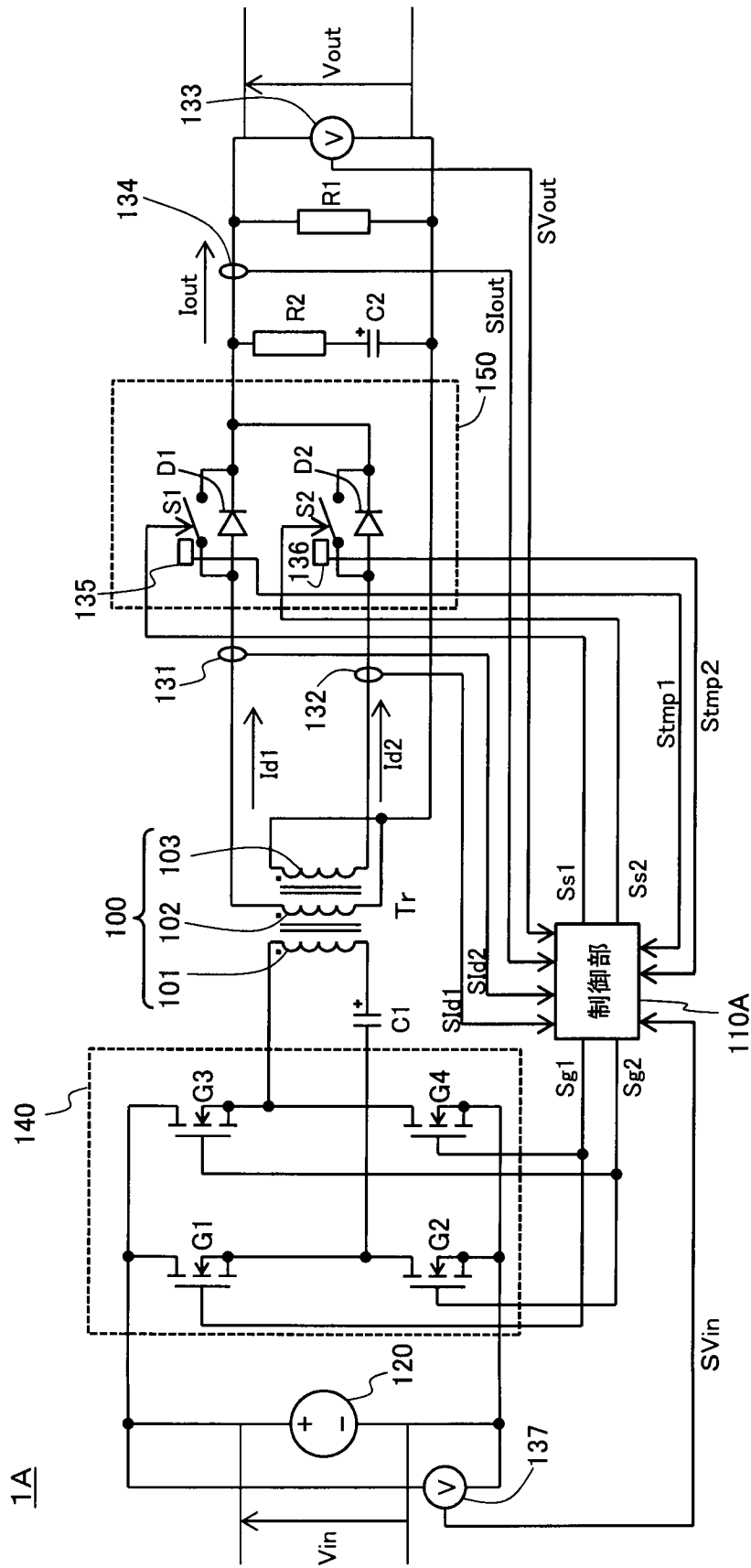
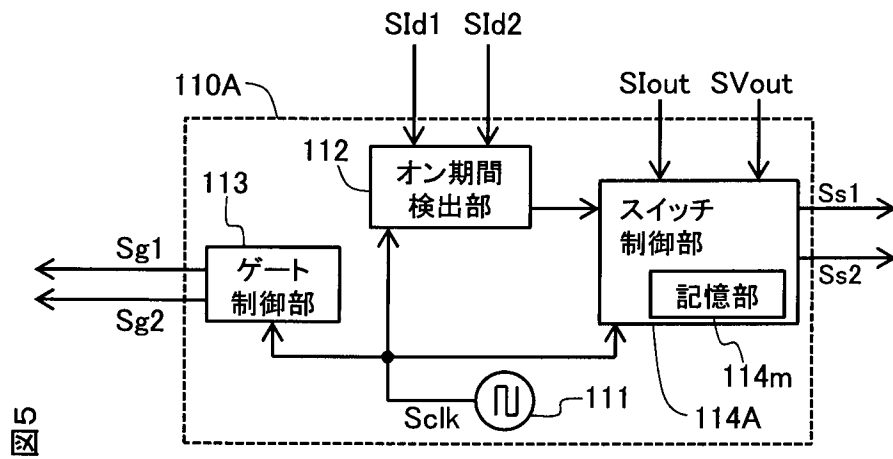


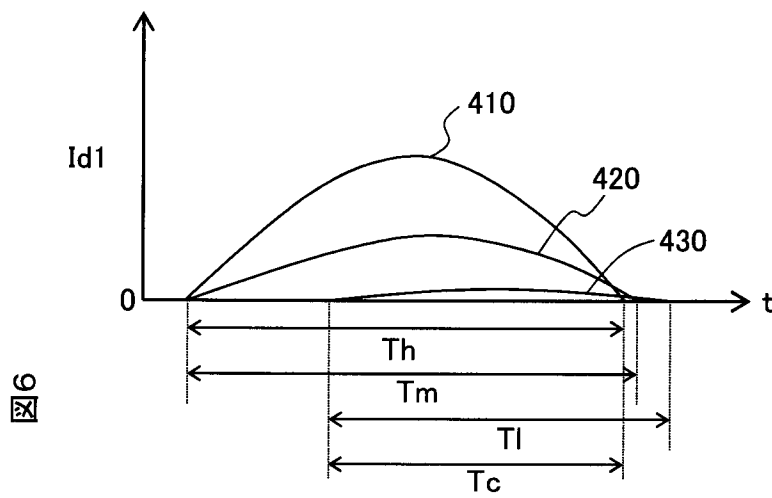
図4

1A

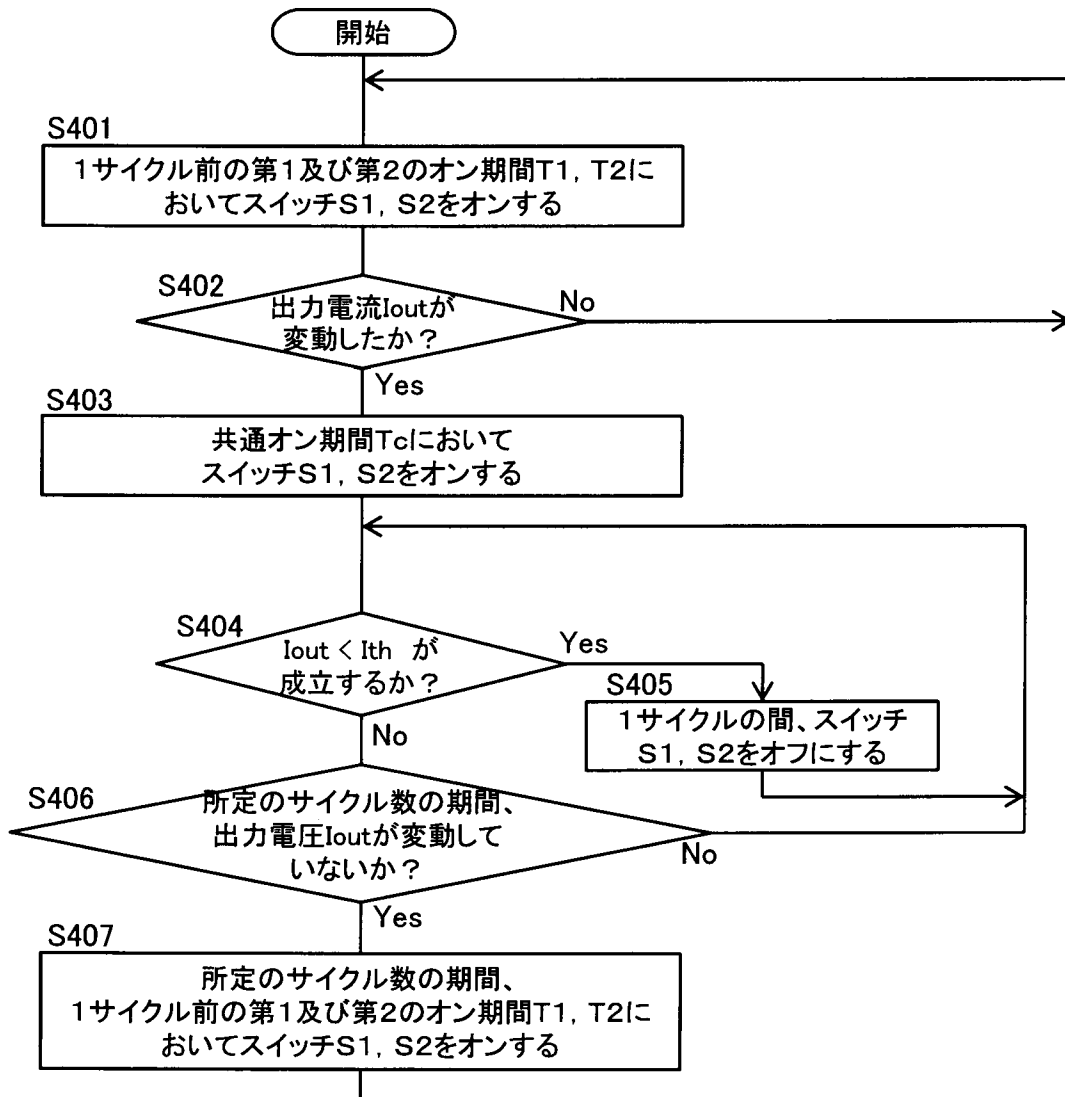
[図5]



[図6]



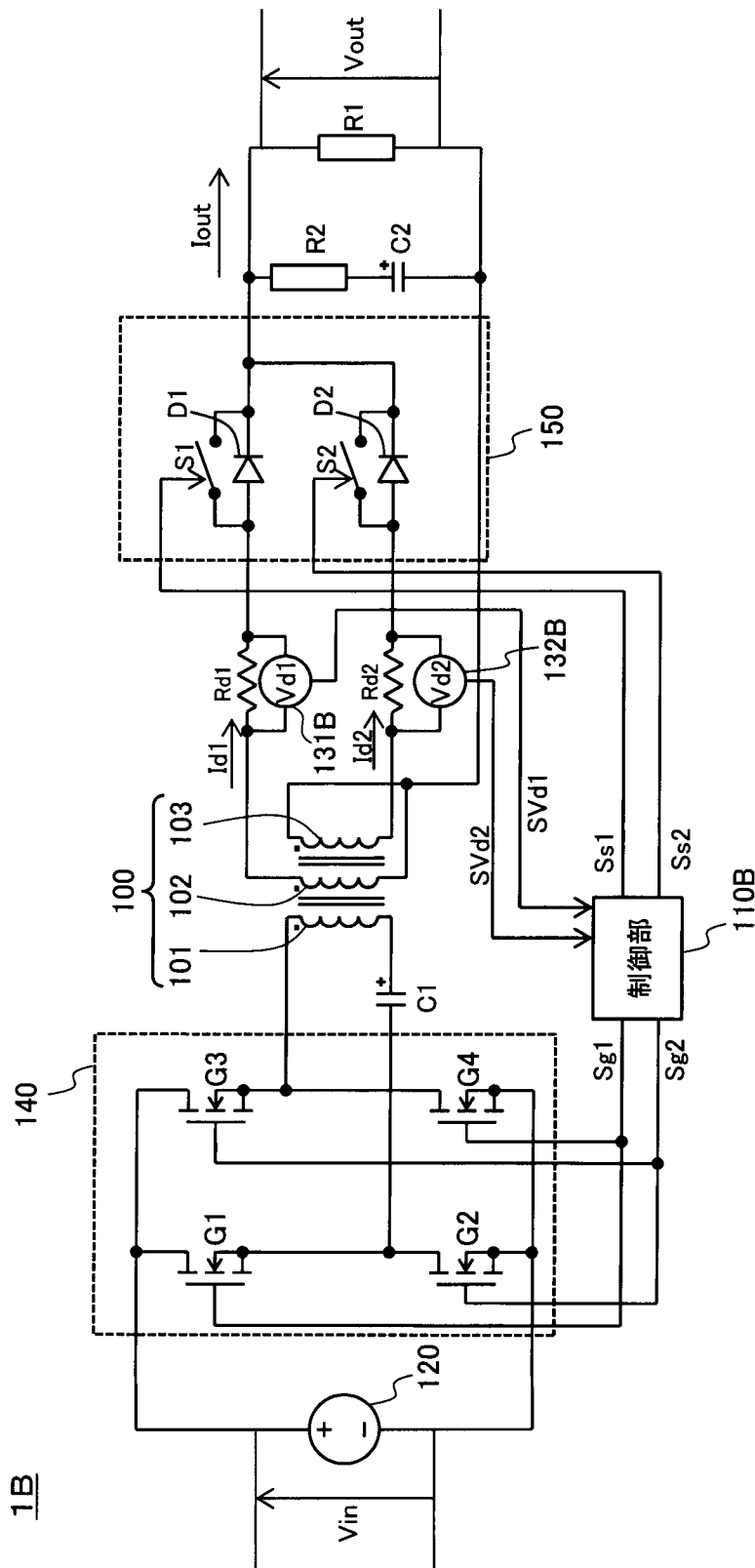
[図7]



[図8]

図8

1B



[図9]

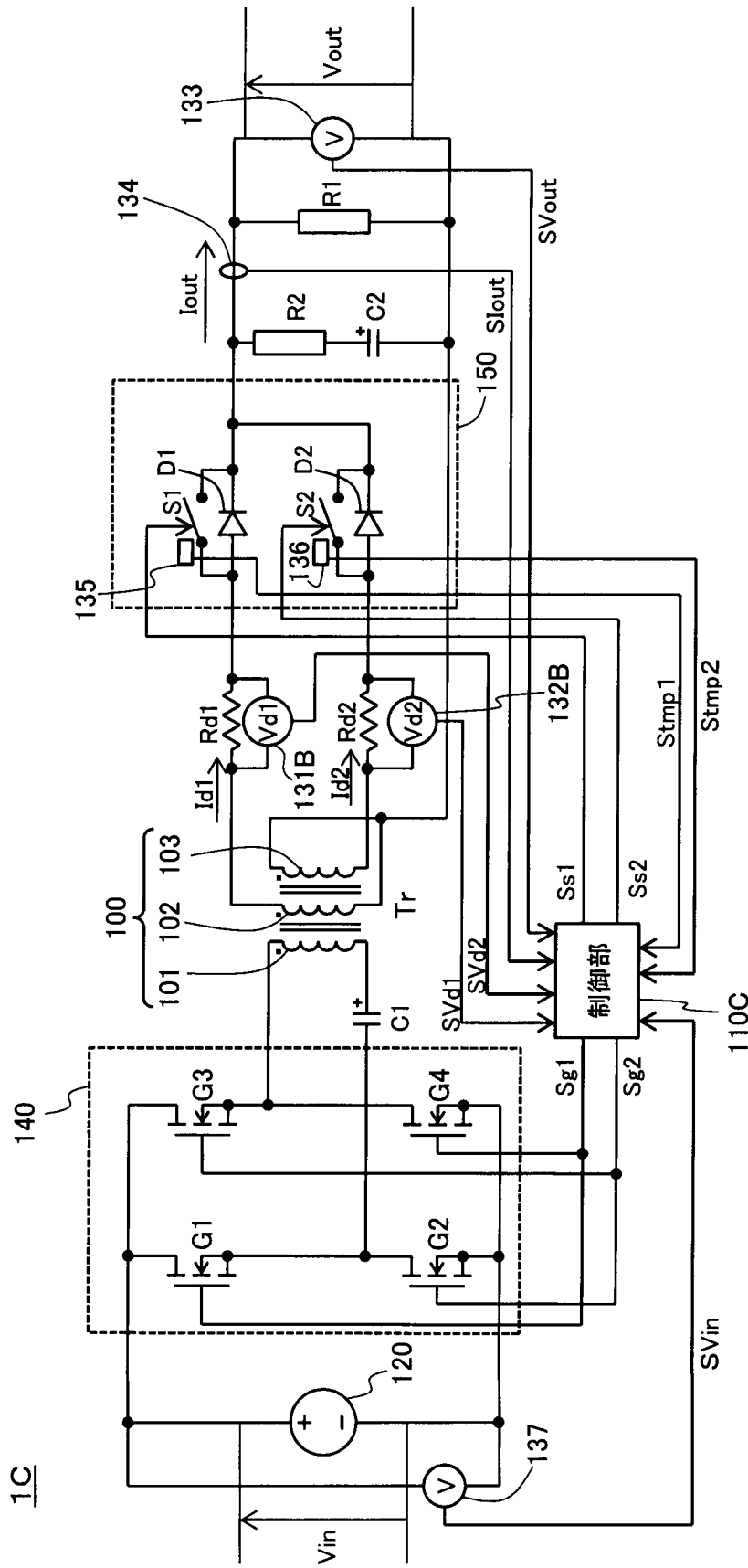


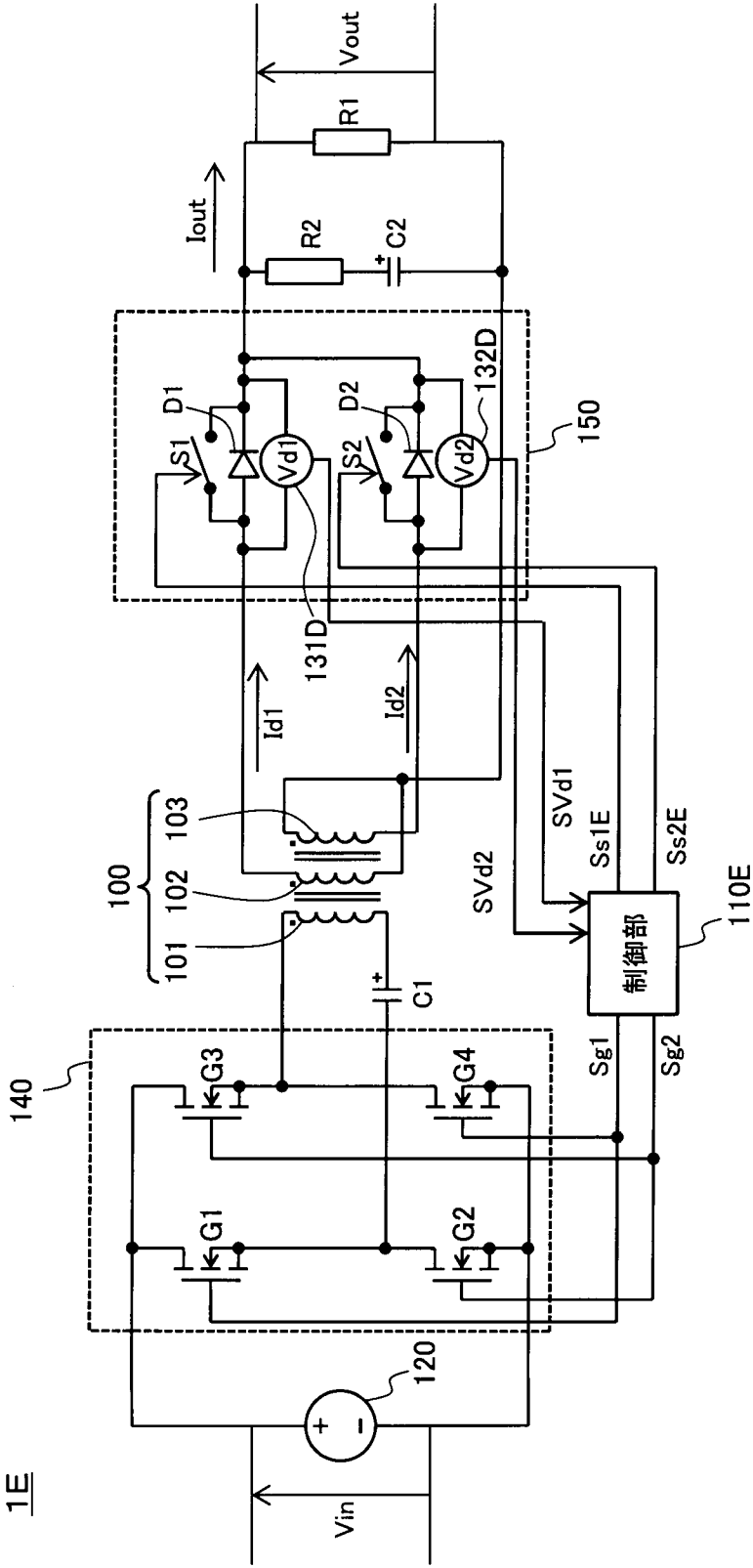
図9

1C

[図11]

図11

1E



[図12]

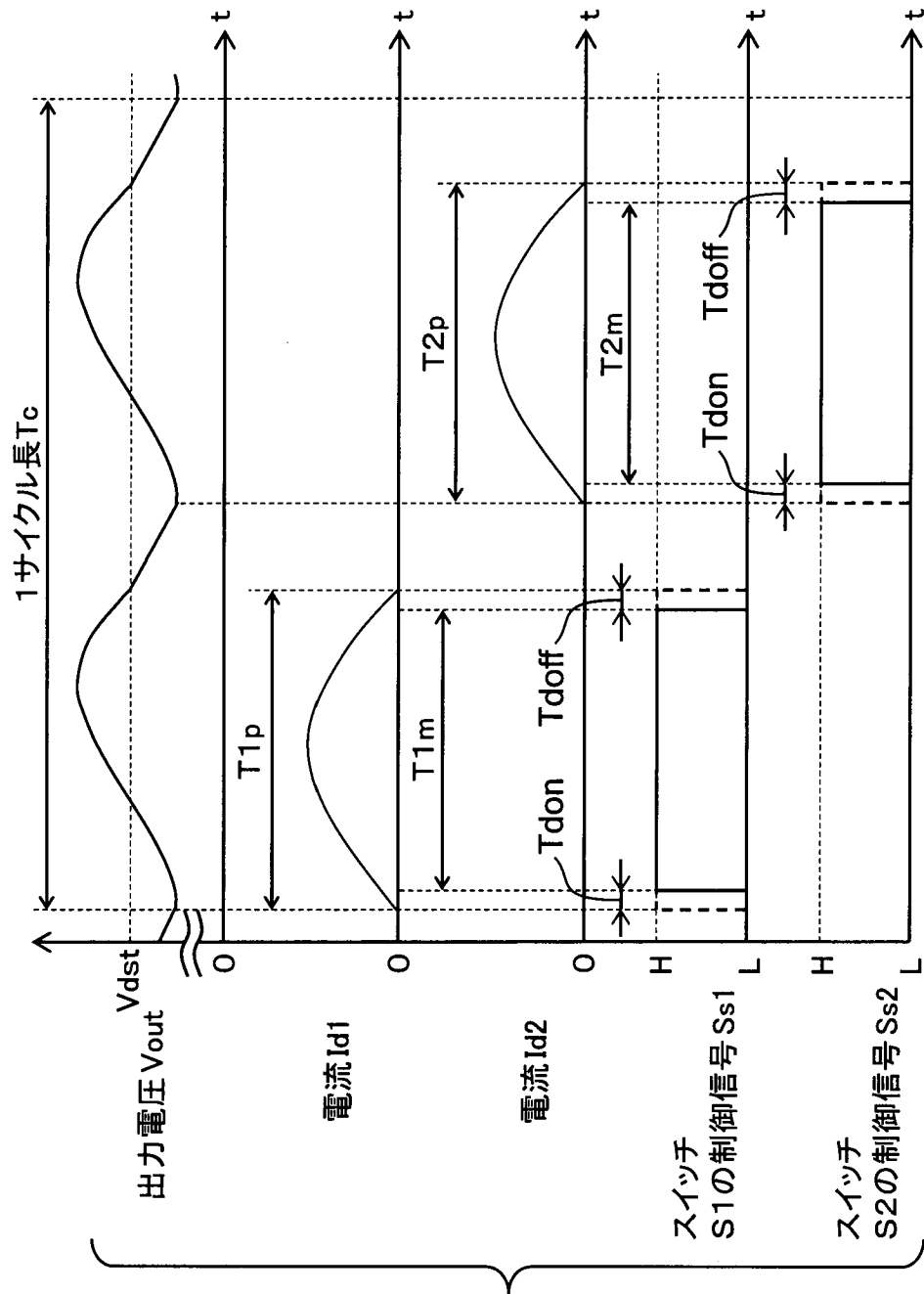


図12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/031870

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M3/28 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/00-3/44, H02M7/00-7/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2018-57132 A (SANKEN ELECTRIC CO., LTD.) 05 April 2018, entire text, all drawings (Family: none)	1-7
A	JP 2008-35641 A (FUJI ELECTRIC DEVICE TECHNOLOGY CO., LTD.) 14 February 2008, entire text, all drawings & US 2008/0049473 A1, entire text, all drawings	1-7
A	JP 2018-182882 A (DENSO CORP.) 15 November 2018, entire text, all drawings (Family: none)	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 October 2019 (11.10.2019)

Date of mailing of the international search report
21 October 2019 (21.10.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/031870

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-309580 A (MATSUSHITA ELECTRIC WORKS, LTD.) 02 November 2001, entire text, all drawings (Family: none)	1-7
A	US 2015/0229226 A1 (FAIRCHILD KOREA SEMICONDUCTOR LTD.) 13 August 2015, entire text, all drawings & KR 10-2015-0095181 A	1-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M3/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M3/00-3/44, H02M7/00-7/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2018-57132 A（サンケン電気株式会社）2018.04.05, 全文, 全図（ファミリーなし）	1-7
A	JP 2008-35641 A（富士電機デバイステクノロジー株式会社） 2008.02.14, 全文, 全図 & US 2008/0049473 A1, 全文, 全図	1-7
A	JP 2018-182882 A（株式会社デンソー）2018.11.15, 全文, 全図 （ファミリーなし）	1-7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

11.10.2019

国際調査報告の発送日

21.10.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

東 昌秋

5G

3139

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2001-309580 A (松下電工株式会社) 2001. 11. 02, 全文, 全図 (ファミリーなし)	1-7
A	US 2015/0229226 A1 (FAIRCHILD KOREA SEMICONDUCTOR LTD.) 2015. 08. 13, 全文, 全図 & KR 10-2015-0095181 A	1-7