

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7003019号

(P7003019)

(45)発行日 令和4年1月20日(2022.1.20)

(24)登録日 令和4年1月5日(2022.1.5)

(51)国際特許分類

F I

H 0 1 L	29/78	(2006.01)	H 0 1 L	29/78	6 5 7 D
H 0 1 L	29/12	(2006.01)	H 0 1 L	29/78	6 5 2 T
H 0 1 L	29/872	(2006.01)	H 0 1 L	29/78	6 5 2 J
H 0 1 L	29/47	(2006.01)	H 0 1 L	29/86	3 0 1 D
H 0 1 L	29/417	(2006.01)	H 0 1 L	29/86	3 0 1 F

請求項の数 4 (全23頁) 最終頁に続く

(21)出願番号 特願2018-173141(P2018-173141)
 (22)出願日 平成30年9月15日(2018.9.15)
 (65)公開番号 特開2020-47683(P2020-47683A)
 (43)公開日 令和2年3月26日(2020.3.26)
 審査請求日 令和2年9月4日(2020.9.4)

(73)特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (73)特許権者 317011920
 東芝デバイス&ストレージ株式会社
 東京都港区芝浦一丁目1番1号
 (74)代理人 100119035
 弁理士 池上 徹真
 (74)代理人 100141036
 弁理士 須藤 章
 (74)代理人 100178984
 弁理士 高下 雅弘
 (72)発明者 大橋 輝之
 東京都港区芝浦一丁目1番1号 東芝デ
 バイス&ストレージ株式会社内
 最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項1】

第1の面と前記第1の面に対向する第2の面とを有する炭化珪素層と、
 前記炭化珪素層の前記第1の面の側に設けられた第1の電極と、
 前記炭化珪素層の前記第2の面の側に設けられた第2の電極と、
 前記炭化珪素層の中の第1導電型の第1の炭化珪素領域と、
 前記第1の炭化珪素領域と前記第1の面との間に設けられ、前記第1の面に接する第1の
 部分を有する第2導電型の第2の炭化珪素領域と、
 前記第1の炭化珪素領域と前記第1の面との間に設けられ、前記第2の炭化珪素領域と離
 間した第2導電型の第3の炭化珪素領域と、
 前記第2の炭化珪素領域と前記第1の面との間に設けられ、前記第1の電極と接する第1
 導電型の第4の炭化珪素領域と、
 前記第1の炭化珪素領域と前記第2の炭化珪素領域との間に設けられ、前記第1の炭化珪
 素領域よりも第1導電型不純物濃度の高い第1導電型の第5の炭化珪素領域と、
 前記第1の炭化珪素領域と前記第3の炭化珪素領域との間に設けられ、前記第1の炭化珪
 素領域よりも第1導電型不純物濃度の高い第1導電型の第6の炭化珪素領域と、
 前記第5の炭化珪素領域と前記第6の炭化珪素領域との間に設けられ、前記第5の炭化珪
 素領域及び前記第6の炭化珪素領域よりも第1導電型不純物濃度の低い第1導電型の第7
 の炭化珪素領域と、
 前記第7の炭化珪素領域と前記第1の面との間に設けられ前記第1の電極と接する第1導

電型の第 8 の炭化珪素領域と、
 前記炭化珪素層の前記第 1 の面の側に設けられ、前記第 2 の炭化珪素領域の前記第 1 の部分と対向するゲート電極と、
 前記ゲート電極と前記第 1 の部分との間に設けられたゲート絶縁層と、
前記第 1 の炭化珪素領域と前記ゲート電極との間に設けられ、前記第 1 の面に垂直な方向において、前記第 1 の部分と前記第 1 の炭化珪素領域との間に位置し、前記第 5 の炭化珪素領域よりも第 1 導電型不純物濃度の低い第 9 の炭化珪素領域と、
 を備え、
前記第 2 の炭化珪素領域は、前記第 1 の面に接し、前記第 8 の炭化珪素領域と隣り合い、前記第 1 の電極に接する第 2 の部分を有し、
前記方向において、前記第 2 の部分と前記第 1 の炭化珪素領域との間に前記第 5 の炭化珪素領域が位置する半導体装置。

10

【請求項 2】

前記第 5 の炭化珪素領域は、前記第 2 の炭化珪素領域における前記第 3 の炭化珪素領域の側の端部と前記第 1 の炭化珪素領域との間に位置する請求項 1 記載の半導体装置。

【請求項 3】

前記第 9 の炭化珪素領域は、前記第 4 の炭化珪素領域が前記第 1 の電極と接する部分と前記第 1 の炭化珪素領域との間に位置する請求項 1 又は請求項 2 記載の半導体装置。

【請求項 4】

前記第 7 の炭化珪素領域の第 1 導電型不純物濃度は、前記第 5 の炭化珪素領域の第 1 導電型不純物濃度の 5 % 以上 8 0 % 以下である請求項 1 ないし請求項 3 いずれか一項記載の半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置に関する。

【背景技術】

【0002】

次世代の半導体デバイス用の材料として炭化珪素が期待されている。炭化珪素はシリコンと比較して、バンドギャップが 3 倍、破壊電界強度が約 1 0 倍、熱伝導率が約 3 倍と優れた物性を有する。この特性を活用すれば、例えば、高耐圧、低損失かつ高温動作可能な MOSFET (Metal Oxide Semiconductor Field Effect Transistor) を実現することができる。

30

【0003】

炭化珪素を用いた縦型の MOSFET は、pn 接合ダイオードをボディダイオードとして有する。例えば、MOSFET は誘導性負荷に接続されたスイッチング素子として用いられる。この場合、MOSFET のオフ時であっても、ボディダイオードを用いることで還流電流を流すことが可能となる。

【0004】

しかし、ボディダイオードを用いて還流電流を流すと、キャリアの再結合エネルギーにより炭化珪素層中に積層欠陥が成長し、MOSFET のオン抵抗が増大するという問題がある。MOSFET のオン抵抗の増大は、MOSFET の信頼性の低下を招く。

40

【先行技術文献】

【特許文献】

【0005】

【文献】特開 2 0 1 8 - 4 9 9 5 1 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明が解決しようとする課題は、信頼性の向上を可能とする半導体装置を提供すること

50

にある。

【課題を解決するための手段】

【0007】

実施形態の半導体装置は、第1の面と前記第1の面に対向する第2の面とを有する炭化珪素層と、前記炭化珪素層の前記第1の面の側に設けられた第1の電極と、前記炭化珪素層の前記第2の面の側に設けられた第2の電極と、前記炭化珪素層の中の第1導電型の第1の炭化珪素領域と、前記第1の炭化珪素領域と前記第1の面との間に設けられ、前記第1の面に接する第1の部分とを有する第2導電型の第2の炭化珪素領域と、前記第1の炭化珪素領域と前記第1の面との間に設けられ、前記第2の炭化珪素領域と離間した第2導電型の第3の炭化珪素領域と、前記第2の炭化珪素領域と前記第1の面との間に設けられ、前記第1の電極と接する第1導電型の第4の炭化珪素領域と、前記第1の炭化珪素領域と前記第2の炭化珪素領域との間に設けられ、前記第1の炭化珪素領域よりも第1導電型不純物濃度の高い第1導電型の第5の炭化珪素領域と、前記第1の炭化珪素領域と前記第3の炭化珪素領域との間に設けられ、前記第1の炭化珪素領域よりも第1導電型不純物濃度の高い第1導電型の第6の炭化珪素領域と、前記第5の炭化珪素領域と前記第6の炭化珪素領域との間に設けられ、前記第5の炭化珪素領域及び前記第6の炭化珪素領域よりも第1導電型不純物濃度の低い第1導電型の第7の炭化珪素領域と、前記第7の炭化珪素領域と前記第1の面との間に設けられ前記第1の電極と接する第1導電型の第8の炭化珪素領域と、前記炭化珪素層の前記第1の面の側に設けられ、前記第2の炭化珪素領域の前記第1の部分と対向するゲート電極と、前記ゲート電極と前記第1の部分との間に設けられたゲート絶縁層と、前記第1の炭化珪素領域と前記ゲート電極との間に設けられ、前記第1の面に垂直な方向において、前記第1の部分と前記第1の炭化珪素領域との間に位置し、前記第5の炭化珪素領域よりも第1導電型不純物濃度の低い第9の炭化珪素領域と、を備え、前記第2の炭化珪素領域は、前記第1の面に接し、前記第8の炭化珪素領域と隣り合い、前記第1の電極に接する第2の部分とを有し、前記方向において、前記第2の部分と前記第1の炭化珪素領域との間に前記第5の炭化珪素領域が位置する。

10

20

【図面の簡単な説明】

【0008】

【図1】第1の実施形態の半導体装置の模式断面図。
 【図2】第1の実施形態の半導体装置の模式上面図。
 【図3】第1の実施形態の半導体装置の模式上面図。
 【図4】第1の実施形態の半導体装置の製造途中の模式断面図。
 【図5】第1の実施形態の半導体装置の製造途中の模式断面図。
 【図6】第1の実施形態の半導体装置の製造途中の模式断面図。
 【図7】第1の実施形態の半導体装置の製造途中の模式断面図。
 【図8】第1の実施形態の半導体装置の等価回路図。
 【図9】第1の実施形態の半導体装置の作用及び効果の説明図。
 【図10】第1の実施形態の半導体装置の作用及び効果の説明図。
 【図11】第1の実施形態の半導体装置の作用及び効果の説明図。
 【図12】第2の実施形態の半導体装置の模式断面図。
 【図13】第2の実施形態の半導体装置の製造途中の模式断面図。
 【図14】第2の実施形態の半導体装置の製造途中の模式断面図。
 【図15】第3の実施形態の半導体装置の模式断面図。

30

40

【発明を実施するための形態】

【0009】

以下、図面を参照しつつ本発明の実施形態を説明する。なお、以下の説明では、同一又は類似の部材等には同一の符号を付し、一度説明した部材等については適宜その説明を省略する場合がある。

【0010】

また、以下の説明において、 n^+ 、 n 、 n^- 及び、 p^+ 、 p 、 p^- の表記は、各導電型に

50

おける不純物濃度の相対的な高低を表す。すなわち n^+ は n よりも n 型不純物濃度が相対的に高く、 n^- は n よりも n 型不純物濃度が相対的に低いことを示す。また、 p^+ は p よりも p 型不純物濃度が相対的に高く、 p^- は p よりも p 型不純物濃度が相対的に低いことを示す。なお、 n^+ 型、 n^- 型を単に n 型、 p^+ 型、 p^- 型を単に p 型と記載する場合もある。

【0011】

不純物濃度は、例えば、SIMS (Secondary Ion Mass Spectrometry) により測定することが可能である。また、不純物濃度の相対的な高低は、例えば、SCM (Scanning Capacitance Microscopy) で求められるキャリア濃度の高低から判断することも可能である。また、不純物領域の深さ、厚さなどの距離は、例えば、SIMS で求めることが可能である。また、不純物領域の深さ、厚さ、幅、間隔などの距離は、例えば、SCM 像と AFM (Atomic Force Microscope) 像との合成画像から求めることが可能である。

10

【0012】

(第1の実施形態)

第1の実施形態の半導体装置は、第1の面と第1の面に対向する第2の面とを有する炭化珪素層と、炭化珪素層の第1の面の側に設けられた第1の電極と、炭化珪素層の第2の面の側に設けられた第2の電極と、炭化珪素層の中の第1導電型の第1の炭化珪素領域と、第1の炭化珪素領域と第1の面との間に設けられ、第1の面に接する第1の部分とを有する第2導電型の第2の炭化珪素領域と、第1の炭化珪素領域と第1の面との間に設けられ、第2の炭化珪素領域と離間した第2導電型の第3の炭化珪素領域と、第2の炭化珪素領域と第1の面との間に設けられ、第1の電極と接する第1導電型の第4の炭化珪素領域と、第1の炭化珪素領域と第2の炭化珪素領域との間に設けられ、第1の炭化珪素領域よりも第1導電型不純物濃度の高い第1導電型の第5の炭化珪素領域と、第1の炭化珪素領域と第3の炭化珪素領域との間に設けられ、第1の炭化珪素領域よりも第1導電型不純物濃度の高い第1導電型の第6の炭化珪素領域と、第5の炭化珪素領域と第6の炭化珪素領域との間に設けられ、第5の炭化珪素領域及び第6の炭化珪素領域よりも第1導電型不純物濃度の低い第7の炭化珪素領域と、第7の炭化珪素領域と第1の面との間に設けられ第1の電極と接する第1導電型の第8の炭化珪素領域と、炭化珪素層の第1の面の側に設けられ、第2の炭化珪素領域の第1の部分と対向するゲート電極と、ゲート電極と第1の部分との間に設けられたゲート絶縁層と、を備える。

20

30

【0013】

図1は、第1の実施形態の半導体装置の模式断面図である。図2、図3は、第1の実施形態の半導体装置の模式上面図である。図2は、炭化珪素層表面の炭化珪素領域のパターンを示す図である。図3は、図2にゲート電極のパターンを重ねた図である。図1は、図2及び図3のAA'断面図である。

【0014】

第1の実施形態の半導体装置は、炭化珪素を用いたプレーナゲート型の縦型MOSFET 100である。第1の実施形態のMOSFET 100は、例えば、ボディ領域とソース領域をイオン注入で形成する、Double Implantation MOSFET (DIMOSFET) である。また、第1の実施形態の半導体装置は、内蔵ダイオードとしてSBD (Schottky Barrier Diode) を備える。

40

【0015】

以下、第1導電型が n 型、第2導電型が p 型である場合を例に説明する。MOSFET 100は、電子をキャリアとする縦型の n チャネル型のMOSFETである。

【0016】

MOSFET 100は、炭化珪素層10、ソース電極12 (第1の電極)、ドレイン電極14 (第2の電極)、ゲート絶縁層16、ゲート電極18、層間絶縁層20を備える。

【0017】

炭化珪素層10の中には、 n^+ 型のドレイン領域22、 n^- 型のドリフト領域24 (第1

50

の炭化珪素領域)、p型の第1のボディ領域26a(第2の炭化珪素領域)、p型の第2のボディ領域26b(第3の炭化珪素領域)、p型の第3のボディ領域26c、p型の第4のボディ領域26d、n⁺型の第1のソース領域28a(第4の炭化珪素領域)、n⁺型の第2のソース領域28b、n⁺型の第3のソース領域28c、n⁺型の第4のソース領域28d、n⁺型の第1のn型領域30a、n⁺型の第2のn型領域30b、p⁺型の第1のボディコンタクト領域32a、p⁺型の第2のボディコンタクト領域32b、p⁺型の第3のボディコンタクト領域32c、p⁺型の第4のボディコンタクト領域32d、n型の第1の高濃度領域34a(第5の炭化珪素領域)、n型の第2の高濃度領域34b(第6の炭化珪素領域)、n型の第3の高濃度領域34c、n型の第4の高濃度領域34d、n⁻型の第1の低濃度領域36a(第7の炭化珪素領域)、n⁻型の第2の低濃度領域36b(第9の炭化珪素領域)、n⁻型の第3の低濃度領域36c、n⁻型のSBDカソード領域38(第8の炭化珪素領域)、n⁻型の第1のJFET領域40a、n⁻型の第2のJFET領域40bを備える。

10

【0018】

炭化珪素層10は、ソース電極12とドレイン電極14との間に設けられる。炭化珪素層10は、ゲート電極18とドレイン電極14との間に設けられる。炭化珪素層10は、単結晶のSiCである。炭化珪素層10は、例えば、4H-SiCである。

【0019】

炭化珪素層10は、第1の面(図1中“P1”)と第2の面(図1中“P2”)とを備える。以下、第1の面を表面、第2の面を裏面と称する場合がある。なお、以下、「深さ」とは、第1の面を基準とする深さを意味する。

20

【0020】

第1の面P1は、例えば、(0001)面に対し0度以上8度以下傾斜した面である。また、第2の面P2は、例えば、(000-1)面に対し0度以上8度以下傾斜した面である。(0001)面はシリコン面と称される。(000-1)面はカーボン面と称される。

【0021】

n⁺型のドレイン領域22は、炭化珪素層10の裏面側に設けられる。ドレイン領域22は、例えば、窒素(N)をn型不純物として含む。ドレイン領域22のn型不純物濃度は、例えば、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下である。

【0022】

n⁻型のドリフト領域24は、ドレイン領域22と第1の面P1との間に設けられる。n⁻型のドリフト領域24は、ソース電極12とドレイン電極14との間に設けられる。n⁻型のドリフト領域24は、ゲート電極18とドレイン電極14との間に設けられる。

30

【0023】

n⁻型のドリフト領域24は、ドレイン領域22上に設けられる。ドリフト領域24は、例えば、窒素(N)をn型不純物として含む。ドリフト領域24のn型不純物濃度は、ドレイン領域22のn型不純物濃度よりも低い。ドリフト領域24のn型不純物濃度は、例えば、 $4 \times 10^{14} \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下である。ドリフト領域24の厚さは、例えば、5 μm 以上150 μm 以下である。

【0024】

p型の第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dは、ドリフト領域24と第1の面P1との間に設けられる。第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dは、それぞれ離間している。第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dは、MOSFET100のチャンネル領域として機能する。

40

【0025】

第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dは、例えば、アルミニウム(Al)をp型不純物として含む。第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4の

50

ボディ領域 26 d の p 型不純物濃度は、例えば、 $1 \times 10^{17} \text{ cm}^{-3}$ 以上 $5 \times 10^{17} \text{ cm}^{-3}$ 以下である。

【0026】

第1のボディ領域 26 a、第2のボディ領域 26 b、第3のボディ領域 26 c、及び、第4のボディ領域 26 d の深さは、例えば、 $0.3 \mu\text{m}$ 以上 $0.8 \mu\text{m}$ 以下である。

【0027】

第1のボディ領域 26 a、第2のボディ領域 26 b、第3のボディ領域 26 c、及び、第4のボディ領域 26 d は、ソース電極 12 の電位に固定される。

【0028】

第1のボディ領域 26 a は、第1の面 P1 に接する第1の部分 (図1中“B1”) と、第1の面 P1 に接する第2の部分 (図1中“B2”) を有する。 10

【0029】

n+型の第1のソース領域 28 a は、第1のボディ領域 26 a と第1の面 P1 との間に設けられる。n+型の第2のソース領域 28 b は、第2のボディ領域 26 b と第1の面 P1 との間に設けられる。n+型の第3のソース領域 28 c は、第3のボディ領域 26 c と第1の面 P1 との間に設けられる。n+型の第4のソース領域 28 d は、第4のボディ領域 26 d と第1の面 P1 との間に設けられる。

【0030】

第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d は、例えば、リン (P) を n 型不純物として含む。第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d の n 型不純物濃度は、ドリフト領域 24 の n 型不純物濃度よりも高い。 20

【0031】

第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d の n 型不純物濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下である。第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d の深さは、第1のボディ領域 26 a、第2のボディ領域 26 b、第3のボディ領域 26 c、及び、第4のボディ領域 26 d の深さよりも浅く、例えば、 $0.1 \mu\text{m}$ 以上 $0.3 \mu\text{m}$ 以下である。

【0032】

第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d は、ソース電極 12 に接する。第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d とソース電極 12 との間の接合は、例えば、オーミック接合である。 30

【0033】

第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d は、ソース電極 12 の電位に固定される。

【0034】

n+型の第1の n 型領域 30 a は、第1のボディ領域 26 a と第1の面 P1 との間に設けられる。n+型の第2の n 型領域 30 b は、第2のボディ領域 26 b と第1の面 P1 との間に設けられる。 40

【0035】

第1の n 型領域 30 a、及び、第2の n 型領域 30 b は、例えば、リン (P) を n 型不純物として含む。第1の n 型領域 30 a、及び、第2の n 型領域 30 b の n 型不純物濃度は、第1のソース領域 28 a、第2のソース領域 28 b、第3のソース領域 28 c、及び、第4のソース領域 28 d の n 型不純物濃度と等しい。

【0036】

p+型の第1のボディコンタクト領域 32 a は、第1のボディ領域 26 a と第1の面 P1 との間に設けられる。p+型の第2のボディコンタクト領域 32 b は、第2のボディ領域 26 b と第1の面 P1 との間に設けられる。p+型の第3のボディコンタクト領域 32 c 50

は、第3のボディ領域26cと第1の面P1との間に設けられる。p⁺型の第4のボディコンタクト領域32dは、第4のボディ領域26dと第1の面P1との間に設けられる。

【0037】

第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dのp型不純物の不純物濃度は、第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dのp型不純物の不純物濃度よりも高い。

【0038】

第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dは、例えば、アルミニウム(A1)をp型不純物として含む。第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dのp型不純物濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下である。

10

【0039】

第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dの深さは、例えば、 $0.3 \mu\text{m}$ 以上 $0.6 \mu\text{m}$ 以下である。

【0040】

第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dは、ソース電極12に接する。

20

【0041】

n型の第1の高濃度領域34aは、ドリフト領域24と第1のボディ領域26aとの間に設けられる。n型の第2の高濃度領域34bは、ドリフト領域24と第2のボディ領域26bとの間に設けられる。n型の第3の高濃度領域34cは、ドリフト領域24と第3のボディ領域26cとの間に設けられる。n型の第4の高濃度領域34dは、ドリフト領域24と第4のボディ領域26dとの間に設けられる。

【0042】

第1の高濃度領域34aは、例えば、第1のボディ領域26aの第2のボディ領域26b側の端部及び端部近傍と、ドリフト領域24との間に位置する。第2の高濃度領域34bは、例えば、第2のボディ領域26bの第1のボディ領域26a側の端部及び端部近傍と、ドリフト領域24との間に位置する。

30

【0043】

第1の高濃度領域34aは、例えば、第1のボディ領域26aが第1の面P1に接する第2の部分B2と、ドリフト領域24との間に位置する。第2の高濃度領域34bは、例えば、第2のボディ領域26bが第1の面P1に接する部分と、ドリフト領域24との間に位置する。

【0044】

第1の高濃度領域34aの第2の方向の幅は、例えば、第1のボディ領域26aの第2の方向の幅と実質的に同一である。第2の高濃度領域34bの第2の方向の幅は、例えば、第2のボディ領域26bの第2の方向の幅と実質的に同一である。

40

【0045】

第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dは、例えば、窒素(N)をn型不純物として含む。

【0046】

第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dのn型不純物濃度は、ドリフト領域24のn型不純物濃度よりも高い。

【0047】

50

第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dのn型不純物濃度は、例えば、 $5 \times 10^{16} \text{ cm}^{-3}$ 以上 $2 \times 10^{17} \text{ cm}^{-3}$ 以下である。第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dの厚さは、例えば、 $0.5 \mu\text{m}$ 以上 $2 \mu\text{m}$ 以下である。

【0048】

n型の第1の低濃度領域36aは、第1の高濃度領域34aと第2の高濃度領域34bとの間に設けられる。n型の第2の低濃度領域36bは、第3の高濃度領域34cと第1の高濃度領域34aとの間に設けられる。n型の第3の低濃度領域36cは、第2の高濃度領域34bと第4の高濃度領域34dとの間に設けられる。

10

【0049】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cは、第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dと、第1の面P1に平行な同一の平面(図1中“Px”)内に位置する。

【0050】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cは、例えば、窒素(N)をn型不純物として含む。

【0051】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度は、第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dのn型不純物濃度よりも低い。第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度は、第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dのn型不純物濃度の、例えば、5%以上80%以下である。

20

【0052】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度は、例えば、ドリフト領域24のn型不純物濃度よりも高い。

【0053】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度は、例えば、 $1 \times 10^{16} \text{ cm}^{-3}$ 以上 $2 \times 10^{17} \text{ cm}^{-3}$ 以下である。

30

【0054】

n型のSBDカソード領域38は、第1の低濃度領域36aと第1の面P1との間に設けられる。SBDカソード領域38は、第1のボディ領域26aと第2のボディ領域26bとの間に設けられる。

【0055】

SBDカソード領域38は、ソース電極12に接する。SBDカソード領域38と、ソース電極12との間の接合はショットキー接合である。

【0056】

SBDカソード領域38は、ソース電極12との間で、SBDを形成する。ソース電極12がSBDのアノード、SBDカソード領域38はSBDのカソードとして機能する。

40

【0057】

SBDカソード領域38は、例えば、窒素(N)をn型不純物として含む。SBDカソード領域38のn型不純物濃度は、例えば、ドリフト領域24のn型不純物濃度よりも高い。

【0058】

SBDカソード領域38のn型不純物濃度は、例えば、第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度以上である。

【0059】

SBDカソード領域38のn型不純物濃度は、例えば、 $1 \times 10^{16} \text{ cm}^{-3}$ 以上 $2 \times 10^{17} \text{ cm}^{-3}$ 以下である。

50

【 0 0 6 0 】

n - 型の第 1 の J F E T 領域 4 0 a は、第 2 の低濃度領域 3 6 b と第 1 の面 P 1 との間に設けられる。n - 型の第 2 の J F E T 領域 4 0 b は、第 3 の低濃度領域 3 6 c と第 1 の面 P 1 との間に設けられる。

【 0 0 6 1 】

第 1 の J F E T 領域 4 0 a は、ゲート電極 1 8 と第 2 の低濃度領域 3 6 b との間に設けられる。第 2 の J F E T 領域 4 0 b は、ゲート電極 1 8 と第 3 の低濃度領域 3 6 c との間に設けられる。

【 0 0 6 2 】

第 1 の J F E T 領域 4 0 a は、第 3 のボディ領域 2 6 c と第 1 のボディ領域 2 6 a との間に設けられる。第 2 の J F E T 領域 4 0 b は、第 2 のボディ領域 2 6 b と第 4 のボディ領域 2 6 d との間に設けられる。

10

【 0 0 6 3 】

M O S F E T 1 0 0 がオン状態の時には、例えば、ソース電極 1 2 から、第 1 のソース領域 2 8 a、第 1 のボディ領域 2 6 a に形成されるチャンネル、第 1 の J F E T 領域 4 0 a、第 2 の低濃度領域 3 6 b、ドリフト領域 2 4、及び、ドレイン領域 2 2 を通ってドレイン電極 1 4 に電子が流れる。

【 0 0 6 4 】

第 1 の J F E T 領域 4 0 a、及び、第 2 の J F E T 領域 4 0 b は、例えば、窒素 (N) を n 型不純物として含む。第 1 の J F E T 領域 4 0 a、及び、第 2 の J F E T 領域 4 0 b の n 型不純物濃度は、例えば、ドリフト領域 2 4 の n 型不純物濃度よりも高い。

20

【 0 0 6 5 】

第 1 の J F E T 領域 4 0 a、及び、第 2 の J F E T 領域 4 0 b の n 型不純物濃度は、例えば、第 2 の低濃度領域 3 6 b 及び第 3 の低濃度領域 3 6 c の n 型不純物濃度以上である。

【 0 0 6 6 】

第 1 の J F E T 領域 4 0 a、及び、第 2 の J F E T 領域 4 0 b は、例えば、 $1 \times 10^{16} \text{ cm}^{-3}$ 以上 $2 \times 10^{17} \text{ cm}^{-3}$ 以下である。

【 0 0 6 7 】

ゲート電極 1 8 は、炭化珪素層 1 0 の第 1 の面 P 1 の側に設けられる。ゲート電極 1 8 は、第 1 の方向に延びる。ゲート電極 1 8 は、第 1 の方向に直交する第 2 の方向に複数本、互いに並行に配置される。

30

【 0 0 6 8 】

ゲート電極 1 8 は、導電層である。ゲート電極 1 8 は、例えば、p 型不純物又は n 型不純物を含む多結晶質シリコンである。

【 0 0 6 9 】

ゲート電極 1 8 は、例えば、第 1 のボディ領域 2 6 a の第 1 の面 P 1 に接する第 1 の部分 B 1 と対向する。

【 0 0 7 0 】

ゲート絶縁層 1 6 は、ゲート電極 1 8 と、第 1 のボディ領域 2 6 a、第 2 のボディ領域 2 6 b、第 3 のボディ領域 2 6 c、及び、第 4 のボディ領域 2 6 d との間に設けられる。ゲート絶縁層 1 6 は、ゲート電極 1 8 と、第 1 の J F E T 領域 4 0 a、及び、第 2 の J F E T 領域 4 0 b との間に設けられる。

40

【 0 0 7 1 】

ゲート絶縁層 1 6 は、例えば、第 1 のボディ領域 2 6 a の第 1 の面 P 1 に接する第 1 の部分 B 1 と、ゲート電極 1 8 との間に設けられる。

【 0 0 7 2 】

ゲート絶縁層 1 6 は、例えば、酸化シリコンである。ゲート絶縁層 1 6 には、例えば、H i g h - k 絶縁材料 (高誘電率絶縁材料) が適用可能である。

【 0 0 7 3 】

層間絶縁層 2 0 は、ゲート電極 1 8 上及び炭化珪素層 1 0 上に設けられる。層間絶縁層 2

50

0 は、例えば、酸化シリコンである。

【0074】

ソース電極12は、第1のソース領域28a、第2のソース領域28b、第3のソース領域28c、及び、第4のソース領域28dに接する。ソース電極12は、第1のボディコンタクト領域32a、第2のボディコンタクト領域32b、第3のボディコンタクト領域32c、及び、第4のボディコンタクト領域32dに接する。

【0075】

ソース電極12は、金属を含む。ソース電極12を形成する金属は、例えば、チタン(Ti)とアルミニウム(Al)の積層構造である。ソース電極12の第1のソース領域28a、第2のソース領域28b、第3のソース領域28c、及び、第4のソース領域28dに接する部分は、例えば、金属シリサイドである。金属シリサイドは、例えば、チタンシリサイド又はニッケルシリサイドである。ソース電極12のSBDカソード領域38に接する部分には、例えば、金属シリサイドが設けられない。

10

【0076】

ドレイン電極14は、炭化珪素層10の裏面上に設けられる。ドレイン電極14は、ドレイン領域22に接する。

【0077】

ドレイン電極14は、例えば、金属又は金属半導体化合物である。ドレイン電極14は、例えば、ニッケルシリサイド、チタン(Ti)、ニッケル(Ni)、銀(Ag)、及び、金(Au)から成る群から選ばれる少なくとも一つの材料を含む。

20

【0078】

次に、第1の実施形態の半導体装置の製造方法の一例について説明する。図4、図5、図6、図7は、第1の実施形態の半導体装置の製造途中の模式断面図である。

【0079】

最初に、炭化珪素層10を準備する(図4)。炭化珪素層10は、第1の面(図1中“P1”)と第2の面(図1中“P2”)とを備える。

【0080】

炭化珪素層10は、n+型のドレイン領域22とn-型のドリフト領域24を有する。ドリフト領域24は、例えば、ドレイン領域22の上にエピタキシャル成長法により形成される。

30

【0081】

次に、炭化珪素層10に、第1のn-型領域51と、第2のn-型領域52を形成する(図5)。第1のn-型領域51は、後に、n-型の第1の低濃度領域36a、n-型の第2の低濃度領域36b、n-型の第3の低濃度領域36cとなる領域である。また、第2のn-型領域52は、後に、n-型のSBDカソード領域38、n-型の第1のJFET領域40a、n-型の第2のJFET領域40bとなる領域である。

【0082】

第1のn-型領域51、及び、第2のn-型領域52は、第1の面P1側から窒素(N)をイオン注入することにより形成される。

【0083】

次に、公知の膜堆積法、リソグラフィ法、及び、ドライエッチング法を用いて、マスク材61を形成する。次に、マスク材61をマスクに、第1の面P1側からアルミニウム(Al)をイオン注入する。

40

【0084】

p型の第1のボディ領域26a、p型の第2のボディ領域26b、p型の第3のボディ領域26c、p型の第4のボディ領域26dが形成される。また、分断された第2のn-型領域52が、n-型のSBDカソード領域38、n-型の第1のJFET領域40a、及び、n-型の第2のJFET領域40bとなる(図6)。

【0085】

次に、マスク材61をマスクに、第1の面P1側から窒素(N)をイオン注入する。n型

50

の第1の高濃度領域34a、n型の第2の高濃度領域34b、n型の第3の高濃度領域34c、n型の第4の高濃度領域34dが形成される。また、第1のn-型領域51の一部が、n-型の第1の低濃度領域36a、n-型の第2の低濃度領域36b、n-型の第3の低濃度領域36cとなる(図7)。

【0086】

p型の第1のボディ領域26a、p型の第2のボディ領域26b、p型の第3のボディ領域26c、及び、p型の第4のボディ領域26dの形成に用いるマス材と同一のマスク材61を用いて、n型の第1の高濃度領域34a、n型の第2の高濃度領域34b、n型の第3の高濃度領域34c、及び、n型の第4の高濃度領域34dを形成することが可能となる。

10

【0087】

その後、公知のプロセス技術により、n+型の第1のソース領域28a、n+型の第2のソース領域28b、n+型の第3のソース領域28c、n+型の第4のソース領域28d、n+型の第1のn型領域30a、n+型の第2のn型領域30b、p+型の第1のボディコンタクト領域32a、p+型の第2のボディコンタクト領域32b、p+型の第3のボディコンタクト領域32c、p+型の第4のボディコンタクト領域32d、ゲート絶縁層16、ゲート電極18、層間絶縁層20、ソース電極12、及び、ドレイン電極14を形成する。

【0088】

上記製造方法により、図1に示すMOSFET100が製造される。

20

【0089】

次に、第1の実施形態のMOSFET100の作用及び効果について説明する。

【0090】

図8は、第1の実施形態の半導体装置の等価回路図である。ソース電極12とドレイン電極14との間に、トランジスタに並列にpnダイオードとSBDとが内蔵ダイオードとして接続される。第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dがpn接合ダイオードのアノードであり、ドリフト領域24がpn接合ダイオードのカソードである。また、ソース電極12がSBDのアノードであり、SBDカソード領域38がSBDのカソードとなる。

【0091】

例えば、MOSFET100が、誘導性負荷に接続されたスイッチング素子として用いられる場合を考える。MOSFET100のオフ時に、誘導性負荷に起因する負荷電流により、ソース電極12がドレイン電極14に対し正となる電圧が印加される場合がある。この場合、内蔵ダイオードに順方向の電流が流れる。この状態は、逆導通状態とも称される。

30

【0092】

SBDに順方向電流が流れ始める順方向電圧(Vf)は、pn接合ダイオードの順方向電圧(Vf)よりも低い。したがって、最初に、SBDに順方向電流が流れる。

【0093】

SBDの順方向電圧(Vf)は、例えば、1.0Vである。pn接合ダイオードの順方向電圧(Vf)は、例えば、2.5Vである。

40

【0094】

SBDはユニポーラ動作をする。このため、順方向電流が流れても、キャリアの再結合エネルギーにより炭化珪素層10中に積層欠陥が成長することはない。

【0095】

SBDに順方向電流が流れ始めた後、pn接合ダイオードのpn接合の間に印加される電圧が、pn接合ダイオードの順方向電圧(Vf)を超えると、pn接合ダイオードに順方向電流が流れる。pn接合ダイオードはバイポーラ動作する。

【0096】

バイポーラ動作により、第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dからドリフト領域24に少数キャリアが注

50

入される。このため、キャリアの再結合エネルギーにより炭化珪素層 10 中に積層欠陥が成長する。したがって、MOSFET 100 のオン抵抗が増大して問題となる。

【0097】

図9は、第1の実施形態の半導体装置の作用及び効果の説明図である。図9は、比較形態1のMOSFET 900の模式断面図である。図1の断面に対応する断面である。

【0098】

図9は、比較形態1のMOSFET 900の内蔵ダイオードに流れる電流の経路を示す図である。比較形態1のMOSFET 900は、第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、第4の高濃度領域34d、第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cを備えない点で第1の実施形態のMOSFET 100と異なる。

10

【0099】

図9は、SBDに順方向電流が流れ始めた状態での電子の流れを点線矢印で示している。pn接合ダイオードのpn接合に印加される電圧が、pn接合ダイオードの順方向電圧(V_f)を超えると、pn接合ダイオードに順方向電流が流れる。すなわち、第1のボディ領域26a、第2のボディ領域26b、第3のボディ領域26c、及び、第4のボディ領域26dとドリフト領域24との間に印加される電圧が、pn接合ダイオードの順方向電圧(V_f)を超えると、pn接合ダイオードに順方向電流が流れる。

【0100】

比較形態1の場合、第1のボディ領域26a及び第2のボディ領域26bの底部、例えば、図9中の点X近傍を流れる電子の流れの密度は低い。このため、第1のボディ領域26aの底部のドリフト領域24の、静電ポテンシャルの回り込みによる電圧降下は小さい。静電ポテンシャルの回り込みは第1のボディ領域26aの底部に流れる電子の流れによって生ずる。

20

【0101】

したがって、点Xにおいて、第1のボディ領域26aとドリフト領域24との間に印加される電圧は、低下しにくい。よって、点Xにおいて、pn接合ダイオードの順方向電圧(V_f)を超えやすい。

【0102】

図10は、第1の実施形態の半導体装置の作用及び効果の説明図である。図10は、第1の実施形態のMOSFET 100の内蔵ダイオードに流れる電流の経路を示す図である。図10は、SBDに順方向電流が流れ始めた状態での電子の流れを点線矢印で示している。

30

【0103】

MOSFET 100は、ドリフト領域24よりもn型不純物濃度が高く、電気抵抗の低い第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c及び、第4の高濃度領域34dを備える。このため、第1のボディ領域26a及び第2のボディ領域26bの底部、例えば、図10中の点X近傍を流れる電子流れの密度は高くなる。第1のボディ領域26aの底部の第1の高濃度領域34aの、静電ポテンシャルの回り込みによる電圧降下は大きくなる。

【0104】

したがって、点Xにおいて、第1のボディ領域26aと第1の高濃度領域34aとの間に印加される電圧は、比較形態1の場合にくらべ低下する。よって、点Xにおいて、pn接合ダイオードの順方向電圧(V_f)を超えにくく、pn接合ダイオードの順方向動作は生じにくい。

40

【0105】

第1の実施形態のMOSFET 100によれば、バイポーラ動作をするpn接合ダイオードに順方向電流が流れにくい。したがって、キャリアの再結合エネルギーにより炭化珪素層10中に積層欠陥が成長することを抑制できる。

【0106】

pn接合ダイオードの順方向動作を生じにくくする観点から、SBDカソード領域38の

50

n型不純物の不純物濃度は、ドリフト領域24のn型不純物濃度よりも高いことが望ましい。SBDカソード領域38のn型不純物濃度を高くすることで、電子の流れによる第1のボディ領域26a及び第2のボディ領域26bの底部の第1の高濃度領域34a、及び、第2の高濃度領域34bの電圧の低下が大きくなる。

【0107】

一方、SBDカソード領域38のn型不純物濃度が高くなりすぎると、SBDのショットキー障壁が低下し、SBDの耐圧の低下やリーク電流の増大が生じるおそれがある。また、SBDカソード領域38のn型不純物濃度が高くなりすぎると、SBDのオフ時に第1のボディ領域26aと第2のボディ領域26bからSBDカソード領域38に空乏層が十分伸びず、SBDの耐圧の低下やリーク電流の増大が生じるおそれがある。したがって、SBDカソード領域38のn型不純物濃度は、第1の高濃度領域34a、及び、第2の高濃度領域34bのn型不純物の不純物濃度よりも低いことが望ましい。

10

【0108】

さらに、第1の実施形態のMOSFET100では、第1の高濃度領域34aと第2の高濃度領域34bとの間に、n型不純物濃度の低い第1の低濃度領域36aを備える。このため、SBDのオフ時に第1のボディ領域26aと第2のボディ領域26bから第1の低濃度領域36aに空乏層が広がり、SBDの逆方向特性におけるリーク電流の増大や、耐圧の低下が抑制される。

【0109】

図11は、第1の実施形態の半導体装置の作用及び効果の説明図である。図11(a)は、SBDの逆方向電流電圧特性のシミュレーション結果を示す図である。図11(b)は、SBDの正孔注入開始電流のシミュレーション結果を示す図である。

20

【0110】

図11は、比較形態1のMOSFET900、比較形態2のMOSFET、及び、実施形態のMOSFET100に内蔵されるSBDのシミュレーション結果である。比較形態2のMOSFETは、MOSFET100の第1の高濃度領域34aと第2の高濃度領域34bとの間に、第1の高濃度領域34aと第2の高濃度領域34bと同一のn型不純物濃度の領域が形成される形態である。言い換えれば、MOSFET100の第1の低濃度領域36aの部分が、第1の高濃度領域34a及び第2の高濃度領域34bと同一の濃度となっている形態である。

30

【0111】

なお、図11(b)の正孔注入開始電流とは、SBDに順方向電流が流れた後、pn接合ダイオードに順方向電流が流れ始める時の、順方向電流の値である。キャリアの再結合エネルギーによる積層欠陥の成長を抑制する観点から、正孔注入開始電流は高い方が好ましい。

【0112】

比較形態2では、図11(b)に示すように、比較形態1に対し、正孔注入開始電流は高くなる。したがって、積層欠陥の成長によるオン抵抗の増大は抑制される。これは、第1の高濃度領域34aと第2の高濃度領域34bを有することによると考えられる。

【0113】

しかし、比較形態2は、図11(a)に示すように、比較形態1に対し、SBDの逆方向リーク電流が増大する。これは、第1の高濃度領域34aと第2の高濃度領域34bとの間のn型不純物濃度が高いことによると考えられる。

40

【0114】

実施形態では、図11(b)に示すように、比較形態2と同様、比較形態1に対し、正孔注入開始電流は高くなる。そして、図11(a)に示すように、比較形態2に対し、SBDの逆方向リーク電流は大幅に抑制される。これは、第1の高濃度領域34aと第2の高濃度領域34bとの間に、n型不純物濃度の低い第1の低濃度領域36aを備えることによると考えられる。

【0115】

50

実施形態では、高い正孔注入開始電流と低いリーク電流が実現できる。

【0116】

第1の低濃度領域36a、第2の低濃度領域36b、及び、第3の低濃度領域36cのn型不純物濃度は、第1の高濃度領域34a、第2の高濃度領域34b、第3の高濃度領域34c、及び、第4の高濃度領域34dのn型不純物濃度の、5%以上80%以下であることが好ましい。上記範囲を下回ると、SBDの順方向電流が低下するおそれがある。上記範囲を上回ると、SBDの耐圧の低下やリーク電流の増大が生じるおそれがある。

【0117】

MOSFET100のオン電流を増加させる観点からは、JFET領域32の抵抗が低いことが望ましい。したがって、JFET領域32のn型不純物の不純物濃度は、ドリフト領域24のn型不純物の不純物濃度よりも高いことが望ましい。

10

【0118】

以上、第1の実施形態によれば、MOSFETに内蔵されるpn接合ダイオードの動作が生じにくくなる。よって、炭化珪素層中の積層欠陥の成長を抑制し、信頼性の向上を可能とするMOSFETが実現される。また、内蔵ダイオードとして含まれるSBDの耐圧の低下、リーク電流の増大が抑制される。

【0119】

(第2の実施形態)

第2の実施形態のMOSFETは、第9の炭化珪素領域は、第1の部分と第1の炭化珪素領域との間に位置する点で、第1の実施形態と異なっている。以下、第1の実施形態と重複する内容については一部記述を省略する。

20

【0120】

図12は、第2の実施形態の半導体装置の模式断面図である。図12は、第1の実施形態の図1に相当する断面図である。

【0121】

第2の実施形態の半導体装置は、炭化珪素を用いたプレーナゲート型の縦型MOSFET200である。第2の実施形態のMOSFET200は、DIMOSFETである。また、第2の実施形態の半導体装置は、内蔵ダイオードとしてSBDを備える。

【0122】

以下、第1導電型がn型、第2導電型がp型である場合を例に説明する。MOSFET200は、電子をキャリアとする縦型のnチャネル型のMOSFETである。

30

【0123】

MOSFET200は、炭化珪素層10、ソース電極12(第1の電極)、ドレイン電極14(第2の電極)、ゲート絶縁層16、ゲート電極18、層間絶縁層20を備える。

【0124】

炭化珪素層10の中には、n+型のドレイン領域22、n-型のドリフト領域24(第1の炭化珪素領域)、p型の第1のボディ領域26a(第2の炭化珪素領域)、p型の第2のボディ領域26b(第3の炭化珪素領域)、p型の第3のボディ領域26c、p型の第4のボディ領域26d、n+型の第1のソース領域28a(第4の炭化珪素領域)、n+型の第2のソース領域28b、n+型の第3のソース領域28c、n+型の第4のソース領域28d、n+型の第1のn型領域30a、n+型の第2のn型領域30b、p+型の第1のボディコンタクト領域32a、p+型の第2のボディコンタクト領域32b、p+型の第3のボディコンタクト領域32c、p+型の第4のボディコンタクト領域32d、n型の第1の高濃度領域34a(第5の炭化珪素領域)、n型の第2の高濃度領域34b(第6の炭化珪素領域)、n型の第3の高濃度領域34c、n型の第4の高濃度領域34d、n-型の第1の低濃度領域36a(第7の炭化珪素領域)、n-型の第2の低濃度領域36b(第9の炭化珪素領域)、n-型の第3の低濃度領域36c、n-型のSBDカソード領域38(第8の炭化珪素領域)、n-型の第1のJFET領域40a、n-型の第2のJFET領域40bを備える。

40

【0125】

50

n - 型の第 2 の低濃度領域 3 6 b は、第 3 の高濃度領域 3 4 c と第 1 の高濃度領域 3 4 a との間に設けられる。第 2 の低濃度領域 3 6 b は、第 1 のボディ領域 2 6 a が第 1 の面 P 1 に接する第 1 の部分 (図 1 2 中 “ B 1 ”) と、ドリフト領域 2 4 との間に設けられる。

【 0 1 2 6 】

第 2 の低濃度領域 3 6 b の第 2 の方向の幅は、第 1 の J F E T 領域 4 0 a の第 2 の方向の幅よりも広い。第 1 の高濃度領域 3 4 a の第 2 の方向の幅は、第 1 のボディ領域 2 6 a の第 2 の方向の幅よりも狭い。

【 0 1 2 7 】

第 1 の高濃度領域 3 4 a は、第 1 のボディ領域 2 6 a の第 2 のボディ領域 2 6 b 側の端部及び端部近傍と、ドリフト領域 2 4 との間に位置する。第 1 の高濃度領域 3 4 a は、第 1 のボディ領域 2 6 a が第 1 の面 P 1 に接する第 2 の部分 (図 1 2 中 “ B 2 ”) と、ドリフト領域 2 4 との間に位置する。

10

【 0 1 2 8 】

n - 型の第 3 の低濃度領域 3 6 c は、第 2 の高濃度領域 3 4 b と第 4 の高濃度領域 3 4 d との間に設けられる。第 3 の低濃度領域 3 6 c は、第 2 のボディ領域 2 6 b が第 1 の面 P 1 に接する部分と、ドリフト領域 2 4 との間に設けられる。

【 0 1 2 9 】

第 3 の低濃度領域 3 6 c の第 2 の方向の幅は、第 2 の J F E T 領域 4 0 b の第 2 の方向の幅よりも広い。第 2 の高濃度領域 3 4 b の第 2 の方向の幅は、第 2 のボディ領域 2 6 b の第 2 の方向の幅よりも狭い。

20

【 0 1 3 0 】

第 2 の高濃度領域 3 4 b は、第 2 のボディ領域 2 6 b の第 1 のボディ領域 2 6 a 側の端部及び端部近傍と、ドリフト領域 2 4 との間に位置する。第 2 の高濃度領域 3 4 b は、第 2 のボディ領域 2 6 b が第 1 の面 P 1 に接する部分と、ドリフト領域 2 4 との間に位置する。

【 0 1 3 1 】

次に、第 2 の実施形態の半導体装置の製造方法の一例について説明する。図 1 3、図 1 4 は、第 2 の実施形態の半導体装置の製造途中の模式断面図である。

【 0 1 3 2 】

マスク材 6 1 をマスクに、第 1 の面 P 1 側からアルミニウム (A l) をイオン注入し、p 型の第 1 のボディ領域 2 6 a、p 型の第 2 のボディ領域 2 6 b、p 型の第 3 のボディ領域 2 6 c、及び、p 型の第 4 のボディ領域 2 6 d を形成するまでは、第 1 の実施形態の製造方法と同様である。

30

【 0 1 3 3 】

次に、マスク材 6 1 の側面に、公知の膜堆積法、及び、ドライエッチング法を用いて、側壁 6 2 を形成する (図 1 3) 。

【 0 1 3 4 】

次に、公知のリソグラフィ法、及び、ウェットエッチング法を用いて、側壁 6 2 の一部をマスク材 6 1 に対して選択的にエッチングする。

【 0 1 3 5 】

次に、マスク材 6 1 及び側壁 6 2 をマスクに、第 1 の面 P 1 側から窒素 (N) をイオン注入する。n 型の第 1 の高濃度領域 3 4 a、n 型の第 2 の高濃度領域 3 4 b、n 型の第 3 の高濃度領域 3 4 c、及び、n 型の第 4 の高濃度領域 3 4 d が形成される。また、第 1 の n - 型領域 5 1 の一部が、n - 型の第 1 の低濃度領域 3 6 a、n - 型の第 2 の低濃度領域 3 6 b、n - 型の第 3 の低濃度領域 3 6 c となる (図 1 4) 。

40

【 0 1 3 6 】

p 型の第 1 のボディ領域 2 6 a、p 型の第 2 のボディ領域 2 6 b、p 型の第 3 のボディ領域 2 6 c、及び、p 型の第 4 のボディ領域 2 6 d を形成するマスク材と同一のマスク材 6 1 を用いて、n 型の第 1 の高濃度領域 3 4 a、n 型の第 2 の高濃度領域 3 4 b、n 型の第 3 の高濃度領域 3 4 c、及び、n 型の第 4 の高濃度領域 3 4 d を形成することが可能となる。

50

【 0 1 3 7 】

また、マスク材 6 1 の側面に設けた側壁 6 2 を用いることで、第 1 の高濃度領域 3 4 a 及び第 2 の高濃度領域 3 4 b の第 2 の方向の幅を狭くすることが可能となる。また、第 2 の低濃度領域 3 6 b、及び、第 3 の低濃度領域 3 6 c の第 2 の方向の幅を広くすることが可能となる。

【 0 1 3 8 】

その後、公知のプロセス技術により、n + 型の第 1 のソース領域 2 8 a、n + 型の第 2 のソース領域 2 8 b、n + 型の第 3 のソース領域 2 8 c、n + 型の第 4 のソース領域 2 8 d、n + 型の第 1 の n 型領域 3 0 a、n + 型の第 2 の n 型領域 3 0 b、p + 型の第 1 のボディコンタクト領域 3 2 a、p + 型の第 2 のボディコンタクト領域 3 2 b、p + 型の第 3 のボディコンタクト領域 3 2 c、p + 型の第 4 のボディコンタクト領域 3 2 d、ゲート絶縁層 1 6、ゲート電極 1 8、層間絶縁層 2 0、ソース電極 1 2、及び、ドレイン電極 1 4 を形成する。

10

【 0 1 3 9 】

上記製造方法により、図 1 2 に示す MOSFET 2 0 0 が製造される。

【 0 1 4 0 】

次に、第 2 の実施形態の MOSFET 2 0 0 の作用及び効果について説明する。

【 0 1 4 1 】

例えば、第 1 のボディ領域 2 6 a の第 1 の JFET 領域 4 0 a 側の端部の第 2 の面 P 2 側の n 型不純物濃度が高くなりすぎると、MOSFET 2 0 0 のオフ時に、第 1 のボディ領域 2 6 a から第 1 の JFET 領域 4 0 a 側へ十分空乏層が伸びず、ゲート絶縁層 1 6 中の電界強度が高くなり、ゲート絶縁層 1 6 の信頼性が低下するおそれがある。

20

【 0 1 4 2 】

MOSFET 2 0 0 では、第 2 の低濃度領域 3 6 b の第 2 の方向の幅は、第 1 の JFET 領域 4 0 a の第 2 の方向の幅よりも広い。言い換えれば、第 1 のボディ領域 2 6 a の第 1 の JFET 領域 4 0 a 側の端部の第 2 の面 P 2 側に第 2 の低濃度領域 3 6 b が位置する。

【 0 1 4 3 】

このため、第 1 のボディ領域 2 6 a の第 1 の JFET 領域 4 0 a 側の端部の第 2 の面 P 2 側の n 型不純物濃度は低い。したがって、MOSFET 2 0 0 のオフ時に、第 1 のボディ領域 2 6 a から第 1 の JFET 領域 4 0 a 側へ十分空乏層が伸びる。よって、ゲート絶縁層 1 6 の信頼性の低下が抑制される。

30

【 0 1 4 4 】

以上、第 2 の実施形態によれば、第 1 の実施形態同様、MOSFET に内蔵される p n 接合ダイオードの動作が生じにくくなる。よって、炭化珪素層中の積層欠陥の成長を抑制し、信頼性の向上を可能とする MOSFET が実現される。また、内蔵ダイオードとして含まれる SBD の耐圧の低下、リーク電流の増大が抑制される。さらに、ゲート絶縁層の信頼性の低下が抑制される。

【 0 1 4 5 】

(第 3 の実施形態)

第 3 の実施形態の MOSFET は、第 9 の炭化珪素領域は、第 4 の炭化珪素領域が第 1 の電極と接する部分と第 1 の炭化珪素領域との間に位置する点で、第 1 の実施形態及び第 2 の実施形態と異なっている。以下、第 1 の実施形態及び第 2 の実施形態と重複する内容については一部記述を省略する。

40

【 0 1 4 6 】

図 1 5 は、第 3 の実施形態の半導体装置の模式断面図である。図 1 5 は、第 1 の実施形態の図 1 に相当する断面図である。

【 0 1 4 7 】

第 3 の実施形態の半導体装置は、炭化珪素を用いたプレーナゲート型の縦型 MOSFET 3 0 0 である。第 3 の実施形態の MOSFET 3 0 0 は、DIMOSFET である。また、第 3 の実施形態の半導体装置は、内蔵ダイオードとして SBD を備える。

50

【 0 1 4 8 】

以下、第1導電型がn型、第2導電型がp型である場合を例に説明する。MOSFET300は、電子をキャリアとする縦型のnチャンネル型のMOSFETである。

【 0 1 4 9 】

MOSFET300は、炭化珪素層10、ソース電極12(第1の電極)、ドレイン電極14(第2の電極)、ゲート絶縁層16、ゲート電極18、層間絶縁層20を備える。

【 0 1 5 0 】

炭化珪素層10の中には、n⁺型のドレイン領域22、n⁻型のドリフト領域24(第1の炭化珪素領域)、p型の第1のボディ領域26a(第2の炭化珪素領域)、p型の第2のボディ領域26b(第3の炭化珪素領域)、p型の第3のボディ領域26c、p型の第4のボディ領域26d、n⁺型の第1のソース領域28a(第4の炭化珪素領域)、n⁺型の第2のソース領域28b、n⁺型の第3のソース領域28c、n⁺型の第4のソース領域28d、n⁺型の第1のn型領域30a、n⁺型の第2のn型領域30b、p⁺型の第1のボディコンタクト領域32a、p⁺型の第2のボディコンタクト領域32b、p⁺型の第3のボディコンタクト領域32c、p⁺型の第4のボディコンタクト領域32d、n型の第1の高濃度領域34a(第5の炭化珪素領域)、n型の第2の高濃度領域34b(第6の炭化珪素領域)、n⁻型の第1の低濃度領域36a(第7の炭化珪素領域)、n⁻型の第2の低濃度領域36b(第9の炭化珪素領域)、n⁻型の第3の低濃度領域36c、n⁻型のSBDカソード領域38(第8の炭化珪素領域)、n⁻型の第1のJFET領域40a、n⁻型の第2のJFET領域40bを備える。

10

20

【 0 1 5 1 】

n⁻型の第2の低濃度領域36bは、第1のソース領域28aがソース電極12と接する部分と、ドリフト領域24との間に設けられる。第2の低濃度領域36bは、第1のボディコンタクト領域32aがソース電極12と接する部分と、ドリフト領域24との間に設けられる。

【 0 1 5 2 】

n⁻型の第3の低濃度領域36cは、第2のソース領域28bがソース電極12と接する部分と、ドリフト領域24との間に設けられる。第3の低濃度領域36cは、第2のボディコンタクト領域32bがソース電極12と接する部分と、ドリフト領域24との間に設けられる。

30

【 0 1 5 3 】

次に、第3の実施形態のMOSFET300の作用及び効果について説明する。

【 0 1 5 4 】

例えば、第1のボディ領域26aの第1のJFET領域40a側の端部の第2の面P2側のn型不純物濃度が高くなりすぎると、MOSFET300のオフ時に、第1のボディ領域26aから第1のJFET領域40a側へ十分空乏層が伸びず、ゲート絶縁層16中の電界強度が高くなり、ゲート絶縁層16の信頼性が低下するおそれがある。

【 0 1 5 5 】

MOSFET300では、第1のボディ領域26aの第1のJFET領域40a側の端部の第2の面P2側に第2の低濃度領域36bが位置する。そして、第2の低濃度領域36bの第2の方向の幅が、第2の実施形態のMOSFET200よりも更に広い。

40

【 0 1 5 6 】

したがって、MOSFET200と比較して、MOSFET300のオフ時に、第1のボディ領域26aから第1のJFET領域40a側へ更に空乏層が伸びる。よって、ゲート絶縁層16の信頼性の低下が更に抑制される。

【 0 1 5 7 】

以上、第3の実施形態によれば、第1の実施形態同様、MOSFETに内蔵されるpn接合ダイオードの動作が生じにくくなる。よって、炭化珪素層中の積層欠陥の成長を抑制し、信頼性の向上を可能とするMOSFETが実現される。また、内蔵ダイオードとして含まれるSBDの耐圧の低下、リーク電流の増大が抑制される。さらに、ゲート絶縁層の信

50

頼性の低下が抑制される。

【 0 1 5 8 】

第 1 ないし第 3 の実施形態では、S i C の結晶構造として 4 H - S i C の場合を例に説明したが、本発明は 6 H - S i C、3 C - S i C 等、その他の結晶構造の S i C を用いたデバイスに適用することも可能である。また、炭化珪素層 1 0 の表面に (0 0 0 1) 面以外の面を適用することも可能である。

【 0 1 5 9 】

第 1 ないし第 3 の実施形態では、第 1 導電型が n 型、第 2 導電型が p 型の場合を例に説明したが、第 1 導電型を p 型、第 2 導電型を n 型とすることも可能である。

【 0 1 6 0 】

第 1 ないし第 3 の実施形態では、p 型不純物としてアルミニウム (A l) を例示したが、ボロン (B) を用いることも可能である。また、n 型不純物として窒素 (N) 及びリン (P) を例示したが、砒素 (A s)、アンチモン (S b) 等を適用することも可能である。

【 0 1 6 1 】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。例えば、一実施形態の構成要素を他の実施形態の構成要素と置き換え又は変更してもよい。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【 符号の説明 】

【 0 1 6 2 】

1 0	炭化珪素層	
1 2	ソース電極 (第 1 の電極)	
1 4	ドレイン電極 (第 2 の電極)	
1 6	ゲート絶縁層	
1 8	ゲート電極	
2 4	ドリフト領域 (第 1 の炭化珪素領域)	
2 6 a	第 1 のボディ領域 (第 2 の炭化珪素領域)	
2 6 b	第 2 のボディ領域 (第 3 の炭化珪素領域)	30
2 8 a	第 1 のソース領域 (第 4 の炭化珪素領域)	
3 4 a	第 1 の高濃度領域 (第 5 の炭化珪素領域)	
3 4 b	第 2 の高濃度領域 (第 6 の炭化珪素領域)	
3 6 a	第 1 の低濃度領域 (第 7 の炭化珪素領域)	
3 6 b	第 2 の低濃度領域 (第 9 の炭化珪素領域)	
3 8	S B D カソード領域 (第 8 の炭化珪素領域)	
1 0 0	M O S F E T (半導体装置)	
2 0 0	M O S F E T (半導体装置)	
3 0 0	M O S F E T (半導体装置)	
B 1	第 1 の部分	40
B 2	第 2 の部分	
P 1	第 1 の面	
P 2	第 2 の面	
P x	平面	

10

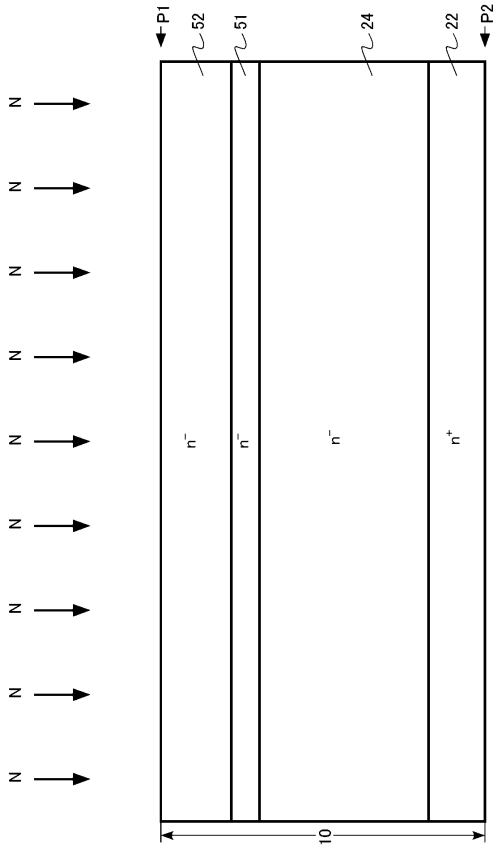
20

30

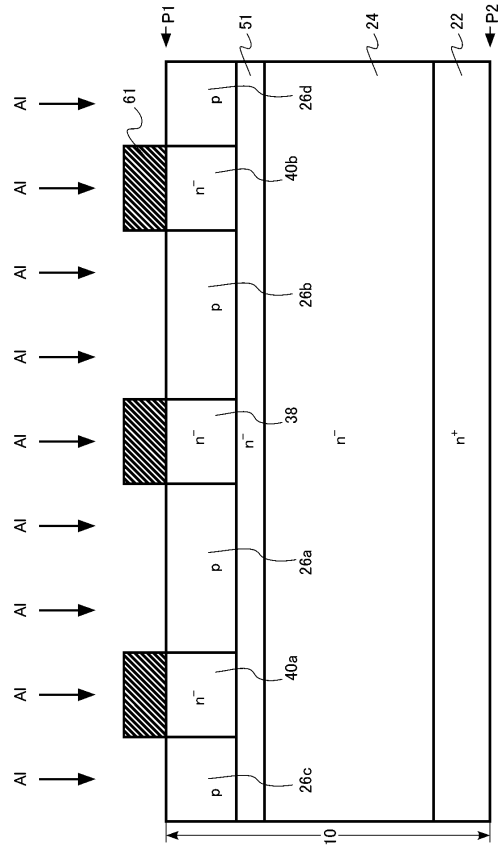
40

50

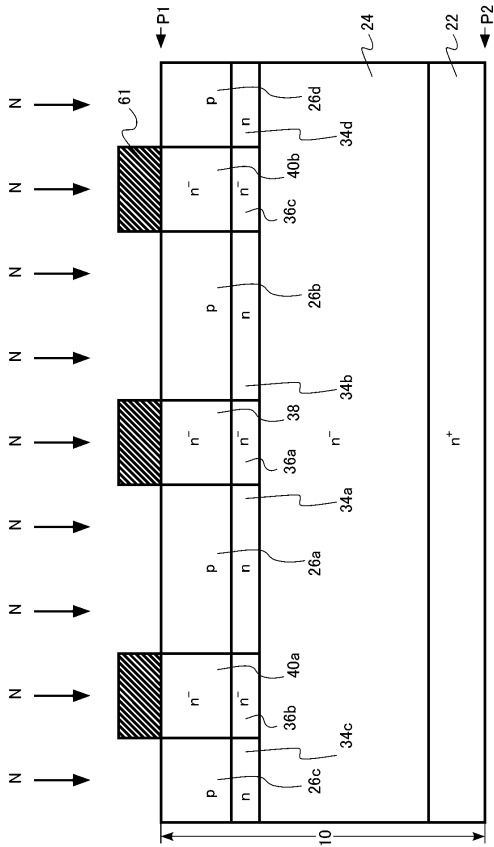
【図 5】



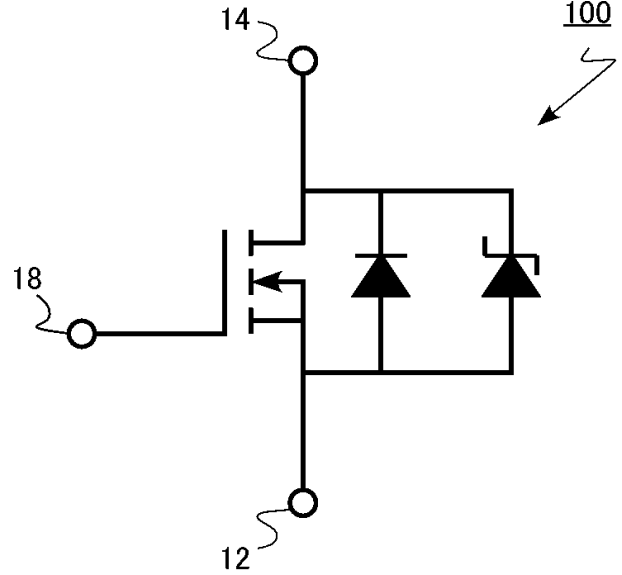
【図 6】



【図 7】



【図 8】



10

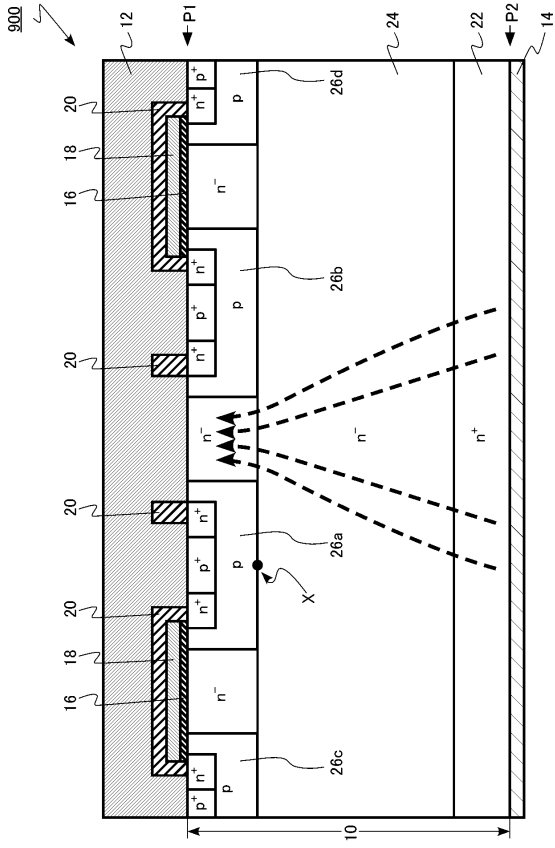
20

30

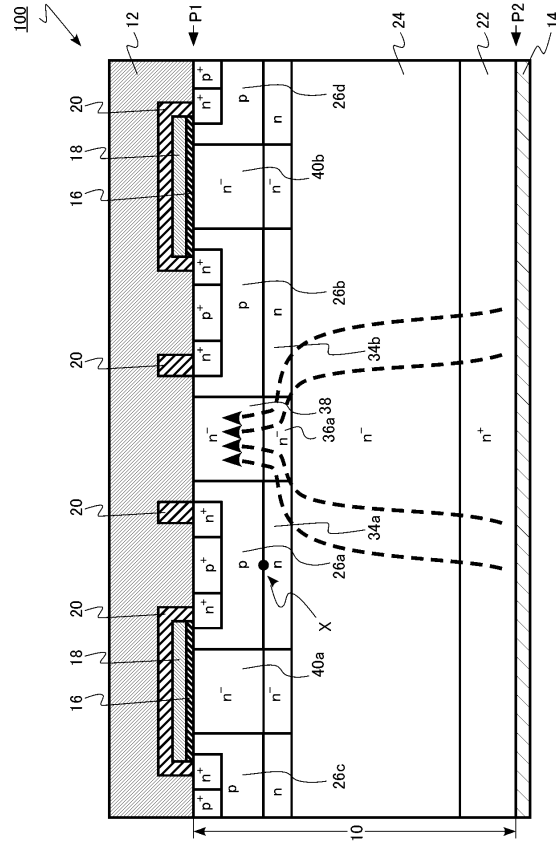
40

50

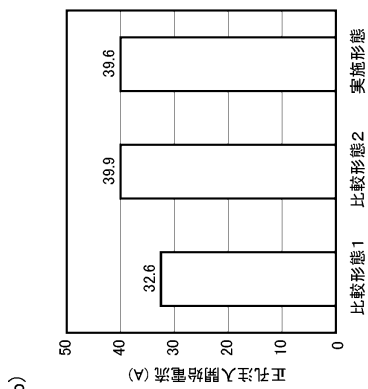
【図 9】



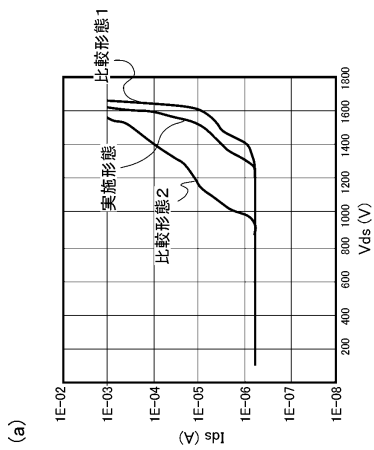
【図 10】



【図 11】

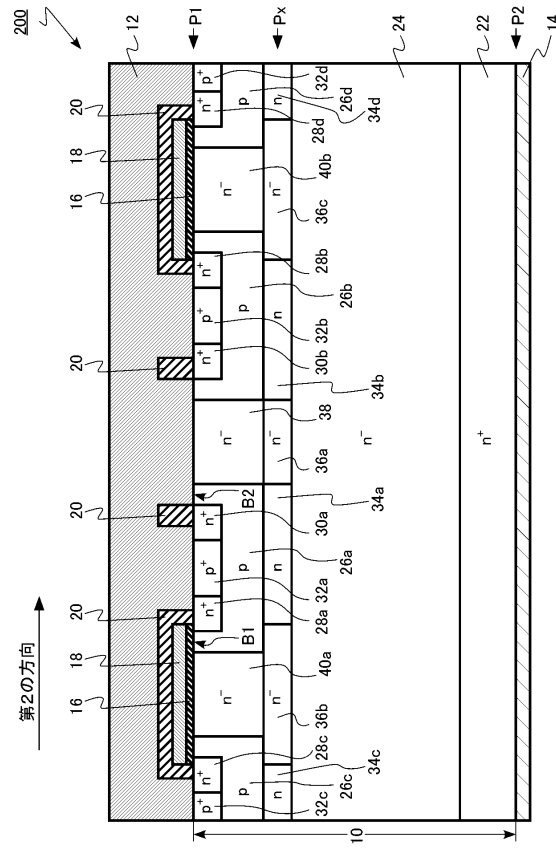


(b)



(a)

【図 12】



10

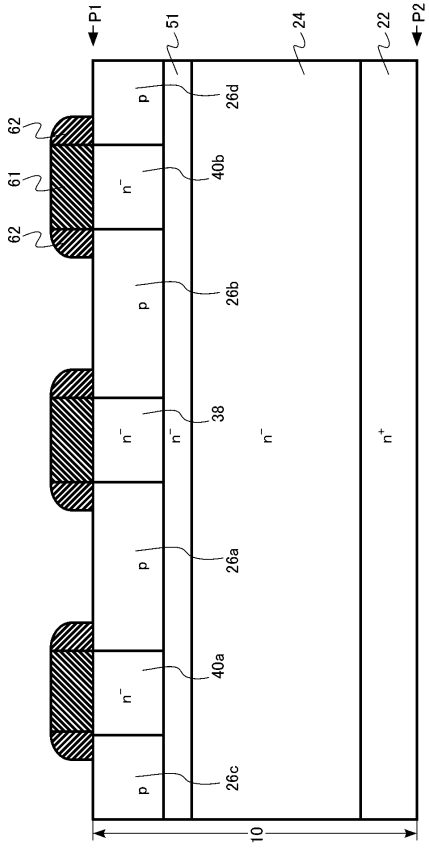
20

30

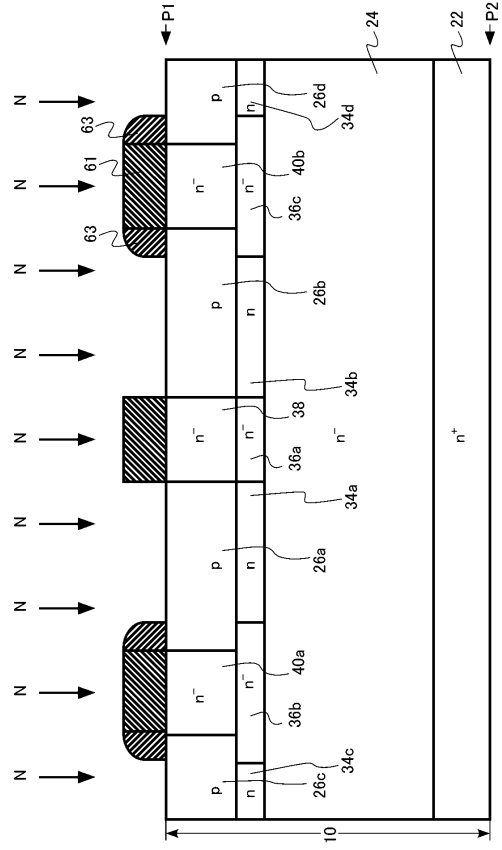
40

50

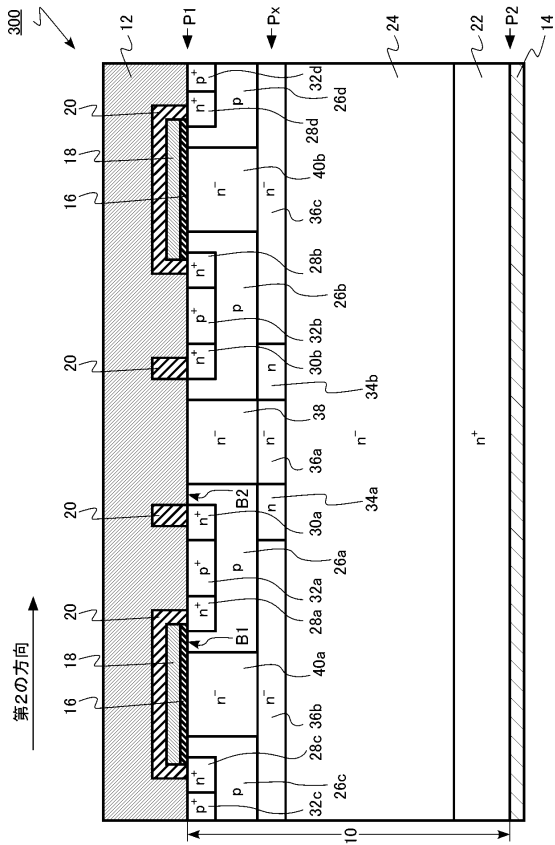
【図13】



【図14】



【図15】



10

20

30

40

50

フロントページの続き

(51)国際特許分類	F I		
H 0 1 L 21/28 (2006.01)	H 0 1 L	29/48	F
H 0 1 L 29/861 (2006.01)	H 0 1 L	29/48	D
H 0 1 L 29/868 (2006.01)	H 0 1 L	29/50	M
	H 0 1 L	21/28	3 0 1 B
	H 0 1 L	29/91	F
	H 0 1 L	29/91	K
	H 0 1 L	29/91	C
	H 0 1 L	29/78	6 5 2 M
	H 0 1 L	29/78	6 5 2 F

(72)発明者 河野 洋志

東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内

(72)発明者 古川 大

東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内

審査官 上田 智志

(56)参考文献 特開2018-049951(JP,A)

特開2016-162897(JP,A)

国際公開第2018/155553(WO,A1)

(58)調査した分野 (Int.Cl., DB名)

H 0 1 L 2 9 / 7 8

H 0 1 L 2 9 / 1 2

H 0 1 L 2 9 / 8 7 2

H 0 1 L 2 9 / 4 7

H 0 1 L 2 9 / 4 1 7

H 0 1 L 2 1 / 2 8

H 0 1 L 2 9 / 8 6 1