

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03L 7/06 (2006.01)

H03L 7/08 (2006.01)



[12] 发明专利说明书

专利号 ZL 01122168.2

[45] 授权公告日 2007 年 5 月 30 日

[11] 授权公告号 CN 1319273C

[22] 申请日 2001.5.2 [21] 申请号 01122168.2

[30] 优先权

[32] 2000. 5. 2 [33] US [31] 563478

[73] 专利权人 汤姆森许可公司

地址 法国布洛涅斯迪克斯

[72] 发明人 R·D·阿尔特曼肖菲尔

M·E·克拉布

[56] 参考文献

US4024343A 1977.5.17

US5459756A 1995.10.17

审查员 姚梦琦

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 梁永

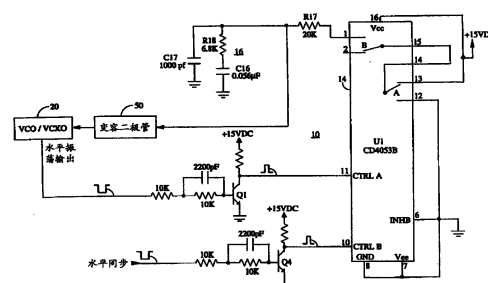
权利要求书 5 页 说明书 6 页 附图 6 页

[54] 发明名称

振荡器的相位控制

[57] 摘要

一锁相环, 包括: 一可控振荡器(50, 20), 需要具有给定偏压的控制信号来产生时钟信号; 一积分器(16), 用于开发控制信号; 一外部同步信号源(HOR. HYNC.); 第一和第二电压源(+15VDC, GND), 定义与给定偏压有关的电压电势; 一第一开关(A), 连接到第一和第二电压源并响应时钟信号以开发一重新产生的具有由电压电势确定的峰峰电压的时钟信号; 以及, 一第二开关(B), 响应外部同步信号(CTRLB), 用于周期性地采样重新产生的时钟信号的部分并将所采样到的部分连接到积分器, 所采样的部分对积分器充电和放电以产生具有足够大幅度的控制信号来提供给定的偏压, 所述第一和第二开关(A, B)形成一相位检测器。



1、一锁相环，包括：

由控制信号控制的一个时钟信号发生器；

积分器，用于开发所述控制信号；

提供外部同步信号的同步信号发生器

第一电压源和第二电压源，定义用于所述控制信号的偏压；

第一开关，与所述第一和第二电压源连接，并且对所述时钟信号作出响应，用于开发具有由所述偏压确定的峰峰电压的重新产生的时钟信号；
以及

第二开关，响应所述外部同步信号，用于周期地采样部分所述重新产生的时钟信号并且将所述采样部分连接到所述积分器，所述采样部分充电和放电所述积分器来产生具有足够大幅度的所述控制信号以提供所述偏压，

从而所述第一和第二开关形成相位检测器，用以将所述时钟信号发生器与所述外部同步信号同步。

2、如权利要求1所述的锁相环，其中：

所述外部同步信号具有第一频率；

所述时钟信号发生器以所述第一频率操作；以及，

所述第二开关采样所述重新产生的时钟信号的每一个脉冲。

3、如权利要求1所述的锁相环，其中：

所述外部同步信号具有第一频率；

所述时钟信号发生器以高于所述第一频率的第二频率操作；以及，

所述第二开关采样所述重新产生的时钟信号中的一部分脉冲，所述部分与所述第一和第二频率成比例。

4、如权利要求1所述的锁相环，其中：

所述外部同步信号是具有频率 f_H 的水平同步信号；

所述时钟信号发生器以频率 $n f_H$ 操作，其中 $n \geq 2$ 且 n 是整数；以及，

所述第二开关采样所述重新产生的时钟信号的每 n^{th} 个脉冲。

5、如权利要求1所述的锁相环，其中所述第一和第二开关是模拟半导

体开关。

6、如权利要求 5 所述的锁相环，其中所述第一和第二开关实现在一集成电路中。

7、如权利要求 1 所述的锁相环，其中所述第一和第二开关实现在一集成电路中。

8、如权利要求 1 所述的锁相环，其中所述用于产生所述时钟信号的装置包括一可控振荡器；以及

所述需要具有给定偏压的控制信号用于控制所述时钟信号发生器的装置包括一个响应于所述控制信号的变容二极管。

9、一种锁相环，包括：

由控制信号控制的一个时钟信号发生器；

积分器，用于开发所述控制信号；

第二控制信号源；

提供外部同步信号的同步信号发生器；

第一电压源和第二电压源，定义用于所述控制信号的偏压；

第一开关，与所述第一和第二电压源连接，并且对所述时钟信号作出响应，用于开发具有由所述偏压确定的峰峰电压的重新产生的时钟信号；以及

第二开关，响应所述外部同步信号，用于周期地采样部分所述重新产生的时钟信号并且将所述采样部分连接到所述积分器，所述采样部分充电和放电所述积分器来产生具有足够大幅度的所述控制信号以提供所述偏压，所述第一和第二开关形成相位检测器；和

第三开关，定义在所述积分器和所述时钟信号发生器之间的第一可变换路径，并且定义在所述第二控制信号源和所述时钟信号发生器之间的第二可变换路径，所述第一或所述第二可变换路径响应于控制信号源选择信号而闭合。

10、如权利要求 9 所述的锁相环，其中所述第一控制信号连接到用于锁相操作模式的所述时钟信号发生器，所述第二控制信号连接到用于未锁相操作模式的所述时钟信号发生器。

11、如权利要求 10 所述的锁相环，其中所述第二控制信号的所述源包

括：

二进制比率乘法器（BRM），用于设置所述第二控制信号；以及
BRM 滤波器，用于响应于所述 BRM 产生所述第二控制信号。

12、如权利要求 9 所述的锁相环，其中：

所述水平同步分量具有 f_H 的频率；

所述时钟信号发生器响应于第一模式的所述第一控制信号按 $n f_H$ 的频率操作，并且响应于第二模式的所述第二控制信号按 $m f_H$ 的频率操作，其中 $n \geq 2$ ， $m \geq 2$ ， n 是整数；以及

所述第二开关以所述第一操作模式采样所述重新产生的时钟信号的每 n^{th} 个脉冲。

13、如权利要求 12 所述的锁相环，其中 $n=2$ ， $m>2$ 。

14、如权利要求 9 所述的锁相环，其中所述第一、第二和第三开关是模拟半导体开关。

15、如权利要求 14 所述的锁相环，其中所述第一、第二和第三开关实现在集成电路中。

16、如权利要求 9 所述的锁相环，其中所述第一、第二和第三开关实现在集成电路中。

17、一锁相环，包括：

一用于开发控制电压的积分器；

一振荡器；

一用于响应于所述控制电压来控制所述振荡器的变容二极管，所述变容二极管需要一给定的偏压；

一水平同步信号源；

定义与所述给定偏压有关的电压电势的第一和第二电压源；

第一开关，连接到所述第一和第二电压源并且响应所述振荡器，用于开发具有由所述电压电势确定的峰峰电压的重新产生的振荡器信号；以及

第二开关，响应于所述水平同步信号，用于周期地采样所述重新产生的振荡器信号的部分并将所述采样部分连接到所述积分器，所述采样部分充电和放电所述积分器以产生具有足够大幅度的所述控制电压来提供所述给定偏压，

从而所述第一和第二开关形成一相位检测器来将所述振荡器与所述水平同步信号同步。

18、如权利要求 17 所述的锁相环，其中所述第一和第二开关是模拟半导体开关。

19、如权利要求 18 所述的锁相环，其中所述第一和第二开关实现在集成电路中。

20、如权利要求 17 所述的锁相环，其中所述第一和第二开关实现在集成电路中。

21、一种锁相环，包括：

一用于开发第一控制电压的积分器；

一第二控制电压源；

一振荡器；

一用于响应于所述控制电压来控制所述振荡器的变容二极管，所述变容二极管需要一给定的偏压；

一水平同步信号源；

定义与所述给定偏压有关的电压电势的第一和第二电压源；

第一开关，连接到所述第一和第二电压源并且响应所述振荡器，用于开发具有由所述电压电势确定的峰峰电压的重新产生的振荡器信号；以及

第二开关，响应于所述水平同步信号，用于周期地采样部分所述重新产生的振荡器信号并将所述采样部分连接到所述积分器，所述采样部分充电和放电所述积分器以产生具有足够大幅度的所述控制电压来提供所述给定偏压，所述第一和第二开关形成一相位检测器来将所述振荡器与所述水平同步信号同步；和

第三开关，定义在所述积分器和所述变容二极管之间的第一可变换路径，并且定义在所述第二控制电压源和所述变容二极管之间的第二可变换路径，所述第一或第二可变换路径响应于控制电压源选择信号而闭合。

22、如权利要求 21 所述的锁相环，其中所述第一控制电压连接到用于锁相操作模式的所述变容二极管并且所述第二控制电压连接到用于未锁相操作模式的所述变容二极管。

23、如权利要求 21 所述的锁相环，其中：

所述水平同步分量具有 f_H 的频率；

所述振荡器响应于第一模式的所述第一控制信号按 $n f_H$ 的频率操作，并且响应于第二模式的所述第二控制信号按 $m f_H$ 的频率操作，其中 $n \geq 2$ ， $m \geq 2$ ， n 是整数；以及，

所述第二开关以所述第一操作模式采样所述重新产生的时钟信号的每 n^{th} 个脉冲。

24、如权利要求 23 所述的锁相环，其中 $n=2$ ， $m>2$ 。

25、如权利要求 21 所述的锁相环，其中所述第一、第二和第三开关是实现在一个集成电路中的模拟半导体开关。

振荡器的相位控制

技术领域

本发明涉及同步振荡器领域，尤其涉及具有用于产生按比例放大的（upwardly scaled）控制电压的相位检测器的锁相环。

背景技术

许多压控振荡器（VCO）、尤其是晶体振荡器（VCXO），由变容二极管控制。变容二极管可以描述为一个反向偏压二极管，该反向偏压二极管展示出依赖于加在其上的反向偏压的幅度的电容。振荡器的谐振频率可以由偏压控制。不足以实现一给定操作频率或频率范围的偏压会带来严重的问题。这种情况显示在图 6 中，显示了一个锁相环。一相位检测器 56 将水平振荡器和水平同步部件的输出作为各个输入。电流在相位检测器的输出和积分器 58 之间流动，积分器 58 常常由所示的两个电容和电阻形成。

变容二极管 62 控制压控振荡器 64。变容二极管例如需要高至+15 伏 DC 的偏压，但是由积分器 58 开发的控制电压太小。因此，运算放大器插在积分器 58 和变容二极管 62 之间来按比例放大，也就是将控制电压的幅度增加到 15 伏、运算放大器的电源电压。对于单独的换算器（scaler）的需要增加了锁相环的复杂性和成本，并且此外还需要重新设计每一个锁相环。

对于相位检测器，有一个长期的需要，就是能在各种电压和/或在电压的不同范围上直接提供控制电压。此外，有一个长期需要，就是提供可以以一个简化的、价廉的结构使用这样一个相位检测器的锁相环，它可以容易地被修改以适应不同的所期望的电压和电压范围。

发明内容

根据本发明的结构，相位检测器的输出可以有利地直接产生 VCO 或 VCXO 变容二极管所需的电压范围。

根据本发明的结构的锁相环包括：需要具有给定偏压的控制信号用于产生一个时钟信号的装置；用于开发控制信号的一个积分器；一外部同步信号源；定义与给定偏压有关的电压电势的第一和第二电压源；连接到第一和第二电压

源并响应时钟信号以开发一重新产生的具有由电压电势确定的峰峰电压的时钟信号的第一开关；以及，一第二开关，响应外部同步信号以周期性地采样重新产生的时钟信号的部分并将所采样到的部分连接到积分器，所采样的部分对积分器充电和放电以产生具有足够大幅度的控制电压来提供给定的偏压，从而时钟信号产生装置与外部同步信号同步。

锁相环可以有利地进一步包括：开发第一控制电压的积分器；第二控制电压源；一第三开关，在积分器和时钟信号产生装置之间定义了一个第一可变换（switchable）路径，并且在第二控制电压源和积分器之间定义了一个第二可变换路径，第一或第二可变换路径响应于控制电压源选择信号而闭合。第一控制电压可以连接到用于锁相操作模式的时钟信号产生装置，第二控制电压可以连接到用于未锁相操作模式的时钟信号产生装置。

第一、第二和第三开关有利地可以是模拟半导体开关，并且进一步地，可以在一积分电路中实施。

附图说明

图 1 是依据本发明结构的相位检测器的用方框形式部分地表示的电路图。

图 2 显示了用于说明图 1 中相位检测器操作的波形。

图 3 是包括依据本发明结构的相位检测器的切换源水平同步系统的方框图。

图 4 是说明图 3 中相位检测器和源开关的操作的电路图。

图 5 显示了用于说明图 3 中相位检测器的操作的波形。

图 6 显示了包括相位检测器和用于驱动变容二极管的振幅换算器的现有技术结构。

具体实施方式

依据本发明的结构，具有电压换算器的添加功能的相位检测器满足现有技术的长期需要来改进和简化锁相环的设计。结束了对单独的电压换算电路的需要。

图 1 显示了使用依据本发明结构的相位检测器将压控振荡器同步为视频信号的水平同步分量的锁相环 10。压控振荡器（VCO）或压控晶体振荡器（VCXO）20 由变容二极管 50 控制。此变容二极管需要一特定电压或电压范围来保证振荡器可以获得期望的操作频率。在此情况下，变容二极管需要的电压是+15 伏

DC。变容二极管 50 由积分器 16 开发的控制电压控制。积分器 16 由包括多个模拟开关的相位检测器 14 的输出电流充电和放电。例如，术语模拟开关想要包括可以在集成电路中实施的那种半导体开关。合适的集成电路的一个例子是多模拟开关集成电路，例如 CD4053B 模拟多路复用器 U1 或其等效物。相位检测器具有用于接收振荡器输出的第一输入。此输入是开关 A 的控制管脚。为了保证开关的正确操作，水平振荡器输出信号变换晶体管 Q1 开和关，晶体管 Q1 操纵此开关。相位检测器具有用于接收视频信号的水平同步分量的第二输入。此输入是开关 B 的控制管脚。为了保证开关的正确操作，水平振荡器输出信号变换晶体管 Q4 开和关，晶体管 Q4 操纵此开关。

在图 1 中为了显示的目的，假设振荡器和水平同步分量都有额定频率 1fH，在 NTSC 制式中近似为 15.735KHz。作为通常情况，也假设现有技术的相位检测器不能直接地产生象+15 伏 DC 那么大的控制电压。

开关 A 的输入触点、管脚 12 和 13 分别接地和+15 伏。开关 A 的公用触点、一个相应的管脚交替地连接到管脚 12 和 13，分别地依次接地和+15 伏。响应通过晶体管 Q1 的操作加到管脚 11 的水平振荡器输出信号来控制开关 A。管脚 15 上的电压由图 2 中的最上面的波形显示。开关 A 的公用触点、一个相应的管脚被连接到开关 B 的公用触点、管脚 15 上作为输入信号。

开关 B 由连接到相应管脚的晶体管 Q4 响应于水平同步分量来控制。管脚 15 上的电压由图 2 中的最上面的波形显示。开关 B 的一个输出触点、管脚 1 连接到由电容 C16 和 C17 和电阻 R18 实现的积分器 16。开关 B 的另一个输出触点、管脚 2 开路。相应管脚上的电压由图 2 中的中间的波形显示。

通过电阻 R17 和管脚 1 的电流由图 2 中的下面的波形显示。当相应管脚和 15 上的电压均为正时，充电和放电电流是正向的。当相应管脚上的电压为正同时管脚 15 上的电压为负时，充电和放电电流是反向的。当水平同步分量的脉冲出现时，积分器被充电或放电。当没有出现水平同步分量脉冲出现时，积分器的输入悬空。相位检测滤波器充电和放电电流的幅度主要由电阻 R17 的值来决定，目前为 20K。在锁相条件中，充电和放电电流的平均值是相等的。从图 2 中可以看出，相应管脚上的同步信号对管脚 15 上振荡器信号的每一个脉冲采样，这样在电阻 R17/管脚 1 上产生正的和负的电流。在管脚 1 上的积分电流不需要在幅度上按比例放大以驱动 VCO 或 VCXO 的变容二极管，因为需

要的偏压有利地由管脚 12 和 13 之间的电势提供。

相位检测器的采样操作建议了一个用于描述锁相环的有用的替换。请求具有给定偏压的控制信号的用于产生时钟信号的装置可以实现为变容二极管和可控振荡器。积分器开发控制信号。外部同步信号源不必是一个水平同步分量。相位检测器可以具体化为第一和第二开关。第一和第二电压源，例如地和+15 伏 DC，定义了与给定偏压有关的电压电势。第一开关连接到第一和第二电压源并对时钟信号作出响应，用于开发一重新产生的具有由电压电势决定的峰峰电压的时钟信号。第二开关对外部同步信号作出响应，用于周期地采样重新产生的时钟信号的部分并且将采样的部分连接到积分器。所采样的部分，例如充电和放电该积分器以产生具有足够大的幅度的控制电压来提供给定的偏压。由第一和第二开关形成的相位检测器将时钟信号产生装置与外部同步信号同步。

结合图 1 和 2 解释的相位检测器可以有利地在多频水平同步系统中使用，如图 3 所示。系统 100 具有可选择的操作模式，包括对于振荡器 20 的开环和闭环控制路径。例如，振荡器 20 可以是压控振荡器（VCO）或压控晶体振荡器（VCXO）。振荡器由变容二极管 50 控制。开环控制用于显示数字视频信号，例如以 MPEG2 格式显示。振荡器 20 在 13.5MHz 上操作，然后加倍到 27 MHz，并且用作 81 MHz 像素显示时钟和 MPEG2 系统时钟的参考频率。

开环控制路径开始于微处理器（ μP ）26，它将数字频率控制值通过数据总线 40 提供给二进制比率乘法器（BRM）。数字频率控制值由 BRM 滤波器 24 转换为 MPEG2 系统时钟控制电压。BRM 滤波器 24 的输出是到滤波器源开关 18 的第一输入。MPEG2 系统时钟控制电压从滤波器源开关 18 提供给振荡器 20 以响应由微处理器 27 产生的 2fH/2.14fH 选择信号。BRM 滤波器输入表示用于 2.14fH 偏转的控制信号。选择信号显示为直接电缆连接，但是选择控制也可以由数据总线 40 或由此类包含 SDA 和 SCL 信号的串行数据和控制总线来实现，这里未显示。

时钟产生和计数电路 28 响应于振荡器 20 的输出。光栅发生器响应于时钟产生和计数电路 28，并且依次驱动显示电路 36。显示电路产生 2.14fH 驱动信号。在当前的最佳实施例中，电路 28、30 和 36 可以由可从 ST Microelectronics 得到的 Sti7000 集成电路来实现。

闭环路径包括相位检测器 14。标准的 1fH 模拟视频信号，例如 NTSC、PAL

或 SECAM, 是到数字转换器和同步信号分离器 12 的输入。1fH 同步信号是相位检测器 14 的第一输入。由显示电路 36 产生的驱动信号作为相位检测器 14 的第二输入被反馈。反馈路径包括显示了三个不同实施例的分支点 42。在一个实施例中, 路径 44 未经驱动信号的任何改变直接通向相位检测器。在所述相位检测器中, 外部同步信号采样在驱动信号中的脉冲的一小部分。所述小部分与第一和第二频率的比率有关。在此情况中, 相位检测器将每一个 1fH 同步脉冲的相位与 2fH 驱动信号的每隔一个脉冲比较。如果第二频率例如是 3 fH, 外部同步信号在重新产生的时钟信号中每三个脉冲采样一次。在 1fH 输入视频信号的情况中, 驱动信号将具有 2 fH 的频率。在由脉冲宽度展宽电路 46 表示的第二实施例中, 驱动脉冲被展宽, 例如从近似 $1\mu\text{sec}$ 的宽度到近似 $9\mu\text{sec}$ 的宽度。在由分频电路 48 表示的第三实施例中, 驱动信号被分成两个。由电路 46 和 48 表示的实施例使得产生的锁相环能够以比当使用直接路径 44 时更快的响应时间操作。

相位检测器的输出由相位检测滤波器积分。积分输出是通过线路 17 作为第二输入提供给滤波器源开关 18 的锁相环控制电压。相位检测滤波器输入代表用于 2fH 偏转的控制信号。

已经由数字转换器 12 处理的模拟视频在线路 15 上被提供给 1fH 到 2fH 上变频电路 32。上变频可以通过在数字化视频从存储器 34 读出时加倍水平线的数量来实现。或者, 上变频可以通过内插法来实现。上变频的视频信号从存储器 34 读取到显示电路 36, 然后作为视频输出信号 (VIDEO OUT) 被提供。上变频电路 32 也可以是 St7000 集成电路的一部分。

在以 2.14fH 操作期间, 将有一输入到相位检测器 14 的 2.14fH 输入, 并且可能有 1 fH 同步信号也加到相位检测器 14 上, 即使 1 fH 信号没有被选择来显示。但是, 那时滤波器源开关将会将 MPEG2 系统时钟控制电压应用到振荡器, 并且如果有的话, 相位检测器 14 的输出实际上将被忽略。

当系统用 2 fH 驱动信号代替 2.14fH 驱动信号时, 振荡器在相同的时钟频率上操作。替代改变振荡器频率, 时钟产生和计数电路 28 的操作被修改以改变在消隐期间采样的数量。显著不同在于 2 fH 驱动信号和 1 fH 输入信号是锁相的。

图 4 显示了用于实现图 3 中所示的系统 100 的各个部分的电路示意图。此

实施例有利地实现了在图 1 中所示的相位检测器，这样通过使相位检测器的输出直接地产生 VCXO 变容二极管需要的 0 到+15 伏的范围来减少部件的数量。此外，滤波器源开关 18 也可以有利地在实现相位检测器的模拟多路复用器中实现。

相位检测器 14 和积分器 16 如结合图 1 所述的相连接，但具有如下不同。积分的控制电压连接到开关 C 的一个输入触点、管脚 3。开关 C 的另一个输入触点、管脚 5 连接到来自 BRM 滤波器 24 的 MPEG2 系统时钟控制电压。开关 C 由晶体管 Q5 控制，响应来自 μ P26 的 2fH/2.14fH 控制信号。开关 C，有利地为 U1 的一部分，作为滤波器源开关 18。2fH 驱动信号是脉冲宽度展宽电路 46 的输入，所述电路实现为由晶体管 Q2 和 Q3 形成的部件一次性（one-shot）电路。电阻 R10、R11、R12、R13 和 R14 的值被选择来响应于大约 $1\mu\text{sec}$ 输入脉冲而提供一大约 $9\mu\text{sec}$ 的输出脉冲。展宽脉冲是用于操作开关 A 的控制管脚 11 的输入。

开关 A 在偏转的基础上以 2 fH 速率在管脚 13 上的+15 伏和管脚 12 上的地之间变换。开关 B 由晶体管 Q4 响应于 1 fH 同步分量进行控制。开关 C 将加在 VCXO 变容二极管上的电压在用于 1 fH 视频信号上变频操作的相位检测器输出与用在正常 MPEG2 译码中的 BRM 输出之间切换。

图 5 显示了管脚 15 上的电压、相应管脚上的电压和通过电阻 R17 上的电流，此电流也是管脚 1 上的电流。可以看到，相应管脚上的 1 fH 信号对管脚 15 上的 2 fH 信号的每隔一个脉冲进行采样，这样在电阻 R17/管脚 1 上产生了正的和负的电流。管脚 3 上的积分电流不需要被换算以驱动 VCO 或 VCXO 的变容二极管。

应该理解，这里所讲的相位检测器除了可以用在锁相环中将振荡器和视频信号中的水平同步分量同步外，也可以将振荡器和外部同步信号同步。

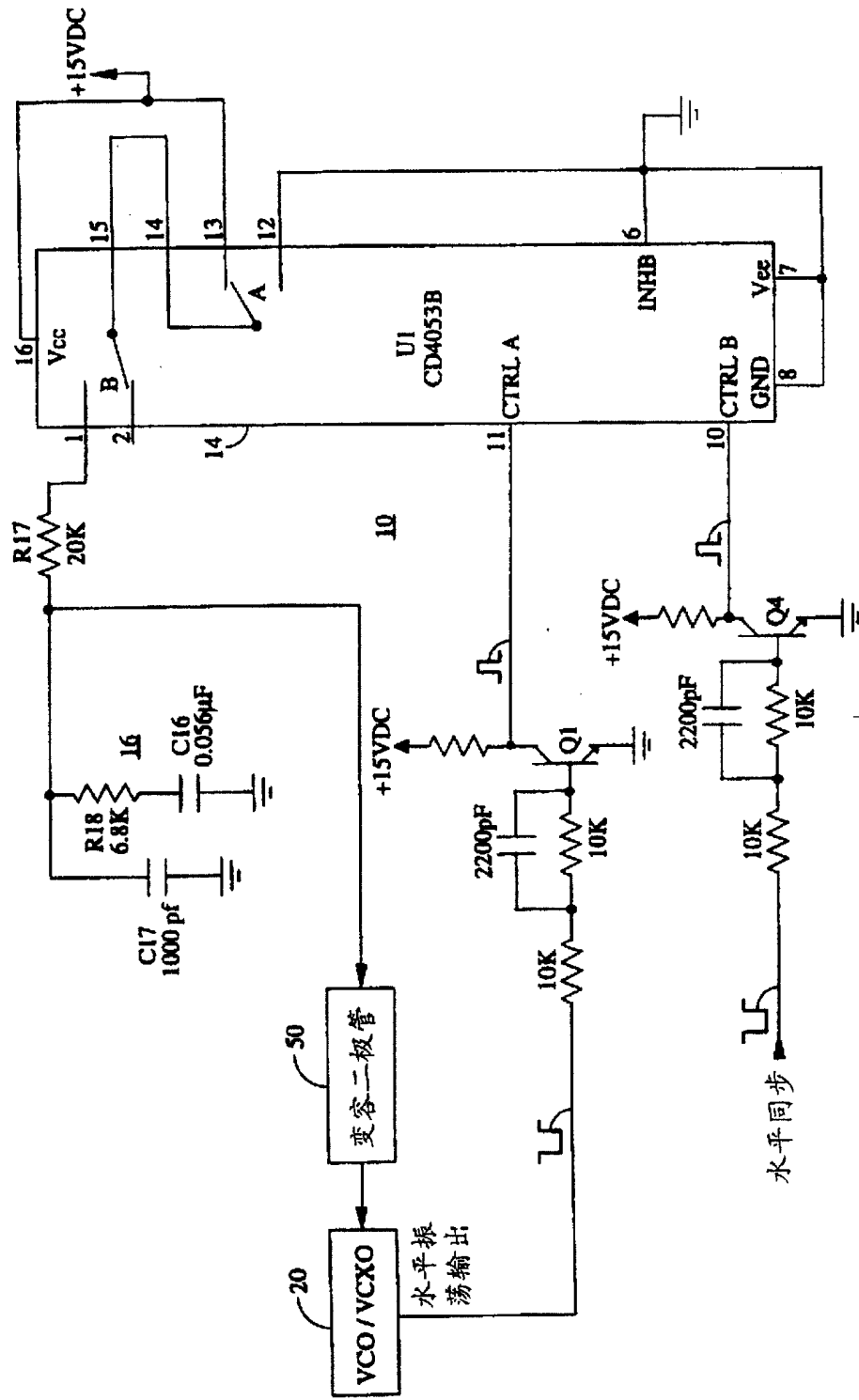


图 1

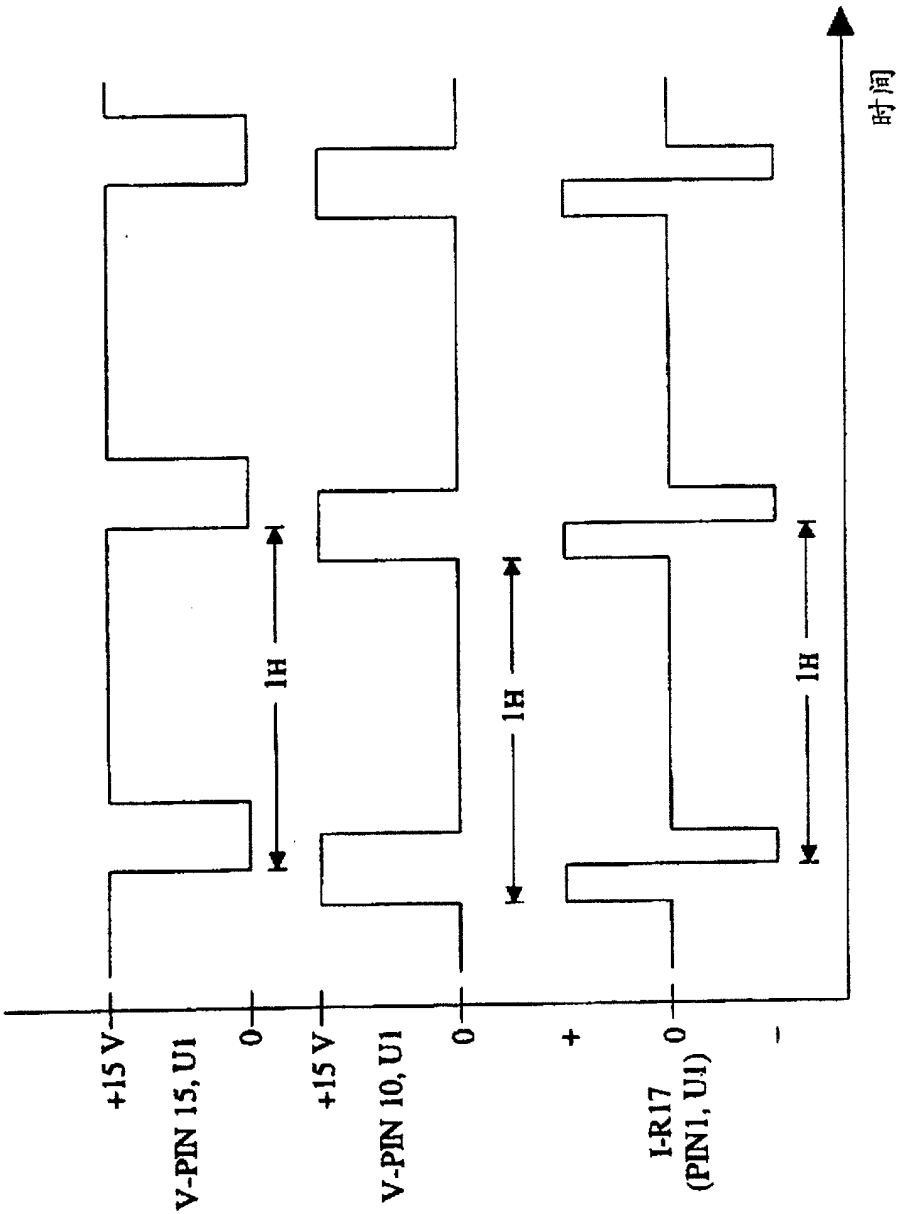
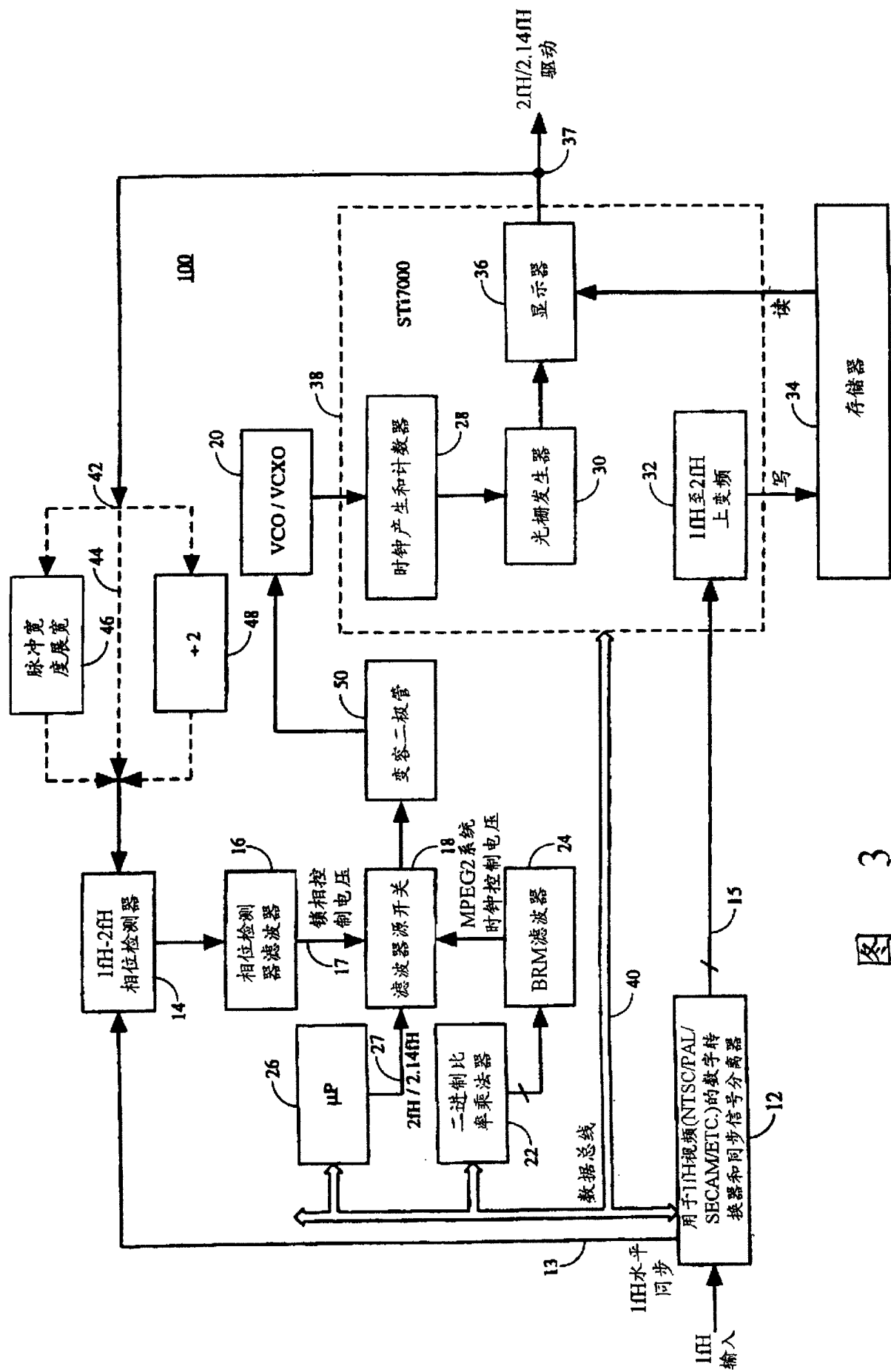


图 2



3

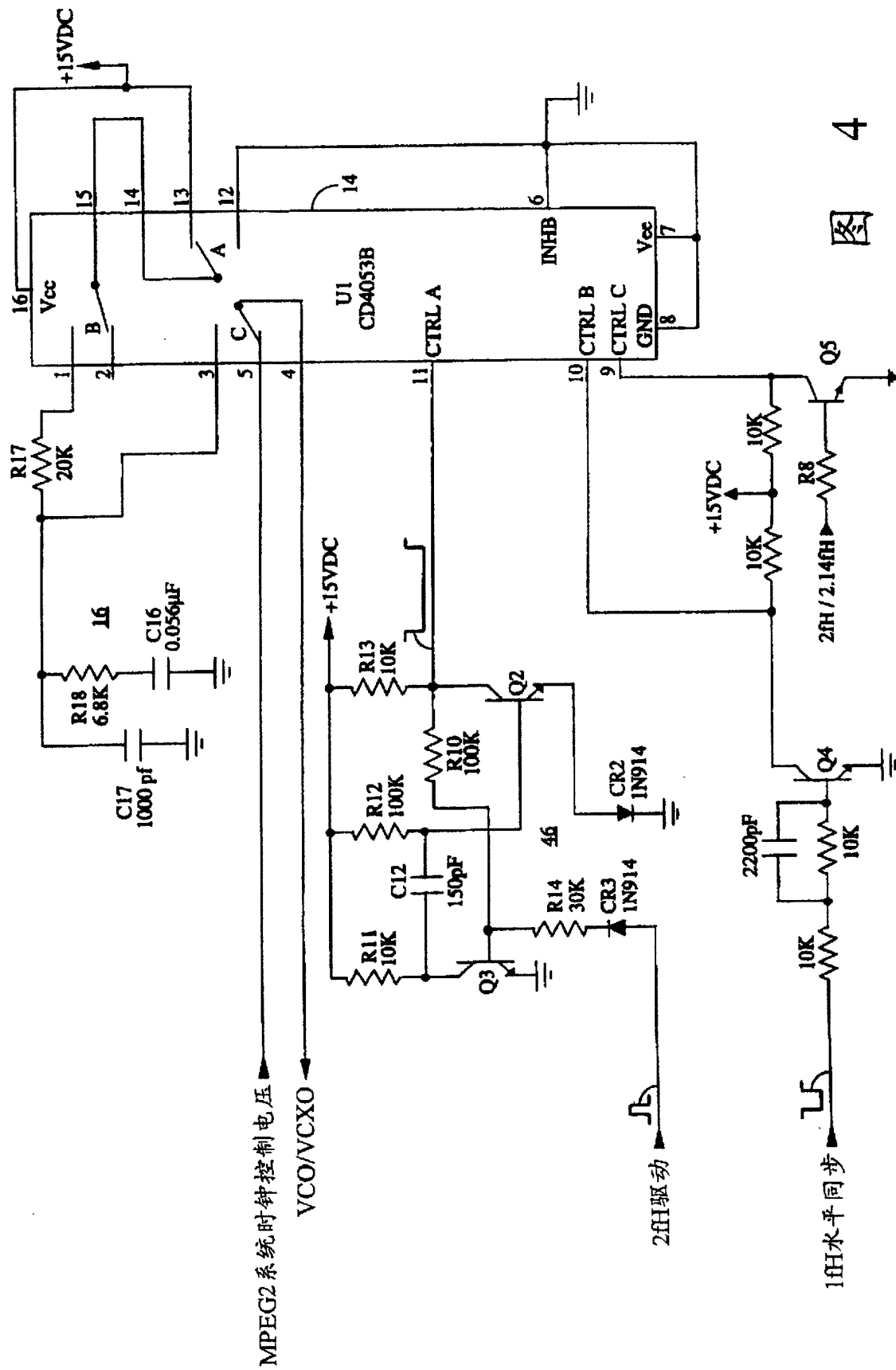


图 4

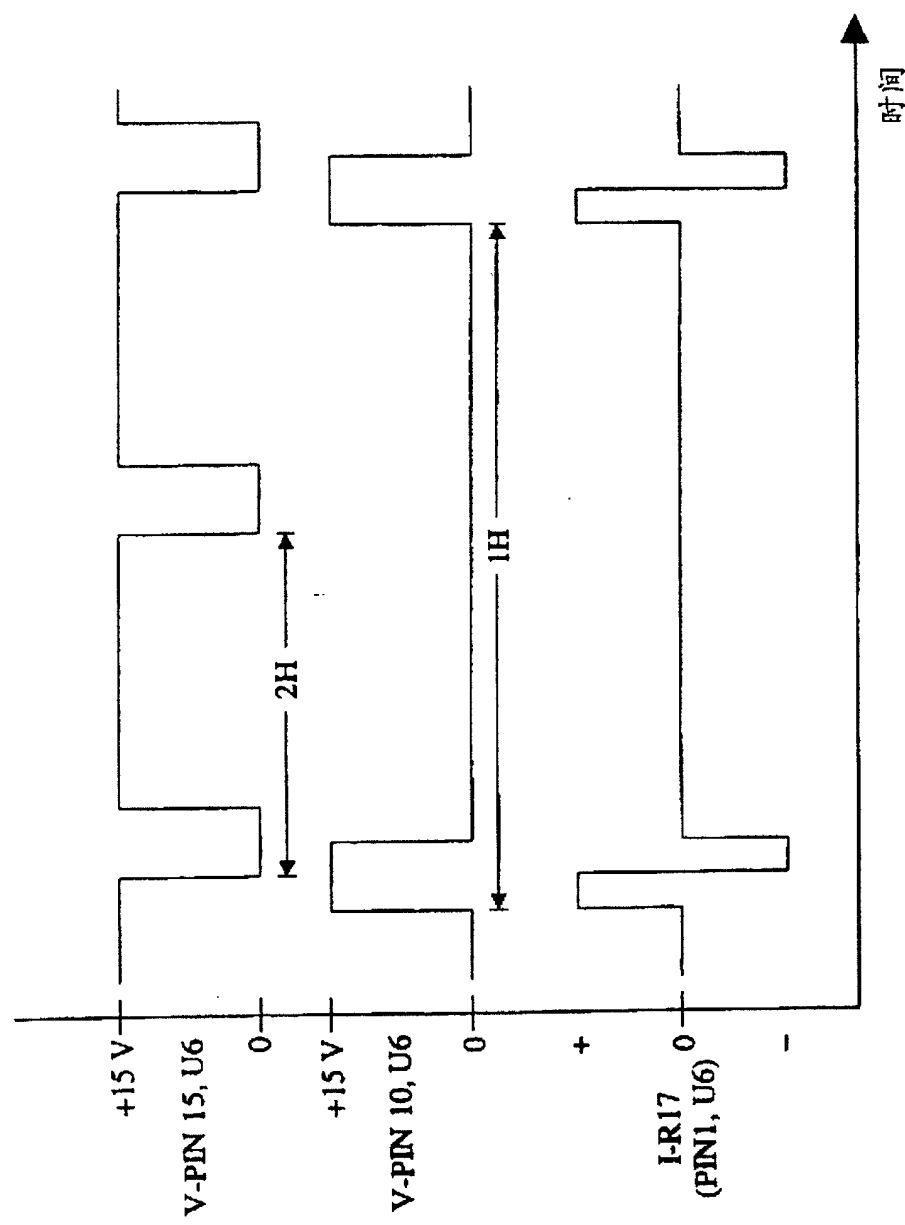


图 5

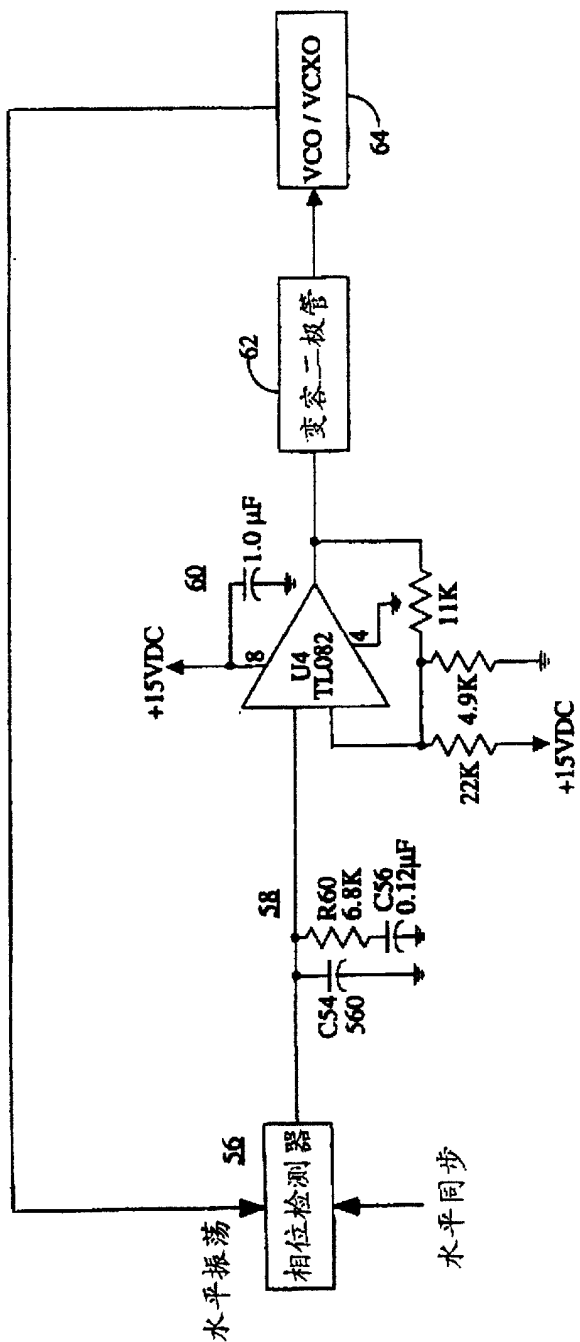


图 6
现有技术