

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-163392

(P2017-163392A)

(43) 公開日 平成29年9月14日 (2017.9.14)

(51) Int.Cl.			F I			テーマコード (参考)		
H03K	17/08	(2006.01)	H03K	17/08	Z	5H740		
H03K	17/56	(2006.01)	H03K	17/56	Z	5H770		
H02M	7/48	(2007.01)	H02M	7/48	E	5J055		
H02M	1/08	(2006.01)	H02M	1/08	A			
H02M	1/00	(2007.01)	H02M	1/08	341C			

審査請求 未請求 請求項の数 10 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2016-47056 (P2016-47056)
 (22) 出願日 平成28年3月10日 (2016.3.10)

(71) 出願人 00005234
 富士電機株式会社
 神奈川県川崎市川崎区田辺新田1番1号
 (74) 代理人 100112003
 弁理士 星野 裕司
 (74) 代理人 100145344
 弁理士 渡辺 和徳
 (72) 発明者 山田 忠則
 神奈川県川崎市川崎区田辺新田1番1号
 富士電機株式会社内
 Fターム(参考) 5H740 BA11 BB04 BB08 BC01 BC02
 HH05 JA01 JB01 MM02 NN17
 5H770 BA01 DA03 DA41 GA01 GA06
 GA16 HA02W HA03X KA03Z LA01X
 LA05X QA06

最終頁に続く

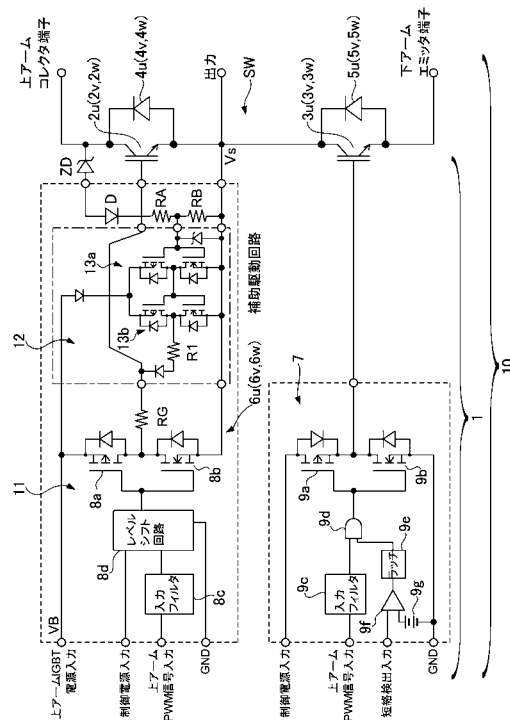
(54) 【発明の名称】 インバータ駆動装置および半導体モジュール

(57) 【要約】

【課題】インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子の通常動作時における損失を抑えると共に、異常状態における前記半導体スイッチング素子の過電圧破壊を防ぐことのできるインバータ駆動装置を提供する。

【解決手段】半導体スイッチング素子(例えばIGBT)に駆動電圧を印加して該半導体スイッチング素子をオン・オフ駆動する主駆動回路と、この主駆動回路の動作停止時に前記半導体スイッチング素子に加わる逆起電力を電圧クランプするクランプ用ダイオードと、このクランプ用ダイオードを介して流れ出る電流に比例した電圧を検出する分圧抵抗を備える。更に分圧抵抗による検出電圧に応じて制御電圧を生成し、該制御電圧を前記半導体スイッチング素子に印加して前記半導体スイッチング素子をオンさせる補助駆動回路を備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子に駆動電圧を印加して該半導体スイッチング素子をオン・オフ駆動する主駆動回路と、この主駆動回路の動作停止時に前記半導体スイッチング素子に加わる逆起電力を電圧クランプするクランプ用ダイオードと、

逆起電力の電圧クランプ時に前記クランプ用ダイオードを介して流れ出る電流に比例した電圧を抵抗分圧して検出する分圧抵抗と、

この分圧抵抗による検出電圧に応じて制御電圧を生成し、該制御電圧を前記半導体スイッチング素子に印加して前記半導体スイッチング素子をオンさせる補助駆動回路とを具備したことを特徴とするインバータ駆動装置。

10

【請求項 2】

前記半導体スイッチング素子は IGBT であって、

前記主駆動回路は、前記 IGBT のゲートに前記駆動電圧を加えて該 IGBT をオン・オフ駆動するものであり、

前記補助駆動回路は、前記 IGBT のゲートに前記制御電圧を加えて該 IGBT を飽和動作領域でオンさせるものである請求項 1 に記載のインバータ駆動装置。

【請求項 3】

前記クランプ用ダイオードは、前記 IGBT のコレクタ・エミッタ間降伏電圧よりも低いカソード・アノード間降伏電圧を有するツェナーダイオードからなる請求項 2 に記載のインバータ駆動装置。

20

【請求項 4】

前記主駆動回路は、前記インバータの通常動作時にゲート抵抗を介して前記 IGBT のゲートに前記駆動電圧を加えるものであって、

前記補助駆動回路は、前記インバータの異常状態時に出力抵抗を介して前記 IGBT のゲートに前記制御電圧を加えるものである請求項 2 に記載のインバータ駆動装置。

【請求項 5】

前記補助駆動回路は、前記主駆動回路に対して並列に設けられるものである請求項 1 に記載のインバータ駆動装置。

【請求項 6】

前記半導体スイッチング素子は、トータムポール接続され、交互にオン駆動される上アーム IGBT と下アーム IGBT であって、

前記主駆動回路は、前記上アーム IGBT をオン・オフ駆動する上アーム駆動回路、および前記下アーム IGBT をオン・オフ駆動する下アーム駆動回路からなり、

前記補助駆動回路は、前記上アーム駆動回路に対して設けられるものである請求項 1 に記載のインバータ駆動装置。

30

【請求項 7】

前記補助駆動回路は、前記下アーム IGBT がオフした状態において前記上アーム IGBT がオフしたときに該上アーム IGBT に加わる逆起電力から前記上アーム IGBT を保護するものである請求項 6 に記載のインバータ駆動装置。

40

【請求項 8】

インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子と、この半導体スイッチング素子をオン・オフ駆動する請求項 1 ~ 5 のいずれかに記載のインバータ駆動装置とを一体に備えたことを特徴とする半導体モジュール。

【請求項 9】

インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子と、この半導体スイッチング素子をオン・オフ駆動する請求項 1 ~ 5 のいずれかに記載のインバータ駆動装置とを、2 相分または 3 相分、並列に一体に設けたことを特徴とする半導体モジュール。

【請求項 10】

50

2相分または3相分の並列に設けられた複数の前記インバータ駆動装置は、並列に設けられた複数の前記半導体スイッチング素子を所定の位相差でそれぞれオン・オフ駆動するものである請求項8に記載の半導体モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子をオン・オフ駆動するインバータ駆動装置、およびこのインバータ駆動装置と前記半導体スイッチング素子とを一体に備えた半導体モジュールに関する。

【背景技術】

【0002】

単相モータや3相モータ等を駆動するインバータ10は、その出力段に負荷への出力電流を制御する半導体スイッチング素子SWを備えると共に、この半導体スイッチング素子SWをオン・オフ駆動するインバータ駆動装置1を備えて構成される。図3は負荷としての3相モータMを駆動するインバータ10の概略構成を示す図で、半導体スイッチング素子SWとしてU相、V相、W相毎にトータムポール接続されて相補的にオン駆動される上アームIGBT(絶縁ゲート形バイポーラトランジスタ)2u, 2v, 2wと下アームIGBT3u, 3v, 3wとを備えている。尚、上アームIGBT2u, 2v, 2wおよび下アームIGBT3u, 3v, 3wの各エミッタ・コレクタ間には、還流ダイオード4u, 4v, 4w, 5u, 5v, 5wがそれぞれ逆並列に接続される。

【0003】

ちなみに上アームIGBT2u, 2v, 2wと下アームIGBT3u, 3v, 3wとのトータムポール接続とは、上アームIGBT2u, 2v, 2wの各エミッタを下アームIGBT3u, 3v, 3wの各コレクタにそれぞれ接続した回路構成を指す。これらのトータムポール接続された上アームIGBT2u, 2v, 2wと下アームIGBT3u, 3v, 3wとの直列回路は、それぞれハーフブリッジ回路を形成する。

【0004】

またインバータ駆動装置1は、上アームIGBT2u, 2v, 2wをそれぞれオン・オフ駆動する上アーム駆動回路(HVIC)6u, 6v, 6wと、下アームIGBT3u, 3v, 3wをそれぞれオン・オフ駆動する下アーム駆動回路(LVIC)7とを備える。上アーム駆動回路6u, 6v, 6wおよび下アーム駆動回路7は、例えばPWM制御用マイコンからなる制御装置CONTから各別に与えられる制御信号、具体的にはU相、V相およびW相の各PWM信号を入力して上アームIGBT2u, 2v, 2wおよび下アームIGBT3u, 3v, 3wをそれぞれ所定の位相差でオン・オフ駆動する。

【0005】

またトータムポール接続された上アームIGBT2u, 2v, 2wと下アームIGBT3u, 3v, 3wとからなる半導体スイッチング素子SWの電源供給路には、電流検出抵抗RSが介装されている。電流検出抵抗RSは、インバータ10に流れる電流に比例した電圧を電流情報として検出するもので、検出された電流情報は制御装置CONTおよび下アーム駆動回路7にそれぞれ入力される。

【0006】

この電流情報から、例えばインバータ10の出力配線における絶縁不良や誤配線に起因する相間短絡等の異常が検出される。特に下アーム駆動回路7は、過大電流の検出時に下アームIGBT3u, 3v, 3wを即時、直接的にオフして、該下アームIGBT3u, 3v, 3wに流れる電流を遮断する過電流保護機能を備える。また制御装置CONTは、過大電流の検出時に上アーム駆動回路6u, 6v, 6wに対する制御電流情報を出力し、これによって上アームIGBT2u, 2v, 2wをそれぞれオフ制御する過電流保護機能を備える。

【0007】

ここでインバータ駆動装置1における上アーム駆動回路6u, 6v, 6wと下アーム駆動

10

20

30

40

50

回路7について簡単に説明する。図4はインバータ10における単相分、ここではU相のインバータ駆動装置1だけを抜き出して示した概略構成図である。尚、V相およびW相のインバータ駆動装置1も同様に構成される。

【0008】

上アーム駆動回路6(6u, 6v, 6w)は、上アームIGBT2u(2v, 2w)をオン・オフ駆動する出力段トランジスタとして、直列に接続されて相補的にオン・オフ駆動されるP-MOS8aとN-MOS8bとを備える。ちなみにP-MOS8aとN-MOS8bとからなる出力段トランジスタは、トータムポール接続された上アームIGBT2u(2v, 2w)と下アームIGBT3u(3v, 3w)との接続点電圧、いわゆる中点電圧Vsを基準電位として相補的にオン・オフ動作して上アームIGBT2u(2v, 2w)を

10

【0009】

また上アーム駆動回路6(6u, 6v, 6w)は、制御装置CONTから与えられる制御信号(PWM信号)を取り込む入力フィルタ8cと、入力フィルタ8cを介して取り込んだ制御信号(PWM信号)を、出力段トランジスタの動作基準電位にレベルシフトするレベルシフト回路8dとを備える。そして上アーム駆動回路6(6u, 6v, 6w)は、レベルシフト回路8dにてレベルシフトした制御信号(PWM信号)を用いて出力段トランジスタ(P-MOS8a, N-MOS8b)をオン・オフ駆動するように構成される。

【0010】

尚、制御装置CONTは、電流検出抵抗RSを介して検出された電流情報(検出電圧)から過電流の発生を検出したとき、制御信号(PWM信号)の出力を停止する。これによってP-MOS8aおよびN-MOS8bの駆動が停止し、上アームIGBT2u(2v, 2w)が強制的にオフ制御される。

20

【0011】

これに対して下アーム駆動回路7のU相(V相, W相)は、下アームIGBT3u(3v, 3w)をオン・オフ駆動する出力段トランジスタとして、直列に接続されて相補的にオン・オフ駆動されるP-MOS9aとN-MOS9bとを備える。P-MOS9aとN-MOS9bとからなる出力段トランジスタは、接地電位GNDを基準電位として相補的にオン・オフ動作して下アームIGBT3u(3v, 3w)をオン・オフ駆動する。

【0012】

また下アーム駆動回路7は、制御装置CONTから与えられる制御信号(PWM信号)を取り込む入力フィルタ9cと、入力フィルタ9cを介して取り込んだ制御信号(PWM信号)の出力段トランジスタ(P-MOS9a, N-MOS9b)に対する出力を制御するアンドゲート回路9dとを備える。このアンドゲート回路9dは、ラッチ回路9eの出力が[H]のときにだけ制御信号(PWM信号)を出力段トランジスタ(P-MOS9a, N-MOS9b)に出力してP-MOS9aおよびN-MOS9bを相補的にオン・オフ駆動する役割を担う。

30

【0013】

ここで電流検出抵抗RSを介して検出された電流情報(検出電圧)は、比較器9fに与えられて所定の基準電圧9gと比較される。比較器9fは検出電圧が基準電圧9gを超えたとき、これを過電流の発生として検出してラッチ回路9eの出力を[L]に設定する。過電流の検出によりラッチ回路9eの出力が[L]に設定されることでアンドゲート回路9dが閉じられ、制御信号(PWM信号)による出力段トランジスタ(P-MOS9a, N-MOS9b)の駆動が強制的に禁止される。この結果、過電流検出時に下アームIGBT3u(3v, 3w)が強制的にオフ制御される。

40

【0014】

ところで上述した如く構成されたインバータ駆動装置1を備えて構成されるインバータ10において、例えば出力配線における相間短絡が発生して過電流(短絡電流)が流れると、下アーム駆動回路7はこの過電流の発生を逸早く検出して下アームIGBT3u, 3v, 3wをオフ制御する。これに対して制御装置CONTは、過電流(短絡電流)の発生

50

を検出して制御信号（PWM信号）の主力を停止するので、上アーム駆動回路6u, 6v, 6wによる上アームIGBT2u, 2v, 2wのオフ制御に若干の遅れが生じることが否めない。

【0015】

ここで上アームIGBT2u, 2v, 2wおよび下アームIGBT3u, 3v, 3wの強制的なオフ動作時には、上アーム駆動回路6（6u, 6v, 6w）の内部配線に存在するインダクタンス成分に起因して上アームIGBT2u, 2v, 2wに還流電流が流れる。このときに流れる還流電流は、上アームIGBT2u, 2v, 2wおよび下アームIGBT3u, 3v, 3wが強制的にオフ制御される直前に流れている電流が過電流（短絡電流）なので、通常のインバータ動作時に流れる還流電流の約10倍以上の大きなものとなる。

10

【0016】

すると上アームIGBT2u, 2v, 2wの強制的なオフ時における電流変化量 $[-dI_c/dt]$ が1000A/ μs 以上となり、通常動作時における電流変化量 $[-dI_c/dt]$ に比較して10倍以上となる。この結果、内部配線に存在するインダクタンス成分と電流変化量 $[-dI_c/dt]$ とにより生じる逆起電力が、そのまま上アームIGBT2u, 2v, 2wに加わる。そして逆起電力が上アームIGBT2u, 2v, 2wのコレクタ・エミッタ間降伏電圧、および還流ダイオード4u, 4v, 4wのカソード・アノード間降伏電圧を超えると、上アームIGBT2u, 2v, 2wが過電圧破壊に至る虞がある。

【0017】

このような不具合に対処するべく上アームIGBT2u, 2v, 2wのコレクタ・エミッタ間降伏電圧、および還流ダイオード4u, 4v, 4wのカソード・アノード間降伏電圧を遮断時の電流変化量 $[-dI_c/dt]$ に起因して生じる逆起電力に対して高くすることが考えられている。しかし上アームIGBT2u, 2v, 2wのコレクタ・エミッタ間降伏電圧とその導通損失とはトレードオフの関係にあるので、上アーム駆動回路6（6u, 6v, 6w）の通常動作時における上アームIGBT2u, 2v, 2wでの損失が増大し、インバータ10の動作効率が悪化するという新たな問題が生じる。

20

【0018】

この点、例えば特許文献1には、図4に破線で示すように上アームIGBT2u（2v, 2w）のコレクタとゲートとの間に逆起電力に対するクランプ用ダイオード（ツェナーダイオード）ZDと電流逆流阻止用のダイオード（逆阻止ダイオード）Dとを直列に介装し、上アームIGBT2u（2v, 2w）に加わる逆起電力をクランプ用ダイオードZDにて電圧クランプすることが開示される。

30

【0019】

このようなクランプ用ダイオードZDと逆阻止ダイオードDとを備えて構成されるインバータ10によれば、上アームIGBT2u（2v, 2w）に加わる逆起電力のエネルギーをクランプ用ダイオードZDの降伏電流 I_r として上アームIGBT2u（2v, 2w）のゲート側から上アーム駆動回路6（6u, 6v, 6w）に流し込むことが可能となる。するとクランプ用ダイオードZDを介して上アーム駆動回路6（6u, 6v, 6w）に流れ込む降伏電流 I_r により上アーム駆動回路6（6u, 6v, 6w）の等価的な内部インピーダンスの両端に電圧が発生し、この電圧が上アームIGBT2u（2v, 2w）のゲートに加わることになる。

40

【0020】

そこで上アームIGBT2u（2v, 2w）側から見た上アーム駆動回路6（6u, 6v, 6w）の内部インピーダンス（等価的なゲート抵抗 R_G ）を、例えば上アームIGBT2u（2v, 2w）のゲートに加わる電圧が当該上アームIGBT2u（2v, 2w）の動作閾値を超え、且つ上アームIGBT2u（2v, 2w）の飽和動作によりコレクタ電流が流れるように設定しておく。すると上アームIGBT2u（2v, 2w）が飽和動作状態でオン動作するので、上アームIGBT2u（2v, 2w）に加わる逆起電力のエネルギーが当該上アームIGBT2u（2v, 2w）を介して流れる。

【0021】

50

この結果、上アーム IGBT 2u (2v, 2w) にて逆起電力のエネルギーを熱エネルギーとして消費することが可能となる。従ってクランプ用ダイオード ZD にて上アーム IGBT 2u (2v, 2w) に加わる逆起電力を電圧抑制することが可能となり、上アーム IGBT 2u (2v, 2w) の過電圧破壊を効果的に防ぐことが可能となる。

【先行技術文献】

【特許文献】

【0022】

【特許文献1】特開2009-253484号公報

【発明の概要】

【発明が解決しようとする課題】

【0023】

ところで上アーム IGBT 2u (2v, 2w) を飽和動作状態でオン動作させるには、そのゲート電圧として約6Vの電圧が必要である。また上アーム駆動回路6 (6u, 6v, 6w) の内部インピーダンス(等価的なゲート抵抗RG)は、一般的には10~50程度である。これ故、約6Vのゲート電圧を得るには、クランプ用ダイオードZDを介して流れる降伏電流Irを最大600mAにすることが必要である。するとクランプ用ダイオードZDのクランプ動作抵抗を小さくするには、該クランプ用ダイオードZDとして上アーム IGBT 2u (2v, 2w) と同程度のチップ面積を確保することが必要となり、回路面積の増加やシステムコストの増大等の課題が生じる。

【0024】

一方、上アーム駆動回路6 (6u, 6v, 6w) のチップ内に組み込み得るチップ面積の小さいクランプ用ダイオードZDを想定すると、該クランプ用ダイオードZDに流れる降伏電流Irは、例えば100μA程度と小さくなる。よって上アーム IGBT 2u (2v, 2w) を飽和動作状態でオン動作させる上での約6Vのゲート電圧を生起するには、上アーム駆動回路6 (6u, 6v, 6w) の内部インピーダンス(等価的なゲート抵抗RG)を、例えば60k程度にすることが必要となる。

【0025】

このように上アーム駆動回路6 (6u, 6v, 6w) の内部インピーダンスを大きくすると、インバータ10の通常動作時における上アーム IGBT 2u (2v, 2w) でのスイッチング損失が増大する。そして上アーム IGBT 2u (2v, 2w) のオン動作に伴う発熱量が増大し、インバータ10での一般的なスイッチング周波数である10kHz以上のスイッチング動作が困難となる。

【0026】

本発明はこのような事情を考慮してなされたもので、その目的は、インバータの出力段に設けられる半導体スイッチング素子の通常動作時での不本意な損失を抑えながら、異常状態時に前記半導体スイッチング素子に加わる逆起電力から該半導体スイッチング素子の過電圧破壊を確実に防止することのできるインバータ駆動装置を提供することにある。

【0027】

また同時に本発明は、上述したインバータの出力段に設けられる半導体スイッチング素子と、この半導体スイッチング素子をオン・オフ駆動するインバータ駆動装置とを一体に備えて構成された半導体モジュールを提供することを目的としている。

【課題を解決するための手段】

【0028】

上述した目的を達成するべく本発明に係るインバータ駆動装置は、インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子に駆動電圧を印加して該半導体スイッチング素子をオン・オフ駆動する主駆動回路を備え、

特に前記主駆動回路の動作停止時に前記半導体スイッチング素子に加わる逆起電力を電圧クランプするクランプ用ダイオードと、

逆起電力の電圧クランプ時に前記クランプ用ダイオードを介して流れ出る電流に比例した電圧を抵抗分圧して検出する分圧抵抗と、

10

20

30

40

50

この分圧抵抗による検出電圧に応じて制御電圧を生成し、該制御電圧を前記半導体スイッチング素子に印加して前記半導体スイッチング素子をオンさせる補助駆動回路とを備えたことを特徴としている。

【0029】

ちなみに前記半導体スイッチング素子は、例えばIGBTであって、前記主駆動回路は前記IGBTのゲートに前記駆動電圧を加えて該IGBTをオン・オフ駆動するものである。また前記補助駆動回路は、前記IGBTのゲートに前記制御電圧を加えて該IGBTを飽和動作領域でオンさせるものである。ここで前記クランプ用ダイオードは、前記IGBTのコレクタ・エミッタ間降伏電圧よりも低いカソード・アノード間降伏電圧を有するツェナーダイオードからなる。

10

【0030】

具体的には前記主駆動回路は、前記インバータの通常動作時にゲート抵抗を介して前記IGBTのゲートに前記駆動電圧を加えるものであって、前記補助駆動回路は、前記インバータの異常状態時に出力抵抗を介して前記IGBTのゲートに前記制御電圧を加えるものである。また前記補助駆動回路は、前記主駆動回路に対して並列に設けられるものである。

【0031】

好ましくは前記半導体スイッチング素子は、例えばトータムポール接続され、交互にオン駆動される上アームIGBTと下アームIGBTであって、前記主駆動回路は、前記上アームIGBTをオン・オフ駆動する上アーム駆動回路、および前記下アームIGBTをオン・オフ駆動する下アーム駆動回路からなる。そして前記補助駆動回路は、前記上アーム駆動回路に対して設けられ、前記下アームIGBTがオフした状態において前記上アームIGBTがオフしたときに該上アームIGBTに加わる逆起電力から前記上アームIGBTを保護する役割を担う。

20

【0032】

また本発明に係る半導体モジュールは、インバータの出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子と、この半導体スイッチング素子をオン・オフ駆動する上述した構成のインバータ駆動装置とを一体に備えたことを特徴としている。或いは本発明に係る半導体モジュールは、前記半導体スイッチング素子と、この半導体スイッチング素子をオン・オフ駆動する前述した構成のインバータ駆動装置とを、2相分または3相分、並列に一体に設けたことを特徴としている。

30

【0033】

ちなみに2相分または3相分の並列に設けられた複数の前記インバータ駆動装置は、並列に設けられた複数の前記半導体スイッチング素子を所定の位相差でそれぞれオン・オフ駆動するものである。

【発明の効果】

【0034】

上述した構成のインバータ駆動装置および半導体モジュールによれば、インバータの異常状態時に前記半導体スイッチング素子（例えばIGBT）を強制的にオフすることで該半導体スイッチング素子に異常な還流電流が流れても、前記補助駆動回路によって前記半導体スイッチング素子（IGBT）が飽和動作領域でオン動作させることができる。そして前記異常な還流電流に起因して前記半導体スイッチング素子に加わる逆起電力のエネルギーを前記半導体スイッチング素子にて効果的に消費することが可能となる。この結果、前記異常な還流電流に起因する逆起電力から前記半導体スイッチング素子の過電圧破壊を確実に防止することが可能となる。

40

【0035】

また前記インバータの通常動作時には、前記補助駆動回路が前記主駆動回路に代わって前記半導体スイッチング素子を駆動することがないので、前記補助駆動回路の存在が前記半導体スイッチング素子の損失を増大する要因となることもない。従って通常動作時における前記半導体スイッチング素子での損失を抑えてインバータの効率を維持しながら、例

50

えばインバータ出力の短絡等の異常状態時における前記半導体スイッチング素子の過電圧破壊を確実に防止することができる等の実用上多大なる効果が奏せられる。

【図面の簡単な説明】

【0036】

【図1】本発明の一実施形態に係るインバータ駆動装置の要部概略構成を示す図。

【図2】3相モータ駆動用のインバータを構築した本発明の一実施形態に係る半導体モジュールの概略構成を示す図。

【図3】3相モータ駆動用のインバータの一例を示す構成図。

【図4】従来の代表的なインバータ駆動装置の概略構成を示す図。

【発明を実施するための形態】

【0037】

以下、図面を参照して本発明の一実施形態に係るインバータ駆動装置について、3相モータ駆動用のインバータにおけるU相のインバータ駆動装置を例に説明する。尚、図3および図4に示した従来装置と同一部分には同一符号を付し、その説明を省略する。また3相モータ駆動用のインバータにおけるV相およびW相の各インバータ駆動装置も、ここで説明するU相のインバータ駆動装置と同様に構成される。

【0038】

本発明の一実施形態に係るインバータ駆動装置1は、図1にその概略構成を示すようにインバータ10の出力段に設けられて負荷への出力電流を制御する半導体スイッチング素子SWに駆動電圧を印加して該半導体スイッチング素子SWをオン・オフ駆動する主駆動回路11を備える。

【0039】

半導体スイッチング素子SWは、トータムポール接続されて相補的にオン駆動される上アームIGBT2u(2v, 2w)と下アームIGBT3u(3v, 3w)とからなる。ちなみに上アームIGBT2u(2v, 2w)および下アームIGBT3u(3v, 3w)の各エミッタ・コレクタ間には、還流ダイオード4u, 4v, 4w, 5u, 5v, 5wがそれぞれ逆並列に接続されている。また主駆動回路11は、上アームIGBT2u(2v, 2w)をオン・オフ駆動する上アーム駆動回路6u(6v, 6w)と、下アームIGBT3u(3v, 3w)をオン・オフ駆動する下アーム駆動回路7とからなる。尚、図1においてはU相、V相およびW相の各駆動回路を備える下アーム駆動回路7におけるU相の駆動回路だけを抜き出して示してある。

【0040】

ここで本発明の一実施形態に係るインバータ駆動装置1が特徴とするところは、主駆動回路11の動作停止時に前記半導体スイッチング素子SW、特に上アームIGBT2u(2v, 2w)に加わる逆起電力を電圧クランプするクランプ用ダイオードZDと、このクランプ用ダイオードZDによる逆起電力の電圧クランプ時にクランプ用ダイオードZDを介して流れ出る電流に比例した電圧を抵抗分圧して検出する分圧抵抗RA, RBとを備える点にある。尚、クランプ用ダイオードZDには電流の逆流を阻止する逆阻止ダイオードDが直列に接続されている。

【0041】

具体的にはクランプ用ダイオードZDは、そのカソードを上アームIGBT2u(2v, 2w)のコレクタに接続し、アノードに逆阻止ダイオードDのアノードを接続して設けられる。そして逆阻止ダイオードDのカソードは、直列に接続された分圧抵抗RA, RBを介して上アーム駆動回路6u(6v, 6w)の基準電位を規定する中点電圧Vsの電源ラインに接続される。従って分圧抵抗RA, RBにはクランプ用ダイオードZDにて逆起電力を電圧クランプした電流が逆阻止ダイオードDを介して流れ込み、分圧抵抗RA, RBはこの電流に比例した電圧を分圧して検出する。

【0042】

更にインバータ駆動装置1が特徴とするところは、分圧抵抗RA, RBにより検出される電圧に応じた制御電圧を生成し、該制御電圧を上アーム駆動回路6u(6v, 6w)に

10

20

30

40

50

おける主駆動回路 1 1 に代わって上アーム IGBT 2 u (2 v , 2 w) に印加する補助駆動回路 1 2 を備える点にある。この補助駆動回路 1 2 は、例えば短絡電流の発生によって下アーム IGBT 3 u (3 v , 3 w) が強制的にオフ制御され、これに伴って上アーム IGBT 2 u (2 v , 2 w) に逆起電力が加わったときに上アーム IGBT 2 u (2 v , 2 w) を飽和動作領域でオンさせる役割を担う。

【 0 0 4 3 】

即ち、上アーム駆動回路 6 u (6 v , 6 w) は、通常動作時に上アーム IGBT 2 u (2 v , 2 w) をオン・オフ駆動する主駆動回路 1 1 と、異常状態において上アーム IGBT 2 u (2 v , 2 w) に逆起電力が加わったときに上アーム IGBT 2 u (2 v , 2 w) を飽和動作領域でオンさせる補助駆動回路 1 2 とを並列に備えて構成される。

10

【 0 0 4 4 】

ちなみに補助駆動回路 1 2 は、2 段接続された反転増幅器 1 3 a , 1 3 b を備えて構成される。これらの反転増幅器 1 3 a , 1 3 b は、例えば直列に接続された P-MOS と N-MOS とによりそれぞれ構成される。1 段目の反転増幅器 1 3 a は、クランプ用ダイオード ZD を介して分圧抵抗 R A , R B に流れる電流によって分圧抵抗 R B の両端間に生じられる電圧を反転増幅するものである。そして 2 段目の反転増幅器 1 3 b は 1 段目の反転増幅器 1 3 a の出力電圧を反転増幅して上アーム IGBT 2 u (2 v , 2 w) を飽和動作領域でオンさせる為の制御電圧を生成する。この制御電圧は、例えば補助駆動回路 1 2 に加えられる電源電圧 V B と略等しい電圧として生成される。

【 0 0 4 5 】

このようにして補助駆動回路 1 2 が出力する制御電圧が、上アーム駆動回路 6 u (6 v , 6 w) の内部インピーダンス、特に主駆動回路 1 1 の等価的な内部インピーダンス (ゲート抵抗) R G と補助駆動回路 1 2 の出力抵抗 R 1 とにより分圧されて上アーム IGBT 2 u (2 v , 2 w) のゲートに印加される。このようにして印加される制御電圧により上アーム IGBT 2 u (2 v , 2 w) が飽和動作領域でオンし、上アーム IGBT 2 u (2 v , 2 w) に加わった逆起電力のエネルギーが該上アーム IGBT 2 u (2 v , 2 w) を介して流れる。この結果、逆起電力のエネルギーが上アーム IGBT 2 u (2 v , 2 w) において熱エネルギーとして消費されるので、上アーム IGBT 2 u (2 v , 2 w) の過電圧破壊を防止することが可能となる。

20

【 0 0 4 6 】

尚、出力抵抗 R 1 と主駆動回路 1 1 の出力端との間に介装されたダイオードは、通常動作時に補助駆動回路 1 2 の出力電圧 (制御電圧) が主駆動回路 1 1 の出力端に加わることを阻止する役割を担う。このダイオードによって通常動作時における主駆動回路 1 1 の駆動電圧が、補助駆動回路 1 2 の出力電圧の影響を受けることなく上アーム IGBT 2 u (2 v , 2 w) に印加される。

30

【 0 0 4 7 】

かくして上述した如くクランプ用ダイオード ZD を介して流れる電流に応じて制御電圧を出力する補助駆動回路 1 2 を主駆動回路 1 1 と並列に備えた上アーム駆動回路 6 u (6 v , 6 w) によれば、上アーム IGBT 2 u (2 v , 2 w) に加わる逆起電力のエネルギーを上アーム IGBT 2 u (2 v , 2 w) の飽和動作領域でオン動作により熱エネルギーとして効果的に消費することができる。従って異常状態の発生時に主駆動回路 1 1 の動作が停止し、これに伴って上アーム IGBT 2 u (2 v , 2 w) に逆起電力が加わっても、逆起電力のエネルギーに起因する上アーム IGBT 2 u (2 v , 2 w) の過電圧破壊を効果的に防ぐことができる。

40

【 0 0 4 8 】

しかも上述した構成によれば補助駆動回路 1 2 の存在が主駆動回路 1 1 の機能を妨げることがない。従って通常動作時には主駆動回路 1 1 から出力される駆動電圧により上アーム IGBT 2 u (2 v , 2 w) をオン・オフ駆動することができるので、上アーム IGBT 2 u (2 v , 2 w) でのスイッチング損失が増大することもない。

【 0 0 4 9 】

50

更にはクランプ用ダイオードZ Dは、上アームIGBT2 u (2 v , 2 w)に加わる逆起電力のエネルギーを電圧クランプし、電圧クランプした分のエネルギーを降伏電流I rとして分圧抵抗R A , R Bに流すだけである。従ってクランプ用ダイオードZ Dを介して流れる降伏電流I rを小さくすることができる。よってクランプ用ダイオードZ Dのクランプ動作抵抗を小さく保ちながら、クランプ用ダイオードZ Dのチップ面積を小さくすることが可能となる。この結果、例えばクランプ用ダイオードZ Dを上アーム駆動回路6 u (6 v , 6 w)内に一体に組み込むことも可能となる。

【0050】

また従来のように異常状態において上アームIGBT2 u (2 v , 2 w)を飽和動作状態でオン動作させる上で必要なゲート電圧を主駆動回路11において生成する必要がないので、主駆動回路11の内部インピーダンス(ゲート抵抗)R Gを大きくする必要もない。従ってインバータ10の通常動作時における上アームIGBT2 u (2 v , 2 w)でのスイッチング損失の増大を招来することもない。故にインバータ10での一般的なスイッチング周波数である10kHz以上でのスイッチング動作を確保することも容易である。

10

【0051】

図2は、上述した補助駆動回路12をそれぞれ備えたU相、V相およびW相の各上アーム駆動回路6 u , 6 v , 6 wと、下アーム駆動回路7とを備えて構成される3相モータ駆動用のインバータ10の概略構成を示している。特にこのインバータ10においては、上アームIGBT2 u , 2 v , 2 wの各コレクタにそれぞれクランプ用ダイオードZ Dを接続し、これらのクランプ用ダイオードZ Dをそれぞれ介して、上アーム駆動回路6 u (6 v , 6 w)に組み込まれた図1に示す分圧抵抗R A , R Bに電流を流すように構成されている。

20

【0052】

またU相、V相およびW相の各上アーム駆動回路6 u , 6 v , 6 wと下アーム駆動回路7は、トータムポール接続された上アームIGBT2 u , 2 v , 2 wと下アームIGBT3 u , 3 v , 3 wとからなる半導体スイッチング素子S W、並びに3つのクランプ用ダイオードZ Dと共に一体化されて1つの半導体モジュール20を構築している。この半導体モジュール20は、いわゆるIPM(インテリジェント・パワー・モジュール)と称されるものである。このような半導体モジュール20は、クランプ用ダイオードZ Dの降伏電流I rが小さく、またクランプ動作抵抗が小さいので、チップ面積の小さいクランプ用ダイオードZ Dを搭載するだけ良い。従ってコンパクトな半導体モジュール20として実現することが可能である。

30

【0053】

かくしてこのように構成された半導体モジュール20を用いれば、例えば3相モータMを駆動するインバータ10を容易に実現することができる。同時にインバータ10の出力配線における短絡事故等の異常状態の発生時における上アームIGBT2 u , 2 v , 2 wの過電圧破壊を確実に防ぐことが可能となる。従ってその実用的利点が多大である。

【0054】

尚、本発明は上述した実施形態に限定されるものではない。ここでは3相モータMを駆動するインバータ10を例に説明したが、半導体モジュール20を単相または2相分の半導体スイッチング素子S Wとその駆動回路とを備えたインバータ10として実現することも勿論可能である。またクランプ用ダイオードZ Dを上アーム駆動回路6 u , 6 v , 6 w内にそれぞれ組み込むことも勿論可能である。更にはクランプ用ダイオードZ Dによるクランプ電圧や分圧抵抗R A , R Bの分圧比等は、インバータ10の仕様、特に半導体スイッチング素子S Wの動作仕様に応じて定めれば良いものである。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施することが可能である。

40

【符号の説明】

【0055】

- 1 インバータ駆動装置
- 2 u , 2 v , 2 w 上アームIGBT

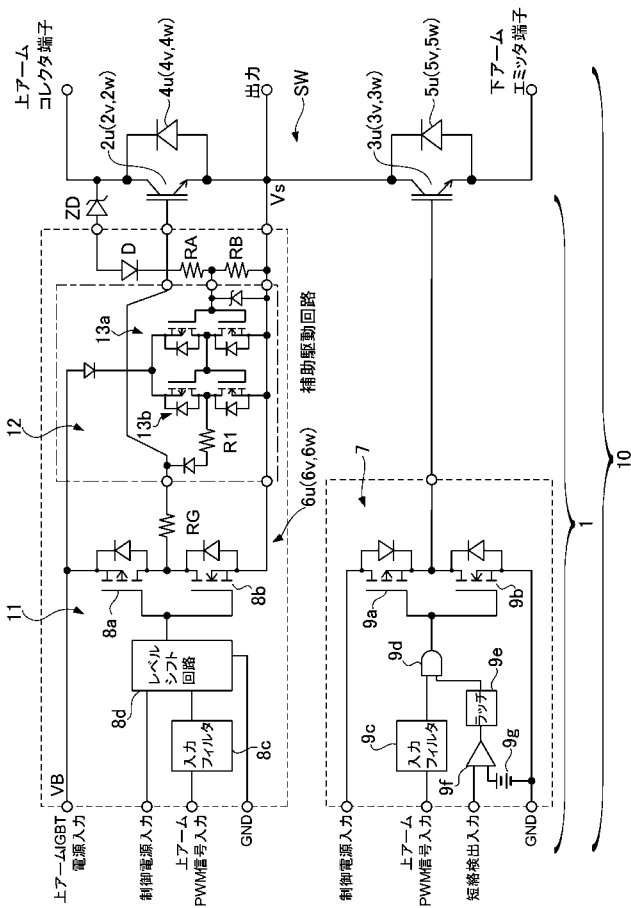
50

- 3 u, 3 v, 3 w 下アーム IGBT
- 4 u, 4 v, 4 w, 5 u, 5 v, 5 w 還流ダイオード
- 6 u, 6 v, 6 w 上アーム駆動回路 (HVIC)
- 7 下アーム駆動回路 (LVIC)
- 8 a, 9 a PMOS (出力段トランジスタ)
- 8 b, 9 b NMOS (出力段トランジスタ)
- 8 c, 9 c 入力フィルタ
- 8 d レベルシフト回路
- 9 d アンドゲート回路
- 9 e ラッチ回路
- 9 f 比較器
- 9 g 基準電圧
- 10 インバータ
- 11 主駆動回路
- 12 補助駆動回路
- 13 a, 13 b 反転増幅器
- 20 半導体モジュール (IPM)
- M 3相モータ (負荷)
- CONT 制御装置
- RS 電流検出抵抗
- ZD クランプ用ダイオード
- D ダイオード (逆阻止ダイオード)
- RA, RB 分圧抵抗

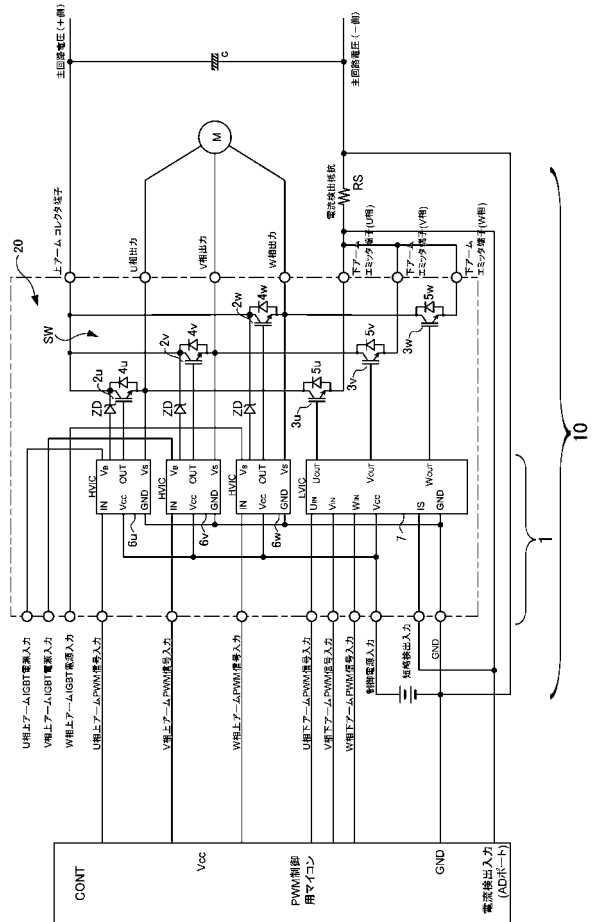
10

20

【図1】



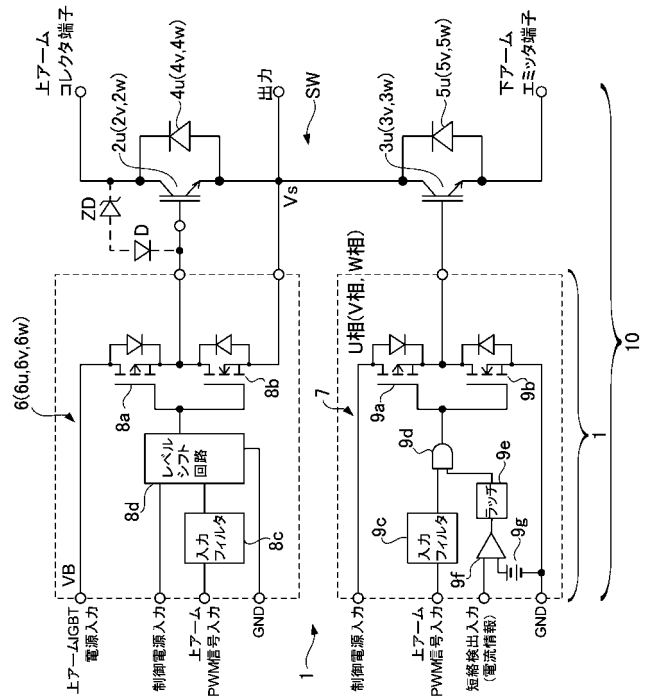
【図2】



【 図 3 】



【 図 4 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 2 M 1/00

E

Fターム(参考) 5J055 AX34 AX64 BX16 CX07 CX20 DX09 DX43 DX56 DX83 EX07
EY01 EY12 EY13 EY21 EZ14 EZ20 FX05 FX08 FX13