



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I804836 B

(45) 公告日：中華民國 112 (2023) 年 06 月 11 日

(21) 申請案號：110111617 (22) 申請日：中華民國 107 (2018) 年 11 月 16 日

(51) Int. Cl. : *H01J37/32 (2006.01)* *H05H1/46 (2006.01)*
H01L21/3065(2006.01) *H01L21/02 (2006.01)*
H01L21/67 (2006.01) *C23C16/455 (2006.01)*

(30) 優先權：2017/11/17 美國 62/588,187

(71) 申請人：新加坡商 AES 全球公司 (新加坡) AES GLOBAL HOLDINGS PTE LTD. (SG)
新加坡

(72) 發明人：菲貝爾 凱文 FAIRBAIRN, KEVIN (US)；蕭 丹尼 SHAW, DENIS (US)；卡特
丹尼爾 CARTER, DANIEL (US)

(74) 代理人：閻啓泰；林景郁

(56) 參考文獻：

| | | | |
|----|----------------|----|----------------|
| TW | 201142068A | TW | 201614097A |
| US | 2014/0061156A1 | US | 2017/0154781A1 |

審查人員：王志成

申請專利範圍項數：15 項 圖式數：24 共 62 頁

(54) 名稱

用於電漿處理之方法和系統以及相關的非暫時性電腦可讀取媒體

(57) 摘要

本發明揭示用於電漿處理之系統及方法。一種方法包括在一第一處理步驟期間將功率施加至一電漿處理腔室，及在該第一處理步驟期間在一基板與一電漿之間產生一第一電漿鞘層電壓。在一第二處理步驟（在該第一處理步驟之後）期間，將功率施加至該電漿處理腔室中且將一不同的電漿鞘層電壓施加於該基板與該電漿之間。

Systems and methods for plasma processing are disclosed. A method includes applying power to a plasma processing chamber during a first processing step and generating, during the first processing step, a first plasma sheath voltage between a substrate and a plasma. During a second processing step (that follows the first processing step), power is applied to the plasma processing chamber and a different plasma sheath voltage is applied between the substrate and the plasma.

指定代表圖：

符號簡單說明：

1300:區塊

1302:區塊

1304:區塊

1306:區塊

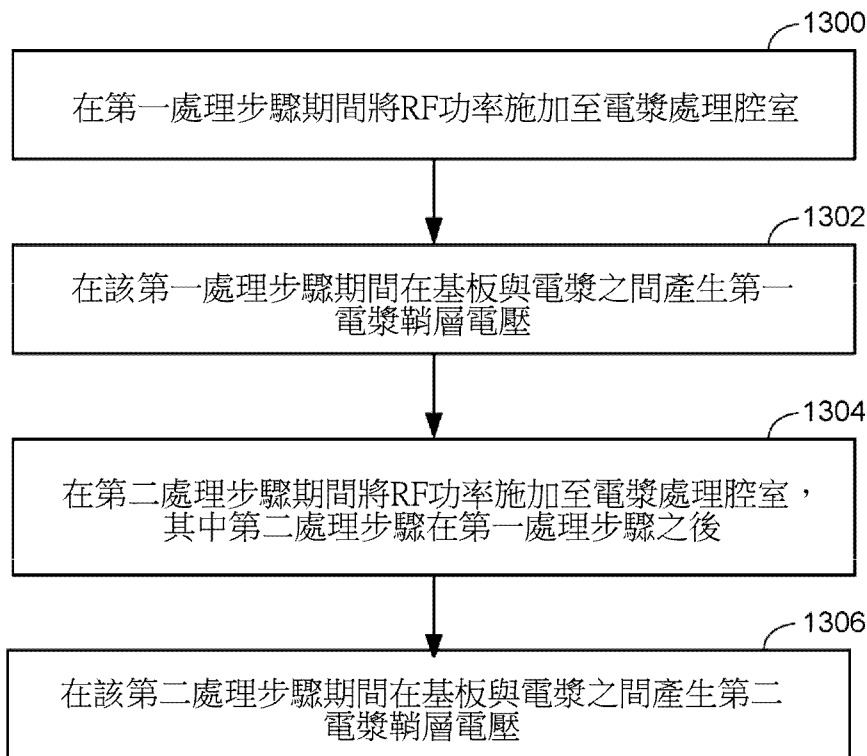


圖13



I804836

【發明摘要】

【中文發明名稱】 用於電漿處理之方法和系統以及相關的非暫時性電腦可讀取媒體

【英文發明名稱】 METHOD AND SYSTEM FOR PLASMA PROCESSING AND RELEVANT NON-TRANSITORY COMPUTER-READABLE MEDIUM

【中文】

本發明揭示用於電漿處理之系統及方法。一種方法包括在一第一處理步驟期間將功率施加至一電漿處理腔室，及在該第一處理步驟期間在一基板與一電漿之間產生一第一電漿鞘層電壓。在一第二處理步驟（在該第一處理步驟之後）期間，將功率施加至該電漿處理腔室中且將一不同的電漿鞘層電壓施加於該基板與該電漿之間。

【英文】

Systems and methods for plasma processing are disclosed. A method includes applying power to a plasma processing chamber during a first processing step and generating, during the first processing step, a first plasma sheath voltage between a substrate and a plasma. During a second processing step (that follows the first processing step), power is applied to the plasma processing chamber and a different plasma sheath voltage is applied between the substrate and the plasma.

【指定代表圖】 圖13

【代表圖之符號簡單說明】

1300:區塊

1302:區塊

1304:區塊

1306:區塊

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 用於電漿處理之方法和系統以及相關的非暫時性電腦可讀取媒體

【英文發明名稱】 METHOD AND SYSTEM FOR PLASMA PROCESSING AND RELEVANT NON-TRANSITORY COMPUTER-READABLE MEDIUM

【技術領域】

【0001】 本揭示內容大體上關於電漿處理。詳言之，但並非限制，本揭示內容關於用於使至少一個電漿功率源與至少一個偏壓供應器之脈衝同步之系統、方法及設備。

【0002】 本專利申請案主張2017年11月17日提交的標題為「電漿處理源與基板偏壓之同步化脈衝（Synchronized Pulsing of Plasma Processing Source and Substrate Bias）」之美國臨時申請案第62/588,187號之優先權，且該臨時申請案指派給受讓人且特此明確地以引用之方式併入本文中。

【先前技術】

【0003】 在電漿處理系統中，將基板（例如，半導體晶圓）置於RF偏壓基板固持器上，諸如靜電夾盤（electrostatic chuck，ESC）或具備機械晶圓夾具之夾盤，其中將基板曝露於來自電漿之離子。先前的方式嘗試藉由改變RF偏壓功率位準而控制入射於基板上之離子（來自電漿）之能量，同時通常藉由控制獨立電漿源而控制離子密度。例如，電漿源可為電感耦合電漿（inductively coupled plasma，ICP）源、具有在另一RF頻率下經偏壓之次級頂部電極之雙電容耦合電漿（capacitively-coupled plasma，CCP）源、螺旋波電漿源、微波電漿

源、磁控管或具有電漿能量之某一其他獨立操作源。

【發明內容】

【0004】 本發明之一態樣為一種用於電漿處理之方法。該方法包括在第一處理步驟期間將功率施加至電漿處理腔室，及在該第一處理步驟期間將不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生第一電漿鞘層電壓（sheath voltage）。該方法亦包括在第二處理步驟期間將功率施加於電漿處理腔室中，該第二處理步驟在該第一處理步驟之後，及在該第二處理步驟期間將不同的不對稱週期性電壓波形施加至基板支撐件以在該基板與該電漿之間產生不同的電漿鞘層電壓。

【0005】 另一態樣為一種電漿處理系統。該系統包括電漿處理腔室及激發源，該激發源經組態以將功率施加於電漿處理腔室中以在電漿處理腔室中產生電漿。偏壓供應器經組態以將不對稱週期性電壓波形施加至基板支撐件且修改該電壓波形以修改該電漿處理腔室內電漿與基板之間的鞘層電壓，且至少一個控制器經組態以在複數個處理步驟中之每一者期間使激發源與偏壓供應器之操作同步。

【0006】 另一態樣為一種包含所儲存指令之非暫時性電腦可讀取媒體，該等指令用於供處理器執行或用於組態現場可程式閘陣列，以執行電漿處理。該等指令包括在第一處理步驟期間將功率施加至電漿處理腔室，及在該第一處理步驟期間將不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生第一電漿鞘層電壓的指令。另外，該等指令包括在第二處理步驟期間將功率施加於電漿處理腔室中，且亦在該第二處理步驟期間將不同的不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生不同的電漿鞘層電壓的指令。

【圖式簡單說明】**【0007】**

[圖1A]描繪具有單個高頻RF激發源之電漿處理系統；

[圖1B]描繪具有兩個RF激發源之電漿處理系統；

[圖1C]描繪具有電感式RF激發源之電漿處理系統；

[圖1D]描繪具有三個RF激發源之電漿處理系統；

[圖1E]描繪具有包括電感式RF激發源之三個RF激發源之電漿處理系統；

[圖2]描繪圖1D及1E中所示之電漿處理系統之實施；

[圖3]描繪與圖1A至1E中所描繪之電漿處理系統相關聯之離子能量分佈；

[圖4]為描繪在從電漿處理腔室移除RF激發之前及之後的離子密度及電子密度之圖式；

[圖5A]為描繪電漿之光學發射光譜之圖式，且說明諸如圖1C或1E中所示之電感源與諸如C₂F₆或C₄F₆之碳-氟化物、氬氣及氧氣一起使用之狀況；

[圖5B]為描繪電漿之光學發射光譜之圖式，其中諸如圖1C或1E中所示之電感源藉由諸如C₂F₆或C₄F₆之碳-氟化物、氬氣及氧氣而經脈衝；

[圖6A]說明RF激發源之更換以用於藉由偏壓供應器在電漿鞘層中形成偏壓電壓；

[圖6B]說明使用圖6A的RF激發源時之單個能量峰值；

[圖6C]說明使用圖6A的RF激發源時之雙能量峰值；

[圖7A]為描繪隨時間推移之例示性鞘層電壓之圖式；

[圖7B]為描繪可施加至基板支撐件以獲得圖7A中描繪的鞘層電壓之週期性電壓波形之圖式；

[圖8A]為描繪隨時間推移之另一例示性鞘層電壓之圖式；

[圖8B]為描繪可施加至基板支撐件以獲得圖8A中描繪的鞘層電壓之另一週期性電壓波形之圖式；

[圖9A]描繪又一鞘層電壓及所得離子通量對比離子能量；

[圖9B]為可產生圖9A中描繪的鞘層電壓之週期性電壓波形之圖式；

[圖10A]描繪又一鞘層電壓及所得離子通量對比離子能量；

[圖10B]為可產生圖10A中描繪的鞘層電壓之週期性電壓波形之圖式；

[圖11]為描繪例示性電漿處理系統之態樣之圖式；

[圖12]為描繪可結合圖11中描繪的電漿處理系統使用之控制器之態樣之方塊圖；

[圖13]為描繪可結合本文中所揭示之實施例來施行的方法之流程圖；

[圖14]描繪例示性RF電壓及例示性鞘層電壓；

[圖15]描繪另一例示性RF電壓及例示性鞘層電壓；

[圖16]描繪又一例示性RF電壓及例示性鞘層電壓；

[圖17]描繪另一例示性RF電壓及例示性鞘層電壓；

[圖18]為說明可用於實施本文中所揭示之控制態樣之組件之方塊圖；

[圖19]為描繪例示性偏壓供應器之態樣的圖式；

[圖20]包括從偏壓供應器輸出之電壓波形的圖式；對應的鞘層電壓之圖式；及對應的開關時序圖；

[圖21]為描繪例示性偏壓供應器的波形及例示性電壓值之圖式；

[圖22A]描繪使用兩個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的實施；

[圖22B]描繪使用兩個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的另一實施；

[圖22C]描繪使用兩個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的

又一實施；

[圖23A]描繪使用三個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的實施；

[圖23B]描繪使用三個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的另一實施；

[圖23C]描繪使用三個電壓源以將電壓提供至圖19中所描繪之偏壓供應器的又一實施；以及

[圖24]描繪例示性偏壓供應器。

【實施方式】

【0008】 字組「例示性」在本文中用以意謂「充當實例、例項或說明」。本文中被描述為「例示性」之任何實施例未必被理解為比其他實施例更佳或更有利。

【0009】 如前所述：以下圖中之流程圖及方塊圖說明根據本發明之各種實施例的系統、方法及電腦程式產品之可能實施的架構、功能性及操作。就此而言，此等流程圖或方塊圖中之一些區塊可表示包含用於實施指定邏輯功能之一或多個可執行指令之程式碼之模組、區段或部分。亦應注意，在一些替代實施中，區塊中所闡述之功能可不以諸圖中所闡述之次序發生。舉例而言，視所涉及的功能性而定，以連續方式展示的兩個區塊實際上可實質上同時執行，或該等區塊有時可以相反次序執行。亦將注意，方塊圖及/或流程圖說明中之每一區塊及方塊圖及/或流程圖說明中之區塊之組合可由執行指定功能或動作的基於硬體之專用系統或專用硬體與電腦指令之組合來實施。

【0010】 儘管以下揭示內容一般係指晶圓電漿處理，但實施可包括電漿腔室內之任何基板處理。在一些情況下，可使用本文中所揭示之系統、方法及

設備來處理除基板之外的物件。換言之，本揭示內容適用於次大氣壓電漿處理腔室內之任何物件之電漿處理，以藉由物理或化學手段實現表面改變、表面下改變、沈積或移除。

【0011】 本揭示內容可利用如以下偏壓供應相關專利中所揭示之電漿處理及基板偏壓技術：US9287092、US9287086、US9435029、US9309594、US9767988、US9362089、US9105447、US9685297、US9210790。此等專利之全部內容以引用之方式併入本文中。

【0012】 出於本揭示內容之目的，「激發源」、「源產生器」、「RF產生器」或「RF源」為能量主要用於產生並保持電漿的部件，而「偏壓供應器」為能量主要用於產生表面電位以用於從電漿吸引離子及電子的部件。

【0013】 圖1A至1E說明用於電漿處理腔室中電漿之射頻（RF）激發之激發與正弦偏壓組合之各種版本。所列之不同RF激發頻率範圍為低頻（LF < 3 MHz）、中頻（MF > 3 MHz至< 30 Mhz）及極高頻（VHF > 30 MHz）。儘管圖1A至1E中指示例示性頻率範圍，但熟習此項技術者將瞭解，亦可實施其他頻率範圍及頻率範圍之組合。

【0014】 圖1A說明一種系統，其中單個高頻RF激發源20（例如，RF產生器或RF產生器及匹配）連接至上面置有基板（例如，晶圓）之電極25且經處理。電漿處理腔室10的本體之剩餘部分處於接地電位。RF激發源20與電漿15之間的電容器，為離散組件或由電極25之構造形成之存在使得形成高於晶圓的電漿鞘層中之DC電壓偏壓。如本文中所使用，鞘層電壓意謂電漿處理腔室中之基板（在本文中亦被稱作工件）之表面與電漿15之間的電位差。

【0015】 圖1B類似於圖1A，但添加了第二RF激發源，其相較於圖1A之源20可為較高頻率。舉例而言，此第二RF激發源可為VHF源。第二源可連接至第二電極35，其可與第一電極25相對。第一源與第二源兩者促成鞘層電壓，且

因此，促成到達基板之離子能量，但第二源主要用於電漿之形成及維持。在一些（但並非所有）情況下，此兩個源之系統可獲得相較於圖1A之單個源之系統較高的電漿離子密度。較高電漿離子密度導致較快處理，這減小製造工業中之成本。

【0016】 圖1C說明圖1B中所描繪之設計之替代方案，其中藉由電感式源替代第二源（電容式源）。舉例而言，第二源可包括由RF源驅動之導電線圈40。可相較於圖1B之電容式源在較低頻率下驅動此電感式源。舉例而言，可使用高頻驅動電壓。此源將能量電感耦合至電漿中以產生且維持電漿。同樣，兩個源促成鞘層電壓，且因此，促成離子能量，但電感式源主要用於產生及維持電漿。

【0017】 圖1D及1E說明使用三個RF激發源之電漿處理腔室。如所示，一個源可經由腔室之頂部（但其他位置亦有可能）處所示之第一電極耦接至電漿，而其他兩個RF激發源連接至支撐電極之基板。源之此組合實現控制基板偏壓輪廓之額外靈活性。舉例而言，耦接至基板電極之源中之一者可提供經脈衝電壓波形，而另一源提供DC電流。

【0018】 圖2展示圖1D及1E中所示之包括三個RF激發源之電漿處理腔室之一個實施。如所示，源中之每一者可包括計量總成100。源及計量總成100可分別經由匹配及計量總成80及70各自連接至電極總成35及60。電極35及60可藉由絕緣體37及67與電漿處理腔室10的本體隔離。工件50置於下部電極總成60上。高電壓電源供應器90連接至下部電極總成60以例如在利用背側氦氣冷卻時提供工件50之靜電夾持。顯而易見，此為相較於先前之電漿處理腔室更為複雜及昂貴的配置。此遞增成本及複雜度對於此類電漿處理設備之購買者為重要問題。

【0019】 圖3說明使用第二RF激發源以用於偏壓基板且藉此控制基板偏

壓電壓之影響。圖1A至1C中之電漿處理配置產生如由箭頭13指示之離子能量之雙峰值分佈。當添加第二RF激發源以用於偏壓基板時，如由箭頭17所示修改離子能量分佈函數（ion energy distribution function，IEDF）。調整偏壓基板之兩個RF產生器之電流之比率可修改IEDF函數，但保持兩個峰值。

【0020】 儘管兩個峰值之存在可能難以解決，但在其他用例中，兩個離子能量峰值可為有益的。舉例而言，在深孔，諸如半導體晶圓製造中之接觸件之蝕刻期間，需要各向異性蝕刻結果，其中孔深度加深而無孔之橫截面面積之對應增長（例如，可能需要相對於側壁蝕刻速率使蝕刻孔底部之速率最大化）。此可藉由利用使聚合物沈積於孔之側壁上，因此保護側壁免於蝕刻之電漿蝕刻化學反應而實現，同時豎直蝕刻繼續使孔加深（例如，藉由氧化電漿化學反應之組件）。

【0021】 在圖3中，兩個峰值之較高能量對應於大體上輔助豎直方向上之材料之蝕刻之離子，而兩個峰值之較低能量對應於大體上輔助側壁聚合物沈積之離子。電漿化學反應之蝕刻及聚合組件之平衡為一複雜任務，其可涉及RF激發源之功率及頻率、饋送至電漿中之氣體之數量及比率、操作壓力、晶圓溫度、諸如抗蝕劑類型及相關聯硬式光罩等圖案化選擇，及其他因素之最佳化。因此，此項技術中需要控制圖3中之峰值之離子能量以及此等峰值相對於彼此之振幅之改良方法。

【0022】 近年來，進階電漿處理系統出於若干原因已變為使用經脈衝電漿。在一種情況下，為了減小賦予至晶圓之平均能量。例如，為了獲得所要蝕刻速率或經蝕刻特徵之深度，可使用高功率，諸如十千瓦或更高千瓦之偏壓功率。令人遺憾地，此類高功率之連續施加可能損害晶圓或過程硬體，因此脈衝用於減小藉由減小工作週期遞送之平均功率。在另一情況下，脈衝用於控制電漿中之電子溫度。

【0023】 圖4展示效應之實例，其中在關閉電漿之後，電漿中之電子能量/溫度之衰變速率比離子衰變速率快得多。藉由脈衝電漿，可減小電子溫度，同時維持合理的離子密度。電漿中之電子溫度判定電漿內之化學解離之水平；因此，脈衝可用於改變電漿內之化學物質組成。

【0024】 圖5A展示電漿之光學發射光譜且說明以下狀況：諸如圖1C或1E中所示之電感源與諸如C₂F₆或C₄F₆之碳-氟化物、氬氣及氧氣一起使用且經充分供電以形成較高程度之解離及釋放過量氟離子，因此引起在剛剛超過500 nm波長處之C₂峰值。此電漿化學反應將具有高蝕刻速率，但具有較差各向異性蝕刻輪廓，歸因於蝕刻化學反應與聚合化學反應之非理想平衡。

【0025】 圖5B展示以下情形：與圖5A中使用相同化學反應及RF功率狀態，但RF功率經脈衝，在此狀況下大致處於1 kHz及50%工作週期。此輪廓不展示C₂峰值及低於400 nm波長之較大量之結合氟，此為用於各向異性蝕刻之平衡電漿化學反應之特性。

【0026】 許多偏壓供應器與對稱（例如，正弦）輸出（例如，其中波形之第一半循環在波形之最後一半循環中具有對應對稱分量）一起操作。將正弦波形施加至基板會誘發離子能量之寬廣分佈，此限制了電漿程序進行所要蝕刻輪廓之能力。

【0027】 圖6A說明RF源（例如，施加對稱波形）之更換以用於藉由「偏壓供應器」200在電漿鞘層中形成偏壓電壓。偏壓供應器200可藉由本文中先前所列之偏壓供應相關專利中所揭示之偏壓供應器而實現，且根據該等偏壓供應器而操作。另外，本揭示內容包括本文中進一步參看圖19-24之例示性偏壓供應器之細節。

【0028】 在圖6B中，偏壓供應器200用於實現單個能量峰值，而圖6C說明偏壓供應器200可經程式化成亦產生雙能量峰值結果。離子能量分佈函數之

實際形狀為可調的。此為極有利的且大大簡化用於實現所要程序結果之電漿程序配方之研發。同時，可控制偏壓供應器偏壓輪廓以確保維持用於將晶圓固持在適當位置所需之靜電電壓。換言之，偏壓供應器200可控制鞘層電壓及離子密度，控制偏壓之脈衝，且亦維持晶圓之靜電夾持。

【0029】 接下來參看圖7A及7B，分別展示例示性鞘層電壓及用以獲得鞘層電壓之週期性電壓波形之描繪。更特定言之，圖7A為可經產生以產生類似於圖6B中所描繪之分佈之離子能量分佈之鞘層電壓之一般描繪。如在本領域具有通常知識者應瞭解，耦接至偏壓供應器200之電極可電容耦合於電漿中，且電漿鞘層之非線性本質引起工件表面與電漿之間的電位差。跨越電漿鞘層之此壓降判定朝向基板加速之電漿離子之平均能量，且因此，鞘層電壓影響藉由離子執行之蝕刻。

【0030】 如圖7A中所示，除鞘層電壓之週期性升高（例如在時間 t_2 期間所描繪）之外，鞘層電壓實質上恆定（例如在時間 t_1 期間所描繪）以產生離子能量之實質上單能分佈。在鞘層電壓之每一週期性升高期間，基板電位達至電漿電位且鞘層短暫塌縮，但 t_1 可在循環（ t_1+t_2 ）之65%與95%之間，且在例示性實施中， t_1 為循環之80%。且鞘層電壓可隨400 kHz之頻率變化；因此， t_1+t_2 （描繪為週期 T ）可為2.5微秒（但確定地預期鞘層電壓可在不同頻率下發生改變）。在 t_1 期間之實質上恆定鞘層電壓判定離子能量分佈函數。

【0031】 在本領域具有通常知識者亦瞭解，圖7A中所描繪之鞘層電壓之週期性升高為既定的，由於不變DC電壓由於衝擊於工件表面上之離子電流增大基板表面上之正電荷之量而不可僅施加至基板支撐件。

【0032】 因此，如圖7B中所示，將週期性電壓波形施加至基板電極，使得所施加電壓在夾盤電容、基板電容，及鞘層電容之間進行劃分。此方法實現補償離子電流，從而使得鞘層電壓及基板電壓在每一偏壓循環之高比例（例

如，75%與90%之間）期間保持恆定。如所示，週期性電壓波形不對稱，使得電壓波形之第一半循環在電壓波形之最後一半循環期間並不具有對應對稱分量。如所示，週期性電壓波形包括用以移除累積在基板上之額外電荷之正跳變（在時間 t_2 期間）；用以建立鞘層電壓之負壓擺動（在 t_2 結束時）；以及用以補償離子電流之負壓斜坡（以在時間 t_1 期間保持鞘層電壓恆定）。儘管不需要，但週期性電壓波形可為400 kHz，且若如此，則 t_1 可在1.9微秒與2.25微秒之間且 t_2 可分別在6微秒與25微秒之間。

【0033】 接下來參看圖8A及8B，展示例示性（變化）鞘層電壓及對應不對稱週期性電壓波形以獲得變化之鞘層電壓。圖8A中所描繪之鞘層電壓可用於產生類似於圖6C中所描繪之離子能量分佈函數。更特定言之，圖8A中所描繪之鞘層電壓在較高電壓（ VS_1 ）與較低鞘層電壓（ VS_2 ）之間交替，這引起兩個峰值之離子能量分佈函數。儘管圖8A描繪針對每個低鞘層電壓之一個高鞘層電壓（1:1的比率），以獲得圖6C中所示之較低能量之較低機率，但 VS_1 下之高能量鞘層電壓脈衝之數目可相對於 VS_2 下之較低電壓脈衝之數目而增大。

【0034】 參看圖9A及9B，展示與補償不足離子電流相關聯之鞘層電壓、離子通量，及週期性不對稱電壓波形（由偏壓供應器輸出）之態樣。如圖9A中所示，當離子電流補償不足時，鞘層電壓以類斜坡方式變為較不負的負值，這產生離子能量之較寬散佈972。在圖9B中展示可施加至基板支撐件以實行圖9A中所描繪之鞘層電壓之週期性電壓。如所示，週期性電壓波形之負值類斜坡部分相較於補償離子電流使得離子電流等於提供至基板支撐件之補償電流的週期電壓波形之類斜坡部分以較低斜率下降（展示為虛線）。

【0035】 圖10A及10B描繪與補償過度離子電流相關聯之鞘層電壓、離子通量，及週期性不對稱電壓波形（由偏壓供應器輸出）之態樣。如圖10A中所示，當離子電流補償過度時，鞘層電壓以類斜坡方式負值變得愈大，這亦產生

離子能量之較寬散佈1074。在圖10B中展示可施加至基板支撐件以實行圖10A中所描繪之鞘層電壓之週期性電壓。如所示，週期性電壓函數之負值類斜坡部分相較於補償離子電流之週期電壓波形之類斜坡部分以較大速率下降（展示為點線）。

【0036】 參看圖11，展示電漿處理系統，其相較於前述實踐明顯簡化電漿處理。電漿處理腔室10展示為具有藉由RF激發（例如，VHF）形成之電漿15，同時施加至工件50之偏壓由偏壓供應器210提供，該電漿腔室可包括或不包括計量總成。在此實施例中，可距電漿處理腔室10一定距離定位之單個DC電源供應器單元220可分別藉由纜線245及240連接至偏壓供應器210及RF激發源230（其可或不包括VHF RF/計量/匹配總成）。功率控制及資料信號可藉由通信纜線250遞送及接收。電激發與偏壓之間的極高速同步由纜線260提供。所說明之電容耦合VHF RF激發源可在RF激發源由偏壓供應器210替代之情況下被如圖1E中所示之電感源取代。替代地，可使用微波隙縫或類似電漿激發源，以及各種其他激發源。儘管本文中在多個實例中提及「RF」激發，但應認識到，可在一些實施例中利用相對低頻率以激發及維持電漿。

【0037】 圖12為描繪例示性控制器1216之功能組件之方塊圖。如所示，控制器1216可包括使用者介面組件1250、同步模組1252，及功率控制模組1254。控制器1216之所描繪組件可居中定位及實施於工具控制器中，該工具控制器經安置且經組態以控制偏壓供應器210及激發源兩者。替代地，控制器1216之組件可為重複的且實施於偏壓供應器210及激發源中之每一者中。此外，控制器1216之組件可經分佈使得更多組件（例如，使用者介面1250及功率控制模組1254）中之一者居中定位在工具控制器中且緊密結合偏壓供應器210及激發源實施該等組件中之一或多者。

【0038】 圖13為描繪可結合本文中所揭示之實施例來施行的方法之流程

圖。如所示，RF激發源230用於在第一處理步驟期間將功率施加至電漿處理腔室10（區塊1300），且偏壓供應器210用於在第一處理步驟期間將不對稱週期性電壓波形施加至基板支撐件以在基板50與電漿15之間產生所要之鞘層電壓（區塊1302）。因此，使功率至RF激發源230及偏壓供應器210之施加同步。另外，在第一處理步驟之後的第二處理步驟期間使RF激發源230與偏壓供應器210同步。更特定言之，在第二處理步驟1304期間將激發功率（例如，RF功率）施加至電漿處理腔室10（區塊1304），且在第二處理步驟期間（藉由偏壓供應器210）將不同的不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生第二電漿鞘層電壓（區塊1306）。應認識到，圖13中所描繪之兩個步驟僅僅為可經同步之一系列多個處理步驟中之例示性任何兩個步驟。

【0039】 接下來參看圖14至17，展示例示性源極電壓（其可藉由RF激發源230施加）及可由偏壓供應器210產生之例示性鞘層電壓（亦被稱作偏壓）。更特定言之，在圖14至17中之每一者中展示可在第一處理步驟及第二處理步驟期間產生之激發源電壓及鞘層電壓。應認識到，激發源與圖14至17中之鞘層電壓之所描繪組合僅為例示性的且圖14至17中所描繪之源極電壓中之任一者可在第一步驟或第二步驟中之任一或多者期間與圖14至17中所描繪之鞘層電壓中之任一者同步施加。亦應認識到，兩個處理步驟通常描繪在固定或不斷變化之工作週期情況下可隨時間推移進行重複之兩個或多於兩個處理步驟。相較於將對稱電壓（例如，正弦）電壓施加至基板以修改離子能量之先前的途徑（其引起不可控的時變鞘層電壓），施加週期性不對稱電壓功能（輸出，例如來自如圖7B、8B、9B及10B中所示之偏壓供應器210）實現恆定鞘層電壓及/或以預定所要方式改變之非恆定鞘層電壓。

【0040】 應認識到，在第一步驟、第二步驟期間或在第一步驟及第二步驟兩者期間藉由偏壓供應器輸出之週期性電壓波形可隨時間推移經修改以獲得

所要鞘層電壓，且因此，獲得離子能量之所要分佈。例如，在處理步驟中之一者或兩者期間，特定振幅下之鞘層電壓脈衝之相對數目將判定對應於特定振幅之離子能量下之相對離子分數。上文參看圖8A及6C描述此情況，其中存在產生兩個離子能量峰值之不同振幅鞘層電壓脈衝之1:1的比率。此外，晶圓電壓（亦被稱作鞘層電壓）可在不同振幅下經調變以形成在不同振幅下具有多於一個能量峰值之離子能量分佈函數，如參看圖9A至圖9C之US 9,287,086（其詳述了相對於較低振幅鞘層脈衝之數目施加在較高振幅下之較高數目之鞘層脈衝以產生兩個能量峰值處之所要離子分數之程序）所描述。US 9,287,086以引用之方式併入本文中。

【0041】 作為另一實例（本文中進一步參看圖14至17所描述），週期性電壓函數之負壓斜坡（藉由偏壓供應器210輸出）可在第一與第二處理步驟中之每一者之間（及/或內）進行修改（如參看圖9A至圖10B所描述）以不足補償、補償或過度補償衝擊在基板之表面上之離子電流。如圖9A及10A中所描繪，若偏壓供應器對離子電流補償不足或補償過度，則鞘層電壓將具有引起離子能量值之相對寬分佈之值之一範圍。在圖14至17中，電位鞘層電壓之範圍在第一步驟及第二步驟中分別經描繪為鞘層電壓範圍1420及1422。並不需要賦予鞘層電壓之一範圍，但在一些處理步驟中需要在安置於主要離子能量周圍之離子能量之一範圍下使離子衝擊於基板上；因此，在一些實施中，離子電流如圖9A及10A中所示補償過度（或補償不足）。實現多個鞘層電壓（如在範圍1420及1422內所示）之另一途徑為調變施加至基板支撐件之週期性電壓波形之負壓擺動，如例如图8B中所示。此外，可藉由脈衝RF激發源而修改任何離子能量下之離子通量以減小電漿密度，且因此，減小離子通量。

【0042】 參看圖14，展示可藉由RF激發源230施加之源極電壓（展示在圖14之頂部）及可藉由偏壓供應器210實行之鞘層電壓（展示在圖14之底部）

之時序圖表，其中使用RF激發源230之脈衝以及對峰值-峰值鞘層電壓之改變。應認識到，圖14（及圖15至17）中之時標不同於圖7A至8B之時標。例如，圖7A及8A之鞘層電壓（及從偏壓供應器輸出之圖7B及8B之對應電壓）可以2.5微秒之循環時間進行重複。且相比之下，第一與第二步驟（及 T_{S1} 、 T_{B1} 及 T_{B2} ）可為1毫秒或更多毫秒（例如，在1毫秒與20毫秒之間）；因此，圖14中之鞘層電壓在第一步驟及第二步驟中之每一者期間（及在 T_{S1} 、 T_{B1} 及 T_{B2} 期間）可循環400次或更多次（例如，250次與8,000次之間）。但為了清楚起見，圖14至17之鞘層電壓中並未展示不斷變化之鞘層波形之細節（圖7A及8A中所示）。替代地，鞘層電壓（ V_{B1} 及 V_{B2} ）在圖14至17中描繪為在時間之65%與95%（例如，時間之80%）之間存在的鞘層電壓-而無鞘層電壓之週期性升高（在圖7A及8A中之時間 t_2 期間所描繪）。

【0043】 在圖14中所描繪之實例操作模式中，展示鞘層電壓輪廓在兩個峰值電壓振幅：週期 T_{B1} 之電壓振幅 V_{B1} 與週期 T_{B2} 之電壓振幅 V_{B2} 之間步進，兩個週期之間具有小中介時間 T_{B3} 。鞘層電壓在所描繪中介時間 T_{B3} 期間之量值降低為可在第一與第二處理步驟之間的轉變期間出現的視情況存在之降低。舉例而言，若在處理步驟1與2之間氣體（其提供至電漿處理腔室10）發生改變，則可能需要減小或移除藉由偏壓供應器施加之功率，但此並非必需的且所描繪時間 T_{B3} 之長度可為零秒，使得鞘層電壓直接從 V_{B1} 變為 V_{B2} 。應認識到，第一步驟及第二步驟之時間經描繪為大致相同，但這當然並非必需的，且在一些情況下，使一個處理步驟實質上短於另一處理步驟為有益的。

【0044】 如圖14中所描繪之實例中所示，源極電壓在第二步驟期間與 V_{B2} 循環同步地經脈衝且在第一步驟之 V_{B1} 循環期間為連續的。在 V_{B2} 循環期間，電漿化學反應將經離子化為藉由電漿處理腔室10之操作條件與包括離子、自由基及中性原子或分子之對應電漿化學反應判定之水平。 V_{B2} 循環相較於在 V_{B1} 循環

期間發現較低鞘層電壓（在基板與電漿之間），且因此， V_{B2} 循環可對應於相較於 V_{B1} 循環發現離子與電子之較大比率的化學反應（回顧圖4，其中離子密度及電子溫度在偏壓斷開或降低時將以不同速率衰變）。源極脈衝具有接通週期 T_{S2} 及斷開週期 T_{S3} 。在第二步驟期間，電漿之電子溫度較低，這引起電漿內之化學反應之分裂較少。

【0045】 圖14中所描繪之源極電壓及偏壓之實用實例包括在 V_{B1} 循環期間使用碳氟化合物 C_xF_y 、Ar及 O_2 ，且電漿化學反應富含更多氟。當與較高鞘層電壓（ V_{B1} ）組合時，在第一步驟期間產生較快蝕刻速率。當蝕刻時，鞘層電壓 V_{B1} 可視可執行之蝕刻類型而變化。一般而言，鞘層電壓 V_{B1} 之量值大於1000 V（例如，1500 V），此對於一些導體蝕刻應用可為典型的，同時一些導體蝕刻亦可需要較高或較低的值。對於一些電介質蝕刻應用， V_{B1} 可為6000 V或更高。但預期鞘層電壓 V_{B1} 可為20,000 V或更高。諸如用於類金剛石碳（DLC）及類似膜之程序的沈積程序通常需要小於1000伏之鞘層電壓，例如在200伏與500伏之間。其他DLC程序及用於其他膜類型之程序可需要高於或低於此等值之鞘層電壓。

【0046】 在第二步驟之 V_{B2} 循環中，在 C_xF_y 、Ar及 O_2 實例中，化學反應更為聚合，且可富含 CzF_2 ，且與較低鞘層電壓 V_{B2} 組合，產生更多側壁聚合物沈積。在聚合期間，鞘層電壓 V_{B2} 可為1000 V或更低（例如，在500 V與1000 V之間），且在一些應用中， V_{B2} 可為500 V或更低（例如，在100 V與500 V之間），且在又其他應用中， V_{B2} 可在15 V與100 V之間（例如，20 V）。如所示，此等循環交替。相位時序及鞘層電壓之選擇可基於以免使基板或程序硬體過熱（由於高偏壓）所需的工作週期之間的平衡及最佳蝕刻速率及經蝕刻特徵輪廓。對施加至晶圓之偏壓功率之大致50%工作週期的時序及偏壓之實例對於 T_{B3} 及第一與第二步驟可為10毫秒； T_{B3} 可小於5微秒； V_{B1} 可處於1500 V； V_{B2} 可

處於20 V；以及 T_{S2} 及 T_{S3} 各自在1毫秒下可大致相等。不同化學反應及程序結果可發現 T_{B1} 與 T_{B2} 之比率分別在5:95至95:5之範圍內變化。儘管所列舉之 $CxFy$ 、Ar及 O_2 實例用於各向異性蝕刻，但技術可應用於其他蝕刻輪廓及化學系統，且亦用於沈積及表面處理，其中希望具有鞘層電壓之高度解離電漿化學反應及具有較低鞘層電壓之較不高度解離電漿化學反應之週期性處理步驟。

【0047】 換言之， V_{B1} 及 V_{B2} 之循環展示鞘層電壓之改變，但不存在「斷開」時間範圍，而是偏壓 V_{B2} 小於 V_{B1} 但非零之時間範圍。因此，改變處理步驟並不需要鞘層電壓之完全斷電-鞘層電壓之任何降低將影響電漿化學反應。另外，儘管鞘層電壓在處理步驟之間發生改變，但在一些實施例中，可在RF激發經脈衝之前進行兩個或多於兩個連續的處理步驟。另一「旋鈕」包括調整在給定鞘層電壓下之連續脈衝之數目對比在另一鞘層電壓下之連續脈衝之數目。替代地，可使用其他脈衝圖案，但其中藉由控制脈衝駐留在 V_{B1} 下對比駐留在 V_{B2} 下之時間之平均量而控制化學反應。同時，所有此等變化可與源之脈衝同步。舉例而言，每當鞘層電壓處於 V_{B2} 時RF激發源可經脈衝，且每當偏壓脈衝處於 V_{B1} 時RF激發源可為連續的。

【0048】 已經描述，脈衝源產生器（例如，RF產生器）以產生更為聚合的電漿化學反應，從而有助於對晶圓上經蝕刻之接觸件及溝槽之側壁之保護可為有利的。利用偏壓供應器210之側壁聚合之進一步增強為程式化偏壓供應器210以在聚合模式下（例如，在圖14之第二步驟期間）產生兩個鞘層電壓峰值，從而產生如圖6C中所說明之離子能量分佈中之兩個峰值。如參看圖8A及8B所論述，為了產生離子能量分佈中之兩個峰值（及鞘層電壓中之對應峰值），週期性電壓函數（藉由偏壓供應器施加）之負壓擺動之量值可在兩個位準之間交替（如圖8B中所示）。舉例而言，若在第二步驟期間存在週期性電壓函數（藉由偏壓供應器210輸出）之1000個循環，則500個循環可具有較小負壓

擺動且500個其他循環可具有較大負壓擺動。所得之具有不同能量之離子將具有較高機率彼此碰撞並散射至諸如接觸孔或溝槽之經蝕刻特徵之側壁上。

【0049】 亦預期有益於使兩個峰值中之一者（或兩者）具有特定離子能量範圍（相較於單能峰值）。如上文所論述，此可藉由不足補償或過度補償對應於所實行離子能量之週期性電壓波形之循環之離子電流（藉由改變負壓斜坡之斜率）而實現。

【0050】 圖15說明引入呈源極電壓形式之另一「旋鈕」之變化。在脈衝期間，RF電壓減小。替代地，每當鞘層電壓處於較低 V_{B2} 電壓時，可施加RF電壓。

【0051】 圖16說明又一變化，其中在較高鞘層電壓期間進行源之脈衝（例如，在 V_{B1} 循環期間脈衝RF激發源）。

【0052】 圖17說明本揭示內容之替代性實施例，其中在 V_{B1} 循環及 V_{B2} 循環兩者期間脈衝RF激發源，但對於彼等處理步驟中之每一者具有不同負荷。特定言之，在 V_{B1} 循環期間在較長工作週期情況下脈衝RF激發源且在 V_{B2} 循環期間在較短工作週期情況下脈衝RF激發源。但亦可實施反向對應性。另外，此脈衝圖案可與同步於偏壓脈衝圖案之源極電壓之改變組合。

【0053】 本揭示內容之實施例可與包括多個偏壓供應器及或多個RF源之系統、方法及設備組合，此等源中之每一者偏壓不同電極。舉例而言，第一偏壓供應器可偏壓基板下方之基板電極，而第二偏壓供應器偏壓圍繞基板電極同心配置但不與基板電極接觸之環形電極。在另一實例中，可使用兩個RF源，其各自將RF功率提供至配置於腔室頂部（或腔室中與基板相對之側）附近之獨立電極。在一些狀況下，可實施兩對或多於兩對偏壓供應器與對應電極，及兩對或多於兩對RF源與對應電極。在此等情境中之任一者中，該一或多個RF源及該一或多個偏壓供應器之脈衝，及電壓在脈衝之間的改變可同步。在一些實施

例中，第一偏壓供應器及第一RF源可同步，同時第二偏壓供應器及第二RF源同步。在另一情況下，第一偏壓供應器可與第一與第二RF源同步。在又一情況下，第一RF源可與第一與第二偏壓供應器同步。但此等概念不限於兩個偏壓供應器或RF源。實際上，例如可使用許多源，其中需要對電漿密度之複雜、區域特定控制（例如，出於實現電漿密度均一性之目的）。亦應理解，源之數目無需匹配於電極之數目。舉例而言，四個RF源可驅動三個電極，或兩個RF源可驅動5個電極，以給出兩個非限制性實例。另外，每一源可具有對應的匹配網路，或單一匹配網路可耦接至兩個或多於兩個源且與兩個或多於兩個源阻抗匹配。當兩個或多於兩個電極耦接至一或多個偏壓供應器時，此等電極可對稱（例如，同心環）或不對稱（例如，考慮基板及/或腔室之不對稱性）。

【0054】 此外，在實施兩個或多於兩個偏壓供應器的情況下，每一偏壓供應器可用以判定局部離子電流（及因此判定離子能量及離子密度）及局部鞘層電容。

【0055】 離子電流 I_i 可給定為：

$$I_i = C_1 \frac{dV_0}{dt} \quad (\text{等式1})$$

【0056】 鞘層電容 C_2 可給定為：

$$C_2 = \frac{C_1 \cdot (I_i + I_c)}{I_c - C_1 \cdot \frac{dV_0}{dt}} \quad (\text{等式2})$$

【0057】 多個偏壓供應器及其用以量測離子電流及因此量測腔室內之不同位置處之離子密度的對應能力可用作對偏壓供應器及/或RF源之回饋。替代地或另外，此回饋可用以控制處理腔室或源之任何電及/或機械特徵。替代地或另外，此回饋可用以控制以下各者中之任何一或多者：處理腔室之磁體（例如用以限制或塑形電漿之磁體，或用以導引經由微波電漿源所產生之離子之磁體）；壓力控制（例如壓力閥）；質量流量控制；氣體流量控制；氣體化學反應控制；及腔室或其中之組件之實體幾何形狀（例如接地矽蓋帽或蓋之豎直移

動)。進一步將瞭解，對各種已知RF源（例如，電容式、電感式、微波式等等）之深度描述在此並不適合，由於此等RF源為此項技術中熟知的。但本文中所述之回饋及同步適用於任何已知RF源。

【0058】 在實施兩個或多於兩個偏壓供應器之一些實施例中，藉由此等偏壓供應器偏壓之電極中之一或多者可配置在基板下方或接近於基板配置，由此主要實現基板上之所要偏壓，而藉由一或多個額外偏壓供應器偏壓之一或多個額外電極可遠離基板配置，使其影響區域性電漿密度，但對基板偏壓影響不大（若有的話）。

【0059】 RF源與偏壓供應器之間的同步可引起電壓降低或在由偏壓供應器輸出之給定脈衝（諸如圖7B及8B中所描繪之該等脈衝）結束時切斷電壓。換言之，可能需要避免結束在偏壓供應器脈衝進程之中之一脈衝。替代地，電壓之脈衝或週期性降低可在偏壓供應器脈衝中之同一點/相位處開始及結束，但用於不同脈衝。換言之，可能需要將該脈衝之長度設定為等於整數數目個偏壓供應器脈衝，無論包絡脈衝與個別偏壓供應器脈衝是否同相地開始或結束。

【0060】 在一實施例中，配置在基板下方或基板附近以用於偏壓基板的兩個電極可由多個偏壓供應器驅動，但其中兩個或多於兩個偏壓供應器從單個DC供應器接收功率。在一實施例中，一或多個偏壓供應器可用於在腔室中具有參考基板或不具有基板之情況下量測離子密度、鞘層電容或其他腔室參數。可進行一或多個處理回合，且接著可重複進行量測。以此方式，可監測腔室之改變。

【0061】 先前所描述之實施例提供在其他用例當中用以形成層壓膜之新穎且非顯而易見的系統及方法。諸如類金剛石碳（其在藉由電漿處理沈積時具有極高應力，會導致膜之剝離）之實例現可經處理以併有低應力石墨或非晶碳層，使得整個膜仍然呈現類金剛石碳性質，但處於較低應力。在一些膜中，可

能需要在一個週期中使膜沈積，繼之以藉由脈衝控制修改電漿化學反應且施加高偏壓以使膜緻密之週期。本文中所揭示之實施例實現奈米級「布拉格」結構之製造，該等結構包括具有由在如先前所說明之每一各別週期中組合脈衝與偏壓電壓控制而產生之不同光學性質之替代層。換言之，可針對第一處理步驟（例如，在第一時間週期期間）實現第一化學反應以沈積第一層，接著可在第二處理步驟期間（針對第二時間週期）實現第二化學反應以沈積第二層。可重複此操作多次以獲得「布拉格」結構。可藉由改變以下各者中之一或多者而實現不同化學反應：鞘層電壓；兩個或多於兩個偏壓電壓之工作週期；鞘層電壓之時序之更改； T_{B1} 、 T_{B2} 及 T_{B3} ；RF源脈衝；源脈衝之工作週期；源極電壓；以及呈組合形式之源極電壓與脈衝。

【0062】 結合本文中所揭示之實施例所描述之方法可由硬體實施，以在有形的非暫時性處理器可讀取儲存媒體中經編碼之處理器可執行碼實施，或以兩者之組合形式實施。例如，參看圖18，展示描繪根據例示性實施例的可用於（部分地）實現上文所描述的DC電源供應器單元（例如，220）、偏壓供應器（例如，偏壓供應器210）及/或RF源（例如，RF激發源230）的實體組件的方塊圖。如所示，在此實施例中，顯示器部分1812及非揮發性記憶體1820耦接至匯流排1822，該匯流排亦耦接至隨機存取記憶體（「RAM」）1824、處理部分（包括N個處理組件）1826、視情況選用的現場可程式閘陣列（FPGA）1827，及包括N個收發器之收發器組件1828。儘管圖18中所描繪之組件表示實體組件，但圖18並不意欲為詳細硬體圖；因此，圖18中所描繪之許多組件可藉由常用構造實現或分佈於額外實體組件當中。此外，意欲可利用其他現存及尚待研發之實體組件及架構以實施參看圖18所描述之功能組件。

【0063】 此顯示器部分1812一般操作以向使用者提供使用者介面，且在數個實施中，藉由觸控式螢幕顯示器來實現該顯示器。一般而言，非揮發性記

憶體1820為用以儲存（例如持久儲存）資料及處理器可執行碼（包括與實行本文所描述之方法相關聯的可執行碼）之非暫時性記憶體。例如，在一些實施例中，非揮發性記憶體1820包括開機載入程式碼、作業系統程式碼、檔案系統程式碼，及非暫時性處理器可執行碼以促進同步地脈衝激發源與偏壓供應器之週期性不對稱電壓波形之方法之執行。例如，圖13中所描繪之控制方法（及參考圖14至17所描述之變化）可部分地由儲存於非揮發性記憶體1820中之處理器可執行碼實施。

【0064】 在許多實施中，非揮發性記憶體1820係藉由快閃記憶體（例如，NAND或ONENAND記憶體）實現，但亦可意欲利用其他記憶體類型。儘管有可能執行來自非揮發性記憶體1820之程式碼，但通常將非揮發性記憶體中之可執行碼載入至RAM 1824中且藉由處理部分1826中之N個處理組件其中之一或多者執行。

【0065】 N個處理組件結合RAM 1824通常用以執行儲存於非揮發性記憶體1820中之該等指令以實現激發源與偏壓供應器之同步脈衝。例如，用以實行同步地脈衝及改變激發源輸出與偏壓供應器輸出之一或多個特性之方法的非暫時性處理器可執行碼可持續地儲存於非揮發性記憶體1820中且藉由N個處理組件結合RAM 1824執行。如所屬技術領域中具有通常知識者應瞭解，處理部分1826可包括視訊處理器、數位信號處理器（DSP）、微控制器、圖形處理單元（GPU），或其他硬體處理組件或硬體與軟體處理組件之組合（例如FPGA或包括數位邏輯處理部分之FPGA）。

【0066】 另外，或在替代方案中，處理部分1826可經組態以實行本文中所描述之方法之一或多個態樣（例如，同步地脈衝及改變激發之功率及鞘層電壓之態樣的方法）。例如，非暫時性處理器可讀取指令可儲存於非揮發性記憶體1820或RAM 1824中，且在執行於處理部分1826上時致使處理部分1826執行

同步地脈衝及改變激發及偏壓供應器之功率（例如，電壓及/或電流）之態樣之方法。替代地，非暫時性FPGA組態指令可持續地儲存於非揮發性記憶體1820中且（例如，在啟動期間）由處理部分1826存取以組態處理部分1826之硬體可組態部分，從而實行本文中所揭示之功能（例如，本文中進一步描述之控制器1216及控制器2460之功能）。

【0067】 輸入組件1830用以接收信號（例如，纜線260上之同步化信號或通信纜線250上之功率控制及資料信號），其指示激發源與偏壓供應器之間之同步控制之一或多個態樣。例如，在輸入組件處接收到之信號可包括纜線260上之同步化信號、通信纜線250上之功率控制及資料信號，或來自使用者介面之控制信號。輸出組件通常用以提供一或多個類比或數位信號以實行RF源與偏壓供應器之間之同步之操作性態樣。例如，輸出部分1832可提供參考圖11所描述之偏壓供應器210與RF源230之間之同步化信號。

【0068】 所描繪之收發器組件1828包括N條收發器鏈，其可用於經由無線或有線網路與外部裝置通信。N條收發器鏈中之每一者可表示與特定通信方案（例如，WiFi、乙太網、Profibus等）相關聯的收發器。

【0069】 接下來參看圖19，展示可用於實現偏壓供應器210之例示性偏壓供應器1902之一般表示。如所示，偏壓供應器1902利用三個電壓V1、V2及V3。儘管為清楚起見而未圖示，但可經由電連接或光連接由開關控制器控制兩個開關S1及S2，以使開關控制器能夠斷開及閉合開關S1、S2，如下文所揭示。所描繪開關S1、S2可藉由單極、單投、通常斷開之開關實現，且作為非限制性實例，開關S1、S2可藉由絕緣閘極雙極電晶體（insulated gate bipolar transistor，IGBT）實現。

【0070】 在此實施中，電壓V1、V2及V3可為DC源電壓。如所示，第一開關S1經安置成將第一電壓V1可切換地連接至共同節點1970（其對S1及S2係共

同的)，且第二開關S2經安置成將第二電壓V2可切換地耦接至共同節點1970。另外，第一電感元件L1安置於共同節點與輸出節點Vout之間。

【0071】 在參看圖19時，同時參考圖20，其描繪：1) 偏壓供應器802在Vout處輸出的不對稱電壓波形；2) 對應的鞘層電壓；及3) 開關S1及S2之對應的開關位置。在操作中，閉合第一開關S1以沿著電壓波形之第一部分2060（在電壓V0與Va之間）將輸出節點Vout處之電壓位準增大為第一電壓位準Va，即沿著波形之第二部分2062維持之電壓位準，且接著斷開第一開關S1。接著閉合第二開關S2以沿著波形之第三部分2064將輸出節點Vout處之電壓波形之位準減小為第二電壓位準Vb，且接著斷開第二開關S2使得S1及S2斷開。如所示，沿著第三部分2064之負壓擺動影響鞘層電壓（Vsheath）；因此，可控制Vb之量值以影響緊靠著耦接至Vout之電極平面之鞘層電壓。熟習此項技術者將瞭解，可藉由控制V1而控制Vb，但由於電感器L1之效應，Vb並不等於V1。

【0072】 在此實施例中，在第一開關S1及第二開關S2斷開時，經由第二電感元件L2將第三電壓V3施加至輸出節點Vout，以沿著電壓波形之第四部分2066使輸出節點處之電壓位準進一步減小。如圖20中所示，可建立沿著第四部分2066之負壓斜坡以藉由補償影響基板之離子來維持鞘層電壓。

【0073】 因此，S1經由第一電感元件L1將第一電壓V1瞬時連接至輸出Vout且接著斷開連接，且在一時間段之後，S2經由第一電感元件L1將第二電壓（例如接地）連接至輸出Vout且接著斷開連接。第三電壓V3經由第二電感元件L2耦接至輸出Vout。在此實施中，第一電壓V1可高於第三電壓V3，且第一電壓V1至輸出Vout之瞬時連接及斷開連接造成輸出Vout之電壓沿著電壓波形之第一部分2060增大至第一電壓位準Va，且沿著波形之第二部分2062保持第一電壓位準Va。第一電壓位準Va可高於第一電壓V1，且第二電壓V2（例如接地）可小於第一電壓位準Va。第二電壓V2之瞬時連接及接著斷開連接會造成輸出之電

壓在第三部分864處減小至低於第二電壓V2（例如接地）的第二電壓位準Vb。

【0074】 作為實例，如圖21中所展示，V1可為-2000 VDC；V2可為接地；V3可為-5000 VDC；V0可為-7000 VDC；Vb可為-3000 VDC；且Va可為3000 VDC。但此等電壓僅僅係例示性的以提供參看圖19及圖20所描述之電壓之相對量值及極性的內容背景。

【0075】 接下來參看圖22A至22C，展示提供圖19中所描繪之電壓V1、V2及V3之兩個DC電壓源之可能配置。在圖22A中，V2接地且形成兩個DC電壓源之間之共同節點。在圖22B中，V1接地且V2形成DC電壓源之間之共同節點。且在圖22C中，V1接地且形成兩個DC電壓源中之每一者之間之共同節點。

【0076】 在一些實施例中，如圖23A、23B及23C中所示，三個DC電壓源可用以施加三個電壓V1、V2及V3。如圖23A中所展示，三個DC電壓源中之每一者可耦接至地面，且三個DC電壓源中之每一者提供V1、V2、V3中之對應一者。在圖23B中，DC電壓源中之一者接地且三個DC電壓源串聯地配置。在圖23C中，DC電壓源中之一者安置於接地與V2之間，且DC電壓源中之每一者耦接至V2。

【0077】 接下來參看圖24，展示可用於實現偏壓供應器210、702之例示性偏壓供應器2402。如所示，偏壓供應器2402包括一開關控制器2404及用以提供第一電壓V1、第二電壓V2及第三電壓V3之兩個電壓源。儘管為清楚起見而未圖示，但兩個開關S1及S2耦接至開關控制器2404（例如經由電或光連接），以使開關控制器2404能夠斷開及閉合開關S1、S2，如下文所揭示。所描繪開關S1、S2可由可受到電或光信號控制的單極、單投、通常斷開的開關實現。作為非限制性實例，可藉由絕緣閘極雙極電晶體（IGBT）實現開關S1、S2。

【0078】 亦展示例示性控制器2460，其可在每一偏壓供應器之外殼內實現或可經實現為集中式工具控制器之部件。如所示，控制器2460經耦接以接收

指示在偏壓供應器之輸出 V_{out} 處藉由偏壓供應器2402施加之功率的資訊（例如，電壓及/或電流資訊）。如所示，控制器2460亦耦接至開關控制器2404及兩個DC電壓源以使控制器1260能夠控制偏壓供應器2402（例如控制接近於偏壓電極之電漿鞘層）。

【0079】 另外，控制器2460包括：監測電路2470，其用以量測由偏壓供應器2402施加之功率之至少一個特性；及腔室分析組件2473，其經組態以基於從監測電路2470獲得之功率之經量測特性計算電漿處理腔室10內之環境的特性。在控制器2460中亦展示控制電路2474，該控制電路用以調整由偏壓供應器2402施加之功率以控制接近於偏壓電極之電漿鞘層。在圖24中，控制器2460及開關控制器2404被描繪為單獨的構造，但應認識到，控制器2460及開關控制器2404可經整合及/或共用共同的基礎組件。舉例而言，控制器2460及開關控制器2404可並置於同一印刷電路板上。作為另一實例，控制器2460及開關控制器可由包括類似於或相同於圖18中所描繪之計算裝置之架構的系統實現。

【0080】 監測電路2470可包括一或多個感測器，諸如定向耦合器、V-I感測器、相位及增益感測器、電壓感測器及電流感測器。如所屬技術領域中具有通常知識者應瞭解，功率之經量測特性可包括電壓、電流、相位及功率。另外，監測電路2470可包括類比/數位轉化組件以將來自感測器之類比信號轉化成功率之經量測特性之數位表示。在其他實施中，感測器與控制器2460分離，且監測電路2470包括類比/數位轉化組件以將來自感測器之類比信號轉化成功率之經量測特性之數位表示。在又其他實施中，感測器包括感測元件及類比/數位轉化組件，且監測電路2470可接收功率之特性之數位表示。對電漿處理腔室之環境之一或多個特性的監測可包括量測（運用監測電路2470）由至少一個偏壓供應器施加之功率的至少一個特性。

【0081】 腔室分析組件2473通常經組態以基於從監測電路2470獲得之功

率之經量測特性判定電漿處理腔室內之環境的特性。儘管可（藉由監測電路2470）量測電漿處理腔室10外部之位置處之功率，但經量測功率特性可用以計算電漿處理腔室10內之環境之特性。舉例而言，使用等式1，可使用結合C1的在Vout處之電壓之量測來計算接近於偏壓區之區域中的離子電流。作為另一實例，使用等式2，可計算接近於偏壓區之區域中之鞘層電容。

【0082】 控制電路2474通常用以調整該偏壓供應器施加之功率，從而調整電漿處理腔室10內之環境之態樣。舉例而言，可調整接近於區（由偏壓供應器2402建立）之電漿鞘層，及/或亦可調整離子電流。如所示，控制器2460可耦接至DC電壓源及開關控制器2404；因此，參看圖20，控制器2460可用以調整電壓Va、電壓Vb、t1、T及第四部分2066之斜率。如參看圖20所論述，可調整接近與偏壓供應器2402相關聯的偏壓區之電漿鞘層之電壓。

【0083】 再次參看圖24，在此實施中（其併有圖22A中所描繪之實施例），將第二電壓V2提供於耦接至兩個DC電壓源且耦接至地面之節點處，但在其他實施中（例如以上參看圖22B及圖22C所描述），第二電壓V2無需接地。如所示，第一開關S1經安置成將第一電壓V1可切換地連接至共同節點770（其對S1及S2係共同的），且第二開關S2經安置成將第二電壓V2可切換地耦接至共同節點1970。另外，第一電感元件L1安置於共同節點與輸出節點Vout之間。

【0084】 在操作中，開關控制器2404經組態以閉合第一開關S1，以沿著電壓波形之第一部分2060（在電壓V₀與Va之間）將輸出節點Vout處之電壓位準增大至第一電壓位準Va，該第一電壓位準沿著波形之第二部分2062得以維持，且接著斷開第一開關S1。開關控制器2404接著閉合第二開關S2，以沿著波形之第三部分864將輸出節點Vout處之電壓波形之位準減小至第二電壓位準Vb，且接著開關控制器704斷開第二開關S2，使得S1及S2斷開。如所示，沿著第三部

分864之負壓擺動影響鞘層電壓（ V_{sheath} ）；因此，可控制 V_b 之量值以影響緊靠著耦接至 V_{out} 之電極平面之鞘層電壓。所屬技術領域中具有知識者應瞭解，在此實施中，可藉由控制 V_1 來控制 V_b ，但由於電感器 L_1 之效應， V_b 不等於 V_1 。

【0085】 在此實施例中，第二電壓源用作離子補償組件，以至少在第一開關 S_1 及第二開關 S_2 斷開時經由第二電感元件 L_2 將第三電壓 V_3 施加至輸出節點 V_{out} ，從而沿著電壓波形之第四部分866進一步減小輸出節點處之電壓波形之位準。如圖20中所示，可建立沿著第四部分2066之負壓斜坡以藉由補償影響基板之離子來維持鞘層電壓。

【0086】 因此， S_1 經由第一電感元件 L_1 將第一電壓 V_1 瞬時連接至輸出 V_{out} 且接著斷開連接，且在一時間段之後， S_2 經由第一電感元件 L_1 將第二電壓（例如接地）連接至輸出 V_{out} 且接著斷開連接。第三電壓 V_3 經由第二電感元件 L_2 耦接至輸出 V_{out} 。在此實施中，第一電壓 V_1 可高於第三電壓 V_3 ，且第一電壓 V_1 至輸出 V_{out} 之瞬時連接及斷開連接造成輸出 V_{out} 之電壓沿著電壓波形之第一部分860增大至第一電壓位準 V_a ，且沿著波形之第二部分2062保持第一電壓位準 V_a 。第一電壓位準 V_a 可高於第一電壓 V_1 ，且第二電壓 V_2 （例如接地）可小於第一電壓位準 V_a 。第二電壓 V_2 之瞬時連接及接著斷開連接會造成輸出之電壓在第三部分2064處減小至低於第二電壓 V_2 （例如接地）的第二電壓位準 V_b 。

【0087】 如熟習此項技術者將瞭解，本發明之態樣可體現為系統、方法或電腦程式產品。因此，本發明之態樣可採用完全硬體實施例、完全軟體實施例（包括韌體、常駐軟體、微碼，等等）或組合軟體與硬體態樣之實施例的形式，該等實施例在本文中一般皆可稱作「電路」、「模組」或「系統」。此外，本發明之態樣可呈體現於一或多個電腦可讀取媒體中之電腦程式產品的形

式，該等一或多個電腦可讀取媒體具有體現於其上的電腦可讀取程式碼。

【0088】 如本文中所使用，「A、B或C中之至少一者」之敘述意欲意謂「A、B、C或A、B及C之任何組合」。提供所揭示實施例的先前描述以使任何所屬技術領域中具有知識者能夠製作或使用本揭示內容。所屬技術領域中具有知識者將顯而易見對此等實施例之各種修改，且在不背離本揭示內容之精神或範圍的情況下可將本文中定義之一般原理應用於其他實施例。因此，本揭示內容並不意欲限於本文中所展示之實施例，而應符合與本文中所揭示原理及新穎特徵一致的最廣泛範圍。

【符號說明】

【0089】

10:電漿處理腔室

13:箭頭

15:電漿

17:箭頭

20:RF激發源

25:第一電極

35:第二電極/電極總成

37:絕緣體

40:導電線圈

50:工件

60:電極總成

67:絕緣體

70:匹配及計量總成

- 80:匹配及計量總成
- 90:高電壓電源供應器
- 100:計量總成
- 200:偏壓供應器
- 210:偏壓供應器
- 220:DC電源供應器單元
- 230:RF激發源
- 240:纜線
- 245:纜線
- 250:通信纜線
- 260:纜線
- 770:共同節點
- 972:離子能量之較寬散佈
- 1074:離子能量之較寬散佈
- 1216:控制器
- 1250:使用者介面組件
- 1252:同步模組
- 1254:功率控制模組
- 1300:區塊
- 1302:區塊
- 1304:區塊
- 1306:區塊
- 1420:鞘層電壓範圍
- 1422:鞘層電壓範圍

1812:顯示器部分
1820:非揮發性記憶體
1822:匯流排
1824:隨機存取記憶體
1826:處理部分
1827:現場可程式閘陣列
1828:收發器組件
1830:輸入組件
1832:輸出部分
1902:偏壓供應器
1970:共同節點
2060:第一部分
2062:第二部分
2064:第三部分
2066:第四部分
2402:偏壓供應器
2404:開關控制器
2460:控制器
2470:監測電路
2473:腔室分析組件
2474:控制電路
t1:時間
t2:時間
t3:時間

S1:第一開關

S2:第二開關

V1:第一電壓

V2:第二電壓

V3:第三電壓

【發明申請專利範圍】

【請求項1】一種用於電漿處理之方法，該方法包含：

在具有第一工作週期的第一處理步驟期間，藉由激發源將經脈衝功率施加至電漿處理腔室；

在該第一處理步驟期間，將不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生第一電漿鞘層電壓；

在具有第二工作週期的第二處理步驟期間，藉由該激發源將經脈衝功率施加至該電漿處理腔室，其中該第二處理步驟在該第一處理步驟之後；以及

在該第二處理步驟期間將一不同的不對稱週期性電壓波形施加至該基板支撐件以在該基板與該電漿之間產生一不同的電漿鞘層電壓，

其中該第一工作週期長於該第二工作週期。

【請求項2】如請求項1所述之方法，其中在該第二處理步驟期間之鞘層電壓之量值小於在該第一處理步驟期間之鞘層電壓之量值。

【請求項3】如請求項1所述之方法，其中在該第二處理步驟期間之經脈衝功率的電壓小於在該第一處理步驟期間之經脈衝功率的電壓。

【請求項4】如請求項1所述之方法，其中在該第一處理步驟和該第二處理步驟的其中一者或二者的期間產生不同的電漿鞘層電壓包含產生鞘層電壓之範圍。

【請求項5】如請求項4所述之方法，其中產生鞘層電壓之範圍包含將大於衝擊該基板的表面之離子的離子電流或小於衝擊該基板的表面之離子的離子電流的其中至少一者之電流提供至該基板支撐件。

【請求項6】一種電漿處理系統，該電漿處理系統包含：

一偏壓供應器，其經組態以將一不對稱週期性電壓波形施加至基板支撐件且修改該不對稱週期性電壓波形以修改電漿處理腔室內的電漿與基板之間的電

漿鞘層電壓；以及

至少一個控制器，其經組態以：

在激發源正在產生具有第一工作週期的經脈衝功率的時候，在第一處理步驟期間使該偏壓供應器與該激發源同步以產生電漿鞘層電壓；

在該激發源正在產生具有第二工作週期的經脈衝功率的時候，在第二處理步驟期間使該偏壓供應器與該激發源同步，並且施加該不對稱週期性電壓波形，藉以在該第二處理步驟期間產生具有不同量值的電漿鞘層電壓；以及

控制該激發源，使得該第一工作週期長於該第二工作週期。

【請求項7】如請求項6所述之電漿處理系統，其中該至少一個控制器經組態以：

控制該偏壓供應器，使得在該第二處理步驟期間之電漿鞘層電壓之量值小於在該第一處理步驟期間之電漿鞘層電壓之量值。

【請求項8】如請求項6所述之電漿處理系統，其中該至少一個控制器經組態以控制該偏壓供應器，藉以在該第一處理步驟和該第二處理步驟的其中一者或二者的期間產生電漿鞘層電壓之範圍。

【請求項9】如請求項8所述之電漿處理系統，其中該至少一個控制器經組態以控制該偏壓供應器，藉以將大於衝擊該基板的表面之離子的離子電流或小於衝擊該基板的表面之離子的離子電流的其中至少一者之電流提供至該基板支撐件。

【請求項10】如請求項6所述之電漿處理系統，其中該至少一個控制器包括處理器或現場可程式閘陣列中之至少一者，且其中該至少一個控制器包括具有儲存的指令之非暫時性電腦可讀取媒體，所述指令用於供該處理器執行或用於組態該現場可程式閘陣列，藉以控制該偏壓供應器。

【請求項11】一種具有儲存的指令之非暫時性電腦可讀取媒體，所述指令

用於供處理器執行或用於組態現場可程式陣列，以執行電漿處理，所述指令包括用以進行以下操作之指令：

在具有第一工作週期的第一處理步驟期間，藉由激發源將經脈衝功率施加至電漿處理腔室；

在該第一處理步驟期間，將不對稱週期性電壓波形施加至基板支撐件以在基板與電漿之間產生第一電漿鞘層電壓；

在具有第二工作週期的第二處理步驟期間，藉由該激發源將經脈衝功率施加至該電漿處理腔室，其中該第二處理步驟在該第一處理步驟之後；以及

在該第二處理步驟期間將一不同的不對稱週期性電壓波形施加至該基板支撐件以在該基板與該電漿之間產生一不同的電漿鞘層電壓，

其中該第一工作週期長於該第二工作週期。

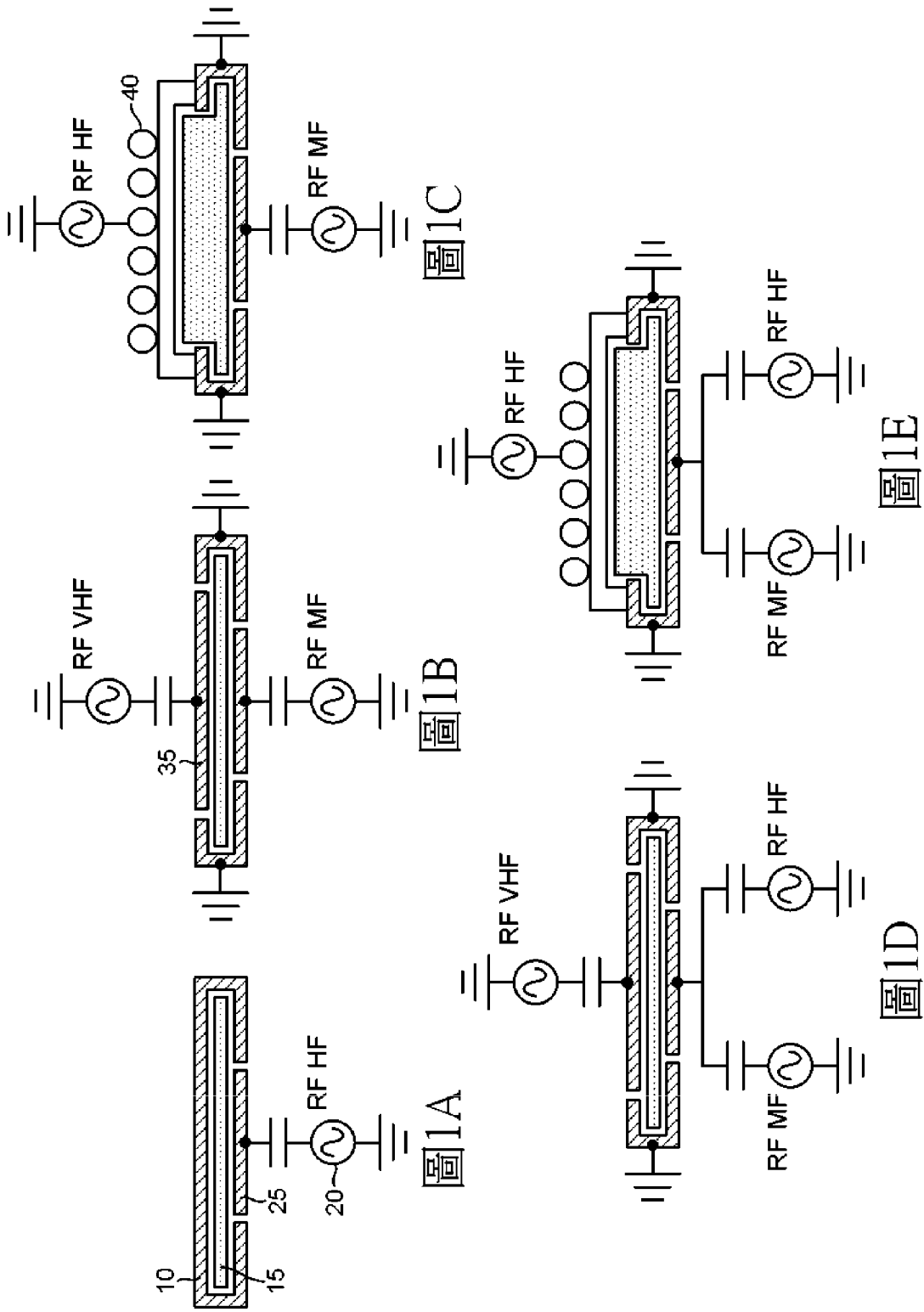
【請求項12】如請求項11所述之非暫時性電腦可讀取媒體，其中在該第二處理步驟期間之鞘層電壓之量值小於在該第一處理步驟期間之鞘層電壓之量值。

【請求項13】如請求項11所述之非暫時性電腦可讀取媒體，其中在該第二處理步驟期間之經脈衝功率的電壓小於在該第一處理步驟期間之經脈衝功率的電壓。

【請求項14】如請求項11所述之非暫時性電腦可讀取媒體，其中在該第一處理步驟和該第二處理步驟的其中一者或二者的期間產生不同的電漿鞘層電壓包含產生鞘層電壓之範圍。

【請求項15】如請求項14所述之非暫時性電腦可讀取媒體，其中產生鞘層電壓之範圍包含將大於衝擊該基板的表面之離子的離子電流或小於衝擊該基板的表面之離子的離子電流的其中至少一者之電流提供至該基板支撐件。

【發明圖式】



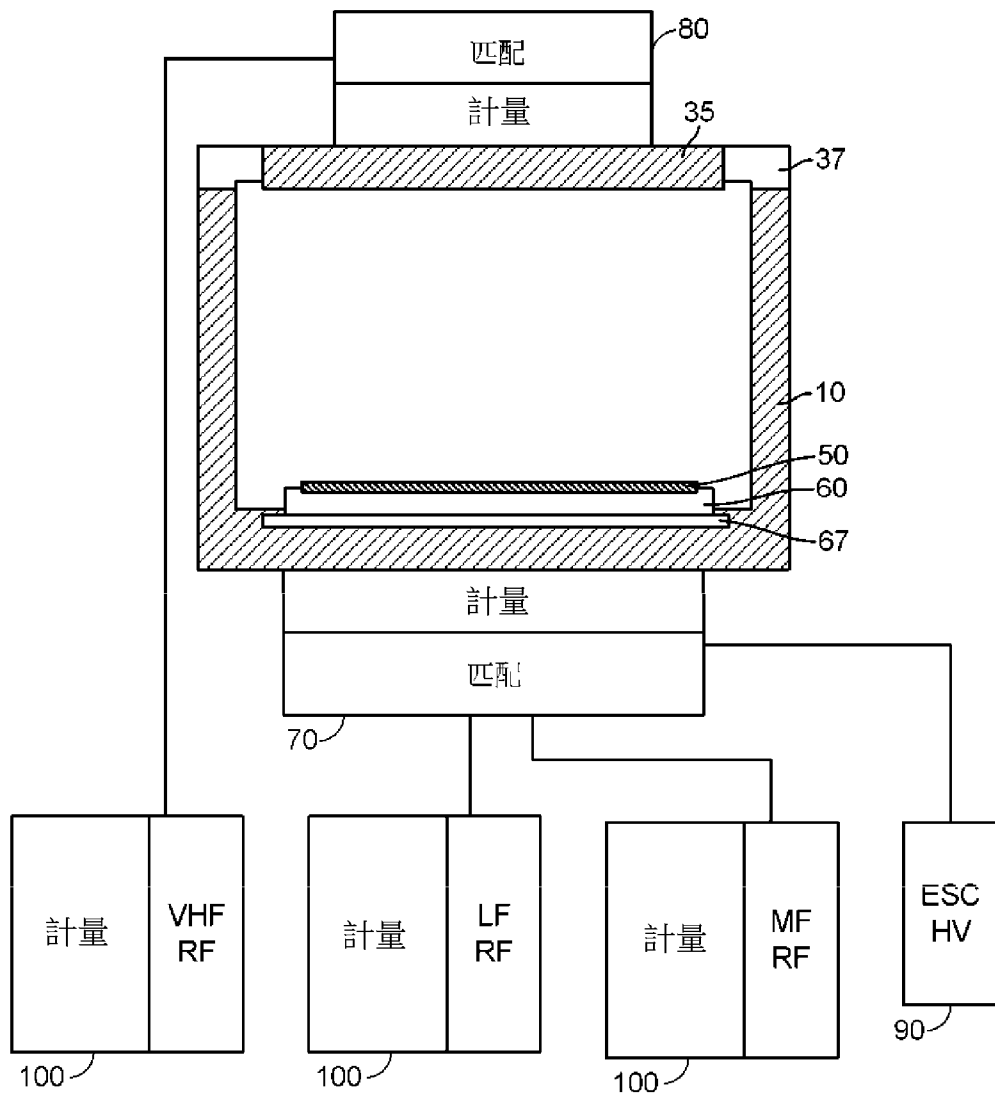
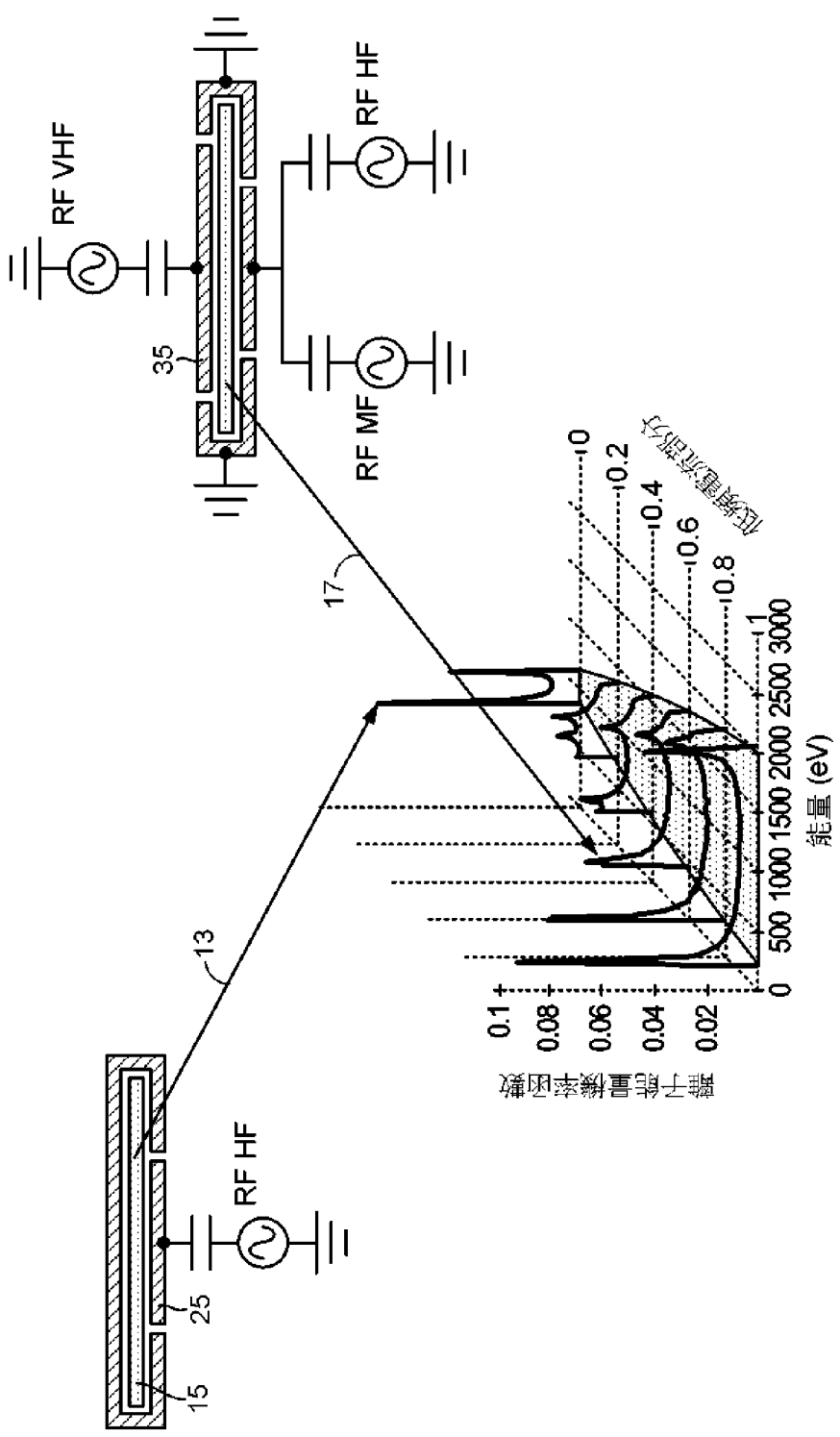


圖2



IEPF經計算為針對2 MHz/13 MHz 10^{10} cm^{-3} , -1000 V_b 氬氣放電之混頻之函數

圖3

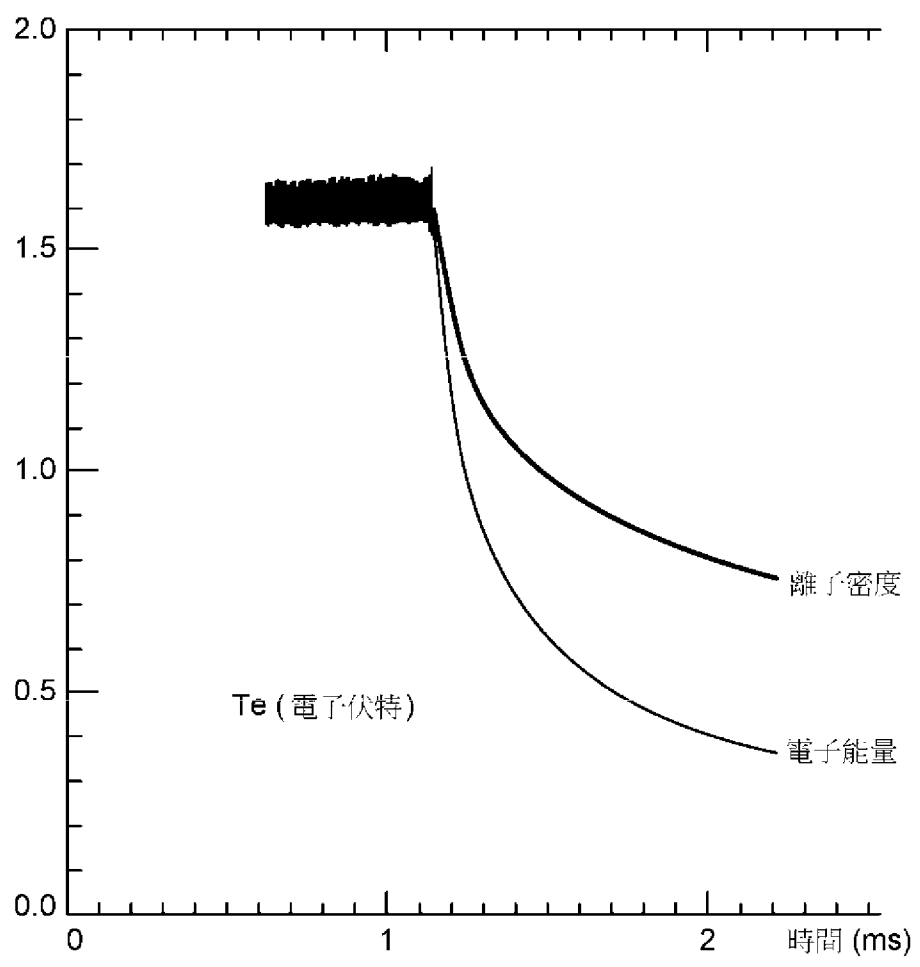


圖4

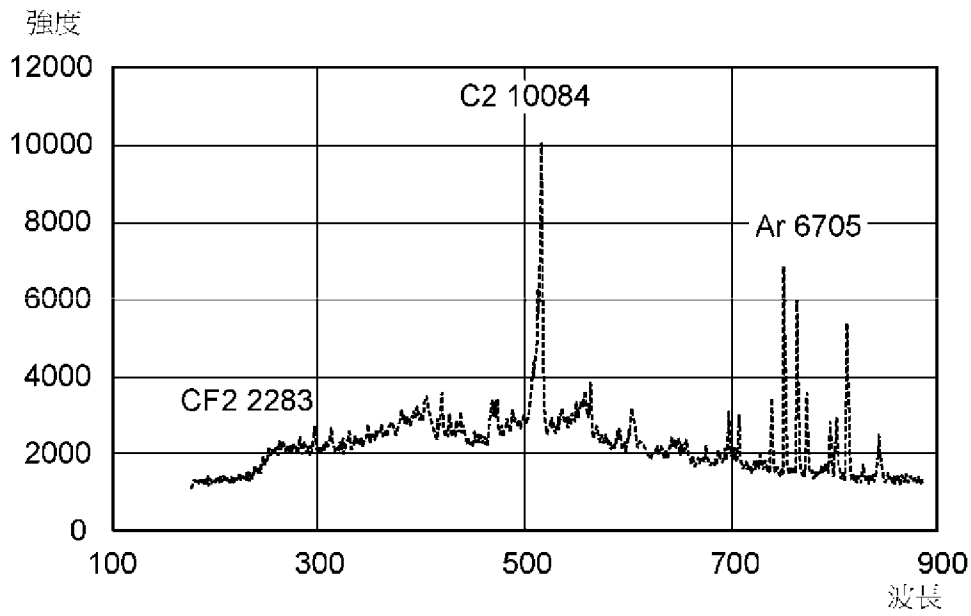


圖5A

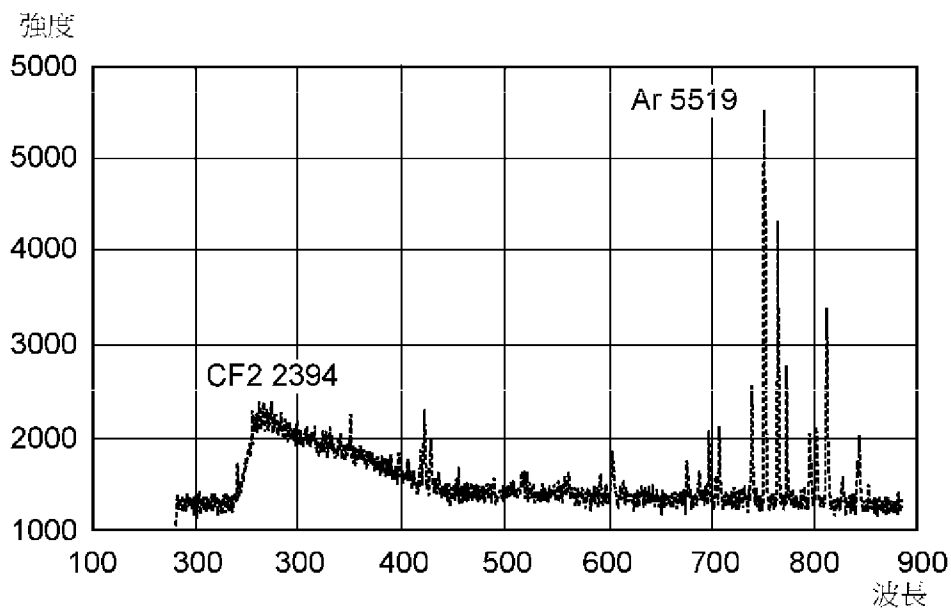


圖5B

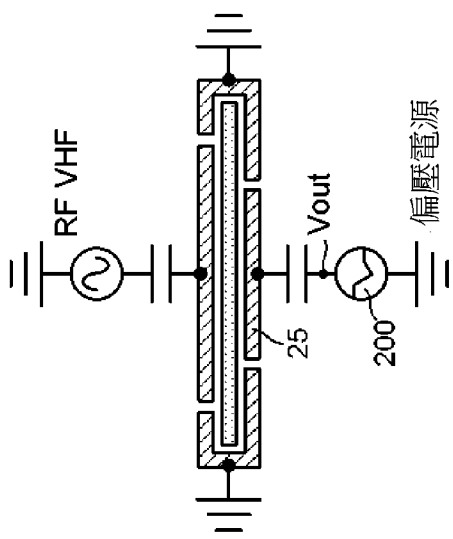


圖6A

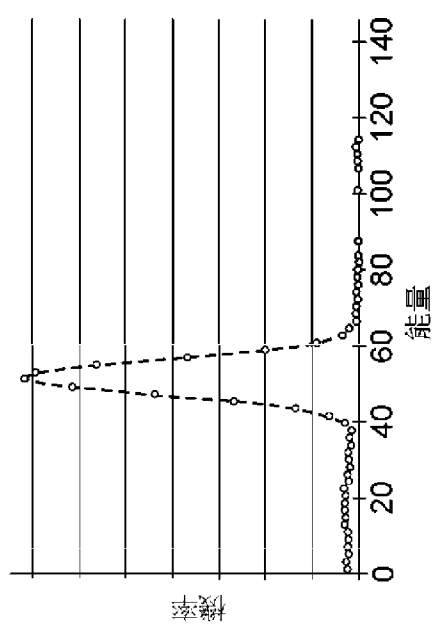


圖6B

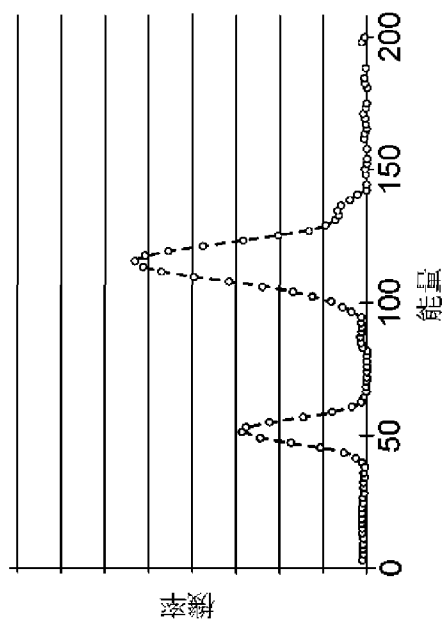
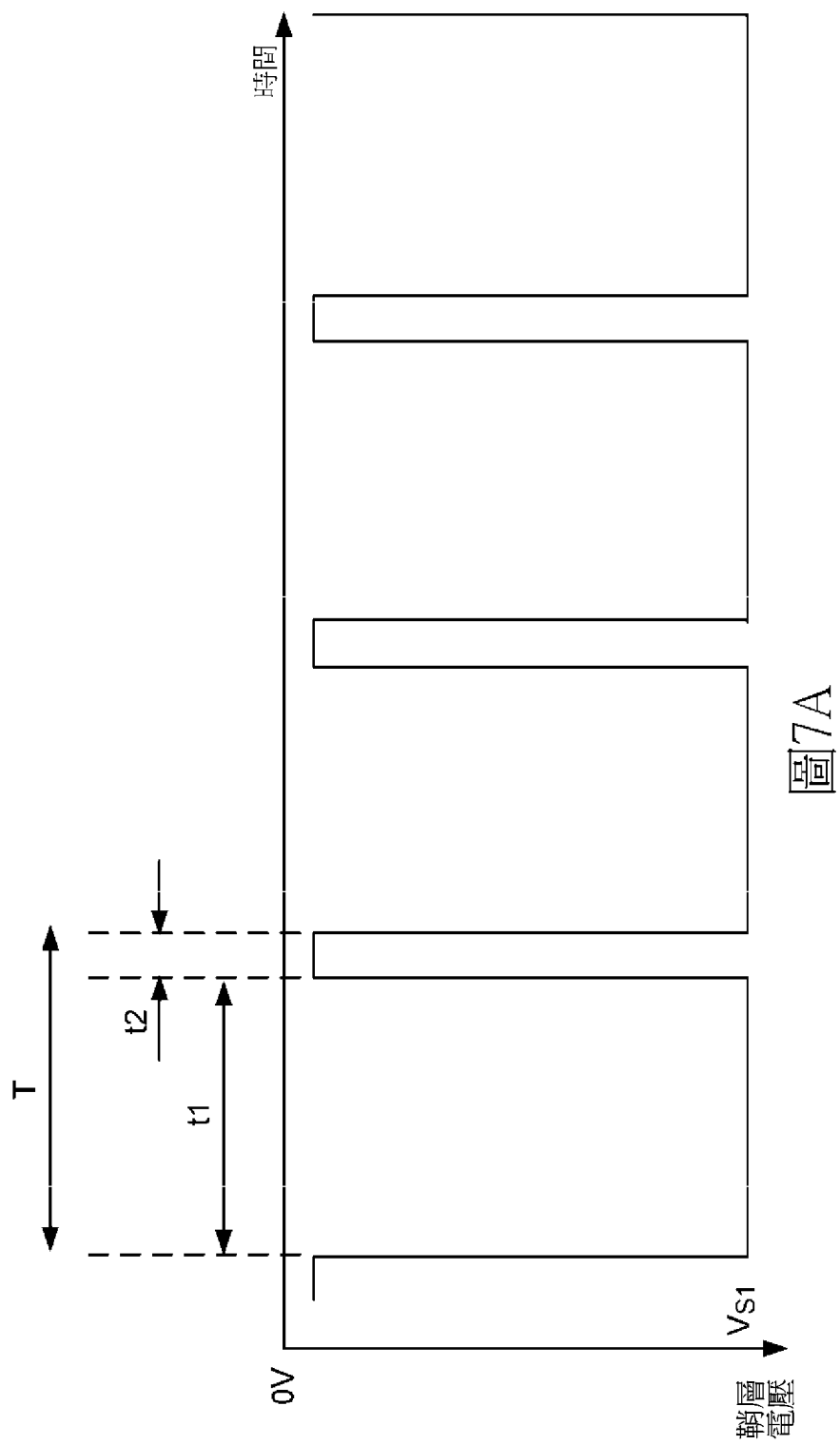


圖6C



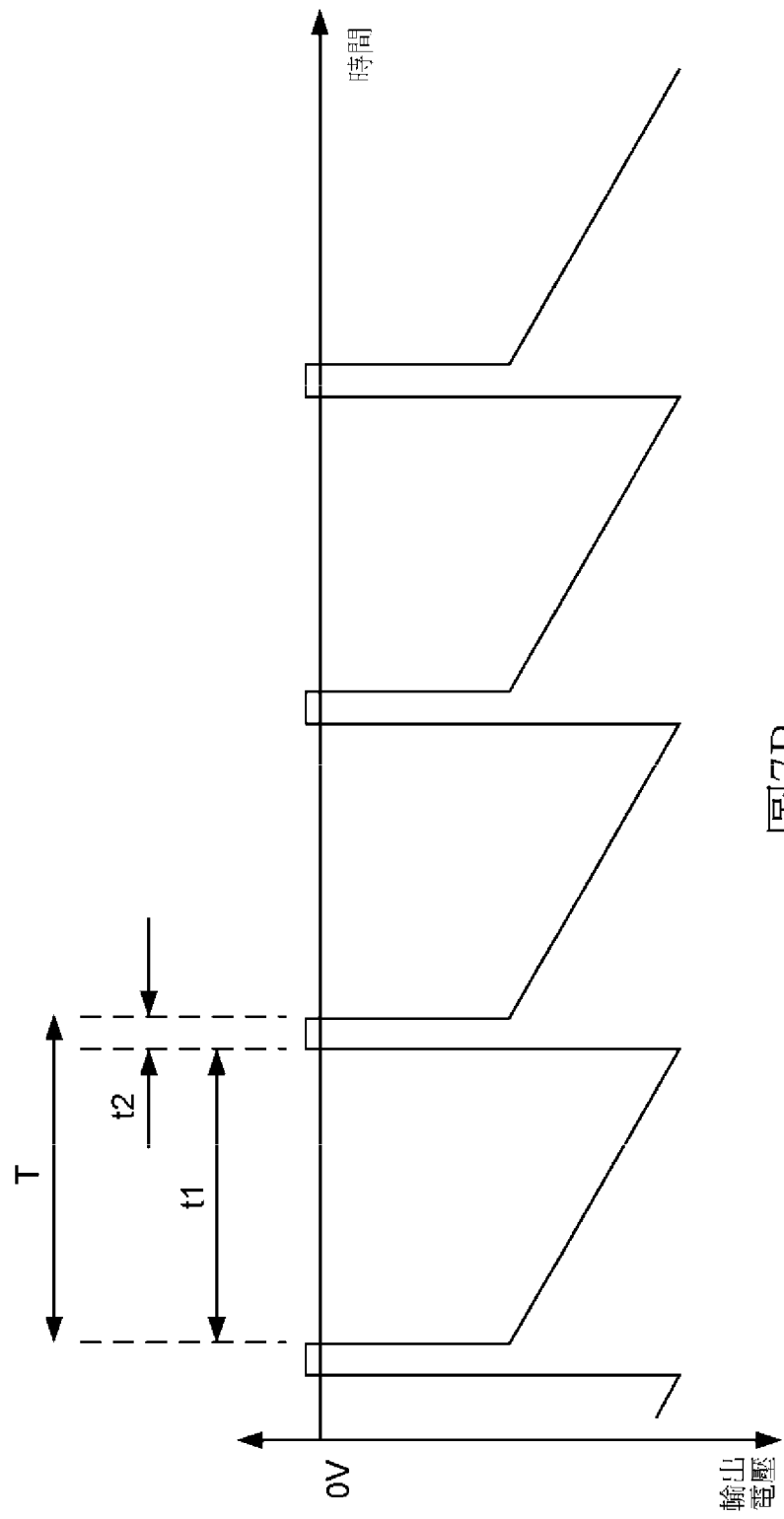


圖7B

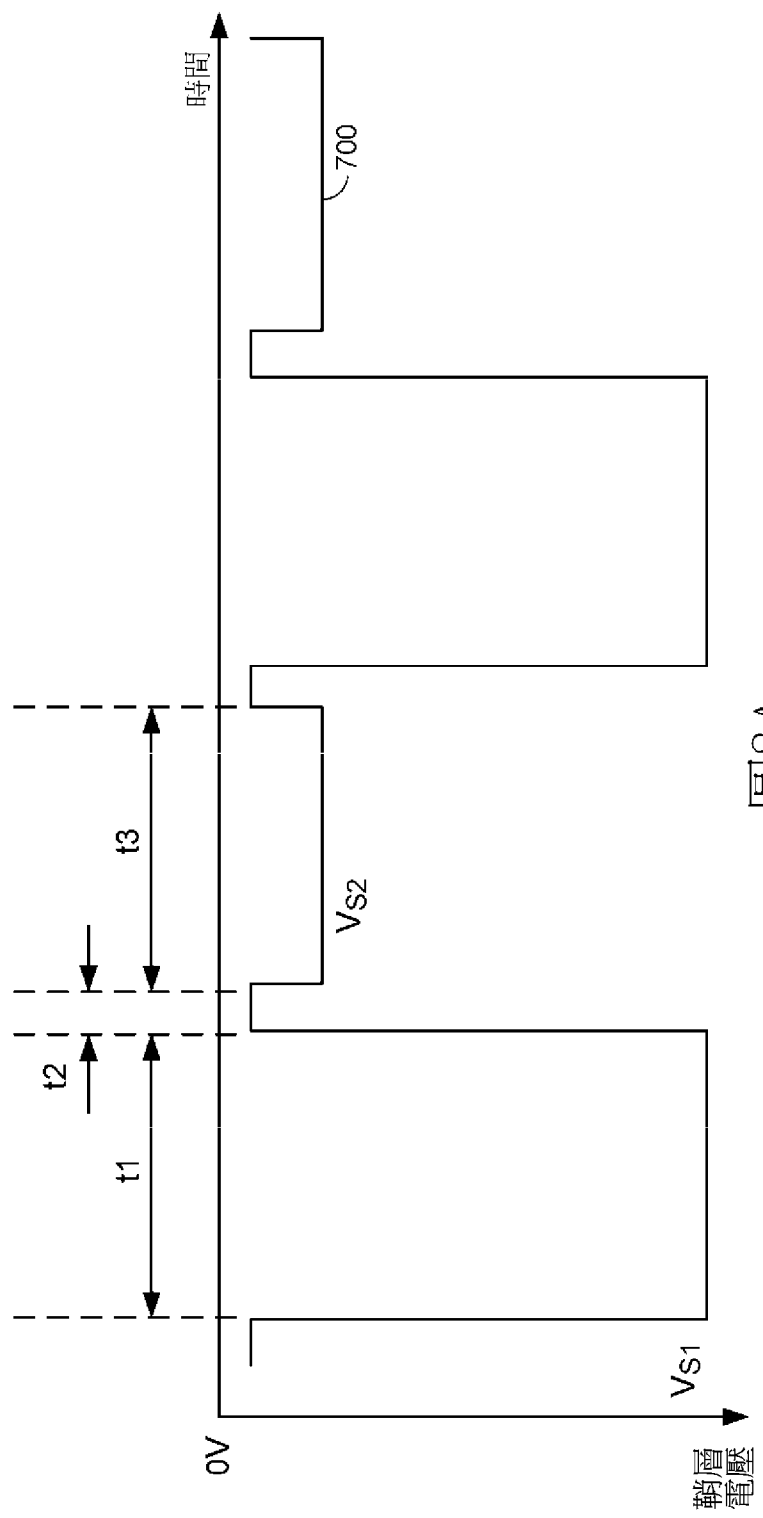


圖 8A

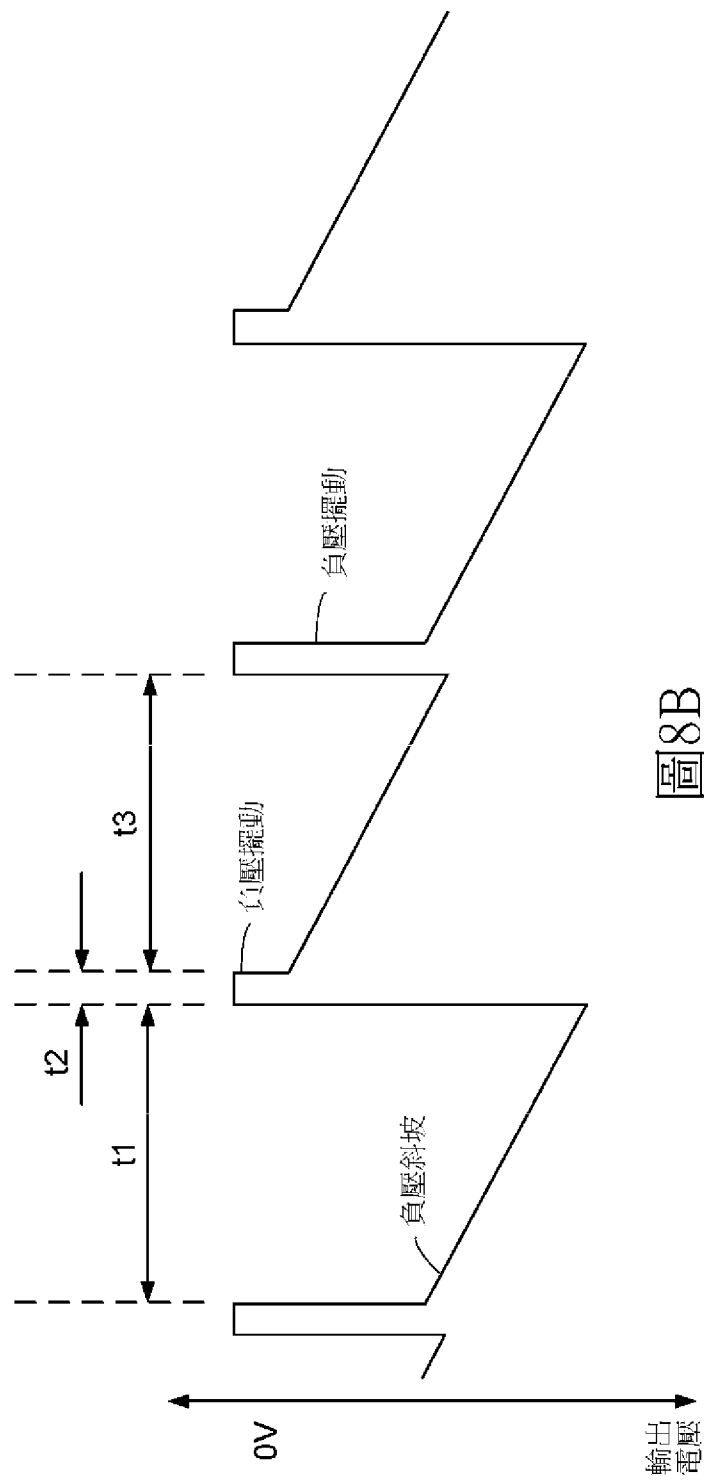


圖8B

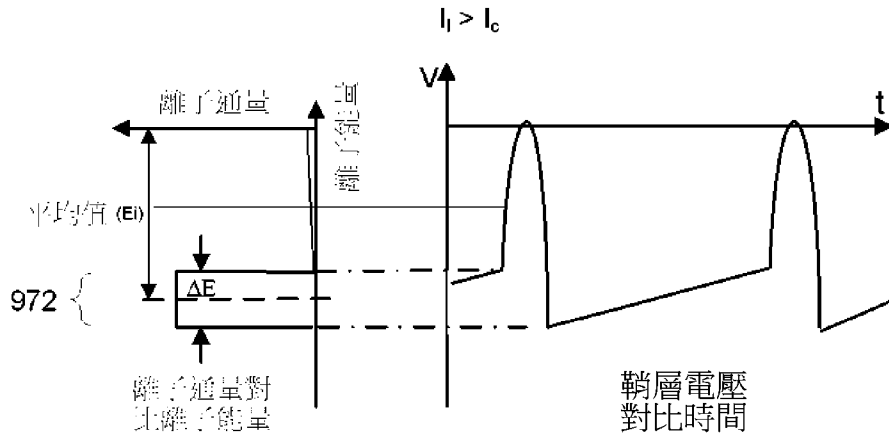


圖9A

當離子電流補償不足時的輸出電壓

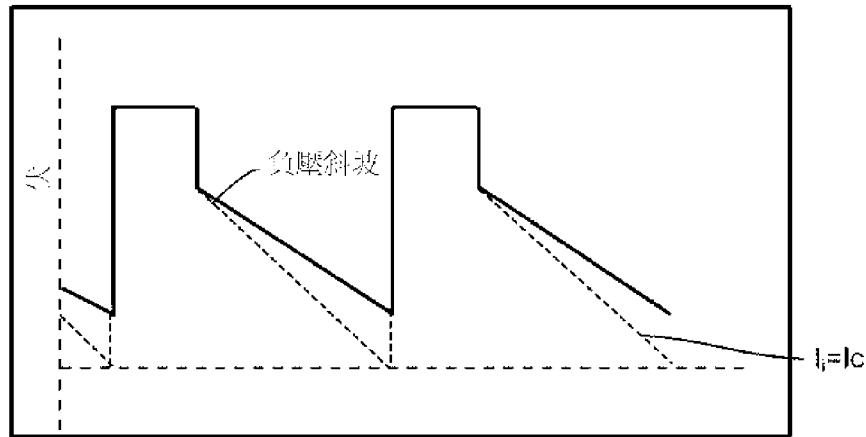


圖9B

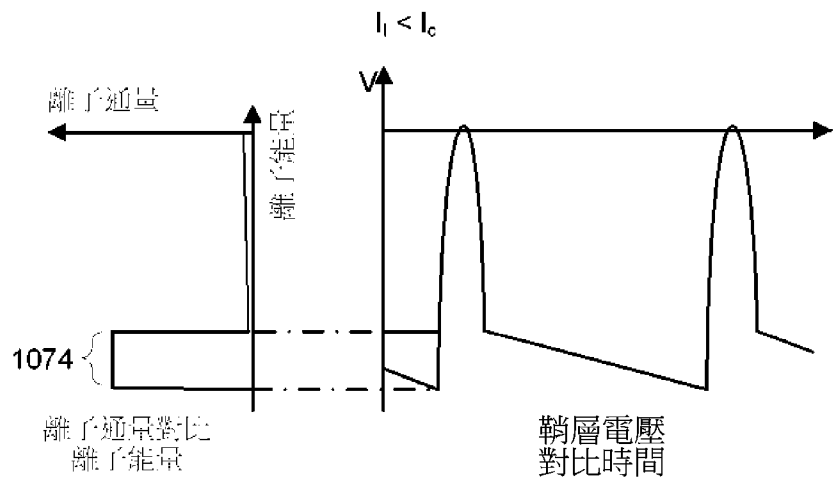


圖10A

當離子電流補償過度時的輸出電壓

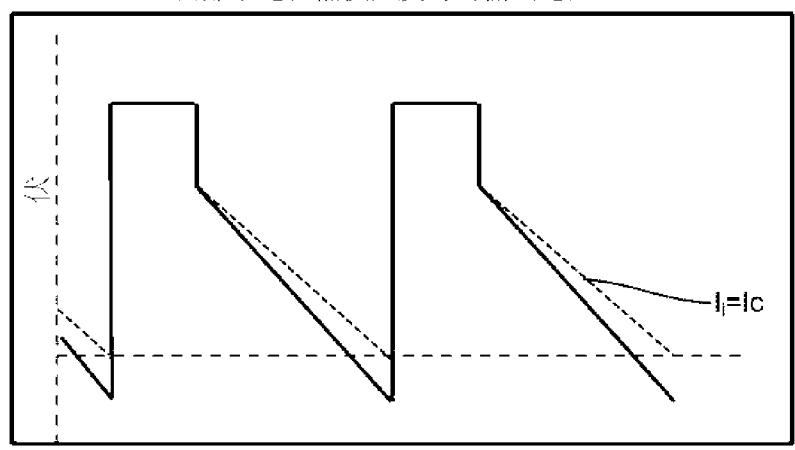


圖10B

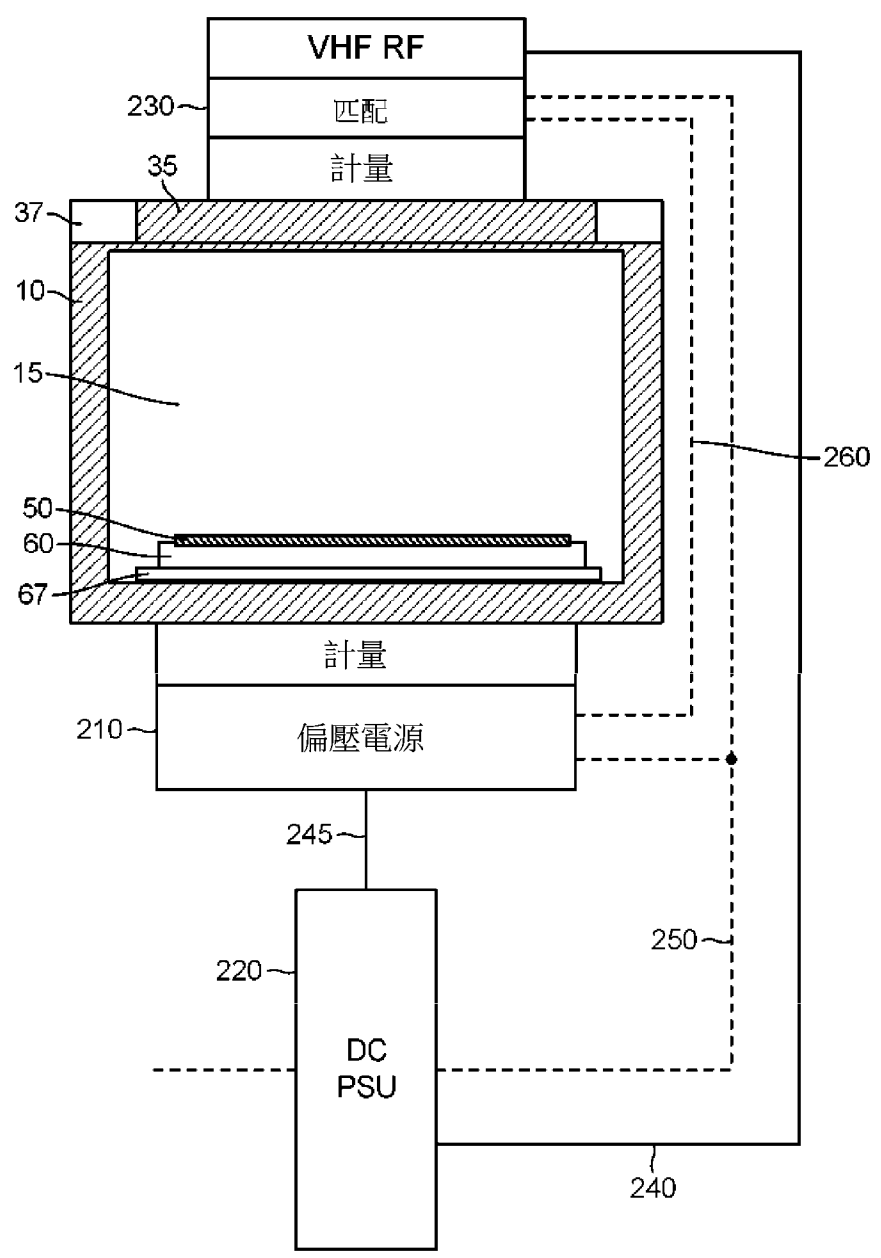


圖11

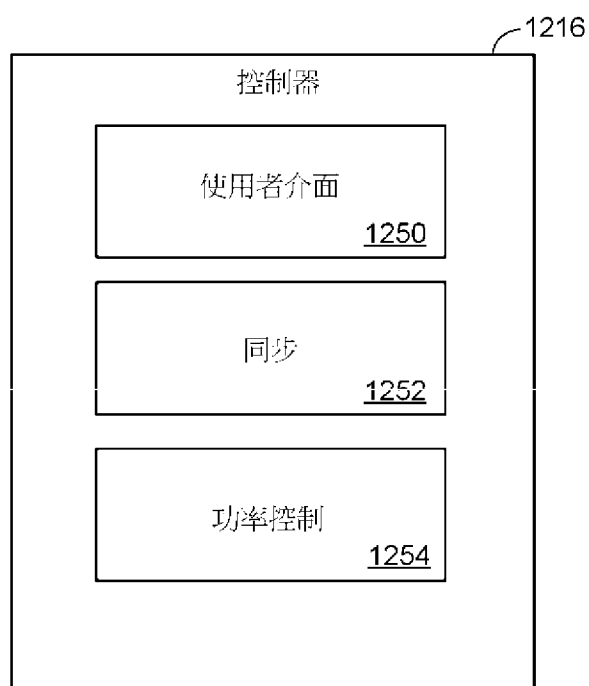


圖12

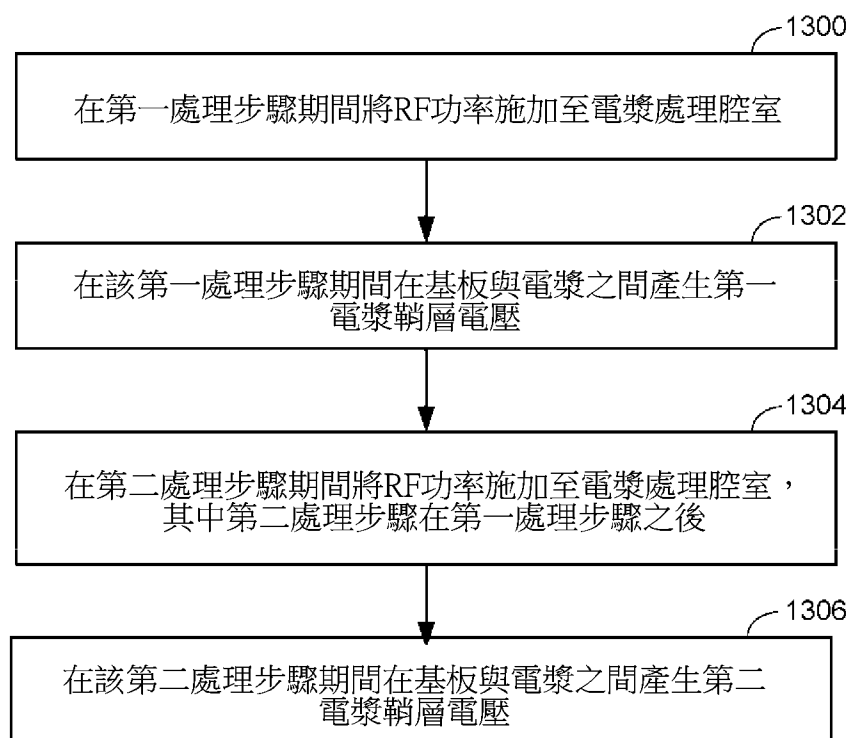


圖13

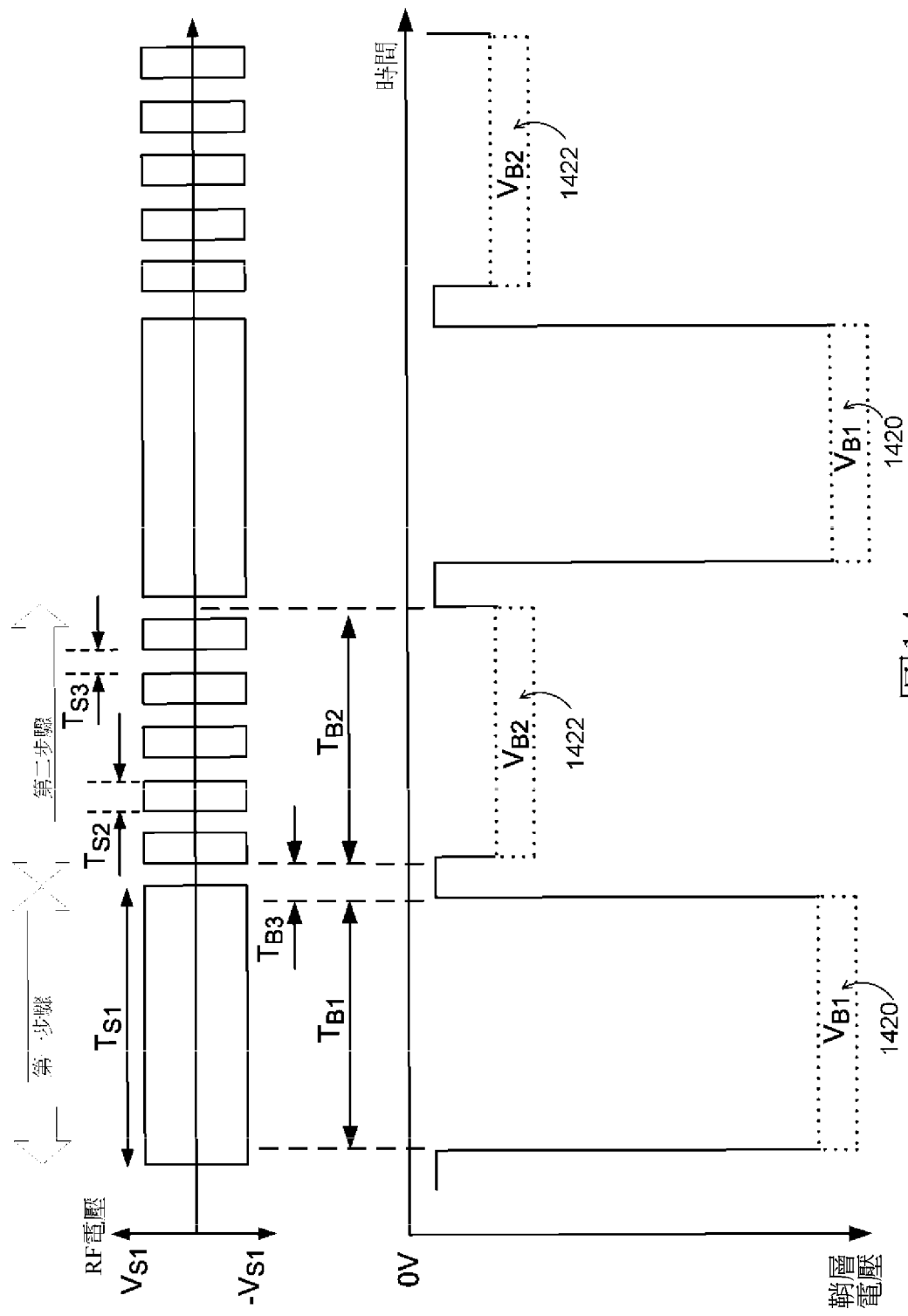


圖14

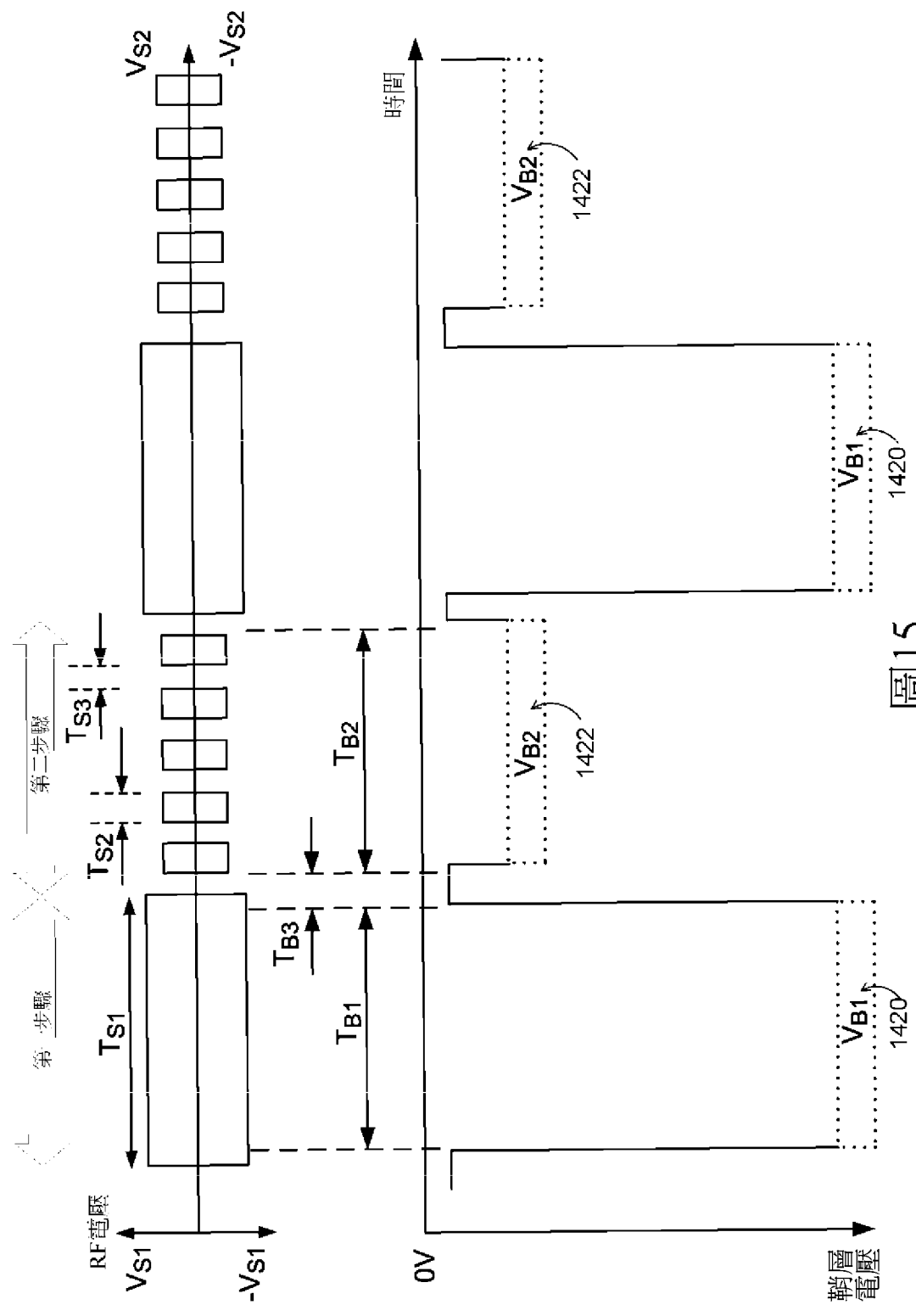


圖15

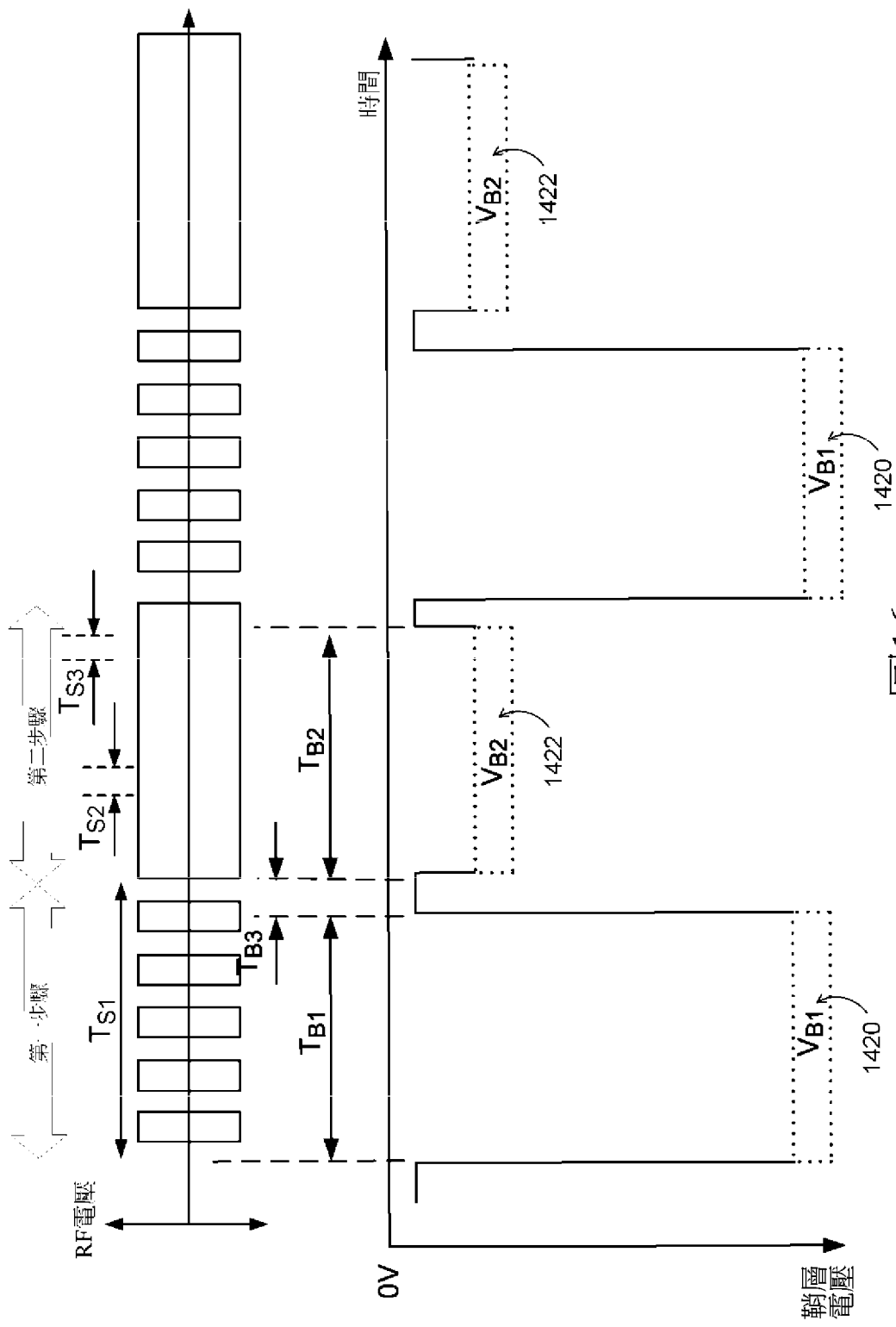


圖16

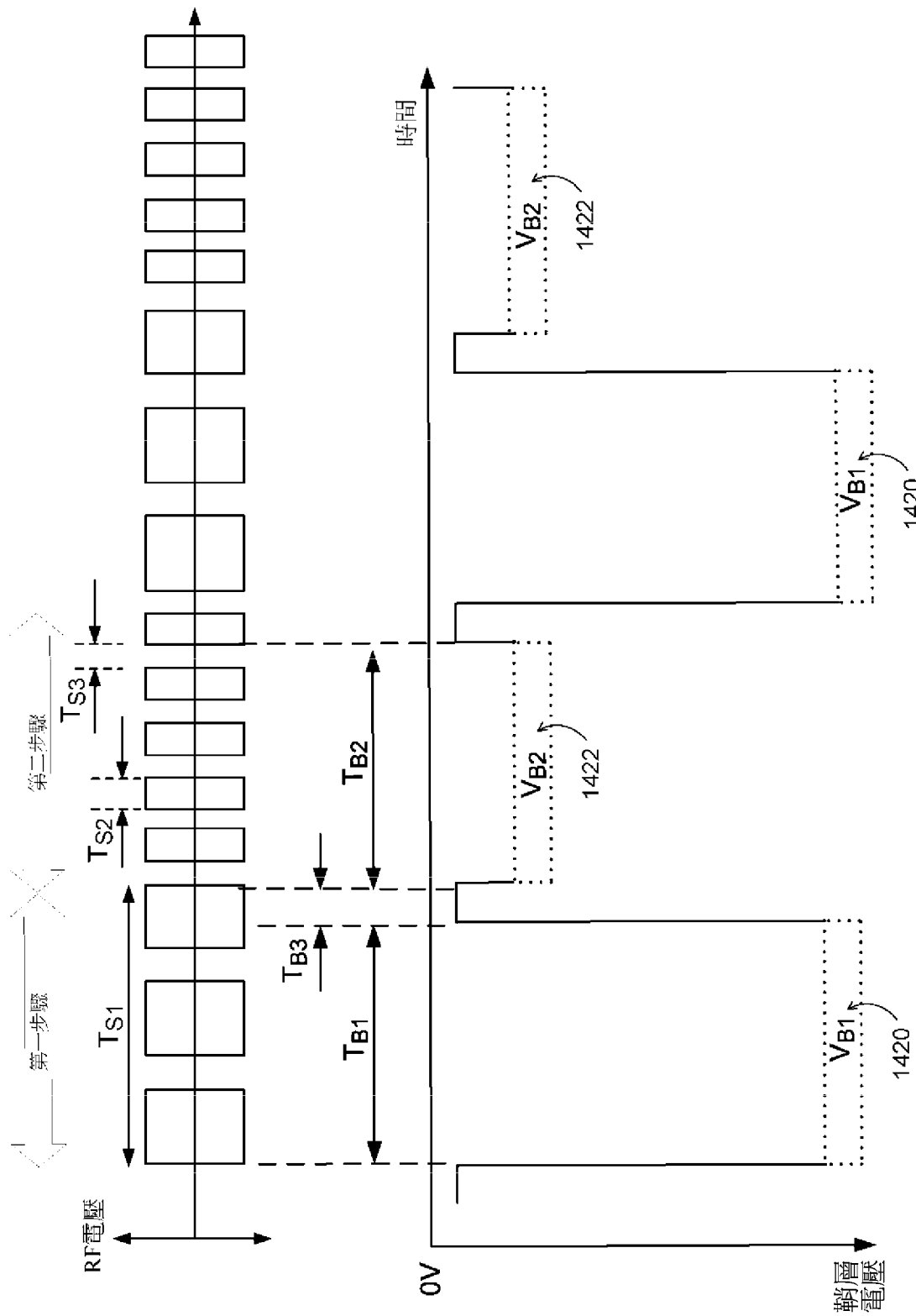


圖17

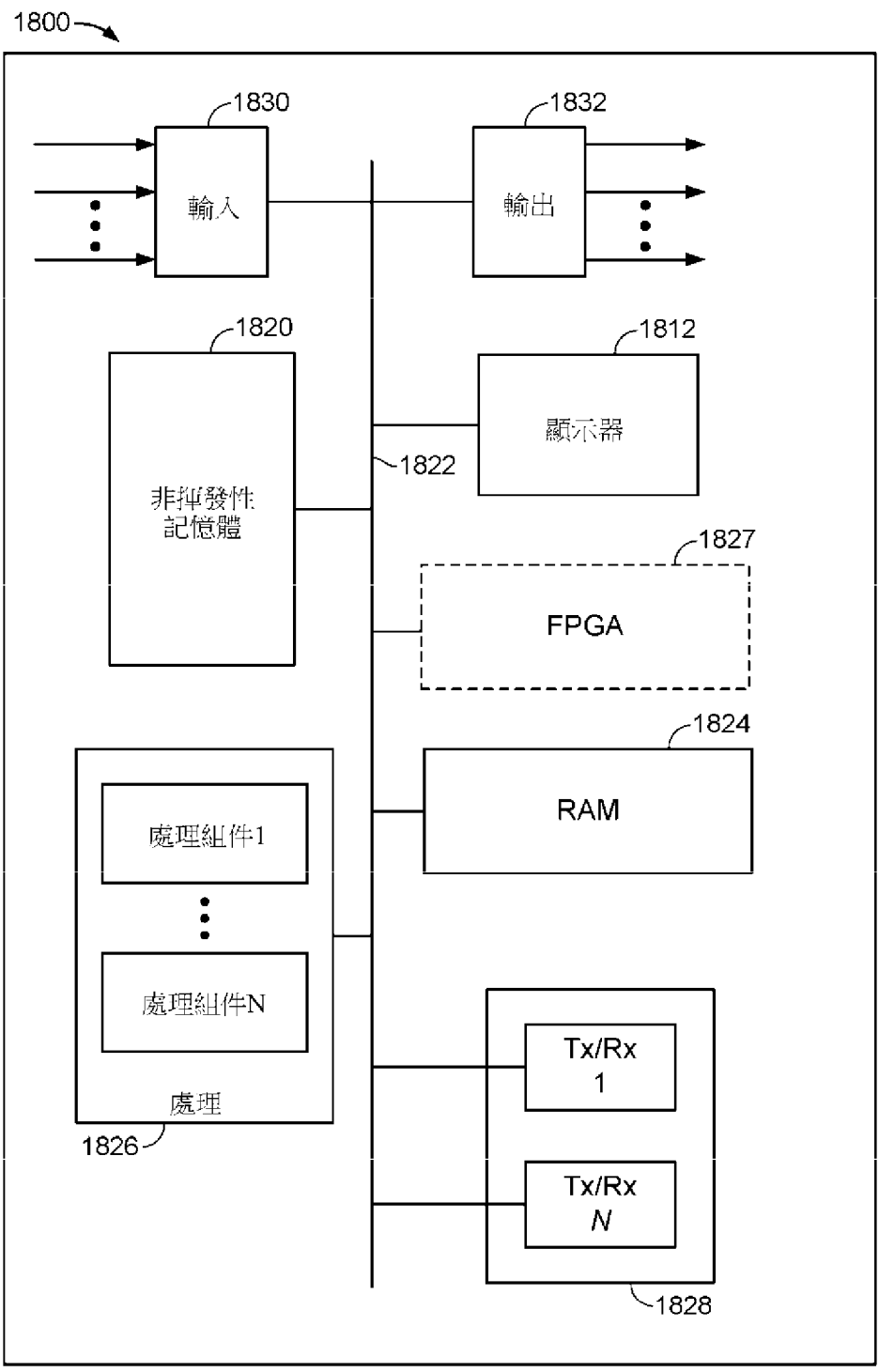


圖18

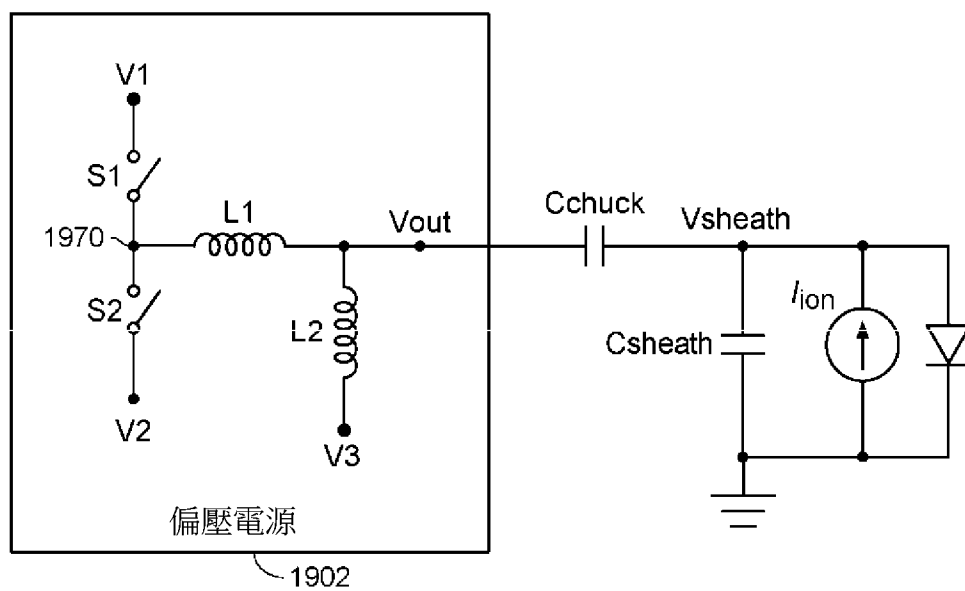


圖19

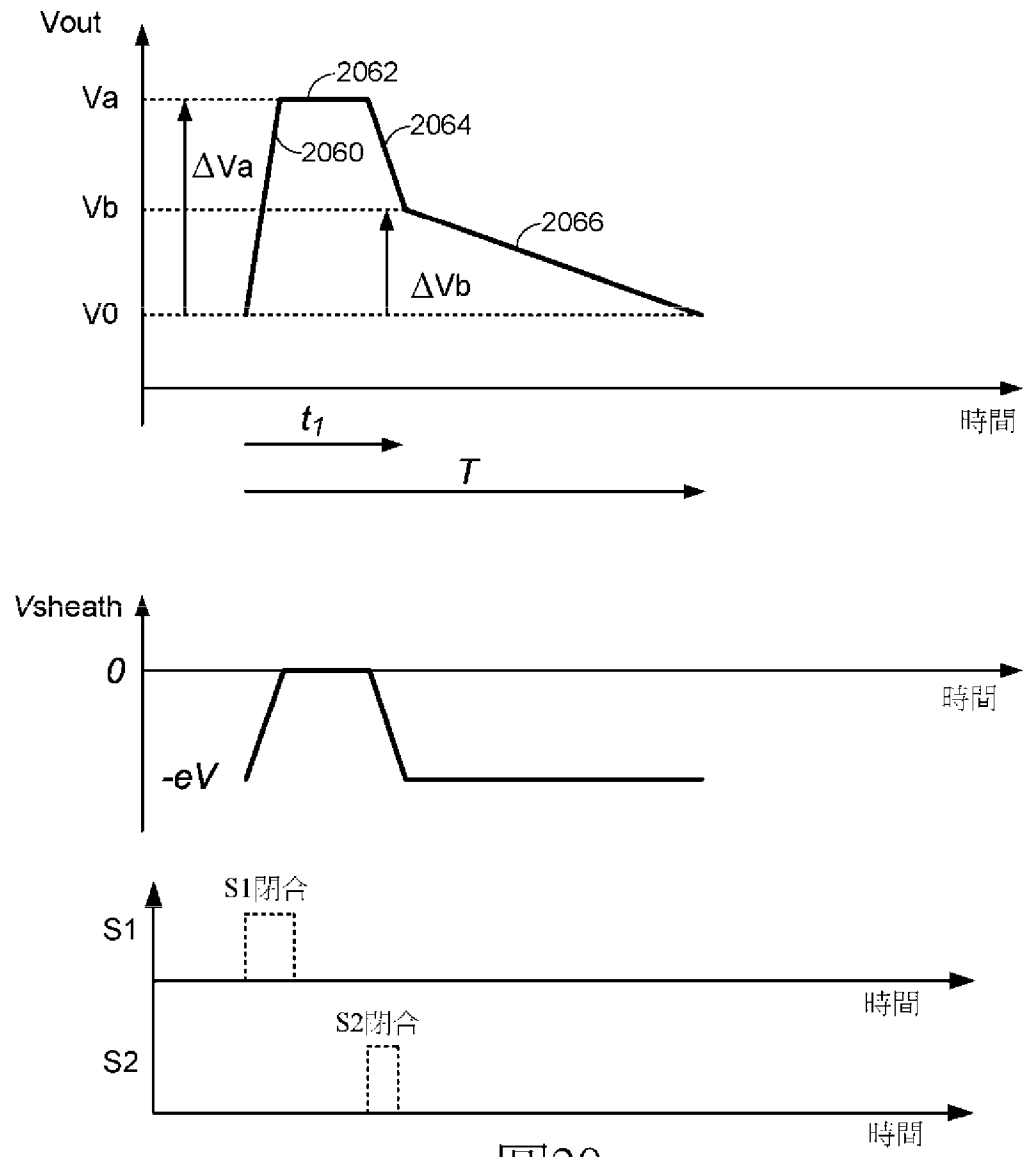


圖20

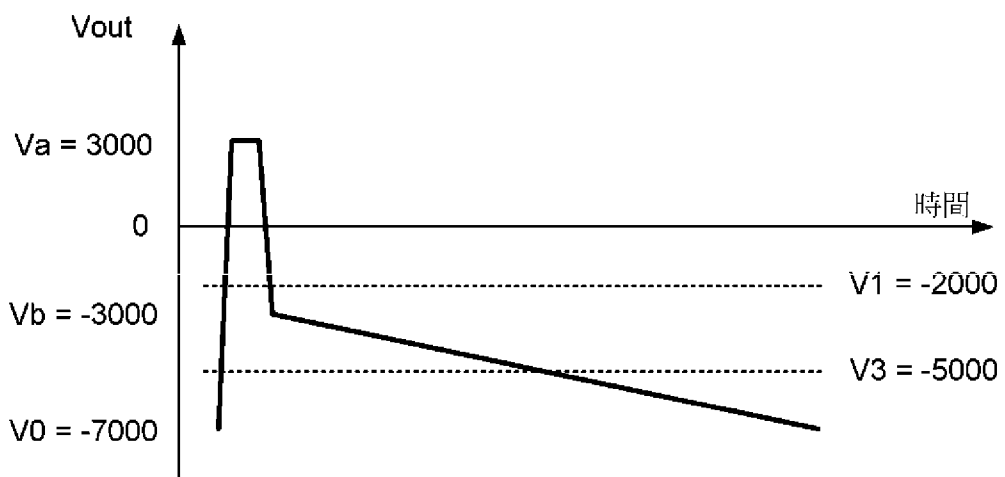


圖21

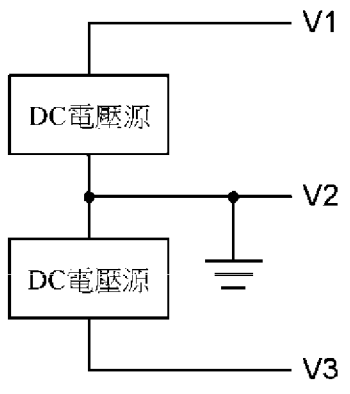


圖22A

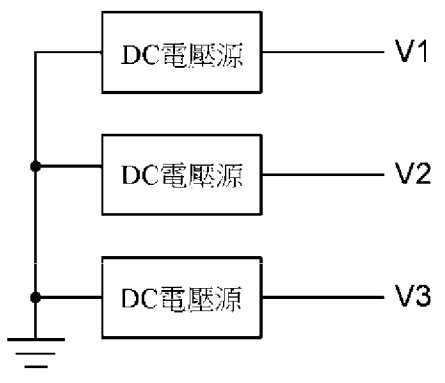


圖23A

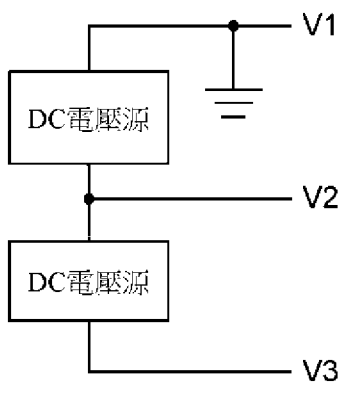


圖22B

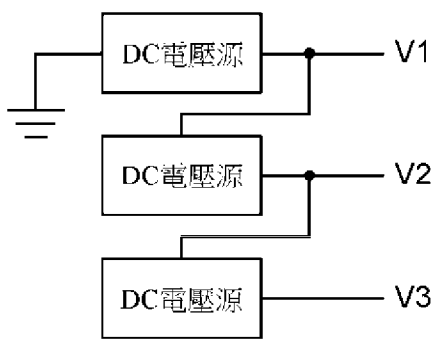


圖23B

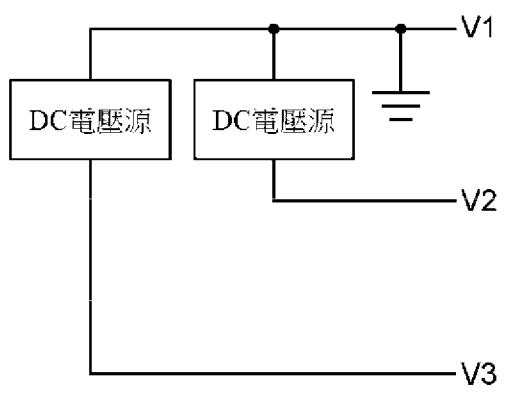


圖22C

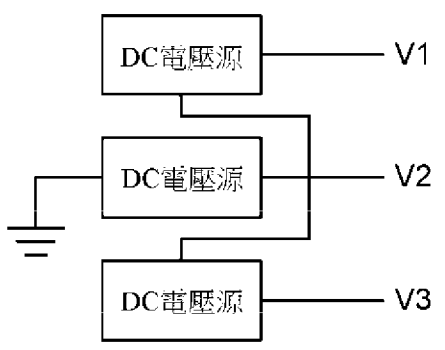


圖23C

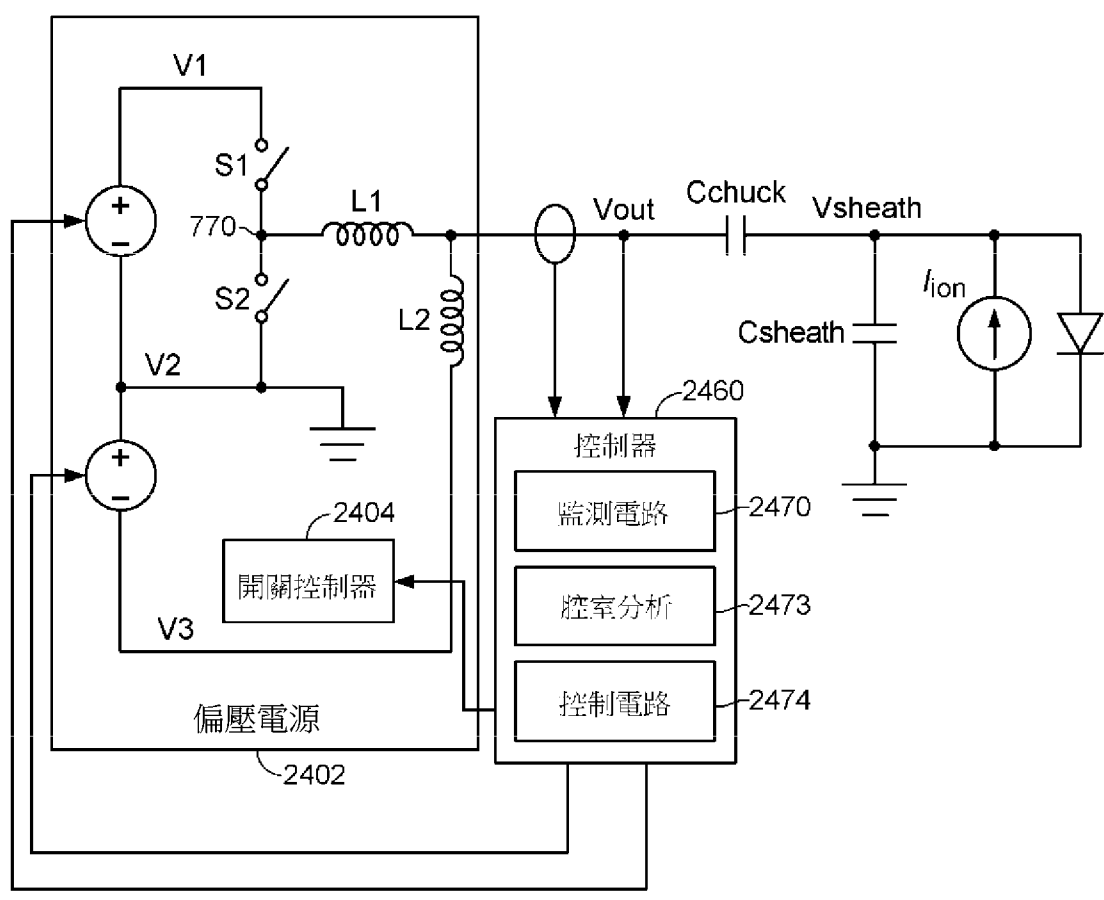


圖24