

公告本

申請日期	90.5.23
案 號	9111-451
類 別	H01L 25/05 C 25 D 5/18

A4
C4

492078

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	克服銅晶種層中之不規則性及調整特徵結構大小與深寬比的方法及設備
	英 文	METHOD AND APPARATUS TO OVERCOME ANOMALIES IN COPPER SEED LAYERS AND TO TUNE FOR FEATURE SIZE AND ASPECT RATIO
二、發明 創作人	姓 名	1.彼得海伊 2.關邦善里歐
	國 籍	1.德國 2.美國
	住、居所	1.美國加州日光山谷羅畢亞大道 1087 號 2.美國俄勒岡州波特蘭西北巴索庭院 5355 號
三、申請人	姓 名 (名稱)	美商·應用材料股份有限公司
	國 籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道 3050 號
	代 表 人 姓 名	瓊西 J. 史維尼

第 1 頁

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☒有 ☐無主張優先權

本案已向美國申請專利；申請日：2000 年 5 月 23 日 案號：60/206,500 號

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

發明領域：

本發明係關於電化學沉積或電鍍一金屬於一基材上。更特定地，本發明係關於一種電化學沉積一金屬於一基材上的高深寬比結構內的方法。

發明背景：

次四分之一微米，多層金屬是下一代超大型積體電路(ULSI)的主要關鍵技術之一。此技術的核心之多層內連線需要一深寬比被形成之內連線特徵結構(feature)，包括接點，介電孔(via)，接線及其它特徵結構，的平坦化。這些內連線特徵結構之可靠的形成對於 ULSI 的成功及對於提高在每一基材及晶粒上的電路密度與品質之持續的努力是非常重要的。

當電路密度提高時，介電孔，接點及其它特徵結構，以及介於它們之間的介電物質的寬度會降低至小於 250 奈米，而介電層的厚度則維持大致固定，其結果為該等特徵結構的高寬比，即高度除以寬度，會提高。許多傳統的積處理，如物理氣相沉積(PVD)及化學氣相沉積(CVD)，在填充深寬比大於 4:1，特別是大於 10:1，的結構時有困難。因此，目前有許多的努力是有關於無氣隙，具有高的深寬比，即特徵高度與特徵結構寬度的比為 4:1 或更高者，之奈米大小的特徵結構的形成。此外，當特徵寬度降低，裝置電流保持一定或提高時，這會導致在特徵結構中之電流密度提高的結果。

五、發明說明()

目前，銅及其合金變成次四分之一微米內連線技術之選用金屬，因為跟鋁比較起來銅具有較低的電阻值(鋁為 $3.1\Omega\text{ cm}$ ，銅為 $1.7\Omega\text{ cm}$)，及一較高的電流載負能力及高很多之電遷移抵抗性。這些特徵對於支援於高層級的集積度所遭遇的高電流密度及增加裝置速度而言是很重要的。銅亦具有良好的導熱性且可在極高純度下被獲得。

雖然在半導體元件製造上有選用銅的欲望，但將銅沉積於非常高的深寬比特徵結構內，如 4:1 或具有 0.35 微米(或更小)寬的介電孔，之製造方法的選擇則相當有限。這些處理上的限制的結果為，先前被限制在電路板上的接線的製造上之電鍍最近剛被用來填充在半導體裝置上的介電孔及接點。

電鍍處理藉由施加一外部電流使得在一化學溶液中的金屬離子發生化學還原反應而沉積一材質於一導電表面上。然而，電鍍處理需要一導電表面，如在電鍍之前一導電性的阻障層被沉積於一基材表面上。該導電性阻障層可藉由物理氣相沉積或化學氣相沉積技術來加以沉積。此外，此阻障層材質，如鈦，鈮及其氮化物，通常無法提供沉積所需之足夠的導電性表面且一"晶種"層被沉積用以提供一電鍍層之適當的核心。

電鍍處理典型地需要該導電的核心，或晶種，層很薄且被保形地沉積於該基材上用以在該基材上提供一表面以適當底啟動該電鍍處理。該晶種層典型地包含一導電金屬，如銅，且係藉由物理氣相沉積(PVD)或化學氣相沉積

五、發明說明()

技術(CVD)而被沉積於該基材上。晶種層的保迎沉積可得到良好的基材電鍍結果。然而，當特徵結構的大小變小時，沉積保形的晶種層的能力即變差。

例如，該薄的晶種層無法被均勻地沉積於該基材上。不均勻的晶種層沉積會導致層的結塊或產生一不連續層於部分的基材上及形成於該基材上之特徵結構內。晶種層之非均勻的沉積及結塊會造成電流被不均勻地分佈於該晶種層的表面上且會造成後續被化學電鍍地沉積於該基材上的層之不均勻的沉積。該等後續層之不均勻的沉積已被發現對於電流一致性，導電性及可靠度都會造成不利的影響。再者，晶種層的不均勻性及結塊亦會降低導電材質，如銅，對於基材之有效的黏著性並降低後續的層對於該導電材知之適當黏著的能力。

第1圖顯示因在一基材100的一高深寬比的特徵結構106中之一晶種層的非均勻的沉積所造成的不連續及結塊瑕疵。結塊102會因為導電材質，如銅，在該特徵結構的側壁及底部上之過度沉積而形成。該結塊夠多時會在後續的沉積處理，如電鍍，時"橋接"於該特徵結構106的一部分上並在該特徵結構106內形成一氣隙(void)(未示出)。因此，不連續處，如氣隙104，會因為不均勻的電流密度而形成在該特徵106的側壁及底部上。該等不連續處會對於後續的處理造成不利的影響，如在後續的電鍍處理期間干擾均勻的電流密度施加於特徵結構的表面上。在該晶種層上缺乏均勻的電流密度會造成在以電鍍處理沉積材質期

五、發明說明()

間氣隙形成於特徵結構的側壁及底部上的結果。

因為非均勻或結塊層而造成之在基材結構特徵內的氣隙及其它填充瑕疵的形成會因為半導體工業從 200 公釐基材轉移到 300 公釐基材的製造而更形複雜，因為被沉積材質的均勻性上的變化會更大。在電鍍銅層於 300 公釐的基材上時，已發現薄金屬層，如使用在電鍍處理中之晶種層，的均勻性的變化很大且該薄金屬層的連續性在該基材邊緣的特徵結構內是不定的，因而導致在填充基材時氣隙的形成及其它缺陷的形成。

因此，被沉積晶種層會在電鍍處理期間受損，因而形成缺陷而造成對其它材質電鍍至該特徵結構內之不利的影響。例如，在傳統的電鍍處理中，一基材被浸入到一電鍍浴中，然後能量被施加至該基材用以沉積材質於其上。然而，該沉積的材質會從該基材表面上逐出一部分的晶種層，或晶種層的蝕刻部分，晶種層材質的損失會導致缺陷，如不連續處，的形成。而且，薄的晶種層會在脈衝電鍍技術的初始脈衝施加期間從基材表面上"剝落"，該脈衝電鍍技術使用交流電壓或電流來沉積及從一基材表面上溶解材質以產生保形沉積。

因此，對於將一金屬電化學沉積至一基材上的高深寬比結構內的方法存在著需求，該方法可提供無氣隙或無細縫的高深寬比結構填充。理想地，該金屬的電化學沉積方法可應用在不同尺寸基材上，及可應用於沉積金屬於基材邊緣上及形成於該處的高深寬比特徵結構內。

五、發明說明()

發明目的及概述：

本發明大體上提供一種將一導電材質電化學沉積至一基材上的高深寬比結構內的方法，其可降低或將晶種層缺陷，如層的發均勻性及不連續性，的影響減至最小並將特徵結構填充期間的材質結塊減至最小。在本發明的一態樣中，一種處理一基材的方法包括將一基材置於一其內設置有一電化學浴的處理室內，該基材具有一第一導電材質被沉積於其上，當該倒電材質與該電化學浴相接觸時，在將該基材浸入該電化學浴中的同時藉由施加一電鍍偏壓至該基材上而沉積一第二導電材質於該第一導電材質之上，及藉由一電化學沉積技術將一第三導電材質同步(*in situ*)沉積於該第二導電材質上用以填充該特徵結構。

本發明的另一態樣提供一種電化學地沉積一導電材質至一基材上的一高深寬比結構內的方法，其包括沉積一晶種層於該基材上的該高深寬比結構內，藉由將該基材曝露而在將該基材浸入該電化學浴中的同時施加一電鍍偏壓至介於約 $20\text{mA}\cdot\text{sec}/\text{cm}^2$ 至約 $160\text{mA}\cdot\text{sec}/\text{cm}^2$ 之間的電荷密度用以沉積一補丁(*patched*)層於該深寬比結構內，及沉積一導電材質於該補丁層上同步填充該高深寬比結構。

本發明的另一態樣提供一種填充在一電化學浴中的基材上的一高深寬比結構內的方法，其包括提供一基材，該基材上形成有不連續的導電層，在該基材浸入在該電化學浴中的同時減少該不連續的導電層的形成並將後續被

五、發明說明()

沉積之導電材質的結塊最小化，及用一導電材質填充該高深寬比結構。

圖式簡單說明：

本發明的另一態樣提供一種填充在一電化學浴中的基材上的一高深寬比結構內的方法，其包括提供一基材，該基材上形成有不連續的導電層，在該基材浸入在該電化學浴中的同時減少該不連續的導電層的形成並將後續被沉積之導電材質的結塊最小化，及用一導電材質填充該高深寬比結構。

- 第 1 圖顯示會形成在一機材表面上的一高深寬比特徵結構中的缺陷；
- 第 2 圖為一電化學沉積槽的示意立體圖；
- 第 3 圖為根據本發明之電鍍程序的一實施例；及
- 第 4 圖為一根據本文所述的處理而被沉積的一膜層之電荷密度對層厚度的圖表。

圖號對照說明：

100	基材	102	結塊
106	特徵結構	104	氣隙
200	電鍍處理槽	210	頭組件
220	處理工具	240	電解液收集器
242	本體	243	開口
246	內壁	247	底部

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明()

- | | | | |
|-----|--------|-----|---------|
| 249 | 電解液出口 | 252 | 頭組件架 |
| 254 | 安裝柱 | 256 | 懸臂 |
| 257 | 懸臂作動器 | 258 | 基材組件作動器 |
| 260 | 安裝板 | 262 | 頭組件軸 |
| 264 | 基材固持器 | 266 | 陰極接觸環 |
| 272 | 容器本體 | 274 | 陽極組件 |
| 276 | 過濾器 | 278 | 堰 |
| 230 | 碗 | 294 | 陽極外殼 |
| 296 | 可溶解的金屬 | 298 | 陽極電極接點 |
| 502 | 圓柱形部分 | 504 | 底部 |
| 506 | 上環形凸緣 | 286 | 下環形凸緣 |
| 510 | 電解液入口 | | |

發明詳細說明：

本發明現將參照一實施於一電化學沉積槽中，如設在美國加州的 Santa Clara 市的 Applied Material 公司所製造的 Electra Cu ECP 系統，的電化學沉積處理來加以說明。一電化學沉積系統的詳細說明係揭示於 1999 年四月 8 日提申，名稱為 "ELECTRO-CHEMICAL DEPOSITION SYSTEM" 之美國專利申請案第 09/289,074 號中，其藉由此參照而被併於本文中。

第 2 圖為一電化學處理槽 200 的一實施例的剖面圖，其可被用來沉積導電材質。該處理槽 200 大體上包括一頭組件 210，一處理工具(kit)220 及一電解液收集器 240。在

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 ()

一實施例中，該電給液收集器 240 被固定於該本體 242 上的一開口 243 之上，該開口界定可供該處理工具 220 設置的位置。該電解液收集器 240 包括一內壁 246，一外壁 248 及一底部 247 其將該等壁連結起來。一電解液出口 249 被設置成穿過該電解液收集器 240 的底部 247 且經由管子，水管或其它流體輸送連接器而連接至電解液補充系統(未示出)。

該頭組件 210 被安裝於一頭組件架 252 上。該頭組件架 252 包括一安裝柱 254 及一懸臂 256。該安裝柱 254 被安裝於該本體 242 上，且該懸臂 256 從該安裝柱 254 的一上部側向地延伸出。最好是，該安裝柱 254 提供相對於一延著該安裝柱的垂直軸旋轉運動以允許該頭組件 210 旋轉。

該頭組件 210 被固定於一設置在該懸臂 256 的遠端上之安裝板 260 上。該懸臂 256 的下端連接至一安裝在該安裝柱 256 上的懸臂作動器 257。該懸臂作動器 257 該懸臂 256 相對於懸臂 256 與安裝柱 254 之間的接合點的擺動。當該懸臂作動器 257 被收回時，懸臂 256 將該頭組件 210 移離開該處理工具 220 用以提供將該處理工具 220 從該電化學處理槽 200 中取出及/或更換所需要的空間。當懸臂作動器 257 被伸展時，懸臂 256 將該頭組件 210 朝向該處理工具 220 移動用以將該基材置於該頭組件 210 中之處理位置上。

該頭組件 210 大致上包含一基材固持組件 250 及一基

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明()

材組件作動器 258。該基材組件作動器 258 係安裝在該安裝板 260 上，且包括一頭組件軸 262 其向下延伸穿過該安裝板 260。該頭組件軸 262 的下端被連接至該基材固持組件 250 用以將該基材固持組件 250 放置在一處理位置及一基材裝載位置上。該基材固持組件 250 大致包含一基材固持板 264 及一陰極接觸環 266。

在一實施例中，該因陰極接觸環 266 包括一導電金屬或金屬合金，如不銹鋼，銅，金，銀，白金，鈦，鉭，及其它導電材質，或導電材質的組合，如鍍上了鉑的不銹鋼。該因極接觸環 266 包括一上安裝部(未示出)其被設計來將該陰極接觸環安裝在該基材固持組件上，及一下基材接成接部(未示出)其被設計來承接一基材。該基材承接部包括一環形基材停留表面(未示出)其具有多個接觸墊或突起設置於其上且最好是等間距地設在該停留表面的周圍。當一基材被置於該基材停留表面上時，該等接觸墊與該基材的一周邊區域接觸用以提供電子接觸至該基材沉積表面上的電鍍晶種層。最好是，該等接觸墊被鍍上一可抗氧化的貴金屬，如白金或金。

其它的接觸環設計亦可使用在本發明的電鍍處理槽上，如描述於 1998 年十一月 30 日提申，名稱為 "Cathode Contact Ring for Electrochemical Deposition" 的美國專利申請案第 09/201,486 號中的接觸環設計，該專利申請案的內容藉此參照而被併於本文中。

該基材固持環 264 最好是被設置在該陰極接觸環 266

五、發明說明 ()

之上且包括一囊袋(bladder)組件(未示出)其提供壓力於該基材的背側用以確保基材電鍍表面與陰極接觸環 266 之間的電子接觸。

參照回第 2 圖，其為一電鍍處理槽 200 的剖面圖，該基材固持器組件 250 被置於該處理套件 220 的上方。該處理套件 220 大體上包括一碗 230，一容器本體 272，一陽極組件 274 及一過濾器 276。該容器本體 272 最好是一圓柱形本體其是由絕緣材質所構成，如陶瓷，塑膠，PLEXIGLAS®(丙烯酸系)，Lexane，PVC，CPVC 及 PVDF，或由一被塗層的金屬所製成，如不銹鋼，鎳及鈦，該被塗層的金屬是被塗上一絕緣材質層，如 TEFLON®，PVDF，塑膠，橡膠及不會溶解於該電解液中並可將電極(即該電鍍系統的陽極與陰極)電氣絕緣之其它材質的組合。該容器本體 272 最好是被設計成可順應該基材電鍍表面及一將被該系統所處理之基材的形狀，典型地為圓形或矩形，的大小。

該容器本體 272 的一上部徑向朝外延伸用以形成一環形堰 278。該堰 278 延伸跨越該電解液收集器 240 的內壁 246 且允許電解液流入該電解液收集器 240 中。該堰 278 的上表面最好是與該陰極接觸環 266 的下表面相配合。當一基材被置放在處理位置時，該基材電鍍表面係位在稍低於該堰 278 的頂端之處。一供電解液流過的間隙被形成於該該陰極接觸環 266 的下表面與該堰 278 的上表面之間。

該容器本體 272 的一下部徑向朝外地延伸用以形成一

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

下環形凸緣 286 用來將該容器本體 272 固定於該碗 230 中。最好是，該過濾器 276 被附著於並完全覆蓋該容器本體 272 的下開口，且該陽極組件 274 被設置在該過濾器 276 底下。最好是，該過濾器 276 及該陽極組件 274 藉由可取下的固電件，如螺絲及/螺帽，而被固定於該容器本體 272 的下表面上。或者該過濾器 276 及該陽極組件 274 係可取下地被固定於該碗 230 上。該過濾器 276 最好包括一陶瓷的擴散器其被建構成可控制朝向該基材電鍍表面之電解液流形態。

該陽極組件 274 最好是包含一可消耗的陽極其作為該電解液中之金屬離子來源。或者，該陽極組件 274 包含一不可消耗的陽極，及將被電鍍的金屬係由一電化學浴的電解液來供應。陽極組件 274 為一自我封包模組其具有一有孔的陽極外殼 294，該外殼最好是由與將被電鍍的金屬離子相同的材質所製成，如銅。或者，該陽極外殼 294 是有有孔材質，如陶瓷或聚合物薄膜，所製成。一可溶解的金屬 296，如用於銅的電化學電鍍之高純度的銅，被配置在該陽極外殼 294 之內。該可溶解的金屬 296 最好是包含金屬顆粒，線或一被穿孔的板子。該有孔的陽極外殼 294 亦作為一過濾器，其可將溶解的金屬所產生的顆粒保持在該陽極外殼 294 內。

一陽極電極接點 298 被插入穿過該陽極外殼 294 用以提供從一電源供應器至該可溶解的金屬 296 之電子連接。最好是，該陽極電極接點 298 是由一導電材質所製成，該

五、發明說明()

材質可溶解於該電解液中，如鈦，白金及鍍了白金的不銹鋼。該陽極電極接點 298 延伸穿過該碗 230 且連接至一電源供應器。

該電源供應器(未示出)亦被連接至與該基才電子接觸的該陰極接觸環 266。該電源供映器最好是包括一控制電路其可切換於一固定電流操作與一固定電壓操作之間。該等電源供應器的一控制電路控制輸出的極性。在一實施例中，該電源供應器包括一切換電路其可被程式化用以產生不同的輸出波形，如在一第一時段中成復一固定電流輸出及在一第二時段重復一固定電壓輸出的輸出波形。本發明可使用不同的電源供應設計，其可產生此等輸出的波形且並不侷限於任何特定的電源供應器設計。

該碗 230 大致包含一圓柱形的部分 502 及一底部 504。一上環形凸緣 506 從該圓柱形部分 502 的上部徑向朝外地延伸出。該碗 230 之該上環形凸緣 506 被不動地連接至該容器本體 272 的下環形凸緣 286。該圓柱形部分 502 容納該陽極組件 274 及該過濾器 276。最好是，該過濾器 276 及該陽極組件 274 的外徑比該圓柱形部分 502 的內徑稍微小用以迫使一部分的電解液在流經該過濾器 276 之前首先流經該陽極組件 274。該碗 230 的底部 504 包括一電解液入口 510 其連接至一來自於一電解液補充系統之電解液供應管路。該電解液入口 510 及該電解液供應管路係藉由一可解開的連接器(未示出)而相連接，其可方便該處理工具 220 的取下及更換。

五、發明說明()

在操作時，一機器人(未示出)將該基材以面向下的方式放在該基材固持器組件 250 上。該基材被置於該基材固持器 264 底下，但在該陰極接觸環 266 之上。該機器人然後釋放該基材用以將其置於該陰極接觸環 266 中。在該基材固持組件 250 上的該囊袋組件(未示出)施加一壓力頂住該基材的背側用以確保該基材電鍍表面與該陰極接觸環 266 之間的電子接觸。

該頭組件 252 被降低至一在該處理工具 220 之上的處理位置。在此位置時，該基材是在該堰 278 的上平面底下且與該處理工具 220 內的電解液相接觸。電源供應被啟動用以供應電能(即電壓及電流)至該陰極與陽極以進行電鍍處理。該電解液在電鍍期間典型地被被持續地泵入該處理工具內。被供應至該陰極與陽極的電能及電解液流量是由控制系統(未示出)所控制用以達到所想要的電鍍結果。在一實施例中，當該頭組件被降下來時且在該電鍍處理期間，該頭組件被轉動。

在電鍍處理完成之後，該頭組件 210 將該基材固持組件 250 升起且基材從電解液中取出。在一實施例中，該頭組件被旋轉一段時間用以加強殘留的電解液從該基材固持組件上移除。該基材固持器被升起用以允許該機器人從該陰極接觸環 266 上撿取該經過處理的基材。該機器人被移動至一位在該經過處理的基材的背側之上的位置並撿取該基材。該機器人將該基材從該處理工具中撤出並將該基材從面向下的位置翻轉成面向上的位置。該基材現可被

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 ()

輸送以供進一步的處理。上述的電化學沉積槽被提供是作為舉例之用，不應被用來限制本發明

沉積處理

第 3 圖為一流程圖，其顯示本發明之電鍍處理的一實施例。雖然以下的處理係針對一 300 公釐的基材，但本發明可等效地應用於其它尺寸的基材，如 200 公釐的基材，的處理上。

一有圖案的基材係藉由沉積一介電層於該基材上，沉積並構圖一光阻材質於該介電層上，然後根據形成於該光阻層上的圖案在介電材質上蝕刻出孔，而被形成。該孔可具有一高的深寬比且可包括任何使用於半導體製造中的結構，包括介電孔，接線，及雙鑲嵌結構。

在蝕刻該介電層之後，一阻障及/或襯裡層可被保形地沉積於該有圖案的基材上及及在步驟 300 形成的孔中。該阻障及/或襯裡層可藉有此技藝中習知的技術來沉積，包括化學氣相沉積(CVD)及物理氣相沉積(PVD)，如離子化的金屬電漿物理氣相沉積(IMP-PVD)，自我離子化物理氣相沉積(SI-PVD)，及對準的或長拋濺鍍。

可被用作為銅，鋁，鎢，及其合金，及其經過摻雜的衍生物的阻障及/或襯裡層的材質包括了，但不侷限於，難熔金屬及難熔金屬氮化物(如，鎢(W)，氮化鎢(WN_x)，鈮(Nb)，鋁矽化物等)，鈹(Ta)，氮化鈹(TaN)，氮化鈦(TiN)，PVD Ti/N₂-stuffed，經過摻雜的矽，鋁，及鋁的氧化物，

五、發明說明()

三元混合物(如 TiSiN，鈦矽氮化物，WSiN，鎢矽氮化物等)，或這些層的組合。例如，該阻障及/或襯裡層的材質包括鈮(Ta)及氮化鈮(TaN)，對於銅金屬化而言其可獨立地或依序地被沉積，且用 IMP-PVD 技術來沉積。

一第一導電材質的晶種層藉由化學氣相沉積(CVD)或物理氣相沉積(PVD)技術，如離子化的金屬電漿物理氣相沉積(IMP-PVD)，而在步驟 310 被沉積於該阻障及/或襯裡層上。一"晶種層"在本文中被廣意地界定為被連續地或不連續地沉積的材質，其被用來促進後續被沉積於一基材表面上的層的生長及加強被沉積的層之間的黏著性。

該第一導電材質，該晶種層，包括但不侷限於，一從銅，鎳，鎢，及其組合的組群中所選取的材質。該第一導電材質亦可包括銅，鎳，鎢，及其組合的合金及經過摻雜的衍生物。其它的導電材質，如鈦及鈮，可改善導電材質，如銅，的沉積亦可被使用作為晶種層。該晶種層可進一步包括一選自於磷，硼，銦，錫，鉍或其混合物的組群中之摻雜材質。該摻雜物質的重量百分比約從 0.01%至 15%，更佳地為 0.01%至 0.5%。

一第二導電材質之補丁層然後於該晶種層與該電化學浴接觸時藉由施加一電鍍偏壓至被浸在一電鍍浴 320 中之該基材上而被沉積於該晶種層上。"補丁層"在本文中被廣意地界定為被沉積的材質，其被用來降低不連續層的形成及用來將後續被沉積的層上之結塊層的影響減至最小。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

該補丁層包括，但不侷限於，一從銅，鎳，錫，及其混合物的組群中所選取的第二導電材質。該第一導電材質亦可包括銅，鎳，鎢及其混合物的合金。該補定層可包含一像是，磷，硼，銦，錫，鉍，及其混合物的摻質，與沒有被摻雜的層比較其來，其被認為可改善電子遷移特性並以較少的結塊及較少的不連續來沉積一更為均勻的層。一較佳的摻質濃度係介於該層的重量百分比的 0.01% 至 15% 之間，但最好是該"補丁"層的 0.01% 重量百分比至 3% 重量百分比之間，且最佳的是介於 0.01% 重量百分比至 0.05% 重量百分比之間。在一實施例中，該晶種層及補丁層包括相同的材質，其中銅作為晶種層材質及補丁層材質是較佳的。

該偏壓是在該基材是在"傾斜"位置時，在該基材進入到該電化學浴中之前被施加的且在該基材浸入到該電化學浴中期間持續被施加。或者，該偏壓可在與該電化學浴接觸的同時被施加，在浸入的同時被施加，或在該基材浸入到該電化學浴中之後被施加。根據本發明的一個實施例，該偏壓是藉由施加一介於約 0.8 伏特至約 20 伏特的電壓至該基材而被施加的。該偏壓可被施加約 0.1 秒至約 4 秒的時間長度。

該偏壓通常都是一充分的電壓及時間長度施加用以造成在包括基材孔的表面在內的基材電鍍表面上的沉積。例如，被觀察到的是，在後續的沉積中藉由提供一更為均勻的沉積率於該晶種層上，施加一介於約 8 伏特至約

五、發明說明()

20 伏特的電壓持續約 0.5 至 2.0 秒的時間所得之材質的沉積即足以去除任何形成在該晶種層內的不連續並將在該晶種層內的結塊的影響減至最小。該補丁層可在該晶種層上被沉積達一介於約 50 埃至約 250 埃的厚度。

上述的處理參數係在一第二導電材質的補丁層的導電材質沉積中被使用的，其係藉由一具有多構件，包括銅電解液及添加物如抑制劑及增亮劑/加速劑，的銅電鍍浴來實施。該電鍍化學物，特別是電解液及添加物的成分，係被提供於 1999 年二月 5 日提申，名稱為 "Electrodeposition Chemistry for Improved Filling of Apertures" 的美國專利申請案第 09/245,780 號中，其內容藉由此參照而被併於本文中。

由該補丁層被沉積的材質的量，或補丁層厚度與電荷密度相關連。電荷密度在本文中被廣意地定意為在一段時間內被施加至該基材的面積單位上的偏壓。電荷密度的單位為 $\text{mA} \cdot \text{sec}/\text{cm}^2$ 其中 mA 為毫安培。電荷密度亦可被理解為在一段時間內施加至該基材的總電荷。對於一具有已知的電阻及 300 公釐的基材的電鍍浴而言，在補丁層的沉積期間被施加至該基材的電荷密度被計算。該電荷密度係使用公式：電荷密度， I_d (單位， $\text{mA} \cdot \text{sec}/\text{cm}^2$)=

$$[(\text{時間}), (t) \text{秒}], \text{電流}(I), \text{安培}]/\text{基材面積}(\text{cm}^2),$$

其中電流，I，被計算為：

$$I = \text{施加的電壓}(V), \text{伏特}) / \text{電阻}(R), \text{歐姆}(\Omega),$$

且面積為：

$$A = \pi (\text{基材半徑}, \text{公分})^2$$

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

一 300 公釐的基材之銅材質的補丁層厚度對電荷密度之計算結果的例子被示於第 4 圖中。

第 4 圖顯示所測得之銅的厚度對一段時間內計算所得之電荷密度的圖表。根據本發明的一個實施例，該偏壓係藉由將該基材曝露於一介於約 $20 \text{ mA} \cdot \text{sec}/\text{cm}^2$ 至約 $160 \text{ mA} \cdot \text{sec}/\text{cm}^2$ 的電荷密度下用以在一材質的填充層開始沉積之前造成在包括基材孔的表面在內之該基材電鍍表面上的沉積。因此，對於其它的處理及設備結構而言，本發明係使用小於或大於上述的電荷密度，如約 $5 \text{ mA} \cdot \text{sec}/\text{cm}^2$ 的電荷密度來實施。

電流密度的施加可使用傳統的方法或使用電子脈衝模調變技術來實施。電子脈衝調變技術在本文中被廣意地定義為脈衝化的電壓或電流波形其交替地沉積及從基材上去除材質。該電子脈衝調變技術包括施加一固定的電流密度或電壓於該基材上達一第一時間長度用以將材質電鍍於一基材表面上，然後施加一固定的反向電流密度或電壓於該基材上達一第二時間長度用以從該基材表面上溶解或蝕刻該材質，及重複該第一及第二步驟以填充該結構。此技術可以最少的氣隙形成及結塊來產生材質之保形沉積。

電子脈衝調變處理被更完整地描述於 2000 年五月 11 日提申，名稱為 "Electromechanical Deposition For High Aspect Ratio Structures Using Electrical Pulse Modulation" 的美國專利申請案第 09/569,833 號中，其內容藉由此參照而被併於本文中。

五、發明說明()

再者，已被觀察到的是，導電材質，如銅，的沉積厚度與被施加至該基材的電荷密度之間係成線性關係。此外，當偏壓於基材浸入處理期間被施加於基材上時，藉由本文上述的處理沉積的銅層的厚度係隨著一定時間內之電壓的升高而增加。同樣被觀察到的是，當偏壓於基材浸入處理期間被施加於基材上時，在固定的電壓下，沉積的厚度隨著曝露的時間的增加而增加。

此被觀察到的電荷密度的線性關係讓一浸泡偏壓的施加能夠將形成在不同尺寸基材，如 200 公釐的基材，上的晶種層內的缺陷最少化及當特徵結構尺寸變小且深寬比變大時的不同的晶種特徵最小化。沉積厚度與電荷密度之間的此線性關係允許針對不同尺寸的深寬比作調整及修改使用在電化學沉積處理中的沉積導電材質中之配料用以將氣隙的形成最少化。

一從銅，鎳，鎢，其經過摻雜的衍生物，及它們的組合所構成的組群中所選取的第三導電材質層接著藉由電鍍技術 330 而被沉積用以填充該等孔。第三導電材質可與該補丁層在同一電化學浴或在相同的 ECP 槽中同步的被沉積。

該第三導電材質層的沉積處理可包括傳統的方法及包括電子脈衝調變技術將導電材質電化學地沉積於基材上的特徵結構內。

例如，該第三導電材質可藉由施加介於約 20 mA/cm^2 至約 40 mA/cm^2 的固定電流密度持續約 0.1 秒至約 20 秒

五、發明說明()

的時間，然後一反向的電流密度被施加持續約 0.02 秒至約 3 秒鐘的時間，藉此以最少或甚至沒有氣隙形成的方式填充高深寬比結構。或者，一介於約 15V 至約 25V 的電壓被施加持續約 0.1 秒至 20 秒的時間，然後介於約 -15V 至 -25V 的反向電壓被施加持續約 0.02 秒至約 3 秒鐘的時間，藉此以最少或甚至沒有氣隙形成的方式填充高深寬比結構。該浸泡偏壓可形成一部分的脈衝調變沉積技術。

在該結構已使用脈衝調變處理加以填充之後，一固定的電流密度可被施加於該基材上用以沉積一金屬於該基材上。

在該第三導電材質沉積之後，該孔可被進一步的處理，如藉由回火及/或藉由化學機械研磨處理以平坦化該基材，來形成特徵結構。

被觀察到的是，與沒有使用本文中上述處理的而被填充的特徵結構比起來，使用本文中上述的處理而被填充之在一 300 公釐基材上的特徵結構具有較少的缺陷及氣隙形成。一般咸認，施加一偏壓可允許在該電鍍頭及基材的最初浸泡期間能夠形成有限的金屬層電鍍。在浸泡及/或該基材與該浴接觸的同時之該基材的電鍍將可防止晶種層的損失用以阻止晶種層與電化學浴之間的反應，如氧化或該晶種層被該電化學浴濕式蝕刻。

進一步被認為的是，在浸泡及/或該基材與該浴接觸的同時施加偏壓以提供該基材有限的電鍍而沉積的材質，可將在該晶種層內的區陷及不連續處填補起來，藉由

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

提供相對均勻的沉積率來將該晶種層之材質的結塊影響降至最小，並讓後續的處理，如電鍍，提供無基材氣體或在該被沉積的材質中沒有沉積缺陷的基材孔填充。此外，在浸泡及/或該基材與該浴接觸的同時使用電子脈衝調變技術能夠在該處理循環的電鍍期間填補缺陷並在該處理循環的溶解，或蝕刻期間去除結塊。

雖然以上所述係關於本發明的較佳實施例，但本發明之其它的及進一步的實施例可在不偏離本發明的基本範圍之下被達成，且本發明的範圍是有以下的申請專利範圍來界定的。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

四、中文發明摘要 (發明之名稱：

)

克服銅晶種層中之不規則性及
調整特徵結構大小與深寬比的方法及設備

一種電化學沉積一金屬於一基材上的高深寬比結構內的方法及設備。在一態樣中，一種處理一基材的方法包括將一基材置於一其內設置有一電化學浴的處理室內，該基材具有一第一導電材質被沉積於其上，當該導電材質與該電化學浴相接觸時，在將該基材浸入該電化學浴中的同時藉由施加一電鍍偏壓至該基材上而沉積一第二導電材質於該第一導電材質之上，及藉由一電化學沉積技術將一第三導電材質同步 (*in situ*) 沉積於該第二導電材質上用以填充該特徵結構。該偏壓可包括介於約 $20\text{mA}\cdot\text{sec}/\text{cm}^2$ 至

英文發明摘要 (發明之名稱：

)

METHOD AND APPARATUS TO OVERCOME ANOMALIES IN COPPER SEED LAYERS AND TO TUNE FOR FEATURE SIZE AND ASPECT RATIO

A method and apparatus for electrochemically depositing a metal into a high aspect ratio structure on a substrate are provided. In one aspect, a method is provided for processing a substrate including positioning a substrate having a first conductive material disposed thereon in a processing chamber containing an electrochemical bath, depositing a second conductive material on the first conductive material as the conductive material is contacted with the electrochemical bath by applying a plating bias to the substrate while immersing the substrate into the electrochemical bath, and depositing a third conductive material *in situ* on the second conductive material by an electrochemical deposition technique to fill the feature. The bias may include a charge

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

四、中文發明摘要 (發明之名稱：)

約 160 mA*sec/cm² 之間的電荷密度。此電化學沉積技術可
包括一脈衝調變技術。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

英文發明摘要 (發明之名稱：)

density between about 20 mA*sec/cm² and about 160 mA*sec/cm². The
electrochemical deposition technique may include a pulse modulation technique.



六、申請專利範圍

1. 一種處理一基材的方法，其至少包含：

a) 將一基材置於一其內設置有一電化學浴的處理室內，該基材具有一第一導電材質被沉積於其上；

b) 當該導電材質與該電化學浴相接觸時，在將該基材浸入該電化學浴中的同時藉由施加一電鍍偏壓至該基材上而沉積一第二導電材質於該第一導電材質之上；及

c) 藉由一電化學沉積技術將一第三導電材質同步(*in situ*)沉積於該第二導電材質上用以填充該特徵結構。

2. 如申請專利範圍第 1 項所述之方法，其中施加偏壓至該基材包括施加一介於 0.8 伏特至 20 伏特的電壓。

3. 如申請專利範圍第 1 項所述之方法，其中該偏壓被施加一段介於 0.1 秒至 4 秒鐘之間的時間。

4. 如申請專利範圍第 1 項所述之方法，其中施加偏壓至該基材包含施加一介於 5 伏特至 20 伏特的電壓持續一段介於 0.5 秒至 2 秒鐘之間的時間。

5. 如申請專利範圍第 1 項所述之方法，其中該電化學沉積技術包含一脈衝電鍍技術。

6. 如申請專利範圍第 1 項所述之方法，其中施加偏壓至該

六、申請專利範圍

基材包含將該基材曝露於一介於 $20\text{mA}\cdot\text{sec}/\text{cm}^2$ 至 $160\text{mA}\cdot\text{sec}/\text{cm}^2$ 之間的電荷密度下。

7.如申請專利範圍第 1 項所述之方法，其中第一，第二，及第三導電材質係選自於包含銅，被摻雜的銅，銅合金，及它們的組合的組群中。

8.一種電化學地沉積一導電材質至一基材上的一高深寬比結構內的方法，其至少包含：

a)沉積一晶種層於該基材上的該高深寬比結構內；

b)藉由將該基材曝露而在將該基材浸入該電化學浴中的同時施加一電鍍偏壓至介於 $20\text{mA}\cdot\text{sec}/\text{cm}^2$ 至 $160\text{mA}\cdot\text{sec}/\text{cm}^2$ 之間的電荷密度用以沉積一補丁(patching)層於該深寬比結構內；及

c)沉積一導電材質於該補丁層上同步填充該高深寬比結構。

9.如申請專利範圍第 8 項所述之方法，其中該電荷密度包含施加一介於 0.8 伏特至 20 伏特的電壓持續一段介於 0.1 秒至 4 秒鐘之間的時間。

10.如申請專利範圍第 8 項所述之方法，其中該晶種層，該補丁層，及該等導電材質係選自於包含銅，被摻雜的銅，銅合金，及它們的組合的組群中。

六、申請專利範圍

11.一種填充在一電化學浴中的基材上的一高深寬比結構內的方法，其至少包含：

a)提供一基材，該基材上形成有不連續的導電層；

b)在該基材浸入在該電化學浴中的同時減少該不連續的導電層的形成並將後續被沉積之導電材質的結塊最小化；及

c)用一導電材質填充該高深寬比結構。

12.如申請專利範圍第 11 項所述之方法，其中該減少該不連續的導電層的形成並將後續被沉積之導電材質的結塊最小化包含在該基材浸入在一電化學浴中時施加一偏壓至該基材。

13.如申請專利範圍第 12 項所述之方法，其中施加偏壓至該基材包括施加一介於 0.8 伏特至 20 伏特的電壓。

14.如申請專利範圍第 12 項所述之方法，其中該偏壓被施加一段介於 0.1 秒至 4 秒鐘之間的時間。

15.如申請專利範圍第 12 項所述之方法，其中施加偏壓至該基材包含施加一介於 5 伏特至 20 伏特的電壓持續一段介於 0.5 秒至 2 秒鐘之間的時間。

16.如申請專利範圍第 12 項所述之方法，其中用一導但材

六、申請專利範圍

質填充該高深寬比結構包含一脈衝電鍍技術。

17.如申請專利範圍第16項所述之方法，其中該電化學沉積技術包含一脈衝電鍍技術。

18.如申請專利範圍第12項所述之方法，其中施加偏壓至該基材包含將該基材曝露於一介於 $20\text{mA}\cdot\text{sec}/\text{cm}^2$ 至 $160\text{mA}\cdot\text{sec}/\text{cm}^2$ 之間的電荷密度下。

19.如申請專利範圍第18項所述之方法，其中該電荷密度係根據將被沉積之材質的數量而被選定的。

20.如申請專利範圍第1項所述之方法，其中該電荷密度係根據將被沉積之第二導電材質的數量而被選定的。

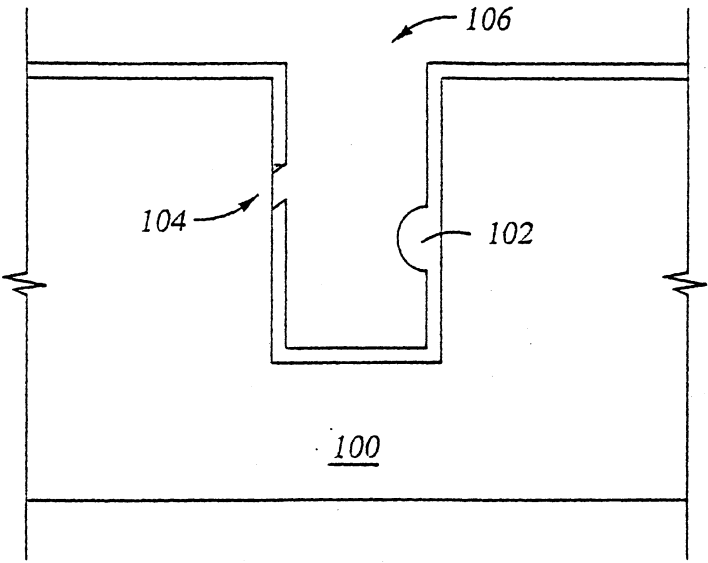
21.如申請專利範圍第8項所述之方法，其中該電荷密度係根據將被沉積之補定層的數量而被選定的。

(請先閱讀背面之注意事項再填寫本頁)

訂

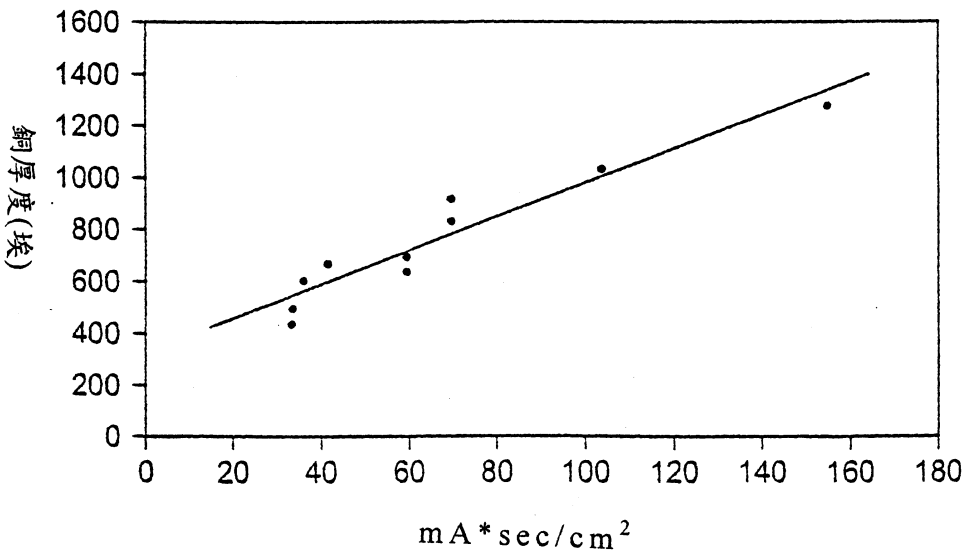
線

90112451



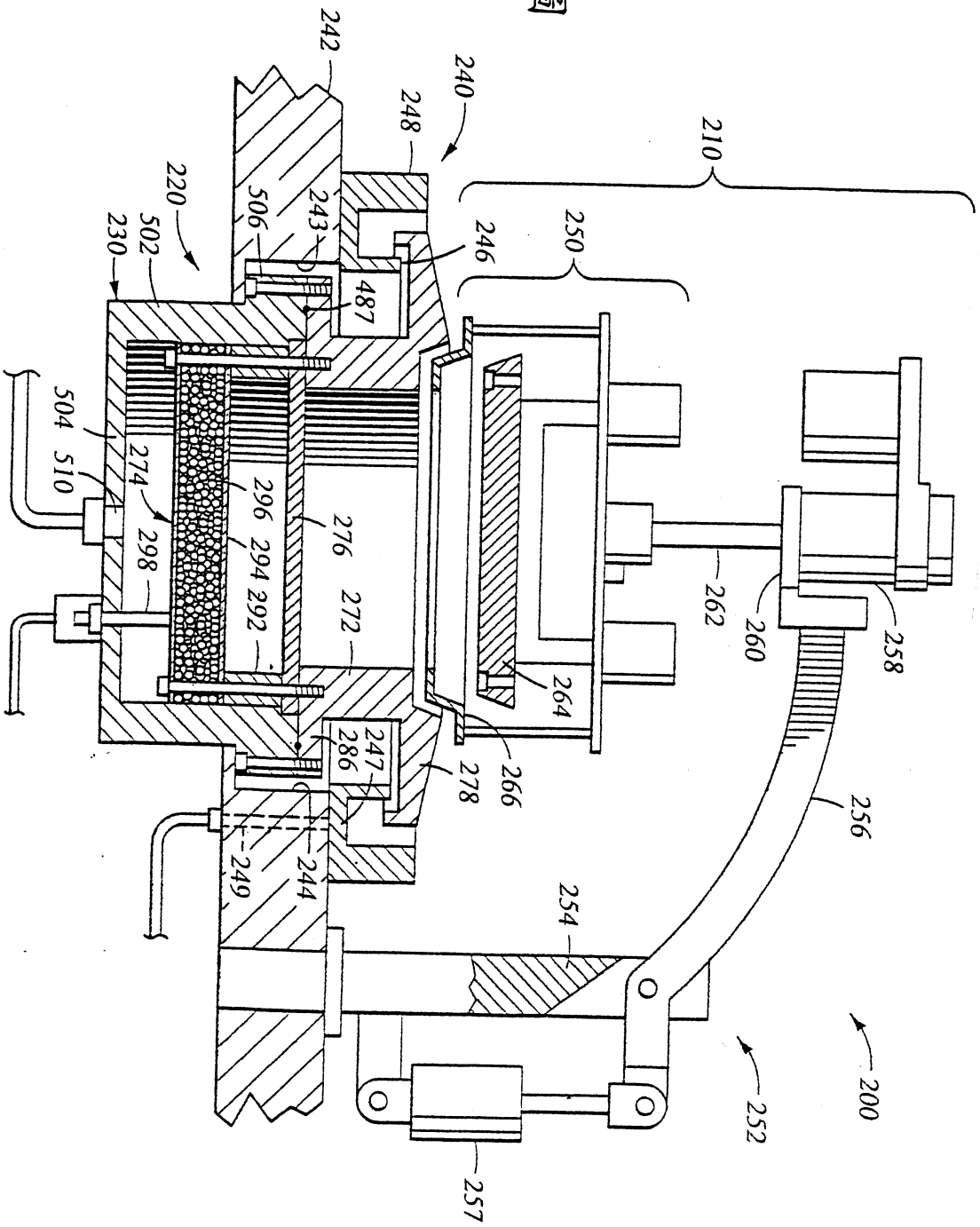
第 1 圖

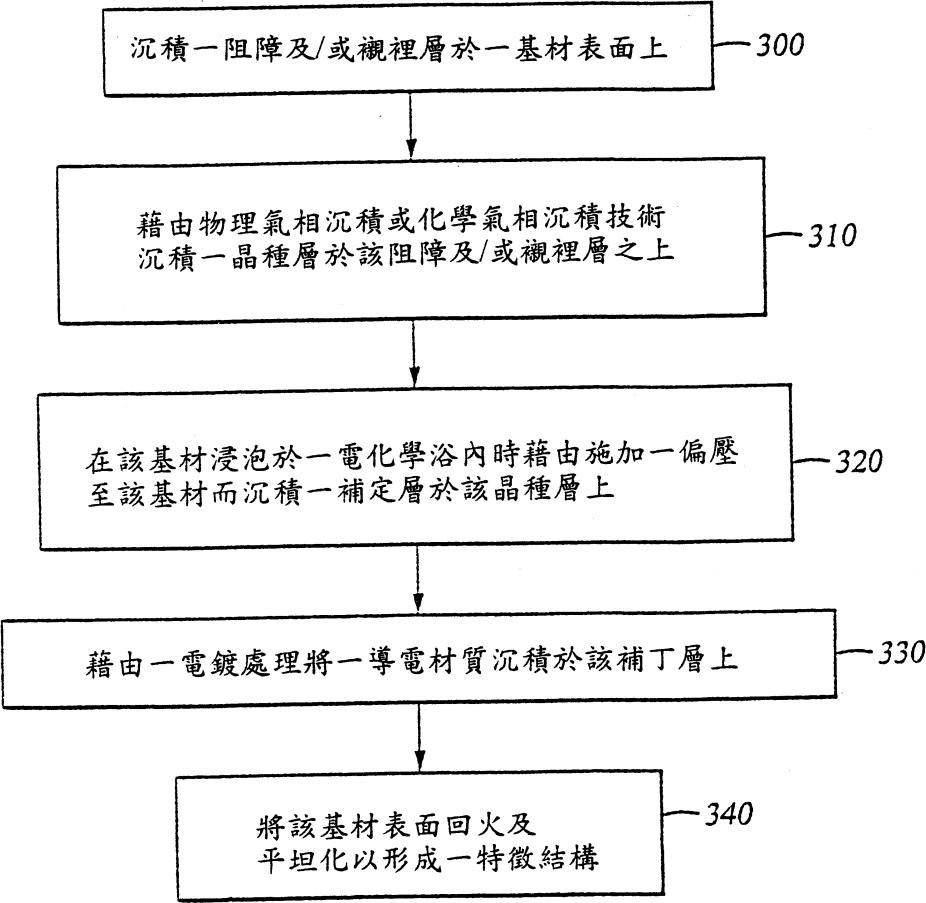
銅累積為安培秒的函數



第 4 圖

第 2 圖





第 3 圖