Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 982012

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 16.03.81 (21) 3305599/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.12.82. Бюллетень № 46

Дата опубликования описания 15.12.82

(51) М. Кл.[3] G 06 F 15/353

(53) УДК 681.333 (088.8)

(72) Авторы изобретения А.М.Беркутов, С.Г.Гуржин, Е.М.Прошин, В.И.Рязанов и А.Г.Уваров

(71) Заявитель Рязанский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ СГЛАЖИВАНИЯ ПЕРИОДИЧЕСКИХ СЛУЧАЙНЫХ СИГНАЛОВ

1

Изобретение относится к вычислительной технике, в частности для обработки цифровой измерительной информации, и может быть использовано также при исследовании периодических сигналов, принимаемых в смеси с шумом.

Известно устройство, содержащее преобразователь аналог-код, счетчик периодов, счетчик временных интервалов, счетчик результата анализа, устройство деления, вентильные сборки, реверсивный счетчик, триггеры, схемы совпадения, инвертор, элемент задержки [1].

Однако данное устройство может лишь частично решать задачу сглаживания периодических зашумленных сигналов, при этом не обеспечивая возможности регистрации и воспроизведения самой формы исследуемого сигнала.

Наиболее близким к изобретению является устройство, содержащее блок управления, триггеры, генератор, элемент И, регистры памяти, счетчик, схему сравнения, сумматор и коммутатор, причем первый вход сумматора соединен с выходом первого регистра, выход генератора соединен с входом элемента И, выход блока управления

2

соединен с входами первого и второго триггеров, управляющими входами первого регистра, коммутатора и счетчика, выход которого подключен к входу схемы сравнения, выход схемы сравнения подключен к входу первого триггера и управляющему выходу устройства, выход второго регистра является входом коммутатора [2].

Недостатком этого устройства является низкая точность воспроизведения периодических случайных сигналов.

Цель изобретения - повышение точности.

Указанная цель достигается тем, что в устройство, содержащее блок управления, первый выход которого соединен с первыми входами триггера и первого счетчика, коммутатор, первый вход которого подключен к выходу первого регистра, второй регистр, выход которого соединен с первым входом сумматора, введены усилитель, аналого-цифровой преобразователь, блок памяти, блок деления, преобразователь двоичного кода в двоично-десятичный, блок индикации, второй и третий счетчики, генератор перестраиваемой частоты и формирователь импульсов, причем выход усилителя через

аналого-цифровой преобразователь подключен к первому входу второго регистра, выход коммутатора соединен со вторым входом сумматора, выход которого подключен к первому входу блока памяти, второй вход которого через третий счетчик соединен со вторым выходом блока управления, выход блока памяти подключен к первому входу первого регистра, выход которого соединен с первым входом блока деления, второй вход которого подключен к первому выходу первого счетчика, выход блока деления через преобразователь двоичного кода в двоично-десятичный соединен с первым входом блока индикации, второй вход которого подключен к выходу второго счетчика, третий и четвертый выходы блока управления соединены соответственно со вторыми входами первого и второго регистров, первый выход генератора перестраиваемой частоты подключен ко вторым входам первого счетчика и триггера, выход которого соединен со вторым входом коммутатора, второй выход генератора перестраиваемой частоты подключен через формирователь импульсов ко входу второго счетчика, третий выход - к первому входу блока управления, второй вход которого соединен со вторым выходом первого счетчика, а также тем, что блок управления содержит дешифратор, первый и второй триггеры, элемент ИЛИ, формирователь импульсов и счетчик, вход которого является первым входом блока, выход счетчика соединен с первым входом дешифратора, выход первого триггера непосредственно подключен к первому входу элемента ИЛИ, а через формирователь импульсов - к первому входу второго триггера, выход второго триггера соединен со вторыми входами дешифратора и элемента ИЛИ, второй вход второго триггера является вторым входом блока, выход элемента ИЛИ является первым выходом блока, три выхода дешифратора являются соответственно вторым, третьим и четвертым выходами блока.

На фиг.1 изображена структурная схема устройства для сглаживания периодических случайных сигналов; на фиг.2 - структурная схема блока управления.

Предлагаемое устройство содержит блок 1 управления, триггер 2, первый счетчик 3, коммутатор 4, первый и второй регистры 5 и 6, сумматор 7, усилитель 8, аналого-цифровой преобразователь 9, блок 10 памяти, блок 11 деления, преобразователь 12 двоичного кода в двоично-десятичный, блок 13 индикации, второй счетчик 14, генератор перестраиваемой частоты 15, формирователь импульсов 16.

Блок управления содержит дешифратор 17, первый и второй триггеры 18 и 19, элемент ИЛИ 20, формирователь импульсов 21, счетчик 22. Устройство включает также третий счетчик 23.

Принцип работы устройства заключается в следующем.

Входной периодический сигнал $U(t)$, принимаемый в смеси с шумом, поступает на усилитель 8, где нормируется до необходимой величины и передается на аналого-цифровой преобразователь 9. Здесь производится преобразование непрерывного сигнала в цифровой код. Дискретизация уже преобразованного сигнала осуществляется на втором регистре 6 памяти, где запоминаются мгновенные значения сигнала с частотой f_p (развертки). Эта частота вырабатывается генератором перестраиваемой частоты 15 и, сформированная в блоке 1 управления, подается на второй регистр 6 памяти. В начальный момент регистрации устройство работает в режиме "Без накопления". Вследствие этого триггер 18 переключается в единичное состояние. Второй формирователь импульсов 21 вырабатывает из перепада импульс и устанавливает триггер 19 в нулевое состояние. Нулевой потенциал дает разрешение дешифратору 17 на прохождение импульсов записи на первый и второй регистры 5 и 6 памяти и через третий счетчик 23 - на блок 10 памяти, а также держит один из входов элемента ИЛИ 20 закрытым. Третий счетчик 23 задает режим работы блока 10 памяти "Запись-считывание". Поступающий по другому входу потенциал единицы с выхода триггера 18 передается элементом ИЛИ 20 на первый счетчик 3 и триггер 2. Этот потенциал запрещает считать первому счетчику 3 и, переключая триггер 2, держит закрытым коммутатор 4. В этом случае на выходе коммутатора 4 присутствует код нуля. Полученный код обеспечивает прохождение дискретных отсчетов через сумматор 7 непосредственно на блок 10 памяти. Здесь происходит запись всех отсчетов и их поочередное считывание соответственно по всем позициям. Считываемая информация о сигнале переписывается в первый регистр 5 памяти и подается на блок 11 деления. Поскольку режим регистрации является начальным, то с выхода первого счетчика 3 снимается код единицы, т.е. деления не происходит. Поэтому информация сразу поступает на преобразователь 12 кодов, где двоичный код преобразуется в двоично-десятичный и в таком виде подается на вертикальные шины блока 13 индикации. Горизонтальные шины его подключены к второму счетчику 14, в результате чего на экране блока 13

индикации формируется изображение формы сигнала. Второй счетчик 14 работает с постоянной частотой $f_в$ (воспроизведения), поступающей с генератора перестраиваемой частоты 15 через формирователь импульсов 16.

В начальном режиме частота развертки $f_р$, поступающая с выхода генератора перестраиваемой частоты 15, распределяется с помощью счетчика 22 и дешифратора 17 на четыре такта, первый из которых осуществляет считывание информации из ячеек блока 10 памяти, второй - перезапись информации в первый регистр 5 памяти для вывода на блок 13 индикации, третий - запись входной информации, поступающей с аналого-цифрового преобразователя 9, во второй регистр памяти 6 и четвертый - запись этой информации в блок 10 памяти. Таким образом, в начальном режиме работы устройства преобразованный сигнал записывается в виде дискретных значений и следом считывается, при этом на экране блока 13 индикации наблюдается осциллограмма бегущего сигнала.

Для получения неподвижного, устойчивого изображения на экране оператор с помощью кнопки управления изменяет частоту развертки на выходе генератора перестраиваемой частоты 15, что соответствует равенству или кратности частоты развертки частоте сигнала, после этого с помощью выносного задатчики кода устанавливает число периодов накопления на входах предварительной установки первого счетчика 3 и включает режим "С накоплением". В результате триггер 18 переключается в нулевое состояние и закрывает первый вход элемента ИЛИ 20. Вследствие этого на выходе элемента ИЛИ 20 образуется нулевой потенциал, который снимает запрет с первого счетчика 3 и триггера 2. Импульсы конца каждого периода накопления, поступающие с первого выхода генератора перестраиваемой частоты 15, проходят на счетный вход первого счетчика 3 и устанавливают триггер 2 по выходу в единичное состояние. Коммутатор 4 открывается и считываемые цифровые отсчеты сигнала, запомненные при начальном режиме регистрации, с выхода первого регистра 5 памяти проходят на сумматор 7. Здесь они складываются с вновь поступающими отсчетами, разнесенными относительно предыдущих ровно на один или несколько периодов входного сигнала. Суммарные значения записываются в блок 10 памяти на позиции считываемой информации и хранятся до конца периода накопления. Далее процедура суммирования цифровых отсчетов повторяется и код в первом счетчике 3 растет. После того, как код в первом счетчике 3 достигнет числа периодов накопления, заранее записанного по установочным входам этого счетчика, с выхода переполнения его вырабатывается импульс, который поступает в блок 1 управления на триггер 19. Этот импульс переключает триггер 19 в единичное состояние. При этом единичный потенциал передается на выход элемента ИЛИ 20 и блокирует первый счетчик 3 и триггер 2, а также запрещает прохождение импульсов записи на дешифраторе 17, поступающих на вход третьего счетчика 23 и второй регистр 6 памяти. Нулевой потенциал с выхода триггера 2 закрывает коммутатор 4. Поступление импульсов конца периода накопления на счетный вход первого счетчика 3 прекратится и устройство автоматически перейдет в режим периодического вывода на экран отфильтрованного сигнала. При необходимости возобновить процесс фильтрации следует переключить блок 1 управления в режим "Без накопления".

Таким образом, возможность установки неподвижного изображения формы сигнала, задание необходимого количества циклов накопления, сложение между собой цифровых отсчетов, разнесенных на один или несколько периодов входного сигнала, и приведение суммарного сигнала к диапазону входного позволяет значительно повысить точность воспроизведения периодических сигналов, принимаемых в смеси с помехой. Последняя может быть представлена как шумом высокого уровня, так и шумом низкочастотной составляющей. Кроме того, что особенно важно, цифровая обработка сигнала производится в реальном масштабе времени и достигнута возможность внешне регулировать отношение мощности сигнала к мощности помехи с помощью задания оператором числа циклов накопления.

Формула изобретения

1. Устройство для сглаживания периодических случайных сигналов, содержащее блок управления, первый выход которого соединен с первыми входами триггера и первого счетчика, коммутатор, первый вход которого подключен к выходу первого регистра, второй регистр, выход которого соединен с первым входом сумматора, о т л и ч а ю щ е е с я тем, что, с целью повышения точности, в устройство введены усилитель, аналого-цифровой преобразователь, блок памяти, блок деления, преобразователь двоичного кода в двоично-десятичный, блок индикации, второй и третий счетчики, генератор перестраиваемой частоты и

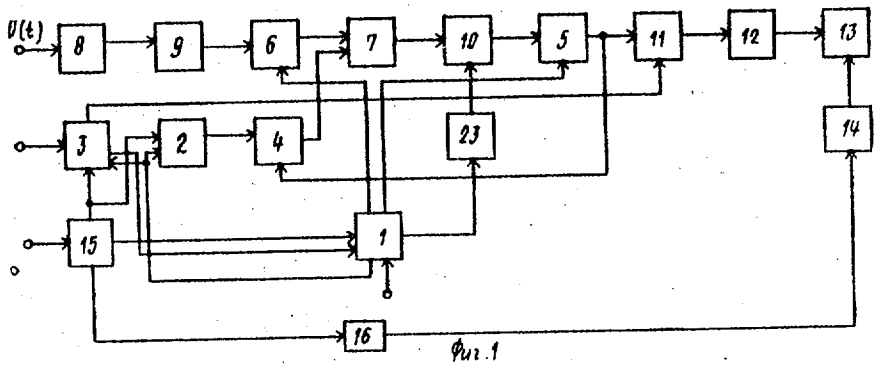
формирователь импульсов, причем выход усилителя через аналого-цифровой преобразователь подключен к первому входу второго регистра, выход коммутатора соединен с вторым входом сумматора, выход которого подключен к первому входу блока памяти, второй вход которого через третий счетчик соединен со вторым выходом блока управления, выход блока памяти подключен к первому входу первого регистра, выход которого соединен с первым входом блока деления, второй вход блока деления подключен к первому выходу первого счетчика, выход блока деления через преобразователь двоичного кода в двоично-десятичный соединен с первым входом блока индикации, второй вход которого подключен к выходу второго счетчика, третий и четвертый выходы блока управления соединены соответственно со вторыми входами первого и второго регистров, первый выход генератора перестраиваемой частоты подключен ко вторым входам первого счетчика и триггера, выход триггера соединен со вторым входом коммутатора, второй выход генератора перестраиваемой частоты подключен через формирователь импульсов ко входу второго счетчика, третий выход генератора перестраиваемой частоты подключен к первому входу блока управления, второй вход которого соединен со вторым выходом первого счетчика.

2. Устройство по п.1, о т л и ч а ю щ е е с я тем, что блок управления содержит дешифратор, первый и второй триггеры, элемент ИЛИ, формирователь импульсов и счетчик, вход которого является первым входом блока, выход счетчика соединен с первым входом дешифратора, выход первого триггера непосредственно подключен к первому входу элемента ИЛИ, а через формирователь импульсов - к первому входу второго триггера, выход второго триггера соединен со вторыми входами дешифратора и элемента ИЛИ, второй вход второго триггера является вторым входом блока, выход элемента ИЛИ является первым выходом блока, три выхода дешифратора являются соответственно вторым, третьим и четвертым выходами блока.

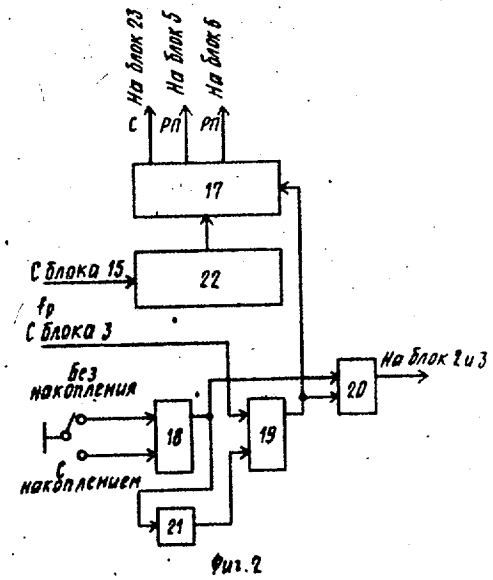
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 252732, кл. G 06 F 15/36, 1970.

2. Авторское свидетельство СССР № 744599, кл. G 06 F 15/353, 1980 (прототип).



Фиг.1



Фиг.2

ВНИИПИ Заказ 9713/69
Тираж 731 Подписное
Филиал ППП "Патент", г.Ужгород, ул.Проектная,4