



(21) 申請案號：107100807

(22) 申請日：中華民國 107 (2018) 年 01 月 09 日

(51) Int. Cl. : **H01L23/36 (2006.01)**

(30) 優先權：2017/10/19 美國 15/788,696

(71) 申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR
MANUFACTURING CO., LTD. (TW)

新竹市新竹科學工業園區力行六路 8 號

(72) 發明人：陳信良 CHEN, HSIN LIANG (TW)；顏振軒 YEN, CHEN HSUAN (TW)；羅漢棠
LO, HAN TANG (TW)

(74) 代理人：李世章；秦建譜

申請實體審查：無 申請專利範圍項數：1 項 圖式數：6 共 28 頁

(54) 名稱

半導體結構

SEMICONDUCTOR STRUCTURES

(57) 摘要

本揭露提供一種半導體結構。在一實施方式中，半導體結構包含：元件區域、虛擬區域以及至少一熱導體。元件區域具有至少一半導體元件。虛擬區域與元件區域接觸。此至少一熱導體嵌入虛擬區域。

A semiconductor structure is disclosed. In one example, the semiconductor structure includes: a device region having at least one semiconductor device; a dummy region in contact with the device region; and at least one thermal conductor embedded in the dummy region.

指定代表圖：

符號簡單說明：

110 . . . 半導體結構

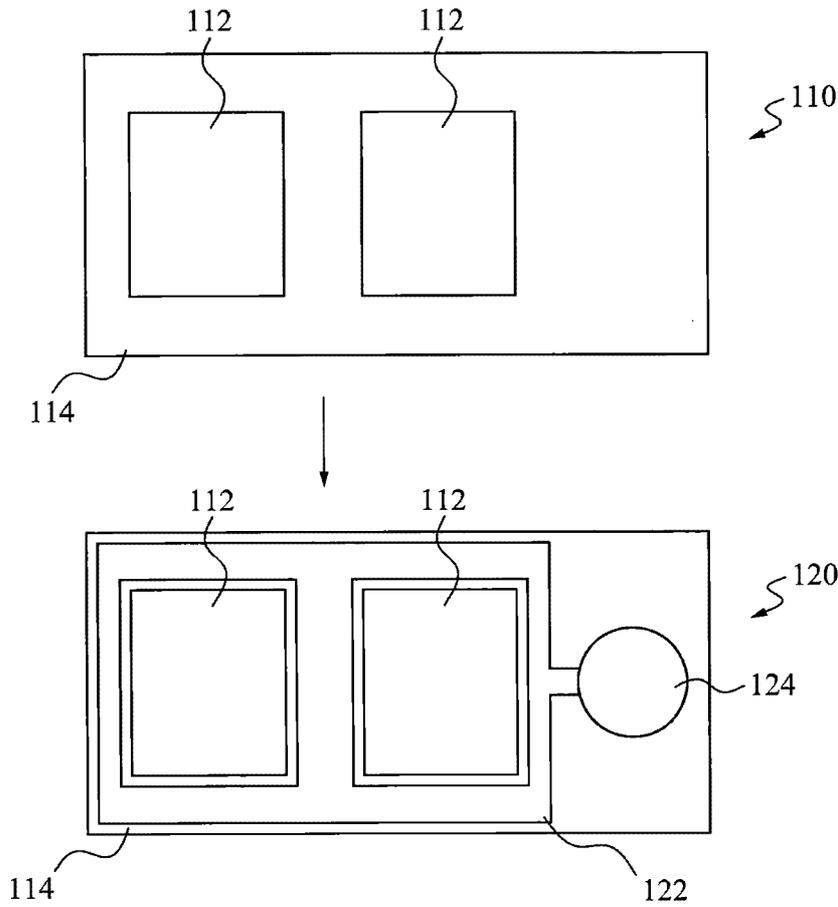
112 . . . 元件區域

114 . . . 虛擬區域

120 . . . 半導體結構

122 . . . 嵌入式散熱器

124 . . . 矽穿孔



第 1 圖

【發明說明書】

【中文發明名稱】 半導體結構

【英文發明名稱】 SEMICONDUCTOR STRUCTURES

【技術領域】

【0001】 關於一種半導體元件的結構及方法。特別係關於一種半導體元件散熱的結構及方法。

【先前技術】

【0002】 集成電路(integrated circuit, IC)通常包含在半導體材料的晶片上的大量電子組件，例如電阻器、電晶體、電容器等。半導體材料和設計技術的進步已經產生了越來越小和更複雜的電路。對於積極擴展高性能集成電路的技術已經在互連線和元件中產生了更高的電流密度，這又增加了功率的消耗。一般來說，這種大量的消散功率會轉變成熱，進而造成熱密度顯著地提高。

【0003】 絕緣體上矽(Silicon-On-Insulator, SOI)技術在集成電路領域中變得越來越重要。SOI技術涉及在絕緣材料層上之相對較薄的半導體材料層中形成電晶體。更具體的說，SOI技術的特徵在於在絕緣層(例如氧化物)上形成薄矽層用以形成主動元件(active devices)時，此等層依序形成在基板上方。舉例來說，形成電晶體的源極和汲極可以通過在矽層中佈植離子來形成，而電晶體的閘極可以通過形成圖案化的氧化層和導體層結構來形成。這種結構由於絕緣層

而具有較低的寄生電容(parasitic capacitance)、優異的亞閾值擺幅(subthreshold swing)、較小的漏電流、有效的抑制短通道效應等，進而在性能上提供了顯著的效益。

【0004】 另一方面，SOI技術也存在著很大的缺點。對於塊狀矽場效電晶體(bulk silicon field effect transistor)來說，元件中產生的熱實質上是透過塊狀矽基板而消散。然而，SOI場效電晶體具有厚的氧化矽層(一般為幾百奈米)。由於氧化矽的導熱係數比塊狀矽的導熱係數來的小，所以從通道到基板的散熱會受到阻礙。此外，SOI場效電晶體包含非常薄的矽膜，由於表面聲子散射，矽膜的導熱率小於塊狀矽的導熱率，因此進一步地抑制了散熱。為此，相較於塊狀矽場效電晶體，SOI場效電晶體具有顯著的自發熱效應(self-heating effect)，此對半導體元件的電性能和可靠性產生不利的影響。舉例來說，為了管理中央處理單元(central processing unit, CPU)的功率/熱消散，處理器的製造商必須停止增加時脈頻率(clock rates)並應用多核心(multi-core)晶片設計，當與處理器的數量相比時，這導致了多執行緒(multi-threaded)發展範例和非線性的速度增加。

【0005】 此外，隨著3D電晶體技術的引入，先進的半導體製造程序導致電晶體內部缺乏冷卻空間，這使得電晶體內部核心處的熱積累問題惡化。因此，散熱問題已經成為半導體元件設計中的瓶頸。

【0006】 在半導體元件中散熱的一種現有的方式是使用外部熱導體，例如散熱片(heat sink)、導熱油脂(thermal grease)、散熱鰭片(radiating fins)和冷卻風扇(cooling fans)。但是，這不能解決半導體元件內的熱積累問題。另一種用於散熱的方式是在軟件控制的基礎上，當其元件的溫度到達閾值(threshold)時，將會產生警報並且在元件上施加一些操作，例如降頻(undervolting)。再次強調，這種方式不能解決半導體元件內的熱積累問題。此外，這種方式犧牲了元件的性能。因此，傳統半導體元件的散熱技術並不完全令人滿意。

【發明內容】

【0007】 根據本揭露實施例之一態樣，一種半導體結構包含元件區域、虛擬區域以及至少一熱導體。元件區域具有至少一半導體元件。虛擬區域係接觸元件區域。此至少一熱導體係嵌入虛擬區域中。

【圖式簡單說明】

【0008】 當結合隨附圖式進行閱讀時，本發明實施例之詳細描述將能被充分地理解。應注意，根據業界標準實務，各特徵並非按比例繪製且僅用於圖示目的。事實上，出於論述清晰之目的，可任意增加或減小各特徵之尺寸。在說明書及圖式中以相同的標號表示相似的特徵。

第1圖繪示了根據本揭露各種實施方式之示例性半導體結構的上視圖。

第2圖繪示了根據本揭露一些實施方式之對應第1圖所繪示之示例性半導體結構的剖面圖。

第3圖繪示了根據本揭露另一實施方式之示例性半導體結構的上視圖。

第4圖繪示了根據本揭露一些實施方式之對應第3圖所繪示之示例性半導體結構的剖面圖。

第5圖繪示了根據本揭露一些實施方式之用於形成半導體結構的示例性方法流程圖。

第6圖繪示了根據本揭露另一實施方式之用於形成半導體結構的示例性方法流程圖。

【實施方式】

【0009】 應理解，以下揭示內容提供許多不同實施例或實例，以便實施本發明實施例之不同特徵。下文描述組件及排列之特定實施例或實例以簡化本揭露。當然，此等實例僅為示例性且並不欲為限制性。舉例而言，元件之尺寸並不限於所揭示之範圍或值，但可取決於製程條件及/或裝置之所欲特性。此外，以下描述中在第二特徵上方或第二特徵上形成第一特徵可包括以直接接觸形成第一特徵及第二特徵的實施例，且亦可包括可在第一特徵與第二特徵之間插入形成額外特徵以使得第一特徵及第二特徵可不處於直接接觸

的實施例。為了簡明性及清晰性，可以不同尺度任意繪製各特徵。

【0010】 除了依據上下文另有明確說明之外，「一」和「該」此類單數用語形式包含複數個指稱物。另外，為了便於描述，本文可使用空間相對性術語（諸如「之下」、「下方」、「下部」、「上方」、「上部」及類似者）來描述諸圖中所圖示之一元件或特徵與另一元件（或多個元件）或特徵（或多個特徵）之關係。除了諸圖所描繪之定向外，空間相對性術語意欲包含使用或操作中裝置之不同定向。設備可經其他方式定向（旋轉90度或處於其他定向上）且因此可同樣解讀本文所使用之空間相對性描述詞。

【0011】 隨著半導體元件尺寸的縮小，SOI場效電晶體在半導體產業中被廣泛的使用。SOI場效電晶體具有優異的亞閾值擺幅(subthreshold swing)、小的漏電流(leakage current)、有效抑制短通道效應(short channel effect)等優點。另一方面，相較於塊狀矽場效電晶體(bulk silicon field effect transistor)，SOI場效電晶體具有自發熱效應(self-heating effect)的顯著缺點，這對半導體元件的電性能和可靠性有不利的影響。此外，隨著3D電晶體技術的引入，先進的半導體製造程序導致電晶體內部缺乏冷卻空間，這使得電晶體內部的熱積累問題惡化。散熱問題已經成為半導體元件設計的瓶頸。

【0012】 本揭露的目的在透過新穎的元件設計來改善半導體結構的散熱，以減少半導體結構中的熱積累效應。本揭

露提供了各種半導體結構的實施方式。半導體結構包含一具有至少一半導體元件的元件區域；一接觸元件區域的虛擬區域；以及至少一熱導體嵌於虛擬區域中。此至少一熱導體可以從元件中收集廢熱，並且可通過互連孔(inter-connect via)或矽穿孔(through-silicon via, TSV)將廢熱從元件中傳送出去。因此，廢熱會及時消散，並不會積累在半導體結構內。

【0013】 半導體晶片上的元件區域可以被設計為形成功能集成電路，而半導體晶片上的虛擬區域可以被設計為形成各種虛擬特徵以增強各種半導體製造程序，改進功能集成電路，和/或隔離晶片上的不同元件區域。在一些實施方式中，嵌入式熱導體是由導熱材料形成的，此導熱材料可增加虛擬區域的平均導熱率且可以將至少一半導體元件熱耦合到通孔或矽穿孔。也就是說，嵌入式熱導體將廢熱從元件傳遞到通孔或矽穿孔，通孔或矽穿孔又通過晶片表面上的外部熱導體(例如熱凸塊、散熱片和/或熱管)將廢熱傳送出晶片。

【0014】 在一些實施方式中，虛擬區域內的互連孔的結構可以與元件區域中的元件類似，使得製造過程容易而不需額外的成本。舉例來說，半導體元件和互連孔共享以下至少之一者：由鎢(tungsten)形成的接觸層；由銅(copper)形成的金屬層；以及由鋁(aluminum)形成的互連層。嵌入式的熱導體可以充當金屬層或可以熱耦合到金屬層。雖然半導體元件連接電源而可以工作並產生熱，但是互連孔可以連接到外部熱導體(例如熱凸塊、散熱片和/或熱管)並將熱散出晶片。

【0015】 本揭露適用於所有類型的半導體元件結構，尤其是具有高性能要求的半導體元件，例如行動電話、中央處理單元(central processing unit, CPU)和圖形處理單元(graphics processing unit, GPU)等。當過熱積累(overheat accumulation)得到良好的控制時，半導體元件可以在更高的電壓和功率下工作。因此，基於本揭露改良的散熱結構和方法，由於可以實現更高的電壓/功率設計，所以在設計元件時給設計者更多的彈性。舉例來說，晶片設計人員可以在元件上施加更寬的工作電壓範圍，並停止使用降頻機制(undervolting mechanism)，藉此滿足新的業務及/或應用需求。

【0016】 第1圖繪示了根據本揭露各種實施方式之示例性半導體結構的上視圖。如第1圖所示，基本的半導體結構110包含多個元件區域112以及設置在多個元件區域112之間的虛擬區域114。元件區域112被設計為形成功能集成電路，而虛擬區域114被設計為形成各種虛擬特徵以促進各種半導體製造程序，並改進功能集成電路和/或隔離不同的元件區域。元件區域112中的元件在操作期間可能會在元件區域112處產生廢熱並且消散到虛擬區域114中。由於虛擬區域114的原始材料僅用於虛擬特徵和隔離，因此可能不具有高導熱性以進一步傳導或消散廢熱。

【0017】 因此，根據本揭露的各種實施方式，散熱器122可以嵌入半導體結構110的虛擬區域114中，以形成半導體結構120。嵌入式散熱器122可以由能夠增加虛擬區域114

的平均導熱率的導熱材料形成。舉例來說，嵌入式散熱器122可以由銅(copper)、金剛石(diamond)、石墨烯(Graphene)等形成。嵌入式散熱器122可以收集元件產生的廢熱。

【0018】 在一些實施方式中，半導體結構120也可以包含矽穿孔124於虛擬區域114中。根據各種實施方式，矽穿孔124是由一填充與嵌入式散熱器122之導熱材料相同或不同的導熱材料的孔所組成。嵌入式散熱器122將元件熱耦合到矽穿孔124，使得嵌入式散熱器122可以將廢熱傳遞到矽穿孔124，且矽穿孔124可以通過半導體結構120表面的外部熱導體(圖未示)繼續將廢熱傳遞出半導體結構120，藉此降低半導體結構120的溫度並避免半導體結構120內的熱積聚。外部熱導體可以包含，例如，寬熱凸塊、外部散熱器和/或熱管。

【0019】 第2圖繪示了根據本揭露一些實施方式之如第1圖所繪示之示例性半導體結構120(例如半導體晶片)的剖面圖120'。在剖面圖120'中，元件區域112和虛擬區域114都設置在基板210上。基板210可以是塊狀矽(bulk silicon)基板或SOI基板。在各個元件區域112中，元件220被設置在基板210上。在一實施方式中，元件220可以由多晶矽(polysilicon)形成，以執行特定的功能。接觸層222被設置在元件220上。在一實施方式中，接觸層222可以由鎢(tungsten)形成。一或多層的金屬層224被設置在接觸層222上。在一實施方式中，此一或多層的金屬層224可以由

銅(copper)或其他金屬形成。互連層226被設置在一或多層的金屬層224上。在一實施方式中，互連層226可以由鋁(aluminum)形成。

【0020】 在一些實施方式中，封裝材料設置在互連層226上，其中電源(圖未示)可以通過封裝材料連接到元件。舉例來說，在元件220上的電源施加電壓後，元件220開始運行以執行功能並同時產生廢熱。可以理解的是，廢熱不僅產生在元件220處，還產生在電性連接到電源的接觸層222及一或多層的金屬層224。

【0021】 虛擬區域114中的隔離材料230將這些元件區域112分隔開。儘管隔離材料230可以電性隔離這些元件，但是不能良好的傳遞熱。因此，如果沒有嵌入式散熱器，則廢熱將會在虛擬區域114內累積。

【0022】 如剖面圖120'所示，一或多層的散熱片層122被嵌入在這些虛擬區域114中。一或多層的散熱片層122可以由諸如銅(copper)、金剛石(diamond)、石墨烯(Graphene)等的導熱材料形成。不同的散熱片層122可以由不同的導熱材料形成。導熱材料可以具有比初始設置在虛擬區域114中的隔離材料230更高的導熱率。嵌入式散熱器122可以收集從元件區域112產生的廢熱。

【0023】 如剖面圖120'所示，矽穿孔124也設置在虛擬區域114內。如第2圖所示，根據各個實施方式，可以使用與一或多層的散熱片層122相同或不同的導熱材料來填充矽穿孔124。一或多層的散熱片層122可以熱連接到矽穿

孔 124，使得一或多層的散熱片層122能夠將從元件區域112收集的廢熱傳遞至矽穿孔124，原因在於嵌入式散熱器具有高導熱性。矽穿孔124中的導熱材料可以依據客戶需求將廢熱依次傳遞到半導體晶片120'的頂表面、半導體晶片120'的底表面或上述兩者。然後，廢熱將通過位於半導體晶片120'相對應表面上的外部熱導體(例如熱凸塊、散熱片和/或熱管)從半導體晶120'轉移出來。

【0024】 可以理解的是，如第2圖繪示的這些虛擬區域114是彼此相連接而形成如第1圖所繪示的一個虛擬區域。同樣地，雖然嵌入式散熱器包含如第2圖所繪示的多個層，但是每個散熱器層都包含如第1圖所繪示之連接的散熱器。如此，由一層中的所有嵌入式散熱器收集廢熱都可以被傳送到矽穿孔124，而且一個矽穿孔124即足以將由所有散熱片層收集的廢熱傳送到半導體晶片120'的表面。可以理解的是，在一些實施方式中，在半導體晶片120'中可以有多個矽穿孔124將熱從晶片導出以避免廢熱積聚。

【0025】 第3圖繪示了根據本揭露另一實施方式之示例性半導體結構的上視圖。如第3圖所示，基本的半導體結構310包含多個元件區域312以及設置在多個元件區域312之間的虛擬區域314。元件區域312被設計為形成功能集成電路，而虛擬區域314被設計為形成各種虛擬特徵以促進各種半導體製造程序，並改進功能集成電路和/或隔離不同的元件區域。元件區域312中的元件在操作期間會在元件區域312處產生廢熱並且耗散到虛擬區域314中。由於虛擬區域

314的原始材料僅用於虛擬特徵和隔離，因此可能不具有高導熱性以進一步傳導或消散廢熱。

【0026】 因此，根據本揭露的各種實施方式，散熱器332可以嵌入半導體結構310的虛擬區域314中以形成半導體結構320。嵌入式散熱器322由增加虛擬區域314的平均熱導率的導熱材料形成。舉例來說，嵌入式散熱器322可以由銅(copper)、金剛石(diamond)、石墨烯(Graphene)等形成。嵌入式散熱器322可以收集由元件產生的廢熱。

【0027】 在一些實施方式中，嵌入式散熱器322可以將收集的廢熱傳遞到半導體結構320表面上的外部熱導體。外部熱導體可以是寬的熱凸塊、外部散熱器和/或熱管。

【0028】 第4圖繪示了根據本揭露一些實施方式之如第3圖所繪示之示例性半導體結構320(例如半導體晶片)的剖面圖320'。

【0029】 在剖面圖320'中，元件區域312和虛擬區域314都被設置在基板410上。基板410可以是塊狀矽(bulk silicon)基板或SOI基板。在各個元件區域312中，元件420被設置在基板410上。在一實施方式中，元件420可以由多晶矽(polysilicon)形成，以執行特定的功能。接觸層422被設置在每個元件區域312的元件420上。在一實施方式中，接觸層422可以由鎢(tungsten)形成。在每個元件區域312中，一或多層的金屬層424被設置在接觸層422上。在一實施方式中，此一或多層的金屬層424可以由銅(copper)或其他金屬形成。在每個元件區域312中，互連層426被設

置在一或多層的金屬層424上。在一實施方式中，互連層426可以由鋁(aluminum)形成。

【0030】 在一些實施方式中，封裝材料設置在互連層426上，其中電源(圖未示)可以通過封裝材料連接到元件。舉例來說，在元件420上的電源施加電壓後，元件420開始運行以執行功能並同時產生廢熱。可以理解的是，廢熱不僅產生在元件420處，還產生在電性連接到電源的接觸層422及一或多層的金屬層424。

【0031】 第4圖還繪示了沿半導體結構320'的垂直維度的示例性的熱分布。如熱分布所示，半導體結構320'在底部480具有最熱點，此最熱點是元件420在操作期間產生大量熱的地方，且半導體結構320'在頂部490具有最冷點，此頂部490係遠離熱側且與熱側相對的。

【0032】 虛擬區域314中的隔離材料430將這些元件區域312分隔開。儘管隔離材料430可以電性隔離這些元件，但是不能良好的傳遞熱。因此，如果沒有嵌入式散熱器，則廢熱將會在虛擬區域314內累積。

【0033】 如剖面圖320'所示，一或多個互連通孔440嵌設在虛擬區域314中。在這個實施方式中，互連通孔440設置在每對相鄰的元件312之間。嵌入式的互連通孔440可以收集從元件區域312產生的廢熱，並且可以依據客戶需求將廢熱傳遞到半導體晶片320'的頂表面、半導體晶片320'的底表面或上述兩者。然後，廢熱將通過位於半導體晶片320'對應之表面上的外部熱導體(例如熱凸塊、散熱片和/或熱

管)從半導體晶片320'傳輸出去。在這種情況下，不需要如第2圖所繪示的矽穿孔。

【0034】 在一實施方式中，每個互連通孔440具有與元件的結構相似的結構。舉例來說，如第4圖所示，每個互連通孔440包含設置在基板410上的淺溝槽隔離(shallow trench isolation, STI)層441，以防止電流洩漏。每個互連通孔440還包含設置在STI層441上的接觸層442；設置在接觸層442上的一或多層的金屬層444；以及設置在一或多層的金屬層444上的互連層446。在一實施方式中，虛擬區域314中的接觸層442可以與元件區域312內的接觸層422對準，並且可由與接觸層422相同的材料形成，例如鎢(tungsten)。虛擬區域314中的一或多層的金屬層444可以與元件區域312中的一或多層的金屬層424對準，並且可由與一或多層的金屬層424相同的材料形成，例如銅(copper)。虛擬區域314內的互連層446可以與元件區域312中的互連層426對準，並且可由與互連層426相同的材料形成，例如鋁(aluminum)。互連層446與互連層426之間的差異在於：元件區域312中的互連層426是透過封裝材料連接到電源(圖未示)，而虛擬區域314中的互連層446是連接到外部熱導體(例如熱凸塊、散熱片和/或熱管)以將廢熱消散出半導體晶片320'。互連通孔440與元件之間的相似性可以使得晶片的製造過程變得非常容易，而不會在嵌入互連通孔440的製程時引入額外的成本。但是，可以理解的是，

在一些實施方式中，互連通孔440可以具有與元件不同的結構和/或材料。

【0035】 嵌入式散熱器322可以充當金屬層444或位於金屬層424和金屬層444之間(圖未示)，以將由元件區域312產生的熱傳遞到互連通孔440。嵌入式散熱器322可以由諸如銅(copper)、金剛石(diamond)、石墨烯(Graphene)等的導熱材料形成。當嵌入式散熱器322包含多個層時，不同的散熱片層可以由不同的導熱材料形成。導熱材料可以具有比虛擬區域314中隔離材料430更高的導熱率。

【0036】 可以理解的是，如第4圖所繪示的這些虛擬區域314是彼此相連接而形成如第3圖所繪示的一個虛擬區域。類似地，第4圖繪示的多個互連通孔440可以如第3圖所示的熱連接，例如通過金屬層444。如此，所有的互連通孔440收集的廢熱可以藉由任何一個或多個互連通孔440從晶片中傳遞出去，以避免廢熱積聚。在這種情況下，由於所有的互連通孔440都熱連接，所以外部熱導體(例如熱凸塊、散熱片和/或熱管)可以熱連接到一個或多個互連通孔440以消散半導體晶片320'的熱。

【0037】 第5圖繪示了根據本揭露一些實施方式之用於形成半導體結構的示例性方法500流程圖。如第5圖所示，在操作502中提供半導體基板以形成半導體結構。在操作504中，在半導體基板上的元件區域形成至少一半導體元件。在操作506中，在半導體基板上接觸(或相鄰)元件區域的虛擬區域中形成至少一熱導體。在操作508中，在虛擬區

域中形成至少一通孔，例如矽穿孔。在操作510中，在半導體結構的至少一表面上形成以下至少一種：熱凸塊、散熱片以及熱管。在這個實施方式中，熱導體將半導體元件產生的熱傳遞至矽穿孔，矽穿孔繼而可以通過半導體結構表面上的外部熱導體將熱傳遞出半導體結構。

【0038】 第6圖繪示了根據本揭露一些實施方式之用於形成半導體結構的示例性方法600流程圖。如第6圖所示，在操作602中提供半導體基板以形成半導體結構。在操作604中，在半導體基板上的元件區域形成至少一半導體元件。在操作606中，在半導體基板上接觸(或相鄰)元件區域的虛擬區域中形成至少一包含熱導體的互連通孔。在操作608中，在半導體結構的至少一表面上形成以下至少一種：熱凸塊、散熱片以及熱管。在這個實施方式中，包含熱導體的互連通孔通過半導體結構表面上的外部熱導體將半導體元件所產生的熱傳遞出半導體結構。

【0039】 可以理解的是，如第5圖和第6圖所示的每一個步驟的順序可以依據本揭露的不同實施方式而改變。

【0040】 在一實施態樣中係揭露一種半導體結構。此半導體結構包含：具有至少一半導體元件的元件區域；與元件區域接觸的虛擬區域；以及嵌入在虛擬區域中的至少一熱導體。

【0041】 根據本揭露的多個實施方式，至少一熱導體的嵌入可增加虛擬區域的平均熱導率。

【0042】 根據本揭露的多個實施方式，半導體結構可進一步包含至少一垂直互連通路(通孔)，此通路(通孔)係設置在虛擬區域中，並且將至少一熱導體熱耦合到半導體結構的至少一表面。

【0043】 根據本揭露的多個實施方式，至少一熱導體係由導熱材料形成，此導熱材料是將至少一半導體元件熱耦合到至少一通孔的導熱材料。

【0044】 根據本揭露的多個實施方式，至少一通孔藉由以下至少一種將至少一熱導體熱耦合到至少一表面：熱凸塊、散熱器和熱管。

【0045】 根據本揭露的多個實施方式，半導體結構可進一步包含基板；基板下方的底表面；以及與上述底表面相對的頂表面。至少一通孔包含將至少一熱導體熱耦合到底表面和頂表面的至少一矽穿孔(矽穿孔)。

【0046】 根據本揭露的多個實施方式，至少一半導體元件和至少一通孔共享以下中的至少一個：由鎢形成的接觸層；由銅形成的金屬層；以及由鋁形成的互連層。

【0047】 根據本揭露的多個實施方式，至少一熱導體可充當通孔中的金屬層，此通孔將至少一半導體元件熱耦合到半導體結構的至少一表面。

【0048】 根據本揭露的多個實施方式，通孔藉由以下至少一種將至少一半導體元件熱耦合到至少一表面上：熱凸塊、散熱器和熱管。

【0049】 在另一實施態樣中係揭露一種形成半導體結構的方法。此方法包含:提供一半導體基板;形成至少一半導體元件於半導體基板上的元件區域中;以及形成至少一熱導體於半導體基板上的虛擬區域中。虛擬區域係接觸元件區域。

【0050】 根據本揭露的多個實施方式,在虛擬區域中形成至少一熱導體,以增加虛擬區域的平均熱導率。

【0051】 根據本揭露的多個實施方式,形成半導體結構的方法可以進一步包含在虛擬區域中形成至少一通孔。此至少一通孔將至少一熱導體熱耦合到半導體結構的至少一表面。

【0052】 根據本揭露的多個實施方式,至少一熱導體係由導熱材料形成,此導熱材料是將至少一半導體元件熱耦合到至少一通孔的導熱材料。

【0053】 根據本揭露的多個實施方式,形成半導體結構的方法可以進一步包含在至少一表面上形成以下中的至少一種:熱凸塊、散熱器和熱管。

【0054】 根據本揭露的多個實施方式,半導體結構具有位於基板下方的底面以及與上述底面相對的頂面。至少一通孔包含將至少一熱導體熱耦合到底表面和頂表面的至少一矽穿孔。

【0055】 根據本揭露的多個實施方式,至少一半導體元件和至少一通孔共享以下中的至少一個:由鎢形成的接觸層;由銅形成的金屬層;以及由鋁形成的互連層。

【0056】 在又一實施態樣中係揭露一種形成半導體結構的方法。此方法包含：提供一半導體基板；形成至少一半導體元件於半導體基板上的元件區域中；以及形成至少一通孔於半導體基板上的虛擬區域中。虛擬區域係接觸元件區域。此至少一通孔將至少一半導體元件熱耦合到半導體結構的至少一表面。

【0057】 根據本揭露的多個實施方式，至少一通孔包含增加虛擬區域平均熱導率的導熱材料。

【0058】 根據本揭露的多個實施方式，形成半導體結構的方法可以進一步包含在至少一表面上形成以下中的至少一種：熱凸塊、散熱器和熱管。

【0059】 根據本揭露的多個實施方式，至少一半導體元件和至少一通孔共享以下中的至少一個：由鎢形成的接觸層；由銅形成的金屬層；以及由鋁形成的互連層。

【0060】 上文概述若干實施例或實例之特徵，以使熟習此項技術者可更好地理解本揭露之態樣。熟習此項技術者應瞭解，可輕易使用本揭露作為設計或修改其他製程及結構的基礎，以便實施本文所介紹之實施例或實例的相同目的及/或達成相同優勢。熟習此項技術者亦應認識到，此類等效結構並未脫離本揭露之精神及範疇，且可在不脫離本揭露之精神及範疇的情況下產生本文的各種變化、替代及更改。

【符號說明】

【0061】

- 110、310 半導體結構
- 112、312 元件區域
- 114、314 虛擬區域
- 120、320 半導體結構
- 120'、320' 剖面圖
- 122、322 嵌入式散熱器
- 124 矽穿孔
- 210、410 基板
- 220、420 元件
- 222、442 接觸層
- 224、424、444 金屬層
- 226、426 互連層
- 230 隔離材料
- 440 互連通孔
- 441 STI層
- 480 底部
- 490 頂部
- 500、600 方法
- 502、504、506、508、510 操作
- 602、604、606、608、610 操作

【發明摘要】**【中文發明名稱】** 半導體結構**【英文發明名稱】** SEMICONDUCTOR STRUCTURES**【中文】**

本揭露提供一種半導體結構。在一實施方式中，半導體結構包含：元件區域、虛擬區域以及至少一熱導體。元件區域具有至少一半導體元件。虛擬區域與元件區域接觸。此至少一熱導體嵌入虛擬區域。

【英文】

A semiconductor structure is disclosed. In one example, the semiconductor structure includes: a device region having at least one semiconductor device; a dummy region in contact with the device region; and at least one thermal conductor embedded in the dummy region.

【指定代表圖】 第 1 圖**【代表圖之符號簡單說明】**

- 110 半導體結構
- 112 元件區域
- 114 虛擬區域
- 120 半導體結構
- 122 嵌入式散熱器

124 矽穿孔

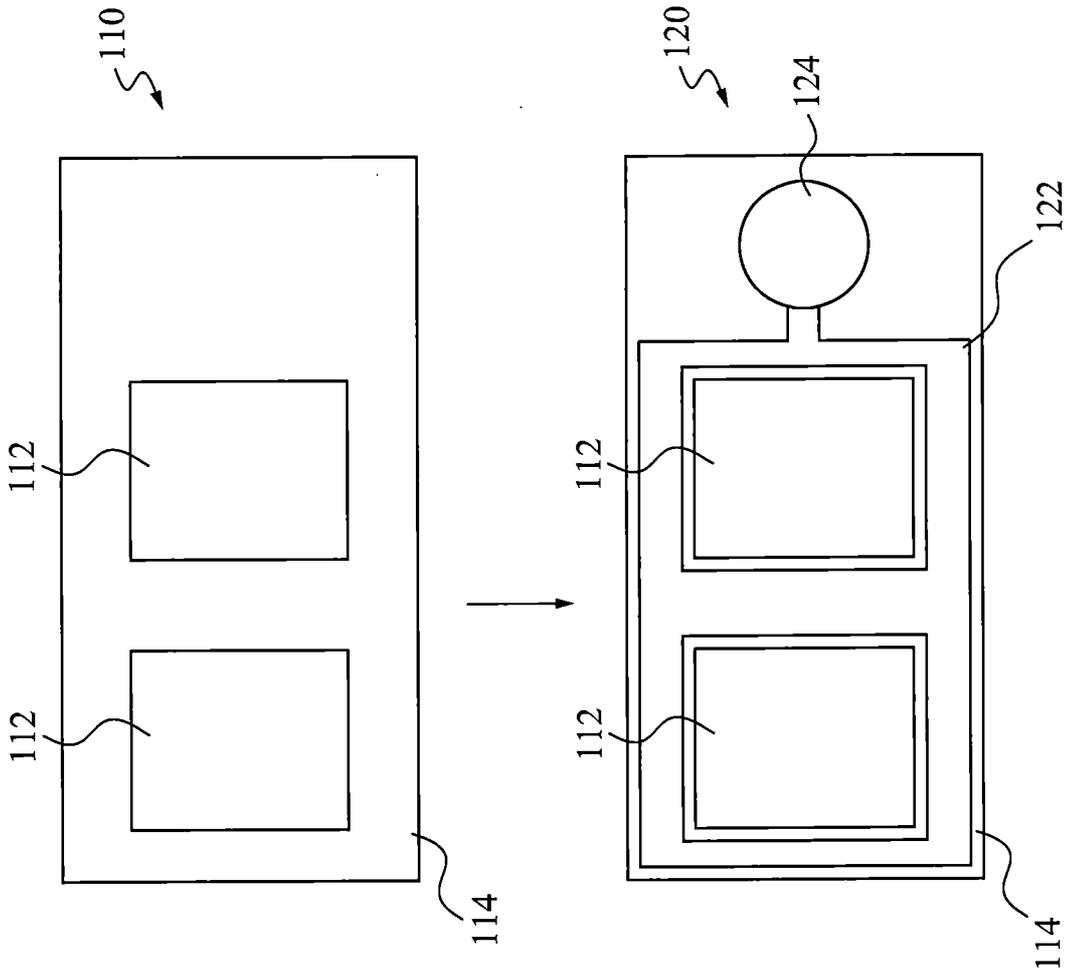
【特徵化學式】

無

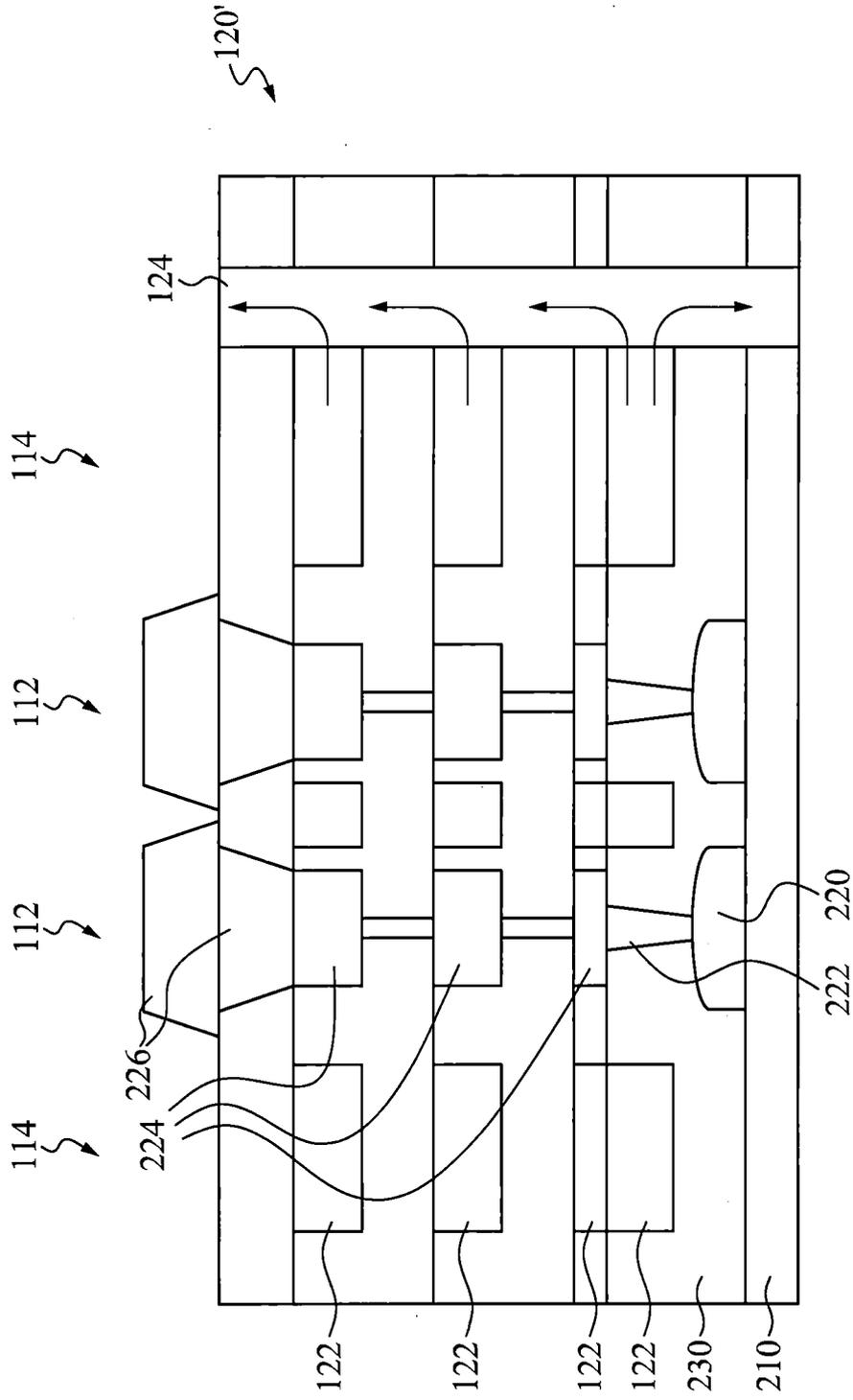
【發明申請專利範圍】

【第 1 項】一種半導體結構，包含：
一元件區域，具有至少一半導體元件；
一虛擬區域，接觸該元件區域；以及
至少一熱導體，嵌入該虛擬區域。

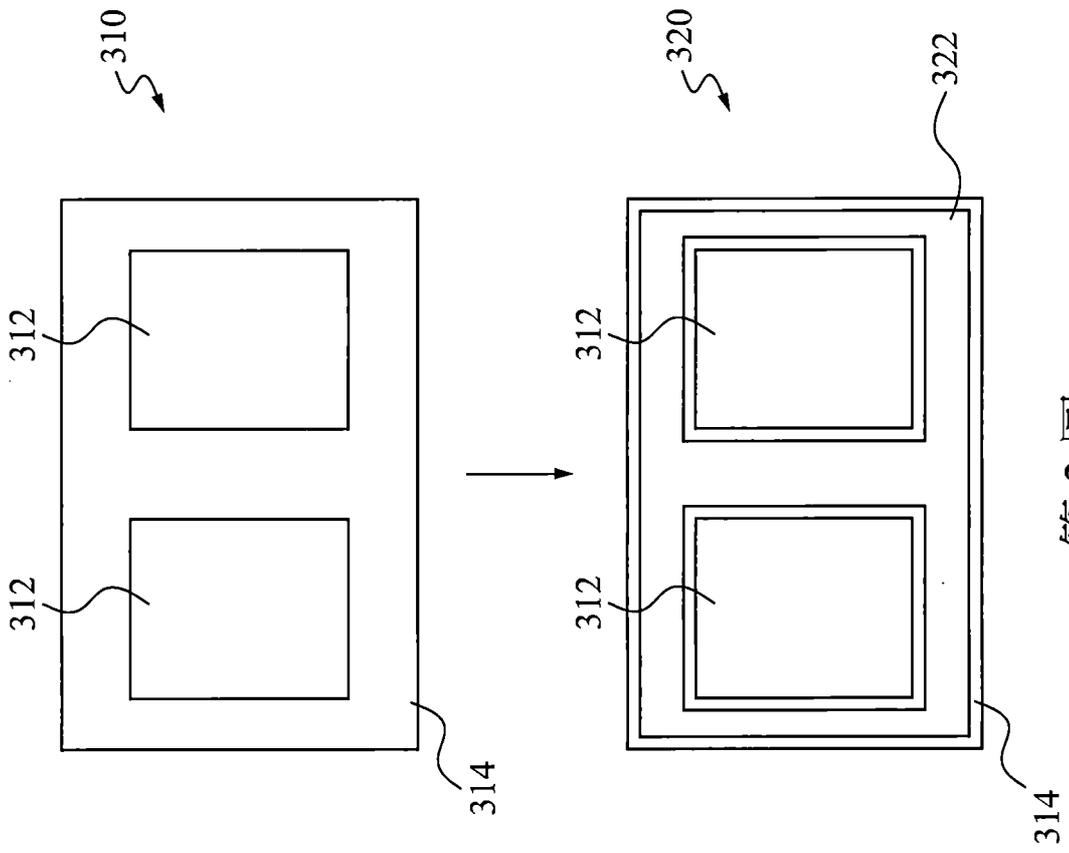
圖式



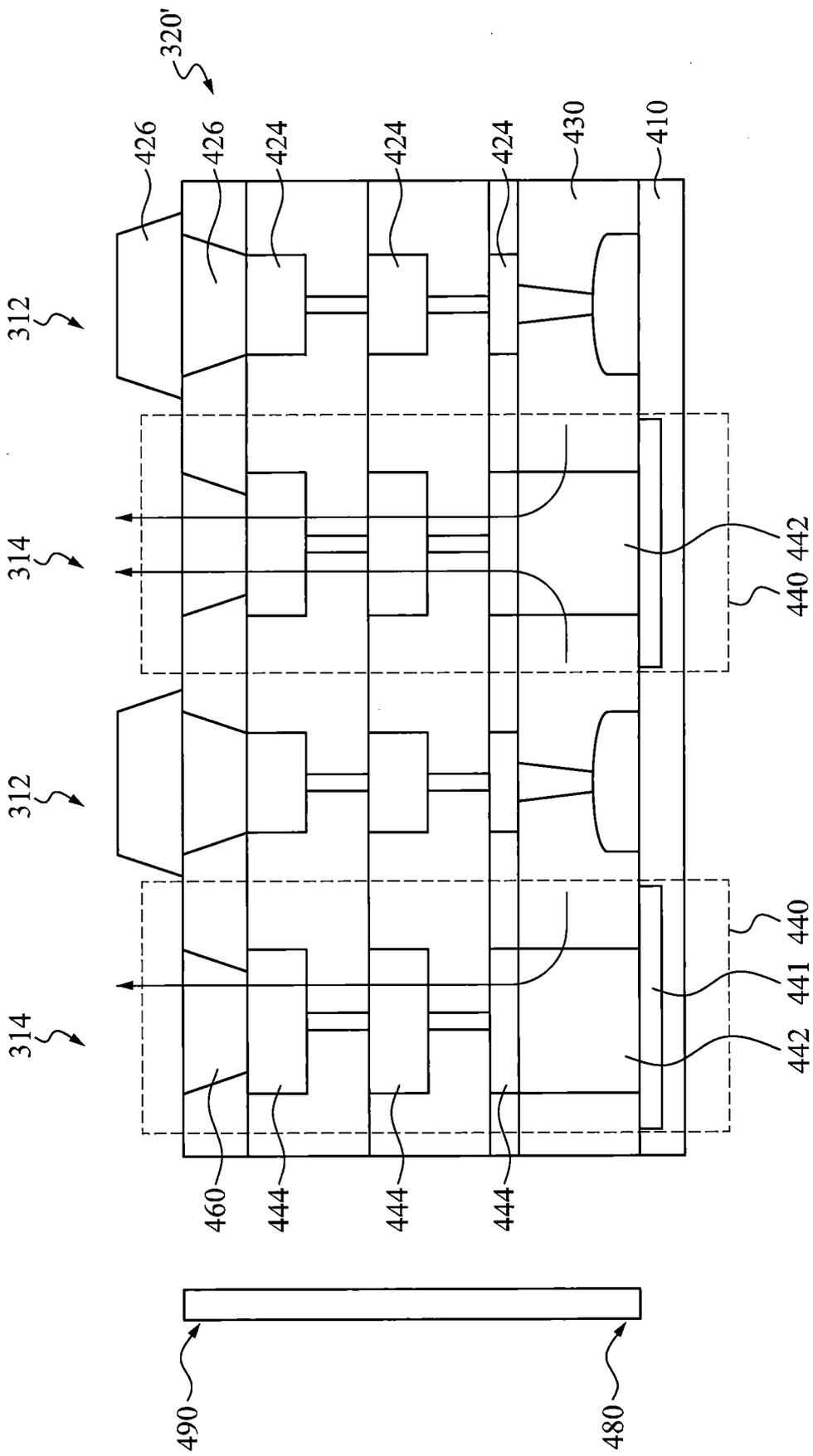
第1圖



第2圖

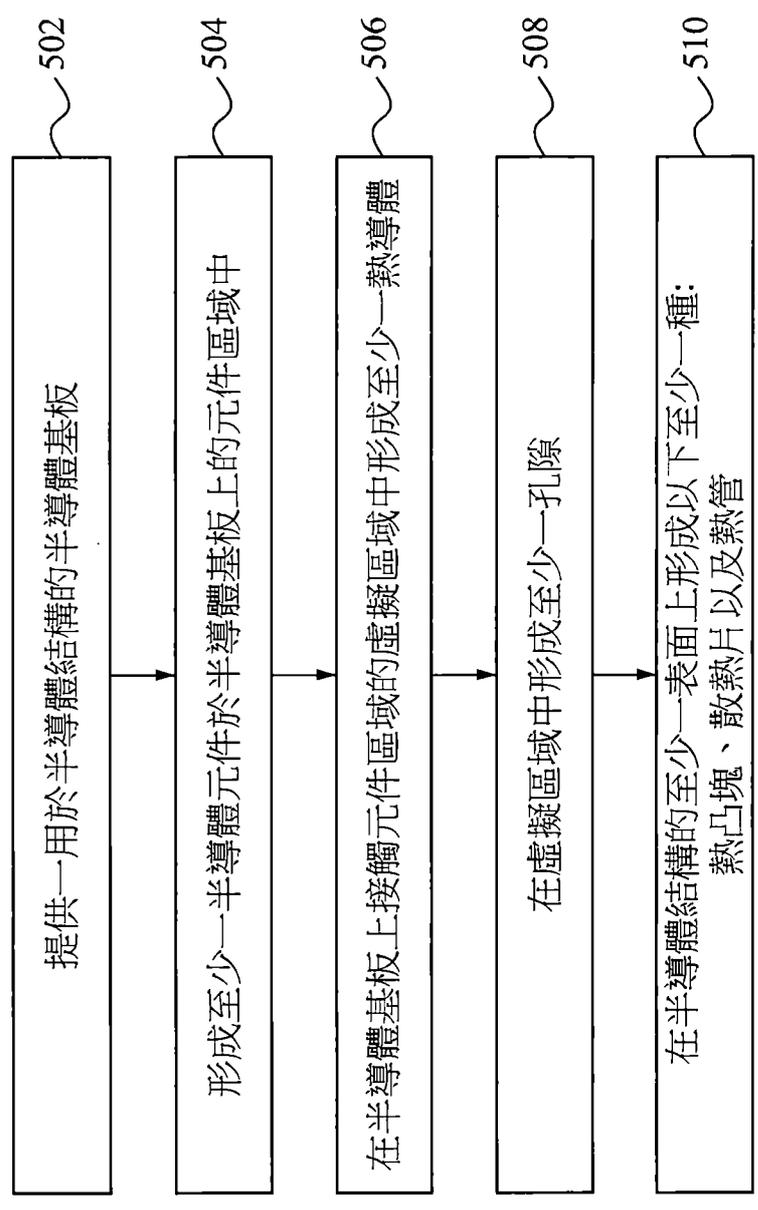


第3圖



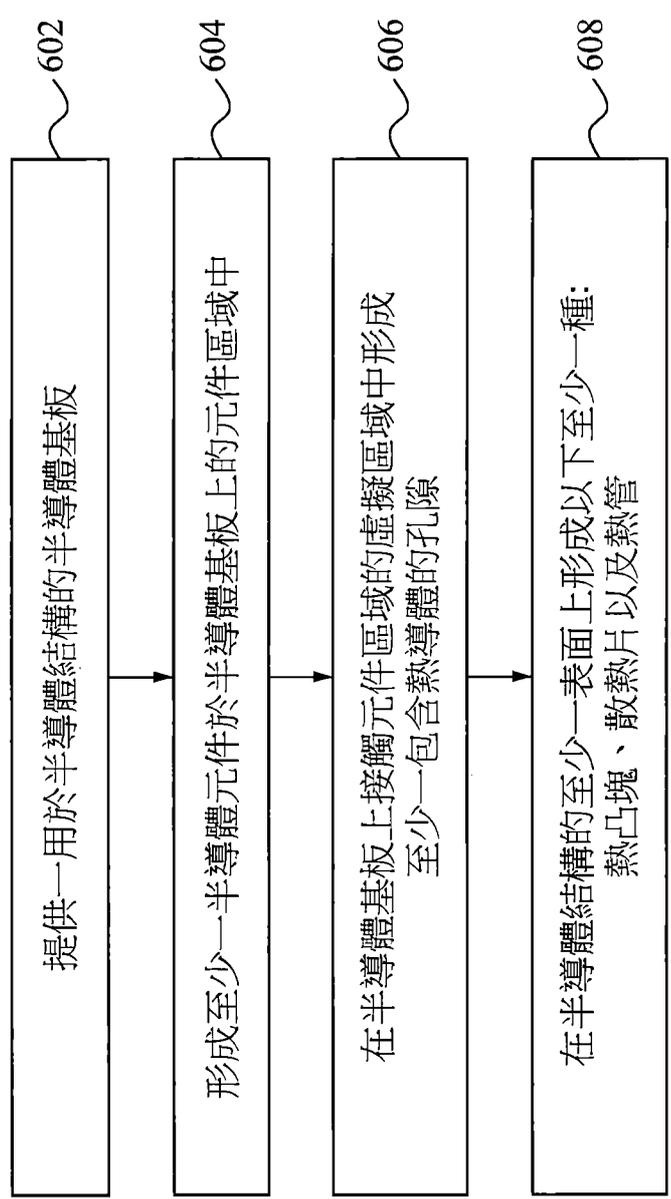
第4圖

500 ↘



第 5 圖

600 ↗



第 6 圖