

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和6年3月28日(2024.3.28)

【公開番号】特開2022-144242(P2022-144242A)

【公開日】令和4年10月3日(2022.10.3)

【年通号数】公開公報(特許)2022-181

【出願番号】特願2021-45158(P2021-45158)

【国際特許分類】

H04N25/78(2023.01)

10

H04N25/76(2023.01)

【F I】

H04N5/378

H04N5/374

【手続補正書】

【提出日】令和6年3月18日(2024.3.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

20

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の行および複数の列を構成するように配置された複数の画素を有する画素アレイと、前記画素アレイから信号を読み出す複数の読出回路を含む読出部と、を備える光電変換装置であって、

前記複数の読出回路の各々は、サンプルホールド部を含み、前記サンプルホールド部は、前記画素アレイから出力されるリセットレベルを保持する第1サンプルホールド回路、および、前記画素アレイから出力される光信号レベルを保持する第2サンプルホールド回路を含み、

前記複数の読出回路は、第1グループを構成する複数の第1読出回路と、第2グループを構成する複数の第2読出回路とを含み、

前記複数の第1読出回路の少なくとも一部は、第1制御線を通して与えられる第1制御信号によって制御され、前記複数の第2読出回路の少なくとも一部は、第2制御線を通して与えられる第2制御信号によって制御される、

ことを特徴とする光電変換装置。

【請求項2】

複数の動作モードを有し、

前記複数の動作モードは、前記第1制御信号のアクティブ期間と前記第2制御信号のアクティブ期間とが互いに異なるモードを含む、

ことを特徴とする請求項1に記載の光電変換装置。

【請求項3】

前記第1制御信号および前記第2制御信号を発生する発生回路を更に備える、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項4】

前記第1制御信号および前記第2制御信号をそれぞれ外部から取り込む第1パッドおよび第2パッドを更に備える、

ことを特徴とする請求項1又は2に記載の光電変換装置。

【請求項5】

40

30

50

前記第1制御信号は、前記複数の第1読出回路を第1状態および第2状態を含む複数の状態のいずれかに設定する信号であり、

前記第2制御信号は、前記複数の第2出回路を前記複数の状態のいずれかに設定する信号であり、

前記第2状態は、前記第1状態よりも消費電力が小さい状態である、

ことを特徴とする請求項1乃至4のいずれか1項に記載の光電変換装置。

#### 【請求項6】

前記複数の読出回路の各々は、前記サンプルホールド部から提供される信号をそれぞれA/D変換するA/D変換器を更に含む、

ことを特徴とする請求項1乃至5のいずれか1項に記載の光電変換装置。 10

#### 【請求項7】

前記A/D変換器は、      型A/D変換器を含む、

ことを特徴とする請求項6に記載の光電変換装置。

#### 【請求項8】

前記複数の第1読出回路の各々は、前記複数の第1読出回路の各々に含まれる前記型A/D変換器の入力ノードの電位を前記第1制御信号に応じて固定する電位固定器を含み、

前記複数の第2読出回路の各々は、前記複数の第2読出回路の各々に含まれる前記型A/D変換器の入力ノードの電位を前記第2制御信号に応じて固定する電位固定器を含む、

ことを特徴する請求項7に記載の光電変換装置。 20

#### 【請求項9】

前記読出部は、前記サンプルホールド部の各々の出力を少なくとも2つの前記A/D変換器に供給するスイッチング回路を含む、

ことを特徴とする請求項6乃至8のいずれか1項に記載の光電変換装置。

#### 【請求項10】

前記読出部は、前記複数の第1読出回路のうちの1つの第1読出回路が割り当てられた画素の信号と前記複数の第2読出回路のうちの1つの第2読出回路が割り当てられた画素の信号とに応じた信号を生成可能に構成されている、

ことを特徴とする請求項1乃至9のいずれか1項に記載の光電変換装置。 30

#### 【請求項11】

前記読出部は、

前記複数の第1読出回路のうちの1つの第1読出回路が含む前記第1サンプルホールド回路の出力と前記複数の第2読出回路のうちの1つの第2読出回路が含む前記第1サンプルホールド回路の出力とを電気的に接続する第1スイッチと、

前記複数の第1読出回路のうちの1つの第1読出回路が含む前記第2サンプルホールド回路の出力と前記複数の第2読出回路のうちの1つの第2読出回路が含む前記第2サンプルホールド回路の出力とを電気的に接続する第2スイッチと、を更に含む、

ことを特徴とする請求項1乃至8のいずれか1項に記載の光電変換装置。

#### 【請求項12】

前記サンプルホールド部は、前記第1サンプルホールド回路の出力と前記第1サンプルホールド回路の出力とを接続する抵抗素子を含む、

ことを特徴とする請求項11に記載の光電変換装置。 40

#### 【請求項13】

前記読出部は、前記複数の第1読出回路のうちの1つの第1読出回路の出力と前記複数の第2読出回路のうちの1つの第2読出回路の出力とを平均化する回路を含む、

ことを特徴とする請求項1乃至9のいずれか1項に記載の光電変換装置。

#### 【請求項14】

前記複数の第1読出回路のうちの1つの第1読出回路が含む前記第1サンプルホールド回路および前記第2サンプルホールド回路は、前記第1制御信号によって制御され、

前記複数の第2読出回路のうちの1つの第2読出回路が含む前記第1サンプルホールド回路および前記第2サンプルホールド回路は、前記第2制御信号によって制御されることを特徴とする請求項1乃至9のいずれか1項に記載の光電変換装置。

**【請求項15】**

前記1つの第1読出回路および前記1つの第2読出回路は隣接することを特徴とする請求項14に記載の光電変換装置。

**【請求項16】**

前記第1制御線および前記第2制御線は、前記複数の読出回路を通過することを特徴とする請求項1乃至15のいずれか1項に記載の光電変換装置。

**【請求項17】**

前記第1制御信号によって制御される前記複数の第1読出回路の個数と、前記第2制御信号によって制御される前記複数の第2読出回路の個数とは同じであることを特徴とする請求項1乃至16のいずれか1項に記載の光電変換装置。

**【請求項18】**

前記第1サンプルホールド回路は、第1容量素子および第1アンプを含み、前記第2サンプルホールド回路は、第2容量素子および第2アンプを含むことを特徴とする請求項1乃至17のいずれか1項に記載の光電変換装置。

**【請求項19】**

前記第1容量素子と前記第2容量素子とは互いに隣り合うように配置されていることを特徴とする請求項18に記載の光電変換装置。

**【請求項20】**

前記第1アンプと前記第2アンプとは互いに隣り合うように配置されていることを特徴とする請求項18に記載の光電変換装置。

**【請求項21】**

前記第1容量素子と前記第2容量素子とは互いに隣り合うように配置され、前記第1アンプと前記第2アンプとは互いに隣り合うように配置されていることを特徴とする請求項18に記載の光電変換装置。

**【請求項22】**

請求項1乃至21のいずれか1項に記載の光電変換装置と、前記光電変換装置が出力する信号を処理する信号処理部と、を備えることを特徴とする光電変換システム。

**【請求項23】**

請求項1乃至21のいずれか1項に記載の光電変換装置と、前記光電変換装置が出力する信号を処理する信号処理部と、を備えることを特徴とする移動体。

**【請求項24】**

複数の画素を有する画素アレイから信号を読み出す複数の読出回路を含む読出部を備える基板であって、

前記複数の読出回路の各々は、サンプルホールド部を含み、前記サンプルホールド部は、前記画素アレイから出力されるリセットレベルを保持する第1サンプルホールド回路、および、前記画素アレイから出力される光信号レベルを保持する第2サンプルホールド回路を含み、

前記複数の読出回路は、第1グループを構成する複数の第1読出回路と、第2グループを構成する複数の第2読出回路とを含み、

前記複数の第1読出回路の少なくとも一部は、第1制御線を通して与えられる第1制御信号によって制御され、前記複数の第2読出回路の少なくとも一部は、第2制御線を通して与えられる第2制御信号によって制御される、

ことを特徴とする基板。

**【手続補正2】**

**【補正対象書類名】明細書**

10

20

30

40

50

【補正対象項目名】 0 0 0 6

【補正方法】 変更

【補正の内容】

【0 0 0 6】

本発明の1つの側面は、複数の行および複数の列を構成するように配置された複数の画素を有する画素アレイと、前記画素アレイから信号を読み出す複数の読出回路を含む読出部と、を備える光電変換装置に係り、前記光電変換装置において、前記複数の読出回路の各々は、サンプルホールド部を含み、前記サンプルホールド部は、前記画素アレイから出力されるリセットレベルを保持する第1サンプルホールド回路、および、前記画素アレイから出力される光信号レベルを保持する第2サンプルホールド回路を含み、前記複数の読出回路は、第1グループを構成する複数の第1読出回路と、第2グループを構成する複数の第2読出回路とを含み、前記複数の第1読出回路の少なくとも一部は、第1制御線を通して与えられる第1制御信号によって制御され、前記複数の第2読出回路の少なくとも一部は、第2制御線を通して与えられる第2制御信号によって制御される。

10

20

30

40

50