(19) Deutsches Patent- und Markenamt

(10) **DE 199 13 546 B4** 2013.05.29

(12) # Patentschrift

(21) Aktenzeichen: **199 13 546.0**
(22) Anmeldetag: **25.03.1999**
(43) Offenlegungstag: **30.09.1999**
(45) Veröffentlichungstag der Patenterteilung: **29.05.2013**

(51) Int Cl.: ***G09G 3/30*** (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
10-82010 **27.03.1998** **JP**

(73) Patentinhaber:
DENSO CORPORATION, Kariya-city, Aichi-pref., JP

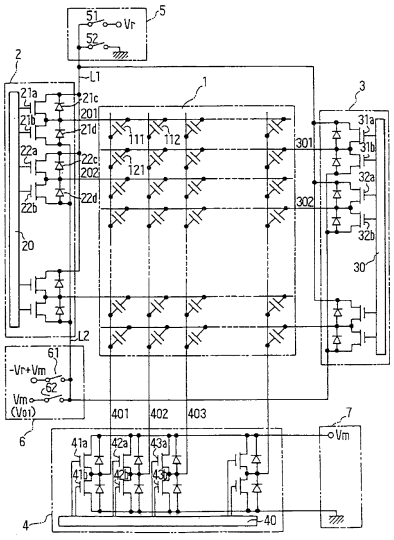
(74) Vertreter:
WINTER, BRANDL, FÜRNISS, HÜBNER, RÖSS, KAISER, POLTE, Partnerschaft, 85354, Freising, DE

(72) Erfinder:
Ninoyu, Toshinori, Kariya, Aichi, JP; Saeki, Kiyoshi, Kariya, Aichi, JP; Kishita, Hiroyuki, Kariya, Aichi, JP; Uchida, Tomoya, Kariya, Aichi, JP; Saito, Hideki, Kariya, Aichi, JP; Osada, Masahiko, Kariya, Aichi, JP

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:
siehe Folgeseiten

(54) Bezeichnung: **Elektrolumineszenz-Anzeigevorrichtung mit einer einen dielektrischen Durchbruch unterbindenden Eigenschaft und Verfahren zum Steuern des Betriebs der Elektrolumineszenz-Anzeigevorrichtung**

(57) Hauptanspruch: Elektrolumineszenz-Anzeigevorrichtung, die aufweist:
ein Elektrolumineszenz-Anzeigefeld (1), das eine Reihen-und-Spalten-Matrixgruppe von Abtastelektroden (201, 301, ...) und Datenelektroden (401, 402, ...) beinhaltet, wobei Elektrolumineszenzelemente (111, 112, ...) an Schnittpunkten der Abtastelektroden (201, 301, ...) und der Datenelektroden (401, 402, ...) ausgebildet sind;
Abtastelektroden-Treiberschaltungen (2, 3) zum Anlegen einer Abtastspannung, die einmal pro jedem eines positiven und negativen Felds in der Polarität veränderbar ist, an die Abtastelektroden; und
eine Datenelektroden-Treiberschaltung (4) zum Anlegen einer Datenspannung, die bewirkt, dass die Elektrolumineszenzelemente (111, 112, ...) in entweder einem Licht abgebenden oder einem kein Licht abgebenden Zustand arbeiten, an die Datenelektroden (401, 402, ...), wobei
die Abtastelektroden (201, 301, ...) derart angeordnet sind, dass während anderen Zeiten, als zu denjenigen, zu denen die Abtastspannung angelegt wird, eine Versatzspannung an sie angelegt wird, und
die Datenelektroden (401, 402, ...) derart angeordnet sind, dass eine vorbestimmte Spannung an sie angelegt wird, wobei
die vorbestimmte Spannung periodisch an die Datenelektroden (401, 402, ...) angelegt wird, unmittelbar nachdem die Abtastspannung an die Abtastelektroden (201, 203, ...) angelegt worden ist, um eine an das Elektrolumineszenz-Anzeigefeld (1) angelegte Potentialdifferenz im Wesentlichen zu null zu machen.



(19) Deutsches Patent- und Markenamt

(10) **DE 199 13 546 B4** 2013.05.29

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

US	**5 847 516**	**A**
US	**5 517 207**	**A**
JP	**H09- 73 282**	**A**
JP	**H02- 51 193**	**A**
JP	**H09- 54 566**	**A**

JP 63-240590 U1

Beschreibung

[0001] Die vorliegende Erfindung betrifft im allgemeinen Elektrolumineszenz- bzw. EL-Anzeigevorrichtungen und insbesondere eine EL-Anzeigevorrichtung, bei welcher eine vorbestimmte Spannung periodisch an EL-Elemente angelegt wird, um die angelegte Potentialdifferenz im wesentlichen zu null zu machen, um dadurch einen dielektrischen Durchbruch zu unterbinden.

[0002] Eine EL-Anzeigevorrichtung im Stand der Technik, wie zum Beispiel diejenige, die in der veröffentlichten ungeprüften Japanischen Anmeldung JP 09-54566 A offenbart ist, beinhaltet ein EL-Anzeigefeld, das Abtast- und Datenelektroden aufweist, welche in Reihen und Spalten ausgelegt sind. EL-Elemente sind an Schnittbereichen der Abtast- und Datenelektroden ausgebildet, um dadurch eine Matrixanzeige zu erzeugen. Bei dieser Anzeige wird eine Abtastspannung von einen abtastseitigen Treiber-IC fortschreitend an die Abtastelektroden angelegt, während eine Datenspannung von einem datenseitigen Treiber-IC an die Datenelektroden angelegt wird. Lumineszenz/Nichtlumineszenz-Ansteuerpulsspannungen, die sich in der Polarität einmal pro jedem von positiven und negativen Feldern unterscheiden, werden an die EL-Elemente angelegt, welche als Reaktion darauf folglich Licht abgeben oder nicht abgeben. Ebenso ist die in der zuvor angegebenen Anmeldung offenbarte Anzeige derart aufgebaut, daß eine Versatzspannung, die eine positive Polarität aufweist, an Abtastelektroden des positiven Felds angelegt wird, um die Durchbruchspannung des abtastseitigen Treiber-IC zu verringern.

[0003] In Fig. 7 sind einige beispielhafte Spannungswellenformkennlinien der zuvor erwähnten Anzeige gezeigt, die sowohl Spannungswellenformen von drei aufeinanderfolgenden Abtastelektroden 1, 2, 3 und eine Spannungswellenform von einer Datenelektrode als auch Spannungswellenformen zwischen der Abtastelektrode 1 und ihrer zugeordneten Datenelektrode beinhalten.

[0004] In dem positiven Feld wird eine durch die durchgezogene Linie gezeigte Spannung sowohl während eines Anlegens einer Abtastspannung als auch in vorhergehenden und nachfolgenden Zeitdauern an die Abtastelektrode angelegt. Ansonsten befindet sich die Spannung in einem schwebenden Zustand (einem Zustand einer hohen Impedanz), der durch die gestrichelte Linie gezeigt ist.

[0005] In diesem Fall wird, wenn die Datenelektrode einen Lichtabgabepuls (0 V) ausgibt, die Abtastelektrode in den Zustand einer hohen Impedanz versetzt und die Versatzspannung Vm an die EL-Elemente angelegt. Nachfolgend wird die an die EL-Elemente angelegte Versatzspannung Vm eine Gleichspannung, während sich die Abtastelektrode in dem Zustand einer hohen Impedanz befindet.

[0006] In dem negativen Feld wird, wenn die Datenelektrode einen Lichtabgabepuls (Vm) ausgibt, die Abtastelektrode in den Zustand einer hohen Impedanz versetzt und die Datenspannung Vm an die EL-Elemente angelegt. Daher wird eine an die EL-Elemente angelegte Datenspannung –Vm eine Gleichspannung, wenn sich die Abtastelektrode in dem Zustand einer hohen Impedanz befindet.

[0007] Die EL-Elemente der vorhergehenden Anzeige sind derart angeordnet, daß jedes aus einer sich zwischen einem Paar von dielektrischen Filmen befindenden Lichtabgabe- oder ”Leucht”-Schicht aufgebaut ist.

[0008] Jedoch können die dielektrischen Filme typischerweise lokale Defekte enthalten. Genauer gesagt werden während eines Ausbildens der dielektrischen Schichten häufig unerwünschte Partikel auf oder in diesen abgeschieden. Als Ergebnis ist der Filmausbildungs-Istwert der Schichten niedriger als ein Sollwert. Obgleich die Partikel durch Abbürsten der Schichten während des Ausbildungsverfahrens entfernt werden, hinterlassen die Partikel inhärent Spuren oder kleine Einkerbungen in den jeweiligen Oberflächen der Schichten.

[0009] Folglich wird, wenn eine Pulsspannung an die Filme angelegt wird, um eine Lichtabgabe zu erzeugen, das sich ergebende Feld in den Spuren konzentriert, wodurch das Potential für einen dielektrischen Durchbruch an diesen Punkten erhöht wird.

[0010] Wie es in Fig. 7 gezeigt ist, setzt sich eine elektrische Entladung zwischen der Abtastelektrode und der Datenelektrode fort, wenn eine bestimmte Gleichspannung andauernd zu anderen Zeiten als zu der angelegt wird, zu der die Lichtabgabeansteuerpulsspannung angelegt wird, da die Pulsspannung einen Strom erzwingt, der andauernd diesen zugeführt wird. Diese sich fortsetzende elektrische Entladung erhöht dadurch das Risiko eines weiteren dielektrischen Durchbruchs.

[0011] Aus der JP 09-073282 A, welche der US 5847516 A entspricht, ist eine Elektrolumineszenz-Anzeigevorrichtung bekannt mit: einem Elektrolumineszenz-Anzeigefeld, das eine Reihen-und-Spalten-Matrixgruppe von Abtastelektroden und Datenelektroden beinhaltet; Abtastelektroden-Treiberschaltungen zum Anlegen einer Abtastspannung an die Abtastelektroden; und einer Datenelektroden-Treiberschaltung zum Anlegen einer Datenspannung an die Datenelektroden.

[0012] Die JP 02-051193 A offenbart eine Elektrolumineszenz-Anzeigevorrichtung, bei welcher die Zeit

des Anlegens einer Auffrischspannung verringert ist, um die Gefahr eines durch die Auffrischspannung hervorgerufenen dielektrischen Durchbruchs zu verringern.

[0013] Weiterer relevanter Stand der Technik ist bekannt aus der US 5517207 A und der JP 63-240590 A.

[0014] Die vorliegende Erfindung ist im Hinblick auf das zuvor erwähnte Problem geschaffen worden und ihre Aufgabe besteht darin, einen sich erhöhenden dielektrischen Durchbruch in EL-Elementen zu beseitigen.

[0015] Die Lösung der Aufgabe erfolgt durch die Merkmale der Ansprüche 1, 5 oder 9.

[0016] Um die vorhergehende Aufgabe zu lösen, ist ein bedeutendes Merkmal der vorliegenden Erfindung das periodische Anlegen einer bestimmten Spannung an Datenelektroden, welche verhindern, daß eine Spannung an EL-Elemente angelegt wird.

[0017] Demgemäß wird es auch dann, wenn ein dielektrischer Durchbruch an irgendeinem der EL-Elemente auftritt, möglich, zu beseitigen, daß ein Strom zwischen der Abtastelektrode und der Datenelektrode fließt, und daher, ein Erhöhen eines dielektrischen Durchbruchs zu verhindern.

[0018] Die vorliegende Erfindung wird nachstehend anhand eines Ausführungsbeispiels unter Bezugnahme auf die beiliegende Zeichnung näher erläutert.

[0019] Es zeigt:

[0020] Fig. 1 eine Darstellung eines Aufbaus einer EL-Anzeigevorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung;

[0021] Fig. 2 eine Darstellung eines praktischen Aufbaus eines abtastseitigen Treiber-IC in Fig. 1;

[0022] Fig. 3 ein Zeitablaufsdiagramm zum Darstellen einer Funktionsweise in dem positiven Feld des in Fig. 2 gezeigten abtastseitigen Treiber-IC;

[0023] Fig. 4 eine Darstellung eines praktischen Aufbaus eines datenseitigen Treiber-IC in Fig. 1;

[0024] Fig. 5 ein Zeitablaufsdiagramm zum Darstellen einer Funktionsweise des in Fig. 4 gezeigten datenseitigen Treiber-IC;

[0025] Fig. 6 ein Zeitablaufsdiagramm einer Funktionsweise der in Fig. 1 gezeigten EL-Anzeigevorrichtung; und

[0026] Fig. 7 ein Zeitablaufsdiagramm einer Funktionsweise einer EL-Anzeigevorrichtung im Stand der Technik.

[0027] Fig. 1 zeigt einen Gesamtaufbau einer EL-Anzeigevorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0028] Ein EL-Anzeigefeld **1** beinhaltet eine Lichtabgabeschicht, die eine Seite, auf welcher Abtastelektroden ausgebildet sind, und eine andere Seite aufweist, auf welcher Datenelektroden ausgebildet sind. Wie es gezeigt ist, sind ungeradzahlige Abtastelektroden **201**, **202**, ... und geradzahlige Abtastelektroden **301**, **302**, ... in der Reihenrichtung ausgebildet, wohin Datenelektroden **401**, **402**, **403**, ... in der Spaltenrichtung ausgebildet sind. Bei den jeweiligen Schnittbereichen zwischen den Abtastelektroden **201**, **301**, **202**, **302**, ... und Datenelektroden **401**, **402**, **403**, ... sind EL-Elemente **111**, **112**, ..., **121**, ... als Bildelemente oder ”Pixel” ausgebildet.

[0029] Um das EL-Anzeigefeld **1** anzusteuern, sind abtastseitige Treiber-ICs **2**, **3** und ein datenseitiges Treiber-IC **4** vorgesehen. Das abtastseitige Treiber-IC **2** ist eine Gegentakt-Treiberschaltung, welche FETs **21a**, **22a**, ... mit einem P-Kanal und FETs **21b**, **22b**, ... mit einem N-Kanal aufweist, die mit den ungeradzahligen Abtastelektroden **201**, **202**, ... verbunden sind und als Reaktion auf ein Aufnehmen eines Ausgangssignals aus einer Steuerschaltung **20** eine Abtastspannung (einen Abtastpuls) an die ungeradzahligen Abtastelektroden **201**, **202**, ... anlegen.

[0030] Parasitärdioden **21c**, **21d**, **22c**, **22d**, ... sind jeweils an den FETs **21a**, **21b**, **22a**, **22b**, ... ausgebildet, um zuzulassen, daß Abtastelektroden auf eine erwünschte Referenzspannung gesetzt werden.

[0031] Das abtastseitige Treiber-IC **3** ist im Aufbau ähnlich. Es weist eine Steuerschaltung **30**, FETs **31a**, **32a**, ... mit einem P-Kanal und FETs **31b**, **32b**, ... mit einem N-Kanal zum Anlegen einer Abtastspannung an geradzahlige Abtastelektroden **301**, **302**, ... auf.

[0032] Das datenseitige Treiber-IC **4** weist eine Steuerschaltung **40**, FETs **41a**, **42a**, ... mit einem P-Kanal und FETs **41b**, **42b**, ... mit einem N-Kanal zum Anlegen einer Datenspannung (eines Auswahlpulses) an die Datenelektroden **401**, **402**, **403**, ... auf.

[0033] Die abtastseitigen Treiber-ICs **2**, **3** sind mit Abtastspannungsversorgungsschaltungen **5**, **6** zum Anlegen von Abtastspannungen versehen. Die Abtastspannungsversorgungsschaltung **5** weist Schaltelemente **51**, **52** auf und ist derart betreibbar, daß sie in Übereinstimmung mit dem Einschalt/Ausschaltzustand von diesen entweder eine Schreibspannung Vr oder eine Massespannung (0 V) an eine den FETs mit einem P-Kanal sourceseitig gemeinsame Leitung L1

in den abtastseitigen Treiber-ICs **2**, **3** anlegt. Die Abtastspannungsversorgungsschaltung **6** weist Schaltelemente **61**, **62** auf und reagiert auf den Einschalt/Ausschaltzustand von diesen zum Anlegen entweder einer Gleichspannung –Vr+Vm oder einer Versatz- bzw. Offsetspannung Vm an eine den FETs mit einem N-Kanal sourceseitig gemeinsame Leitung L2 in den abtastseitigen Treiber-ICs **2**, **3**.

[0034] Das datenseitige Treiber-IC **4** ist mit einer Datenspannungsversorgungsschaltung **7** zum Anlegen einer Modulationsspannung Vm an eine den FETs mit einem P-Kanal sourceseitig gemeinsame Leitung des datenseitigen Treiber-IC **4** versehen, während die Massespannung an eine den FETs mit einem N-Kanal sourceseitig gemeinsame Leitung angelegt wird.

[0035] Es ist anzumerken, daß die zuvor erwähnten Abtastspannungsversorgungsschaltungen **5**, **6** und die Datenspannungsversorgungsschaltung **7**, die hierin verwendet werden, die gleichen wie diejenigen sind, die in Fig. 4 der JP 09-54566 A gezeigt sind, und derart aufgebaut sind, daß sie zwei Energieversorgungseinheiten verwenden, um die vorhergehenden verschiedenen Spannungen auszugeben.

[0036] Bei dem zuvor beschriebenen Aufbau ist es notwendig, eine Pulswechselspannung zwischen die Abtastelektroden und Datenelektroden anzulegen, um die EL-Elemente zu Lichtabgabezwecken anzusteuern. Zu diesem Zweck wird eine Pulsspannung, welche sich einmal pro Feld zwischen den positiven und negativen Polaritäten umkehrt bezüglich jeder Abtastzeile erzeugt, um die EL-Elemente anzusteuern.

[0037] In dem positiven Feld wird eine Spannung Vr aufeinanderfolgend als die Abtastspannung an die Abtastelektroden **201**, **301**, **202**, **302**, ... angelegt. Für die Datenelektroden **401**, **402**, **403**, ..., wird die Spannung eines EL-Elements, von dem die Datenelektrode fordert, daß dieses Licht abgibt, auf die Massespannung gesetzt. Ebenso wird die Spannung eines EL-Elements, von dem die Datenelektrode nicht fordert, daß dieses Licht abgibt, auf die Modulationsspannung Vm gesetzt. Nachfolgend wird eine Spannung Vr, die potentialmäßig größer als oder gleich der Schwellwertspannung ist, an das EL-Element angelegt, welches Licht abgeben soll, um dadurch zu bewirken, daß das EL-Element Licht abgibt. Andererseits wird eine Spannung +Vr–Vm, die potentialmäßig kleiner als die Schwellwertspannung ist, an das EL-Element angelegt, das kein Licht abgeben soll, so daß das EL-Element kein Licht abgibt.

[0038] In dem negativen Feld wird eine Spannung von –Vr+Vm fortschreitend als die Abtastspannung an die Abtastelektroden **201**, **301**, **202**, **302**, ... angelegt. Für die Datenelektroden **401**, **402**, **403**, ... wird die Spannung eines EL-Elements, von dem die Datenelektrode fordert, daß dieses Licht abgibt, auf die Modulationsspannung Vm gesetzt, während die Spannung eines EL-Elements, von dem die Datenelektrode nicht fordert, daß dieses Licht abgibt, auf die Massespannung gesetzt wird. Zu diesem Zeitpunkt wird eine Spannung –Vr, die potentialmäßig größer als oder gleich der Schwellwertspannung ist, an das EL-Element angelegt, das Licht abgeben soll, wodurch bewirkt wird, daß das EL-Element Licht abgibt, wohingegen eine Spannung von –Vr+Vm an das EL-Element angelegt wird, das kein Licht abgeben soll, so daß das EL-Element kein Licht abgibt.

[0039] Das zuvor dargelegte einzyklische Ansteuermuster von positiven und negativen Feldern wird wiederholt, was bewirkt, daß das EL-Anzeigefeld **1** einen erwünschten Anzeigevorgang durchführt. Es ist anzumerken, daß die Verwendung der Versatzspannung Vm ein Anlegen einer Spannung eines Absolutwerts Vr–Vm in sowohl dem positiven Feld als auch dem negativen Feld in den abtastseitigen Treiber-ICs **2**, **3** zuläßt, wodurch zugelassen wird, daß die Durchbruchspannung der abtastseitigen Treiber-ICs **2**, **3** verglichen mit denjenigen, die keine derartige Versatzspannung Vm verwenden, verringert wird.

[0040] Als die zuvor beschriebenen abtastseitigen Treiber-ICs **2**, **3** kann ein kommerziell verfügbares abtastseitiges Treiber-IC mit dem Namen "μPD 16302" verwendet werden, wie es in Fig. 2 gezeigt ist. Dieses abtastseitige Treiber-IC ist aus einem Schieberegister **211**, in der Darstellung gezeigten Logikschaltungen, einer Ausgabeschaltung (FETs **21a**, **31a**, **22a**, **32a**, ... mit einem P-Kanal und FETs **21b**, **31b**, **22b**, **32b**, ... mit einem N-Kanal) und dergleichen aufgebaut.

[0041] Das Schieberegister **211** ist betreibbar, wenn sich sein Anschluß R/$\overline{L}$ (in Fig. 2 gezeigtes Signal einer negativen Logik) an dem hohen Pegel (Pegel H) befindet, um fortschreitend durch ein Signal CLK ein Reihenauswahlpulssignal, das an einem Dateneingabeanschluß A eingegeben wird, zum aufeinanderfolgenden Ausgeben aus einem Anschluß S_1 bis zu einem Anschluß S_{40} zu verschieben.

[0042] In diesem Fall werden ein Austastsignal BLK und ein Signal $\overline{OE}$, welche das Ausgabefreigabesignal werden, gezwungen, konstant an dem niedrigen Pegel (Pegel L) zu bleiben, um dadurch sicherzustellen, daß ein Signal $\overline{PC}$ als ein Signal zum Auswählen von FETs mit einem P-Kanal oder FETs mit einem N-Kanal eingegeben wird.

[0043] Bei diesem Aufbau wird, wenn ein Reihenauswahlpulssignal in das Schieberegister **211** eingegeben wird, das Reihenauswahlpulssignal fortschreitend zum Ausgeben verschoben, wie es in dem Zeitablaufsdiagramm eines positiven Felds in Fig. 3 ge-

zeigt ist. Während einer Zeitdauer, in welcher das Reihenauswahlpulssignal ausgegeben wird, werden die Einschaltzeitdauern der FETs mit einem P-Kanal und FETs mit einem N-Kanal in Übereinstimmung mit dem Wechsel des Signals $\overline{PC}$ zwischen den Pegeln H und L umgeschaltet, wodurch bewirkt wird, daß eine Spannung, die potentialmäßig darauf reagiert, aus einem Ausgabeanschluß O ausgegeben wird. Es ist anzumerken, daß der Buchstabe Z in Fig. 3 die Zeitdauer einer hohen Impedanz bezeichnet, der Buchstabe P die Zeitdauer bezeichnet, in welcher die FETs mit einem P-Kanal eingeschaltet sind, um ein Laden durchzuführen, und der Buchstabe N die Zeitdauer bezeichnet, in welcher die FETs mit einem N-Kanal eingeschaltet sind, um ein Entladen durchzuführen. Es ist ebenso anzumerken, daß in dem negativen Feld die Pegel H und L des Signals $\overline{PC}$ zu denjenigen in dem Fall des positiven Felds entgegengesetzt sind.

[0044] Durch Ein- und Ausschalten der FETs **21a**, **31a**, **22a**, **32a**, ... mit einem P-Kanal und FETs **21b**, **31b**, **22b**, **32b**, ... mit einem N-Kanal in der zuvor dargelegten Reihenfolge wird die Abtastspannung aufeinanderfolgend an den Abtastelektroden **201**, **301**, **202**, ... ausgegeben, wie es in Fig. 6 gezeigt ist. Es ist anzumerken, daß die gestrichelten Linien in der Darstellung verwendet werden, um den Zustand zu bezeichnen, in welchem die hohe Impedanz gebildet ist.

[0045] Als nächstes wird eine Erklärung des datenseitigen Treiber-IC **4** gegeben. Fig. 4 zeigt einen praktischen Schaltungsaufbau von diesem und Fig. 5 zeigt ein Zeitablaufsdiagramm der jeweiligen in Fig. 4 gezeigten Signale.

[0046] Das datenseitige Treiber-IC **4** beinhaltet ein Schieberegister **411**, eine Zwischenspeicherschaltung **412**, eine UND-Schaltung **413**, eine negierte Exklusiv-ODER-Schaltung **414**, eine Ausgabeschaltung (FETs **41a**, **42a**, ... mit einem P-Kanal und FETs **41b**, **42b**, ... mit einem N-Kanal) und dergleichen.

[0047] Das Schieberegister **411** ist derart angeordnet, daß ein Signal DATA, das Anzeigedaten pro Reihe anzeigt, in es eingegeben wird. Dieses Eingangssignal DATA wird durch ein Signal CLKC aufeinanderfolgend verschoben und wird dann zu einem Zeitpunkt eines Erzeugens eines Signals LACLK in der Zwischenspeicherschaltung **412** zwischengespeichert. Dieses zwischengespeicherte Signal DATA wird innerhalb einer Zeitdauer, in welcher das Austastsignal BLK an dem Pegel H gehalten wird, aus der UND-Schaltung **413** ausgegeben. Dieses Ausgangssignal DATA wird dann einer logischen Verarbeitung mit einem Signal PCC (einem Signal, welches sich in dem positiven Feld an dem Pegel H und in dem negativen Feld an dem Pegel L befindet) an der negierten Exklusiv-ODER-Schaltung **414** unterzogen, um dadurch in der Ausgabeschaltung die FETs mit einem P-Kanal und FETs mit einem N-Kanal ein- und auszuschalten.

[0048] Genauer gesagt werden in dem positiven Feld, da sich das Signal PCC an dem Pegel H befindet, wenn das Signal DATA, wie es an der Zwischenspeicherschaltung **412** zwischengespeichert wird, innerhalb einer Zeitdauer, in welcher sich das Signal BLK an dem Pegel H befindet, an dem Pegel H bleibt, dann die FETs mit einem P-Kanal in der Ausgabeschaltung ausgeschaltet und die FETs mit einem N-Kanal eingeschaltet, wodurch bewirkt wird, daß die Massespannung ausgegeben wird. Alternativ werden, wenn sich das Signal DATA, das an der Zwischenspeicherschaltung **412** zwischengespeichert wird, an dem Pegel L befindet, dann die FETs mit einem P-Kanal in der Ausgabeschaltung eingeschaltet, wohingegen die FETs mit einem N-Kanal ausgeschaltet werden, wodurch bewirkt wird, daß die Spannung Vm ausgegeben wird. Als Ergebnis befinden sich, wenn sich das Signal DATA an dem Pegel H befindet, die EL-Elemente in einem Licht abgebenden Zustand, während sich, wenn sich das Signal DATA an dem Pegel L befindet, die EL-Elemente in einem kein Licht abgebenden Zustand befinden.

[0049] Andererseits werden in dem negativen Feld, da sich das Signal PCC an dem Zustand L befindet, wenn das Signal DATA, wie es an der Zwischenspeicherschaltung **412** zwischengespeichert wird, an dem Pegel H bleibt, wenn sich das Signal BLK an dem Pegel H befindet, dann die FETs mit einem P-Kanal in der Ausgabeschaltung eingeschaltet und die FETs mit einem N-Kanal ausgeschaltet, wodurch die Spannung Vm ausgegeben wird. Alternativ werden, wenn sich das Signal DATA, das an der Zwischenspeicherschaltung **412** zwischengespeichert wird, an dem Pegel L befindet, dann die FETs mit einem P-Kanal in der Ausgabeschaltung ausgeschaltet, wohingegen die FETs mit einem N-Kanal eingeschaltet werden, was bewirkt, daß die Massespannung ausgegeben wird. Aufgrund dessen befinden sich, wenn sich das Signal DATA an dem Pegel H befindet, die EL-Elemente in dem Licht abgebenden Zustand, während sich, wenn sich das Signal DATA an dem Pegel L befindet, die EL-Elemente in dem kein Licht abgebenden Zustand befinden.

[0050] Eine Steuerschaltung (nicht gezeigt) wird verwendet, um periodisch das Signal BLK auf den Pegel L zu setzen, wie es in Fig. 5 gezeigt ist. Bei einem derartigen Aufbau werden in dem positiven Feld, wenn sich das Signal BLK an dem Pegel L befindet, die FETs mit einem P-Kanal in der Ausgabeschaltung eingeschaltet, wohingegen die FETs mit einem N-Kanal in dieser ausgeschaltet werden, wodurch bewirkt wird, daß die Spannung Vm gesetzt wird.

[0051] Zu diesem Zeitpunkt wird, wenn die Zeitdauer zum Halten eines Pegels L des Signals BLK eine

Zeitdauer ist, in welcher die FETs mit einem N-Kanal in dem abtastseitigen Treiber-IC einschalten, um ein Entladen durchzuführen (die Zeitdauer N nach einem Anlegen der Abtastspannung, die in Fig. 3 gezeigt ist), die Versatzspannung Vm an die Abtastelektroden angelegt, während die Spannung Vm an die Datenelektroden angelegt wird. Dies läßt ein Einstellen einer bestimmten Zeitdauer, unmittelbar nachdem die Abtastspannung an die Abtastelektroden angelegt worden ist, zu, während welcher keine Spannung an die EL-Elemente angelegt wird.

[0052] In dem negativen Feld schalten, wenn sich das Signal BLK an dem Pegel L befindet, die FETs mit einem P-Kanal in der Ausgabeschaltung aus, wohingegen die FETs mit einem N-Kanal einschalten, was bewirkt, daß die Massespannung ausgegeben wird. Demgemäß wird auch in dem negativen Feld eine bestimmte Zeitdauer, unmittelbar nachdem die Abtastspannung angelegt worden ist, gebildet, während welcher keine Spannung an die EL-Elemente angelegt wird.

[0053] Die zuvor erwähnte Zeitdauer, in welcher keine Spannung an die EL-Elemente angelegt wird, unmittelbar nachdem die Abtastspannung angelegt worden ist, unterbindet einen dielektrischen Durchbruch. Deshalb ist der Durchbruch, der vor der Zeitdauer eines Nichtanlegens einer Spannung auftritt, ein dielektrischer Durchbruch eines sich selbst einregelnden Typs, da auch dann, wenn eines der EL-Elemente aufgrund von Lichtabgabepulsen dielektrisch durchbricht, der sich ergebende dielektrische Durchbruch nicht weiter verlängert wird.

[0054] Zum Beispiel wird auch dann, wenn eine Lichtabgabepulsspannung zwischen die Abtastelektrode **201** und Datenelektrode **401** angelegt wird und ein dielektrischer Durchbruch an einem EL-Element auftritt, ein Anlegen einer Spannung Zwischen die Abtastelektrode **201** und Datenelektrode **401**, wie es in Fig. 6 gezeigt ist, unmittelbar nach einem Auftreten eines derartigen dielektrischen Durchbruchs unterbunden, um einen Stromfluß zwischen der Abtastelektrode **201** und der Datenelektrode **401** zu unterbinden. Als Ergebnis tritt auch nach einem erneuten Anlegen einer Lichtabgabepulsspannung kein dielektrischer Durchbruch auf.

[0055] Es ist anzumerken, daß die zuvor erwähnte Zeitdauer, in welcher keine Spannung an die EL-Elemente angelegt wird, vorzugsweise sowohl in dem positiven Feld als auch in dem negativen Feld derart ausgelegt wird, daß sie kleiner als oder gleich 20 µs ist. Ebenso kann, obgleich in dem vorhergehenden veranschaulichenden Ausführungsbeispiel das EL-Element mit einer Zeitdauer zum Unterbinden eines Anlegens einer Spannung, unmittelbar nachdem die Abtastspannung angelegt worden ist, diese Zeitdauer alternativ an anderen vorbestimmten Intervallen vorgesehen sein, solange der dielektrische Durchbruch des EL-Elements beseitigt wird, wie es zuvor beschrieben worden ist.

[0056] Es ist weiterhin anzumerken, daß die Abtastspannung und Datenspannung derart veränderbar sind, daß die Polarität von ihnen entgegengesetzt zu der in dem zuvor beschriebenen Ausführungsbeispiel ist, während eine Versatzspannung der negativen Polarität in dem negativen Feld vorgesehen wird.

[0057] Gemäß der vorhergehenden Beschreibung wird eine Elek trolumineszenzanzeige offenbart, bei welcher eine Aufweitung eines dielektrischen Durchbruchs unterbunden wird, der an irgendeinem von Elektrolumineszenzelementen auftritt. Abtastelektroden sind derart angeordnet, daß sie in einem positiven Feld in denjenigen Fällen, die anders als während eines Anlegens einer Abtastspannung an sie sind, eine Versatzspannung Vm aufnehmen, während eine vorbestimmte Spannung an Datenelektroden angelegt wird, um zu verhindern, daß eine Spannung unmittelbar nach einem Anlegen der Abtastspannung an Elektrolumineszenzelemente angelegt wird. Demgemäß ist es auch dann, wenn ein dielektrischer Durchbruch an irgendeinem der Elektrolumineszenzelemente aufgrund eines Anlegens einer Lichtabgabeansteuerpulsspannung auftritt, möglich, einen Stromfluß zwischen den Abtastelektroden und den Datenelektroden zu verhindern, um dadurch einen weiteren nachfolgenden dielektrischen Durchbruch zu unterbinden.

Patentansprüche

1. Elektrolumineszenz-Anzeigevorrichtung, die aufweist:
ein Elektrolumineszenz-Anzeigefeld (**1**), das eine Reihen-und-Spalten-Matrixgruppe von Abtastelektroden (**201**, **301**, ...) und Datenelektroden (**401**, **402**, ...) beinhaltet, wobei Elektrolumineszenzelemente (**111**, **112**, ...) an Schnittpunkten der Abtastelektroden (**201**, **301**, ...) und der Datenelektroden (**401**, **402**, ...) ausgebildet sind;
Abtastelektroden-Treiberschaltungen (**2**, **3**) zum Anlegen einer Abtastspannung, die einmal pro jedem eines positiven und negativen Felds in der Polarität veränderbar ist, an die Abtastelektroden; und
eine Datenelektroden-Treiberschaltung (**4**) zum Anlegen einer Datenspannung, die bewirkt, dass die Elektrolumineszenzelemente (**111**, **112**, ...) in entweder einem Licht abgebenden oder einem kein Licht abgebenden Zustand arbeiten, an die Datenelektroden (**401**, **402**, ...), wobei
die Abtastelektroden (**201**, **301**, ...) derart angeordnet sind, dass während anderen Zeiten, als zu denjenigen, zu denen die Abtastspannung angelegt wird, eine Versatzspannung an sie angelegt wird, und

die Datenelektroden (**401**, **402**, ...) derart angeordnet sind, dass eine vorbestimmte Spannung an sie angelegt wird, wobei
die vorbestimmte Spannung periodisch an die Datenelektroden (**401**, **402**, ...) angelegt wird, unmittelbar nachdem die Abtastspannung an die Abtastelektroden (**201**, **203**, ...) angelegt worden ist, um eine an das Elektrolumineszenz-Anzeigefeld (**1**) angelegte Potentialdifferenz im Wesentlichen zu null zu machen.

2. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die vorbestimmte Spannung in einem jeweiligen der positiven und negativen Felder an die Datenelektroden (**401**, **402**, ...) angelegt wird.

3. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die vorbestimmte Spannung für eine Zeitdauer angelegt wird, die kleiner als oder gleich 20 µs ist.

4. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die vorbestimmte Spannung die Versatzspannung ausgleicht.

5. Elektrolumineszenz-Anzeigevorrichtung, die aufweist:
eine Elektrolumineszenzanzeige (**1**), die mehrere Elektrolumineszenzelemente (**111**, **112**, ...) beinhaltet, wobei die Elektrolumineszenzelemente (**111**, **112**, ...) Bildelemente aufweisen, die aus einer Reihen-und-Spalten-Matrixgruppe von Abtastelektroden (**201**, **301**, ...) und Datenelektroden (**401**, **402**, ...) ausgebildet sind;
mehrere Elektrolumineszenzelement-Treiberschaltungen (**2**, **3**, **4**) zum derartigen Ansteuern der mehreren Elektrolumineszenzelemente (**111**, **112**, ...), dass in Übereinstimmung mit einem Anzeigevorgang bewirkt wird, dass bestimmte der mehreren Elektrolumineszenzelemente (**111**, **112**, ...) Licht abgeben, wobei die Elektrolumineszenzelement-Treiberschaltungen (**2**, **3**, **4**) mehrere Abtastelektroden-Treiberschaltungen (**2**, **3**) zum Anlegen einer Abtastspannung an die Abtastelektroden (**201**, **301**, ...) und eine Datenelektroden-Treiberschaltung (**4**) zum selektiven Anlegen einer Datenspannung, die bewirkt, dass die Elektrolumineszenzelemente (**111**, **112**, ...) in entweder einem Licht abgebenden oder einem kein Licht abgebenden Zustand arbeiten, an die Datenelektroden (**401**, **402**, ...) aufweisen; und
eine Steuervorrichtung (**20**, **30**, **40**) zum Steuern der mehreren Elektrolumineszenz-Treiberschaltungen (**2**, **3**, **4**) und zum Bewirken, dass eine vorbestimmte Spannung über die mehreren Elektrolumineszenzelemente (**111**, **112**, ...) angelegt wird, wobei die vorbestimmte Spannung periodisch an die Datenelektroden (**401**, **402**, ...) angelegt wird, unmittelbar nachdem die Abtastspannung an die Abtastelektroden (**201**, **301**, ...) angelegt worden ist, um eine Potentialdifferenz über ihnen im Wesentlichen zu null gemacht wird.

6. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 5, dadurch gekennzeichnet, dass die Abtastelektroden (**201**, **301**, ...) derart angeordnet sind, dass während anderen Zeiten als zu denjenigen, zu denen die Abtastspannung angelegt wird, eine Versatzspannung angelegt wird.

7. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 7, dadurch gekennzeichnet, dass die vorbestimmte Spannung die Versatzspannung ausgleicht.

8. Elektrolumineszenz-Anzeigevorrichtung nach Anspruch 5, dadurch gekennzeichnet, dass die vorbestimmte Spannung für eine Zeitdauer angelegt wird, die kleiner als oder gleich 20 µs ist.

9. Verfahren zum Steuern eines Betriebs einer Elektrolumineszenz-Anzeigevorrichtung, die eine Gruppe von Abtastelektroden (**201**, **301**, ...) und Datenelektroden (**401**, **402**, ...) beinhaltet, in welcher mehrere Elektrolumineszenzelemente (**111**, **112**, ...) an Schnittpunkten der Abtastelektroden (**201**, **301**, ...) und der Datenelektroden (**401**, **402**, ...) ausgebildet sind, wobei das Verfahren die folgenden Schritte aufweist:
Anlegen einer Abtastspannung an die Abtastelektroden (**201**, **301**, ...);
Anlegen einer Datenspannung an die Datenelektroden (**401**, **402**, ...), um in Übereinstimmung mit einem vorbestimmten Anzeigevorgang zu bewirken, dass bestimmte der Datenelektroden (**401**, **402**, ...) Licht abgeben;
Anlegen einer Versatzspannung an die Abtastelektroden (**201**, **301**, ...) zu anderen Zeitpunkten als während des Schritts eines Anlegens einer Abtastspannung; und
Anlegen einer Spannung an die Datenelektroden (**401**, **402**, ...), wobei
eine einen Strom unterbindende Spannung unmittelbar nach dem Schritt eines Anlegens der Abtastspannung an die Abtastelektroden (**201**, **301**, ...) periodisch an die Datenelektroden (**401**, **402**) angelegt wird, um einen Stromfluss über die Elektrolumineszenzelemente (**111**, **112**, ...) zu unterbinden.

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass der Schritt eines Anlegens der einen Strom unterbindenden Spannung an die Datenelektroden (**401**, **402**, ...) ein Anlegen der einen Strom unterbindenden Spannung in sowohl positiven als auch negativen Feldern während eines Anzeigezyklus aufweist.

11. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass der Schritt eines Anlegens der einen

Strom unterbindenden Spannung für eine Zeitdauer von kleiner als oder gleich 20 µs durchgeführt wird.

Es folgen 6 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

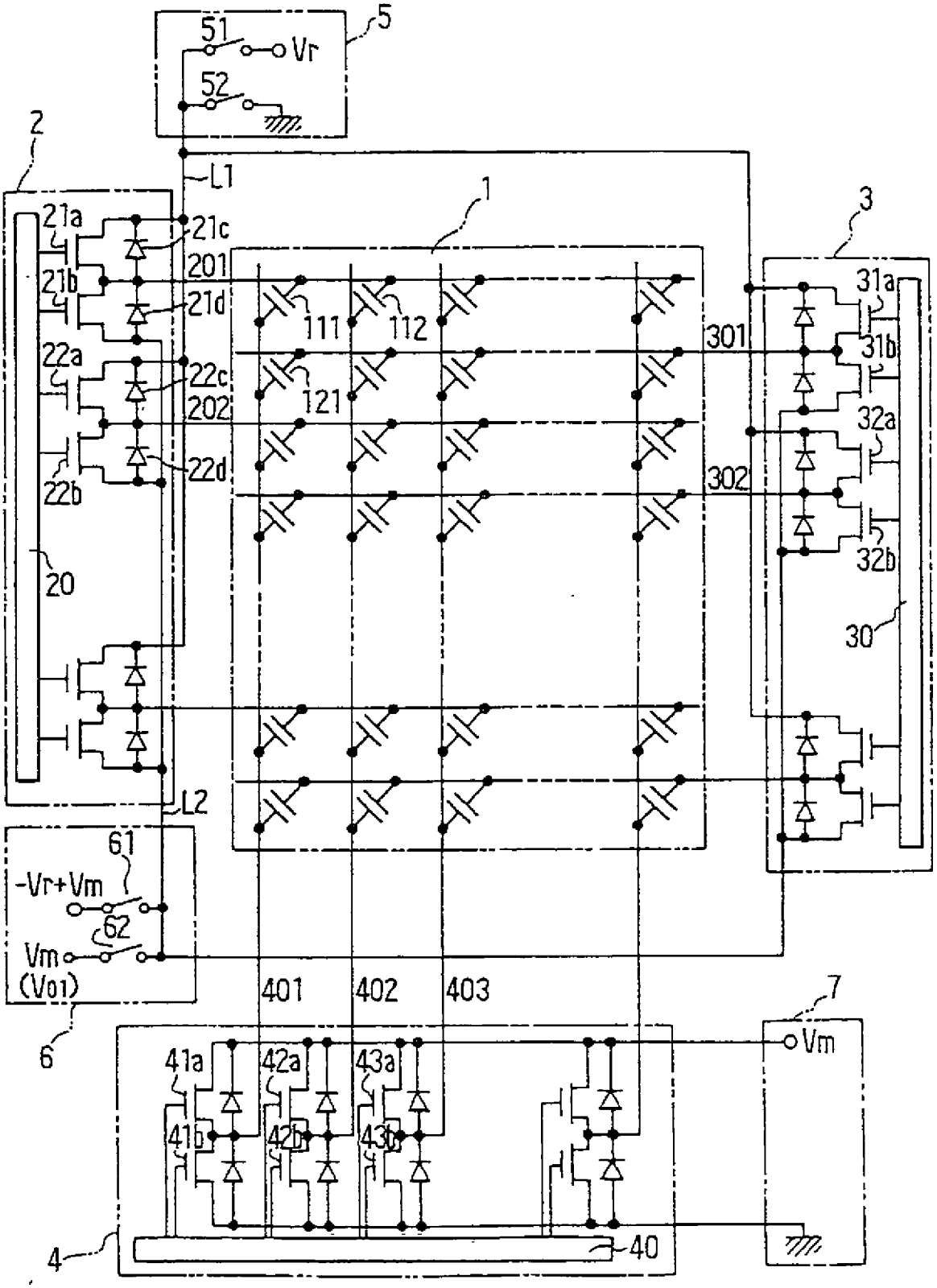


FIG. 2

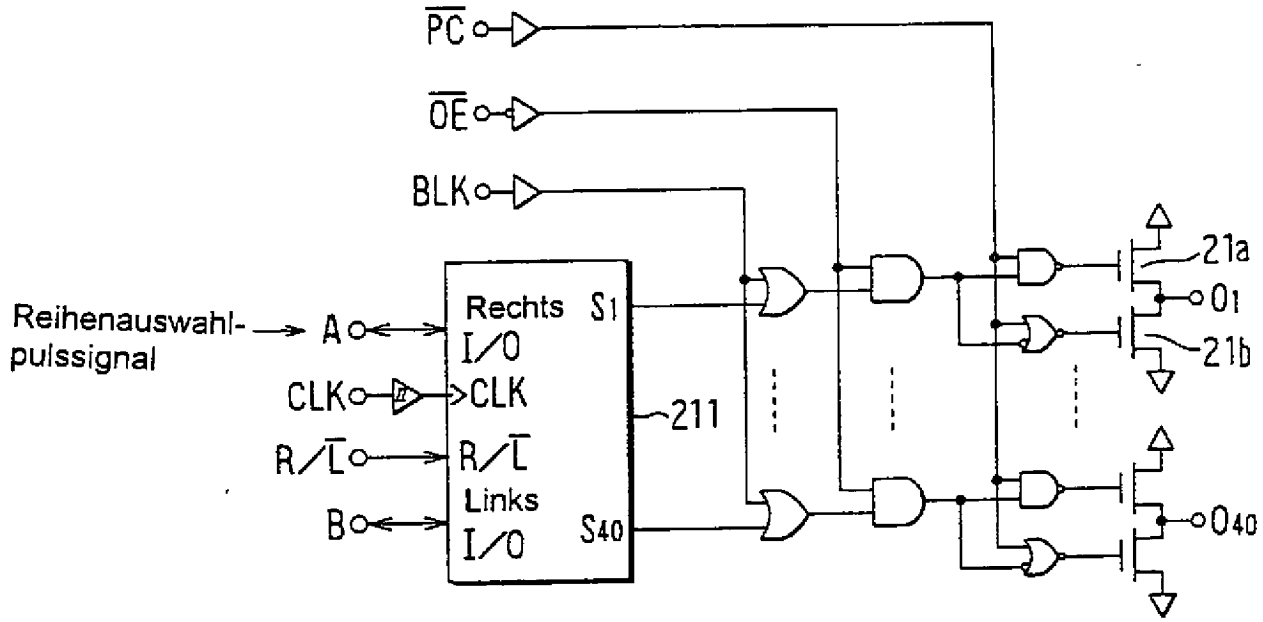

PC
OE
BLK
Reihenauswahl-
pulssignal
A
CLK
R/L
B
Rechts
I/O
CLK
R/L
Links
I/O
S1
S40
211
21a
O1
21b
O40

FIG. 4

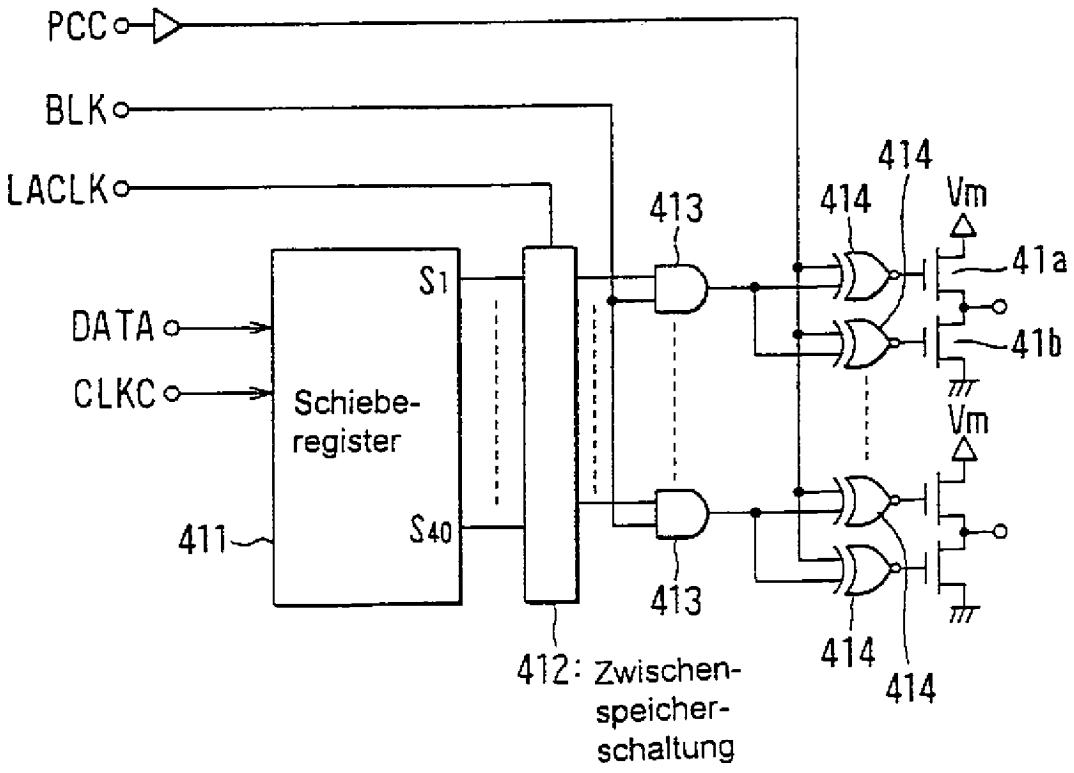

PCC
BLK
LACLK
DATA
CLKC
411
S1
S40
Schiebe-
register
412: Zwischen-
speicher-
schaltung
413
413
414
414
414
414
Vm
Vm
41a
41b

FIG. 3

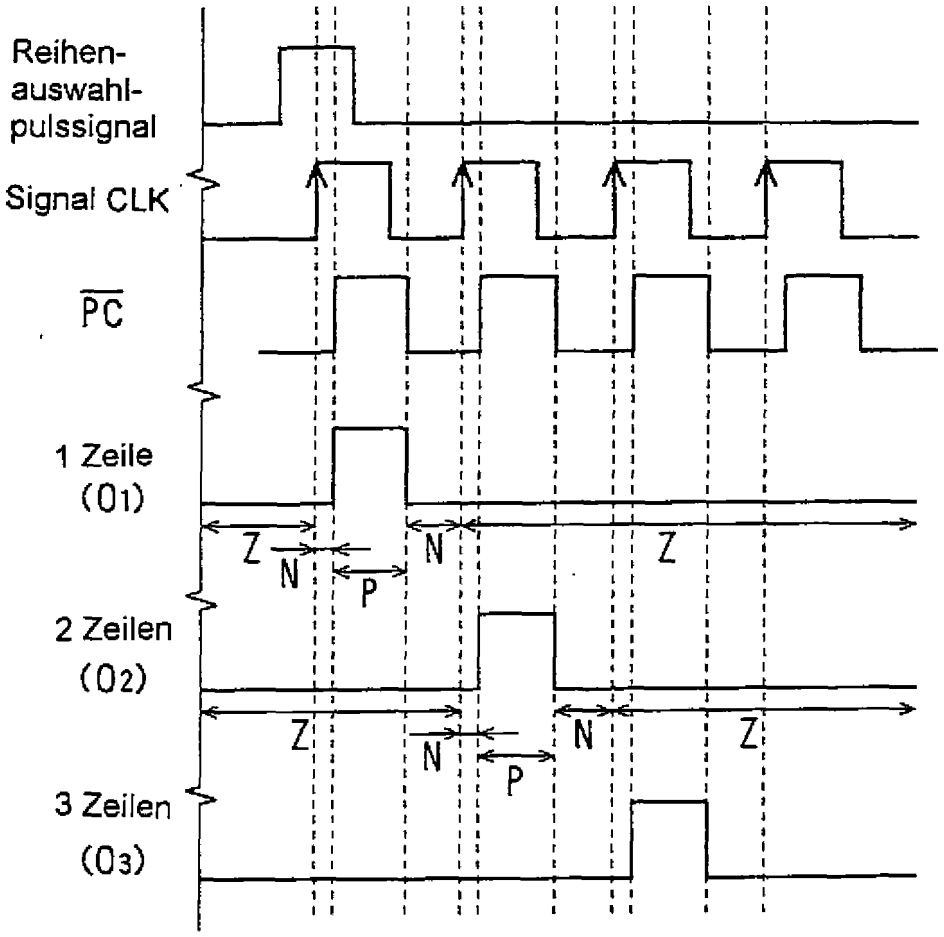

Reihen-
auswahl-
pulssignal
Signal CLK
$\overline{PC}$
1 Zeile
(O1)
Z
N
P
N
Z
2 Zeilen
(O2)
Z
N
P
N
Z
3 Zeilen
(O3)

FIG. 5

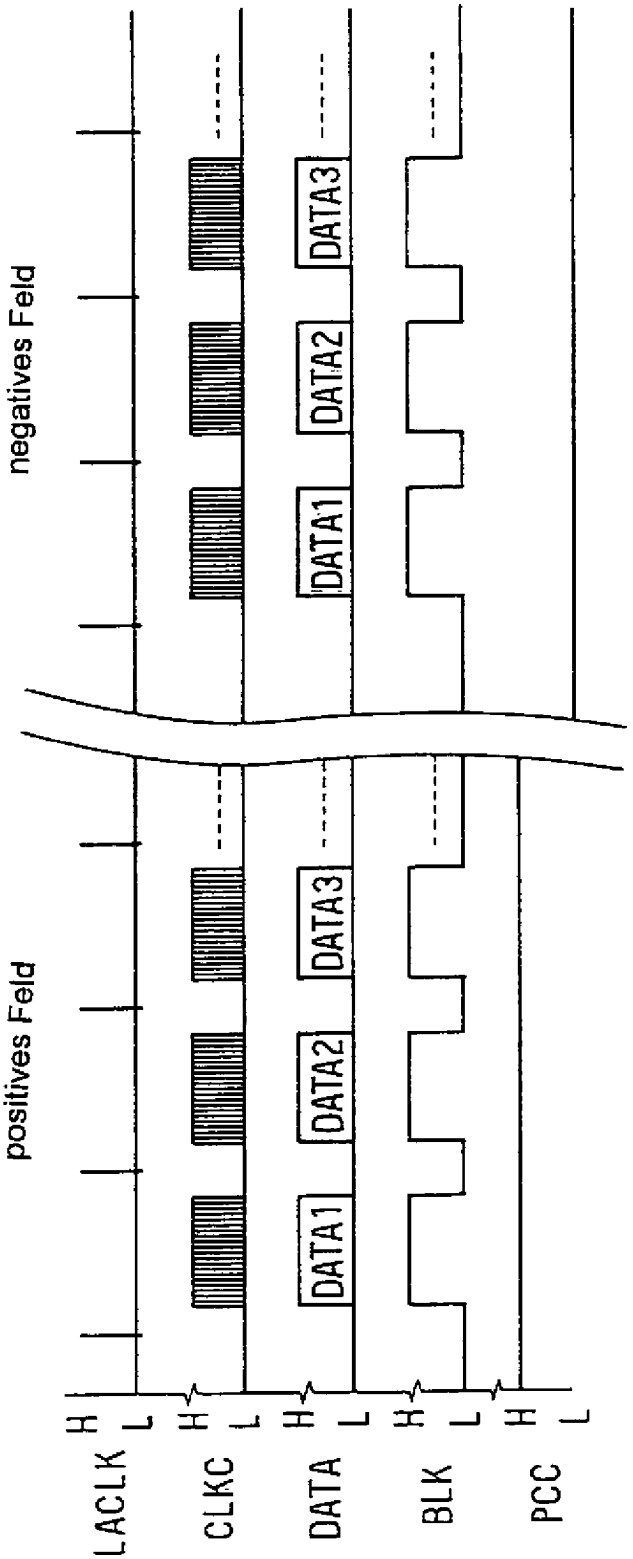

negatives Feld
positives Feld
DATA1
DATA2
DATA3
DATA1
DATA2
DATA3
H
L
LACLK
CLKC
DATA
BLK
PCC

FIG. 6

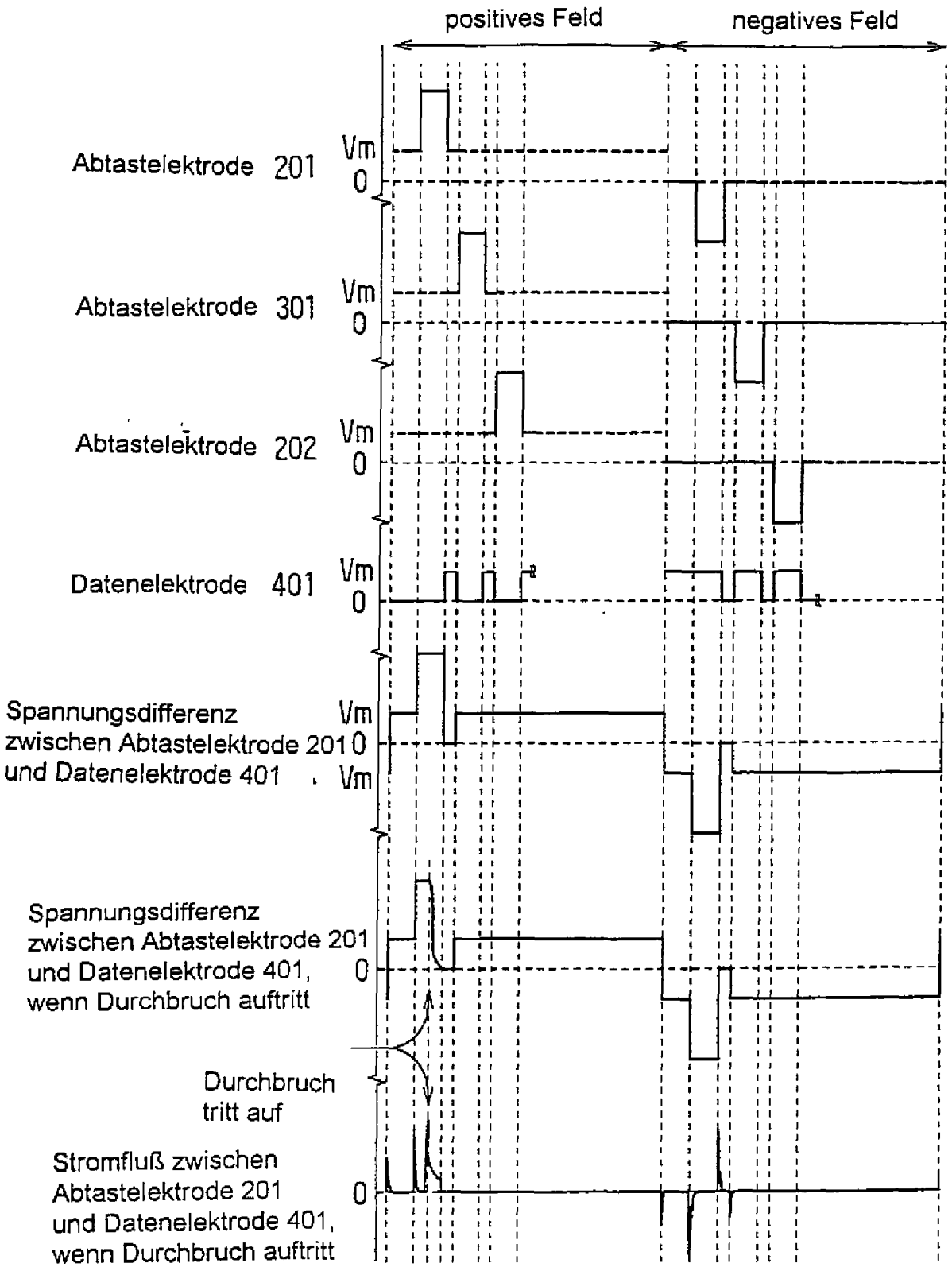

positives Feld
negatives Feld
Abtastelektrode 201
Abtastelektrode 301
Abtastelektrode 202
Datenelektrode 401
Spannungsdifferenz zwischen Abtastelektrode 201 und Datenelektrode 401
Spannungsdifferenz zwischen Abtastelektrode 201 und Datenelektrode 401, wenn Durchbruch auftritt
Durchbruch tritt auf
Stromfluß zwischen Abtastelektrode 201 und Datenelektrode 401, wenn Durchbruch auftritt
Vm
0
-Vm

FIG. 7 Stand der Technik

