

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6457581号
(P6457581)

(45) 発行日 平成31年1月23日 (2019. 1. 23)

(24) 登録日 平成30年12月28日 (2018. 12. 28)

(51) Int. Cl.	F I
HO 1 L 21/768 (2006. 01)	HO 1 L 21/90 A
HO 1 L 27/11548 (2017. 01)	HO 1 L 27/11548
HO 1 L 27/11575 (2017. 01)	HO 1 L 27/11575
HO 1 L 27/11556 (2017. 01)	HO 1 L 27/11556
HO 1 L 27/11582 (2017. 01)	HO 1 L 27/11582

請求項の数 10 外国語出願 (全 19 頁) 最終頁に続く

(21) 出願番号	特願2017-78830 (P2017-78830)	(73) 特許権者	599129074
(22) 出願日	平成29年4月12日 (2017. 4. 12)		旺宏電子股▲ふん▼有限公司
(65) 公開番号	特開2017-191937 (P2017-191937A)		台湾新竹科学工業園區力行路 1 6 號
(43) 公開日	平成29年10月19日 (2017. 10. 19)	(74) 代理人	110000729
審査請求日	平成29年6月9日 (2017. 6. 9)		特許業務法人 ユニ阿斯国際特許事務所
(31) 優先権主張番号	15/099, 316	(72) 発明者	江 ▲ユイ▼維
(32) 優先日	平成28年4月14日 (2016. 4. 14)		台湾新竹科学工業園區力行路 1 6 號
(33) 優先権主張国	米国 (US)	(72) 発明者	葉 騰豪
(31) 優先権主張番号	15/362, 718		台湾新竹科学工業園區力行路 1 6 號
(32) 優先日	平成28年11月28日 (2016. 11. 28)	(72) 発明者	邱 家榮
(33) 優先権主張国	米国 (US)		台湾新竹科学工業園區力行路 1 6 號
		(72) 発明者	林 志曜
			台湾新竹科学工業園區力行路 1 6 號
		審査官	佐藤 靖史

最終頁に続く

(54) 【発明の名称】 コンタクト・パッド構造およびそれを作製するための方法

(57) 【特許請求の範囲】

【請求項 1】

交互に積み重ねられた N 層の絶縁層 (N 6) と N 層の導電層とを備え、該それぞれの導電層を露出させる N 個の領域を有する、コンタクト・パッド構造であって、該領域が、 $P \times Q$ アレイ (P 3 , Q 2) の形で配列されており、該導電層が下から上に第 1 から第 N まで番号付けされるとき、領域 (i , j) 内で露出される導電層が第 $L_{n_i, j}$ の導電層と表され、

第 j のカラムの該 P 個の領域と第 ($j + 1$) のカラムの該 P 個の領域との間の L_n の差が固定になっていて、 $L_{n_1, j} - L_{n_1, j+1} = L_{n_2, j} - L_{n_2, j+1} = \dots = L_{n_P, j} - L_{n_P, j+1} = P$ という関係を満足させており、

第 j のカラムの該 P 個の領域内で、 $|L_{n_i, j} - L_{n_{i+1}, j}| \geq 2$ であり、該 P 個の領域が、凹形状または凸形状を有する非対称構造を形成し、

前記非対称構造が前記凹形状を有する場合、 P が奇数であり、前記凹形状が、第 h の領域に中央最低点を有し、該第 h の領域が、カラムの中心から 1 領域シフトされている、コンタクト・パッド構造。

【請求項 2】

$L_{n_i, j} = N - T_{n_i, j}$ であり、ただし $T_{n_i, j}$ は、除去される必要のある前記導電層の数であり、

$T_{n_1, 1} = 0$ であり、

$T_{n_h, 1} = P - 1$ であり、

10

20

$T_{n_i, 1}$ ($i = h - 1$ から 2) が、 $T_{n_i, 1}$ ($i = h + 1$ から P) が $P - 1 - |i - h| \times 2$ のときは、 $P - |i - h| \times 2$ であり、

$T_{n_i, j}$ ($i = 1$, $j > 1$) が $T_{n_i, 1} + (j - 1) \times P$ である、
請求項 1 に記載のコンタクト・パッド構造。

【請求項 3】

前記凸形状を有する前記非対称構造が、隣接する表面より低い表面上に配設される、請求項 1 に記載のコンタクト・パッド構造。

【請求項 4】

前記凸形状を有する前記非対称構造が、隣接する表面と同一平面上にある表面上に配設される、請求項 1 に記載のコンタクト・パッド構造。

10

【請求項 5】

前記凸形状が、第 h の領域に中央最高点を有し、該第 h の領域が、 P が奇数のときカラムの中心にあり、または P が偶数のとき、カラムの中心にあるか、もしくはカラムの中心から 1 領域シフトされている、請求項 1、3、および 4 のいずれか一項に記載のコンタクト・パッド構造。

【請求項 6】

$L_{n_i, j} = N - T_{n_i, j}$ であり、ただし $T_{n_i, j}$ は、除去される必要のある前記導電層の数であり、

$T_{n_1, 1} = P - 1$ であり、

$T_{n_h, 1} = 0$ であり、

$T_{n_i, 1}$ ($i = h - 1$ から 2) が、 $T_{n_i, 1}$ ($i = h + 1$ から P) が $|i - h| \times 2 + 1$ のときは、 $|i - h| \times 2$ であり、

$T_{n_i, 1}$ ($i = h - 1$ から 2) が、 $T_{n_i, 1}$ ($i = h + 1$ から P) が $|i - h| \times 2$ のときは、 $|i - h| \times 2 + 1$ であり、

$T_{n_i, j}$ ($i = 1$, $j > 1$) が $T_{n_i, 1} + (j - 1) \times P$ である、
請求項 5 に記載のコンタクト・パッド構造。

【請求項 7】

3Dメモリ内のワード線パッドに隣接して配設される、請求項 6 に記載のコンタクト・パッド構造。

【請求項 8】

コンタクト・パッド構造を作製するための方法であって、該コンタクト・パッド構造が、交互に積み重ねられた N 層の絶縁層 ($N \geq 6$) と N 層の導電層とを備え、該それぞれの導電層を露出させる N 個の領域を有し、該領域が、 $P \times Q$ アレイ ($P > 3$, $Q \geq 2$) の形で配列されており、該導電層が下から上に第 1 から第 N まで番号付けされるとき、領域 (i, j) 内で露出される導電層が第 $L_{n_i, j}$ の導電層と表され、該方法が、

領域 (f, j) から ($f - 1 + n, j$) ($j = 1$ から Q) が対象となる領域である間、1 層の導電層の除去をすることであって、ただし f は、1 または 2 であり、 n は、 P が偶数のとき $P / 2$ であり、または P が奇数のとき $(P - 1) / 2$ であること、

領域 ($f + b, j$) から ($f - 1 + n + b, j$) ($j = 1$ から Q) が対象となる領域である間、2 層の導電層の d ステップの除去をすることであって、ただし d は、 $(P - 1) / 2$ の整数部分であり、 b は、該 d ステップの各々における 1 から d の整数のうちの異なる整数であること、および

領域 ($i, 1 + c$) から (i, Q) ($i = 1$ から P) が対象となる領域である間、 P 層の導電層の $Q - 1$ ステップの除去をすることであって、ただし c は、1 から $Q - 1$ の整数のうちの異なる整数であること

を含み、

該対象となる領域が、露光およびエッチングされる方法。

【請求項 9】

コンタクト・パッド構造を作製するための方法であって、該コンタクト・パッド構造が

30

40

50

、交互に積み重ねられたN層の絶縁層(N-6)とN層の導電層とを備え、該それぞれの導電層を露出させるN個の領域を有し、該領域が、 $P \times Q$ アレイ($P > 3$, $Q \geq 2$)の形で配列されており、該導電層が下から上に第1から第Nまで番号付けされるとき、領域(i, j)内で露出される導電層が第 $L_{n_i, j}$ の導電層と表され、該方法が、

Pが偶数のとき、領域(f, j)から($f-1+n, j$)($j=1$ から Q)が対象となる領域であり、ただし f は、1もしくは2であり、 $n=P/2$ である間、またはPが奇数のとき、領域($1, j$)から(n, j)($j=1$ から Q)が対象となる領域であり、ただし $n=(P+1)/2$ である間、1層の導電層の除去をすること、

Pが偶数のとき、領域($f+b, j$)から($f-1+n+b, j$)($j=1$ から Q)($n=P/2$)が対象となる領域である間、またはPが奇数のとき、領域($1+b, j$)から($n+b, j$)($j=1$ から Q)($n=(P+1)/2$)が対象となる領域である間、2層の導電層のdステップの除去をすることであって、ただし d は、 $(P-1)/2$ の整数部分であり、 b は、該dステップの各々における1からdの整数のうちの異なる整数であること、および

領域($i, 1+c$)から(i, Q)($i=1$ から P)が対象となる領域である間、P層の導電層の $Q-1$ ステップの除去をすることであって、ただし c は、1から $Q-1$ の整数のうちの異なる整数であること

を含み、

該対象となる領域がマスクされる方法。

【請求項10】

3Dメモリの製造に適用される、請求項8または9に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路に適用可能な構造およびその作製に関し、詳細には、複数レベルの導体を電気接続するためのコンタクト・パッド構造、およびそのコンタクト・パッド構造を作製するための方法に関する。

【背景技術】

【0002】

3Dメモリなどの3次元(3D)デバイス・アレイでは、デバイスのそれぞれのレベルの導電線が電気接続を必要とし、したがって、それぞれのレベルの導電層が、後の電気接続用にコンタクト・エリア内で露出されなければならない。結果として、階段状コンタクト・パッド構造が形成される。

【0003】

Nレベルのデバイスに対して階段状コンタクト・パッド構造を形成するには、従来、コンタクト・エリア内のN-1個の領域から異なるレベル数の導電層の除去をするように、N-1枚のフォトリソマスクを使用して、N-1回のリソグラフィおよびエッチング・プロセスを実施している。しかし、そのような方法は、かなりの手間がかかり、狭ピッチのため正確なプロセス制御を必要とし、したがって、製造コストおよびプロセスの難しさが増す。

【発明の概要】

【発明が解決しようとする課題】

【0004】

したがって、本発明は、Nレベルのデバイスに対してN-1よりずっと少ない回数のリソグラフィおよびエッチング・プロセスで形成することのできるコンタクト・パッド構造を提供する。

【0005】

本発明は、本発明のコンタクト・パッド構造を作製するための方法も提供する。

【課題を解決するための手段】

【0006】

本発明のコンタクト・パッド構造は、交互に積み重ねられた N 層の絶縁層($N-6$)と N 層の導電層とを備え、それぞれの導電層を露出させる N 個の領域を有する。領域は、 $P \times Q$ アレイ($P=3, Q=2$)の形で配列されている。導電層が下から上に第1から第 N まで番号付けされるとともに領域(i, j)内で露出される導電層が第 $L_{ni,j}$ の導電層と表されるとき、

第 i のロウ(横列)における Q 個の領域内で、 $L_{ni,j}$ が j 値の増加に伴って減少して、 $L_{ni,1} > L_{ni,2} > \dots > L_{ni,Q}$ という関係を満足させており、

第 i のロウ(横列)の Q 個の領域と第 $(i+1)$ のロウ(横列)の Q 個の領域との間の L_n の差が固定になっていて、 $L_{ni,1} - L_{ni+1,1} = L_{ni,2} - L_{ni+1,2} = \dots = L_{ni,Q} - L_{ni+1,Q}$ という関係を満足させており、

第 j のカラム(縦列)の P 個の領域内で、 $L_{ni,j}$ が2つの端から中央に向かって減少して、 $L_{n1,j}, L_{nP,j} > L_{n2,j}, L_{nP-1,j} > \dots$ という関係を満足させており、

第 j のカラム(縦列)の P 個の領域と第 $(j+1)$ のカラム(縦列)の P 個の領域との間の L_n の差が固定になっていて、 $L_{n1,j} - L_{n1,j+1} = L_{n2,j} - L_{n2,j+1} = \dots = L_{nP,j} - L_{nP,j+1}$ という関係を満足させている。

【0007】

コンタクト・パッド構造の第1の実施形態では、領域(i, j)内に第 $L_{ni,j}$ の導電層より高い絶縁層または導電層が実質的に存在しない。

【0008】

コンタクト・パッド構造の第2の実施形態では、第 N の導電層を露出させる領域以外の領域(i, j)において、第 $L_{ni,j}$ の導電層が、絶縁層および導電層のうちのそれより上位の層内に形成されたコンタクト・ホール内で露出される。

【0009】

本発明のコンタクト・パッド構造は、3Dメモリ内に配設されてよい。

【0010】

コンタクト・パッド構造の別の実施形態では、

第 j のカラム(縦列)の P 個の領域と第 $(j+1)$ のカラム(縦列)の P 個の領域との間の L_n の差が固定になっていて、 $L_{n1,j} - L_{n1,j+1} = L_{n2,j} - L_{n2,j+1} = \dots = L_{nP,j} - L_{nP,j+1} = P$ という関係を満足させており、

第 j のカラムの P 個の領域内で、 $|L_{ni,j} - L_{ni+1,j}| \geq 2$ であり、 P 個の領域が、凹形状または凸形状を有する非対称構造を形成する。

【0011】

上記の、結果として得られる非対称構造が凹形状を有するケースの実施形態のコンタクト・パッド構造を作製するための方法は、

領域(f, j)から $(f-1+n, j)$ ($j=1$ から Q)が対象となる領域である間、1層の導電層の除去をすることであって、ただし f は、1または2であり、 n は、 P が偶数のとき $P/2$ であり、または P が奇数のとき $(P-1)/2$ であること、

領域($f+b, j$)から $(f-1+n+b, j)$ ($j=1$ から Q)が対象となる領域である間、2層の導電層の d ステップの除去をすることであって、ただし d は、 $(P-1)/2$ の整数部分であり、 b は、 d ステップの各々における1から d の整数のうちの異なる整数であること、および

領域($i, 1+c$)から (i, Q) ($i=1$ から P)が対象となる領域である間、 P 層の導電層の $Q-1$ ステップの除去をすることであって、ただし c は、1から $Q-1$ の整数のうちの異なる整数であること

を含み、

対象となる領域が、露光およびエッチングされる。

【0012】

上記の、結果として得られる非対称構造が凸形状を有するケースの実施形態のコンタクト・パッド構造を作製するための方法は、

Pが偶数のとき、領域(f, j)から($f - 1 + n, j$)($j = 1$ から Q)が対象となる領域であり、ただし f は、1もしくは2であり、 $n = P / 2$ である間、またはPが奇数のとき、領域($1, j$)から(n, j)($j = 1$ から Q)が対象となる領域であり、ただし $n = (P + 1) / 2$ である間、1層の導電層の除去をすること、

Pが偶数のとき、領域($f + b, j$)から($f - 1 + n + b, j$)($j = 1$ から Q)($n = P / 2$)が対象となる領域である間、またはPが奇数のとき、領域($1 + b, j$)から($n + b, j$)($j = 1$ から Q)($n = (P + 1) / 2$)が対象となる領域である間、2層の導電層のdステップの除去をすることであって、ただし d は、($P - 1$) / 2の整数部分であり、 b は、dステップの各々における1から d の整数のうちの異なる整数であること、および

領域($i, 1 + c$)から(i, Q)($i = 1$ から P)が対象となる領域である間、P層の導電層の $Q - 1$ ステップの除去をすることであって、ただし c は、1から $Q - 1$ の整数のうちの異なる整数であること

を含み、

対象となる領域がマスクされる。

【発明の効果】

【0013】

本発明のコンタクト・パッド構造は、Nレベルのデバイスに対してN - 1よりずっと少ない回数のリソグラフィおよびエッチング・プロセスで形成することができるので、形成プロセスを大幅に簡略化することができ、プロセス制御がより容易である。

【0014】

さらに、前述の非対称構造が凹形状を有するとき、特にADT境界内でのトポロジの高さの差はわずかであり、各階段状部分のエリアを同じようにうまく分割することができる。非対称構造が、凸形状を有するとともに隣接する表面より低い表面上に配設されるとき、凸構造が幅広のトレンチを分割して、後続のCMPプロセスによるディッシング問題を回避することができる。

【0015】

本発明の前述の、また他の目的、特徴、および利点を理解できるようにするために、図を伴う好ましい実施形態について、下で詳細に記載する。

【図面の簡単な説明】

【0016】

【図1A】本発明の第1の実施形態による一例のコンタクト・パッド構造の斜視図である。

【0017】

【図1B】図1Aに示されたコンタクト・パッド構造の上面図であって、各領域内で露出される導電層の番号 $L_{n_{i,j}}$ 、および各領域内で除去される必要のある導電層の数 $T_{n_{i,j}}$ が示されている図である。

【0018】

【図2】図1Bに示された $T_{n_{i,j}}$ 分布を達成することの可能な、フォトマスク・パターンとエッチングされる導電層の数との例示的組合せを示す図である。

【0019】

【図3A】本発明の第1の実施形態による別の例のコンタクト・パッド構造の斜視図である。

【0020】

【図3B】図3Aに示されたコンタクト・パッド構造の上面図であって、各領域内で露出される導電層の番号 $L_{n_{i,j}}$ 、および各領域内で除去される必要のある導電層の数 $T_{n_{i,j}}$ が示されている図である。

【 0 0 2 1 】

【図 4】図 3 B に示された $T n_{i,j}$ 分布を達成することの可能な、フォトマスク・パターンとエッチングされる導電層の数との例示的組合せを示す図である。

【 0 0 2 2 】

【図 5 A】本発明の第 2 の実施形態による一例のコンタクト・パッド構造の上面図であって、各領域内で除去される必要のある導電層の数 $T n_{i,j}$ が示されている図である。

【 0 0 2 3 】

【図 5 B】図 5 A のコンタクト・パッド構造の B - B ' 断面図である。

【 0 0 2 4 】

【図 6】本発明の一実施形態によるコンタクト・パッド構造を含む 3 D メモリ構造の一例の斜視図である。 10

【 0 0 2 5 】

【図 7 A】同一カラム内のコンタクト領域の、非対称構造の凸形状の 2 つの例を示す図であって、凸形状を有する非対称構造が、隣接する表面より低い表面上（図 7 A）に配設されている、図である。

【図 7 B】同一カラム内のコンタクト領域の、非対称構造の凸形状の 2 つの例を示す図であって、凸形状を有する非対称構造が、隣接する表面と同一平面上にある表面上（図 7 B）に配設されている図である。

【 0 0 2 6 】

【図 8】 $|L n_{i,j} - L n_{i+1,j}| \geq 2$ という要件を満たす、コンタクト領域の凹形状の一例を示す図であって、各数が、対応するコンタクト領域内で除去されている導電層の数 $T n_{i,j}$ である、図である。 20

【 0 0 2 7 】

【図 9】 $|L n_{i,j} - L n_{i+1,j}| \geq 2$ という要件を満たす、コンタクト領域の凸形状の一例を示す図であって、各数が、対応するコンタクト領域内で除去されている導電層の数 $T n_{i,j}$ である、図である。

【 0 0 2 8 】

【図 1 0 A】 $P = 5$ であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。

【図 1 0 B】 $P = 5$ であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。 30

【 0 0 2 9 】

【図 1 1】 $P = 6$ であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。

【 0 0 3 0 】

【図 1 2】 $P = 8$ であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法の口ウ画定ステップを示す図である。

【 0 0 3 1 】

【図 1 3】 $P = 1 0$ であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法の口ウ画定ステップを示す図である。 40

【 0 0 3 2 】

【図 1 4 A】 $P = 5$ であり、凸形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。

【図 1 4 B】 $P = 5$ であり、凸形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。

【 0 0 3 3 】

【図 1 5】 $P = 6$ であり、凸形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す図である。

【 0 0 3 4 】

【図 1 6】凹形状が形成され、 P が 5 または 6 であるさまざまな実施形態における、各領 50

域内で除去される必要のある導電層の数 $Tn_{i,j}$ を示す図である。

【0035】

【図17】凸形状が形成され、Pが5または6であるさまざまな実施形態における、各領域内で除去される必要のある導電層の数 $Tn_{i,j}$ を示す図である。

【発明を実施するための形態】

【0036】

本発明について、単なる例示的なものにすぎないが本発明の範囲を限定するものではない以下の実施形態を用いて、さらに説明する。

【0037】

図1Aは、本発明の第1の実施形態による一例のコンタクト・パッド構造の斜視図を示す。図1Bは、図1Aに示されたコンタクト・パッド構造の上面図を示し、図中には、各領域内で露出される導電層の番号 $Ln_{i,j}$ 、および各領域内で除去される必要のある導電層の数 $Tn_{i,j}$ が示されている。本発明の第1の実施形態では、領域 (i,j) 内に第 $Ln_{i,j}$ の導電層より高い絶縁層または導電層が実質的に存在しない。

【0038】

図1Aおよび図1Bを参照すると、この例のコンタクト・パッド構造100では、12層の絶縁層102と12層の導電層104が交互に積み重ねられ、それぞれの導電層104を露出させる12個の領域が、 4×3 アレイの形で配列されている。これは、 $N = 12$ 、 $P = 4$ 、および $Q = 3$ のケースに対応する。カラム方向およびロウ方向がそれぞれ、図中では*i*方向および*j*方向と表されているが、*i*方向および*j*方向はそれぞれ、必ずしもウェーハの*x*方向および*y*方向、または*y*方向および*x*方向であるとは限らない。導電層104は、下から上に第1から第12(=第*N*)までのように番号付けされている。各領域 (i,j) ($i = 1 \sim 4$, $j = 1 \sim 3$) 内で露出される導電層の番号 $Ln_{i,j}$ が、図1Bの左半分に示されており、例えば、領域 $(3,2)$ の場合、 $Ln_{3,2} = 6$ である。第*i*のロウにおける3(= *Q*)個の領域内で、 $Ln_{i,j}$ が*j*値の増加に伴って減少して、 $Ln_{i,1} > Ln_{i,2} > Ln_{i,3}$ という関係を満足させている。第*i*のロウの3(= *Q*)個の領域と第(*i* + 1)のロウの3(= *Q*)個の領域との間の*Ln*の差は固定になっていて、 $Ln_{i,1} - Ln_{i+1,1} = Ln_{i,2} - Ln_{i+1,2} = Ln_{i,3} - Ln_{i+1,3}$ という関係を満足させている。第*j*のカラムにおける4(= *P*)個の領域内で、 $Ln_{i,j}$ が2つの端から中央に向かって減少して、 $Ln_{1,j}, Ln_{4,j} > Ln_{2,j}, Ln_{3,j}$ という関係を満足させている。加えて、第*j*のカラムの4(= *P*)個の領域と第(*j* + 1)のカラムの4(= *P*)個の領域との間の*Ln*の差は固定になっていて、 $Ln_{1,j} - Ln_{1,j+1} = Ln_{2,j} - Ln_{2,j+1} = Ln_{3,j} - Ln_{3,j+1} = Ln_{4,j} - Ln_{4,j+1}$ という関係を満足させている。

【0039】

$Ln_{i,j}$ 分布、および領域 (i,j) 内に第 $Ln_{i,j}$ の導電層より高い絶縁層または導電層が実質的に存在しない構造を達成するために、各領域 (i,j) 内で特定数 $Tn_{i,j}$ ($= N - Ln_{i,j} = 12 - Ln_{i,j}$) の導電層が実質的に完全に除去される必要があり、この $Tn_{i,j}$ 分布が、図1Bの右半分に示されている。例えば、領域 $(2,3)$ 内では、第1の導電層を露出させるために11層の導電層が除去されなければならない、したがって $Tn_{2,3} = 11$ である。 $Tn_{i,j}$ 分布は、 $N - 1$ (11)枚よりずっと少ないフォトリソマスクを使用して、同一数(*M*)回のリソグラフィおよびエッチング・プロセスを、フォトリソマスク・パターンとエッチングされる導電層の数との特定の組合せで実施することによって、達成することができる。そのような組合せの一例が、図2に示されている。

【0040】

図2を参照すると、この例では4枚のフォトリソマスクを使用し($M = 4$ のケース)、これらのフォトリソマスクはそれぞれ、対応するエリア内にフォトリソマスク・パターン21、22、23、および24を有し、その使用順序は任意に選択することができる。

【0041】

10

20

30

40

50

フォトマスク・パターン 2 1 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 2 1 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 2 1 4 を含み、除去領域 2 1 2 および非除去領域 2 1 4 は、図中に示されるように分布している。フォトマスク・パターン 2 1 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=1}$ が、「1」であり、除去領域 2 1 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=1}$ が、 $E n_{k=1}(1)$ であり、非除去領域 2 1 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=1}$ 値が、0 である。

【0042】

フォトマスク・パターン 2 2 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 2 2 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 2 2 4 を含み、除去領域 2 2 2 および非除去領域 2 2 4 は、図中に示されるように分布している。フォトマスク・パターン 2 2 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=2}$ が、「2」であり、除去領域 2 2 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=2}$ が、 $E n_{k=2}(2)$ であり、非除去領域 2 2 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=2}$ 値が、0 である。

【0043】

フォトマスク・パターン 2 3 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 2 3 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 2 3 4 を含み、除去領域 2 3 2 および非除去領域 2 3 4 は、図中に示されるように分布している。フォトマスク・パターン 2 3 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=3}$ が、「4」であり、除去領域 2 3 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=3}$ が、 $E n_{k=3}(4)$ であり、非除去領域 2 3 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=3}$ 値が、0 である。

【0044】

フォトマスク・パターン 2 4 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 2 4 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 2 4 4 を含み、除去領域 2 4 2 および非除去領域 2 4 4 は、図中に示されるように分布している。フォトマスク・パターン 2 4 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=4}$ が、「4」であり、除去領域 2 4 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=4}$ が、 $E n_{k=4}(4)$ であり、非除去領域 2 4 4 に対応するパッド領域 (i, j) についての数 $A n_{i, j, k=4}$ 値が、0 である。

【0045】

4 ($=M$) 回のリソグラフィおよびエッチング・プロセスの、エッチングすべき導電層の数の和は、 $N-1(11)$ であり、すなわち、 $E n_{k=1}$ 、 $E n_{k=2}$ 、 $E n_{k=3}$ 、および $E n_{k=M=4}$ の和が、 $N-1(11)$ である。M 回のリソグラフィおよびエッチング・プロセス後の、各領域 (i, j) 内の除去された導電層の累積数は、領域 (i, j) 内で除去される必要のある導電層の上記の数 $T n_{i, j}$ に等しく、すなわち、 $A n_{i, j, k=1}$ 、 $A n_{i, j, k=2}$ 、 $A n_{i, j, k=3}$ 、および $A n_{i, j, k=M=4}$ の和が、 $T n_{i, j}$ である。例えば、パッド領域 $(2, 2)$ は、フォトマスク・パターン 2 1 内では除去領域 2 1 2 に、フォトマスク・パターン 2 2 内では除去領域 2 2 2 に、フォトマスク・パターン 2 3 内では除去領域 2 3 2 に、フォトマスク・パターン 2 4 内では非除去領域 2 4 4 に対応し、すなわち、 $A n_{2, 2, k=1} = E n_{k=1} = 1$ であり、 $A n_{2, 2, k=2} = E n_{k=2} = 2$ であり、 $A n_{2, 2, k=3} = E n_{k=3} = 4$ であり、 $A n_{2, 2, k=M=4} = 0$ であり、その和が、 $T n_{2, 2} = 7$ (図 1 B) である。

【0046】

加えて、導電層 1 0 4 は、金属材料、N ドープ・ポリシリコン、P ドープ・ポリシリコ

10

20

30

40

50

ン、またはそれらの組合せを含んでよく、絶縁層 102 は、酸化シリコン、窒化シリコン、酸窒化シリコン、またはそれらの組合せを含んでよい。

【0047】

それぞれの導電層 104 が露出されているコンタクト・パッド構造 100 が形成された後、コンタクト・パッド構造 100 上に上部絶縁層（図示せず）を形成し、次いで、コンタクト・パッド構造 100 内のそれぞれの導電層 104 を電氣的に接続するように、異なる深さを有する複数のコンタクト・プラグ（図示せず）をコンタクト・パッド構造 100 内に形成することが可能である。

【0048】

図 3A は、本発明の第 1 の実施形態による別の例のコンタクト・パッド構造の斜視図を示す。図 3B は、図 3A に示されたコンタクト・パッド構造の上面図を示し、図中には、各領域内で露出される導電層の番号 $L_{n_i, j}$ 、および各領域内で除去される必要のある導電層の数 $T_{n_i, j}$ が示されている。

10

【0049】

図 3A および図 3B を参照すると、この例のコンタクト・パッド構造 300 も、12 層の導電層を含むが、それぞれの導電層 104 を露出させる 12 個の領域は、 6×2 アレイの形で配列されている。これは、 $N = 12$ 、 $P = 6$ 、および $Q = 2$ のケースに対応する。 i 方向および j 方向は、上記のように定義される。

【0050】

各領域 (i, j) ($i = 1 \sim 6$, $j = 1 \sim 2$) 内で露出される導電層の番号 $L_{n_i, j}$ が、図 3B の左部内に示されている。第 i の口ウにおける $2 (= Q)$ 個の領域内で、 $L_{n_i, j}$ が j 値の増加に伴って減少して、 $L_{n_i, 1} > L_{n_i, 2}$ という関係を満足させている。第 i の口ウの $2 (= Q)$ 個の領域と第 $(i + 1)$ の口ウの $2 (= Q)$ 個の領域との間の L_n の差は固定になっていて、 $L_{n_i, 1} - L_{n_{i+1}, 1} = L_{n_i, 2} - L_{n_{i+1}, 2}$ という関係を満足させている。第 j のカラムにおける $6 (= P)$ 個の領域内で、 $L_{n_i, j}$ が 2 つの端から中央に向かって減少して、 $L_{n_1, j}, L_{n_6, j} > L_{n_2, j}, L_{n_5, j} > L_{n_3, j}, L_{n_4, j}$ という関係を満足させている。加えて、第 1 のカラムの $6 (= P)$ 個の領域と第 2 のカラムの $6 (= P)$ 個の領域との間の L_n の差は固定になっていて、 $L_{n_1, 1} - L_{n_1, 2} = L_{n_2, 1} - L_{n_2, 2} = L_{n_3, 1} - L_{n_3, 2} = L_{n_4, 1} - L_{n_4, 2} = L_{n_5, 1} - L_{n_5, 2} = L_{n_6, 1} - L_{n_6, 2}$ という関係を満足させている。

20

30

【0051】

$L_{n_i, j}$ 分布、および領域 (i, j) 内に第 $L_{n_i, j}$ の導電層より高い絶縁層または導電層が実質的に存在しない構造を達成するために各領域 (i, j) 内で実質的に完全に除去される必要のある導電層の数 $T_{n_i, j} (= N - L_{n_i, j} = 12 - L_{n_i, j})$ が、図 3B の右部内に示されている。 $T_{n_i, j}$ 分布は、 $N - 1 (11)$ 枚よりずっと少ないフォトリソマスクを使用して、同一数 (M) 回のリソグラフィおよびエッチング・プロセスを、フォトリソマスク・パターンとエッチングされる導電層との特定の組合せで実施することによって、達成することができる。そのような組合せの一例が、図 4 に示されている。

【0052】

40

図 4 に示されるように、この例では 4 枚のフォトリソマスクを使用し ($M = 4$ のケース)、これらのフォトリソマスクはそれぞれ、対応するエリア内にフォトリソマスク・パターン 31、32、33、および 34 を有し、その使用順序は任意に選択することができる。

【0053】

フォトリソマスク・パターン 31 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 312、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 314 を含み、除去領域 312 および非除去領域 314 は、図中に示されるように分布している。フォトリソマスク・パターン 31 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E_{n_k = 1}$ が、「1」であり、除去領域 312 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 A_{n_i}

50

$i, j, k = 1$ が、 $E n_{k=1}(1)$ であり、非除去領域 3 1 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=1}$ 値が、0 である。

【0054】

フォトマスク・パターン 3 2 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 3 2 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 3 2 4 を含み、除去領域 3 2 2 および非除去領域 3 2 4 は、図中に示されるように分布している。フォトマスク・パターン 3 2 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=2}$ が、「2」であり、除去領域 3 2 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=2}$ が、 $E n_{k=2}(2)$ であり、非除去領域 3 2 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=2}$ 値が、0 である。

10

【0055】

フォトマスク・パターン 3 3 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 3 3 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 3 3 4 を含み、除去領域 3 3 2 および非除去領域 3 3 4 は、図中に示されるように分布している。フォトマスク・パターン 3 3 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=3}$ が、「4」であり、除去領域 3 3 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=3}$ が、 $E n_{k=3}(4)$ であり、非除去領域 3 3 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=3}$ 値が、0 である。

20

【0056】

フォトマスク・パターン 3 4 は、1 層または複数層の導電層の除去をすべきパッド領域に対応する、除去領域 3 4 2、および導電層の除去をすべきではないパッド領域に対応する、非除去領域 3 4 4 を含み、除去領域 3 4 2 および非除去領域 3 4 4 は、図中に示されるように分布している。フォトマスク・パターン 3 4 を使用するリソグラフィおよびエッチング・プロセスにおいて、エッチングすべき導電層の数 $E n_{k=4}$ が、「4」であり、除去領域 3 4 2 に対応するパッド領域 (i, j) 内のエッチングすべき導電層の数 $A n_{i, j, k=4}$ が、 $E n_{k=4}(4)$ であり、非除去領域 3 4 4 に対応するパッド領域 (i, j) についての $A n_{i, j, k=4}$ 値が、0 である。

【0057】

4 ($=M$) 回のリソグラフィおよびエッチング・プロセスの、エッチングすべき導電層の数の和は、 $N - 1(11)$ であり、すなわち、 $E n_{k=1}$ 、 $E n_{k=2}$ 、 $E n_{k=3}$ 、および $E n_{k=M=4}$ の和が、 $N - 1(11)$ である。M 回のリソグラフィおよびエッチング・プロセス後の、各領域 (i, j) 内の除去された導電層の累積数は、領域 (i, j) 内で除去される必要のある導電層の上記の数 $T n_{i, j}$ に等しく、すなわち、 $A n_{i, j, k=1}$ 、 $A n_{i, j, k=2}$ 、 $A n_{i, j, k=3}$ 、および $A n_{i, j, k=M=4}$ の和が、 $T n_{i, j}$ である。例えば、パッド領域 (2, 2) は、フォトマスク・パターン 3 1 内では除去領域 3 1 2 に、フォトマスク・パターン 3 2 内では非除去領域 3 2 4 に、フォトマスク・パターン 3 3 内では除去領域 3 3 2 に、フォトマスク・パターン 3 4 内では非除去領域 3 4 4 に対応し、すなわち、 $A n_{2, 2, k=1} = E n_{k=1} = 1$ であり、 $A n_{2, 2, k=2} = 0$ であり、 $A n_{2, 2, k=3} = E n_{k=3} = 4$ であり、 $A n_{2, 2, k=M=4} = 0$ であり、その和が、 $T n_{2, 2} = 5$ である。

30

40

【0058】

図 5 A は、本発明の第 2 の実施形態による一例のコンタクト・パッド構造の上面図を示し、図中には、各領域内で除去される必要のある導電層の数 $T n_{i, j}$ が示されている。図 5 B は、図 5 A に示されたコンタクト・パッド構造の B - B' 断面図を示す。

【0059】

図 5 A および 5 B を参照すると、コンタクト・パッド構造 5 0 0 の $T n_{i, j}$ 分布は、図 1 B に示されたものと同じであり、その形成のためのフォトマスク・パターン分布とエッチングされる導電層の数との組合せは、図 2 に示されたものと同じであってよい。しか

50

し、一番上の第Nの導電層を露出させる領域以外の任意の領域 (i, j) において、第 $L_{n_{i,j}}$ の導電層より上の各絶縁層 102 および各導電層 104 が、M 回のリソグラフィおよびエッチング・プロセスにおいて部分的にしか除去されず、その結果、第 $L_{n_{i,j}}$ の導電層より上の層 102 および 104 内にコンタクト・ホール 106 が形成され、第 $L_{n_{i,j}}$ の導電層がコンタクト・ホール 106 内で露出される。

【0060】

領域 (i, j) に関したコンタクト・ホール 106 内に後に形成される第 $L_{n_{i,j}}$ の導電層のコンタクト・プラグを、第 $L_{n_{i,j}}$ の導電層より上の導電層 104 から絶縁することができるように、M 回のリソグラフィおよびエッチング・プロセス後、各コンタクト・ホール 106 の側壁上にスペーサ 108 が形成されてよい。スペーサ 108 は、酸化シリコン、窒化シリコン、酸窒化シリコン、またはそれらの組合せを含んでよい。

10

【0061】

上記の実施形態の上記のコンタクト・パッド構造 100、300、または 500 は、3Dメモリ内に配設されてよい。

【0062】

加えて、本発明のコンタクト・パッド構造は、3Dメモリ内のワード線パッドに隣接して配設することができる。図6は、本発明の一実施形態のそのような3Dメモリ構造の一例の斜視図を示す。

【0063】

コンタクト・パッド構造の別の実施形態では、第 j のカラムの P 個の領域と第 ($j+1$) のカラムの P 個の領域との間の L_n の差が固定になっていて、 $L_{n_1,j} - L_{n_1,j+1} = L_{n_2,j} - L_{n_2,j+1} = \dots = L_{n_P,j} - L_{n_P,j+1} = P$ という関係を満足させており、第 j のカラムの P 個の領域内で、 $|L_{n_{i,j}} - L_{n_{i+1,j}}| = 2$ であり、 P 個の領域が、凹形状または凸形状を有する非対称構造を形成する。

20

【0064】

同一カラム内のコンタクト領域の、非対称構造の凹形状の一例が、図6に示されている。

【0065】

凸形状のケースに関しては、凸形状を有する非対称構造が、図7Aに示されるように、隣接する表面より低い表面上に配設されてもよく、あるいは図7Bに示されるように、隣接する表面と同一平面上にある表面上に配設されてもよい。隣接する表面は、3Dメモリのワード線パッドの上面であってよい。非対称構造が、凸形状を有するとともに隣接する表面より低い表面上に配設されるとき、凸構造が幅広のトレンチを分割して、後続のCMPプロセスによるディッシング問題を回避することができる。非対称構造が、凸形状を有するとともに隣接する表面と同一平面上にある表面上に配設されるとき、トポロジの高さの差はわずかであり、各階段状部分のエリアを同じようにうまく分割することができる。

30

【0066】

同一カラムの P 個の領域内での $|L_{n_{i,j}} - L_{n_{i+1,j}}| = 2$ という上記の要件に関して、図8は、この要件を満たす、コンタクト領域の凹形状の一例を示し、図9は、この要件を満たす、コンタクト領域の凸形状の一例を示し、各数が、対応するコンタクト領域内で除去されている導電層の数 $T_{n_{i,j}}$ である。

40

【0067】

上記の、非対称構造が凹形状を有するケースの実施形態のコンタクト・パッド構造は、次の、領域 (f, j) から ($f-1+n, j$) ($j=1$ から Q) が対象となる領域である間、1層の導電層の除去をするステップであって、ただし f は、1または2であり、 n は、 P が偶数のとき $P/2$ であり、または P が奇数のとき $(P-1)/2$ であるステップ、領域 ($f+b, j$) から ($f-1+n+b, j$) ($j=1$ から Q) が対象となる領域である間、2層の導電層の d ステップの除去をするステップであって、ただし d は、 $(P-1)/2$ の整数部分であり、 b は、 d ステップの各々における1から d の整数のうちの異なる整数であるステップ、および領域 ($i, 1+c$) から (i, Q) ($i=1$ から P) が対

50

象となる領域である間、P層の導電層のQ - 1ステップの除去をするステップであって、ただしcは、1からQ - 1の整数のうちの異なる整数であるステップを含む方法を用いて作製されてよい。対象となる領域は、露光およびエッチングされる。本方法は、3Dメモリの製造に適用することができる。

【0068】

図10Aおよび図10Bは、P = 5であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す。

【0069】

ステップは、ロウ画定ステップおよびカラム画定ステップを含むが、これらの画定ステップは、任意の順序で実施することができる。ロウ数がP = 5のとき、 $n = 2$ (= Pが奇数のときの $(P - 1) / 2$)であり、dが、 $(P - 1) / 2$ (= 2)の整数部分(2)であり、これは、ロウ画定ステップが、2 (= d)回の2層エッチング・ステップを含み、1層エッチング・ステップおよび2 (= d)回の2層エッチング・ステップの各々において、2 (= n)ロウの領域がエッチングされることを意味する。加えて、この例ではQ = 3であり、したがって、1層エッチング・ステップおよび2回の2層エッチング・ステップの各々において、 $m = Q = 3$ カラムの領域がエッチングされる。カラム画定ステップは、Q - 1 = 2回のステップを含み、その各々が、P層の導電層の除去をし、したがってP層エッチング・ステップであり、cが、1から2の範囲にわたる。c = 1のカラム画定ステップでは、領域(i, 1 + 1 = 2)から(i, Q = 3) (i = 1からP)が対象となる。c = 2のカラム画定ステップでは、領域(i, 1 + 2 = Q = 3) (i = 1からP)が対象となる。各領域内で除去されている導電層の数 $T_{n_i, j}$ も、図中に示されている。

【0070】

図11は、P = 6であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す。

【0071】

P = 6のとき、 $n = 3$ (= Pが偶数のときの $P / 2$)であり、dが、 $(P - 1) / 2 = 2.5$ の整数部分(2)であり、これは、ロウ画定ステップが、2 (= d)回の2層エッチング・ステップを含み、1層エッチング・ステップおよび2 (= d)回の2層エッチング・ステップの各々において、3 (= n)ロウの領域がエッチングされることを意味する。加えて、この例ではQ = 3であり、したがって、m値およびカラム画定ステップは、上記の例と同一である。

【0072】

図12は、P = 8であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法のロウ画定ステップを示す。

【0073】

P = 8のとき、 $n = 4$ (= Pが偶数のときの $P / 2$)であり、dが、 $(P - 1) / 2 = 3.5$ の整数部分(3)であり、これは、ロウ画定ステップが、3 (= d)回の2層エッチング・ステップを含み、1層エッチング・ステップおよび3 (= d)回の2層エッチング・ステップの各々において、4 (= n)ロウの領域がエッチングされることを意味する。

【0074】

図13は、P = 10であり、凹形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法のロウ画定ステップを示す。

【0075】

P = 10のとき、 $n = 5$ (= Pが偶数のときの $P / 2$)であり、dが、 $(P - 1) / 2 = 4.5$ の整数部分(4)であり、これは、ロウ画定ステップが、4 (= d)回の2層エッチング・ステップを含み、1層エッチング・ステップおよび4 (= d)回の2層エッチング・ステップの各々において、5 (= n)ロウの領域がエッチングされることを意味する。

【0076】

図 1 4 A および図 1 4 B は、 $P = 5$ であり、凸形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す。凸形状を形成すべきとき、上記の対象となる領域はマスクされる。

【 0 0 7 7 】

図 1 4 A および図 1 4 B に示されるプロセスは、各エッチング・ステップにおいて対象領域が露光およびエッチングされるのではなくマスクされるという点、 P が奇数のとき $n = (P + 1) / 2$ であるという点、および P が奇数のとき、ロウ画定エッチングが第 1 のロウから開始する、すなわち 1 層エッチング・プロセスにおいて領域 $(1, j)$ から (n, j) ($j = 1$ から Q) が対象となる領域であるという点で、図 1 0 A および図 1 0 B に示されるプロセスとは異なっている。各領域内で除去されている導電層の数 $T n_{i, j}$ も、図中に示されている。

10

【 0 0 7 8 】

図 1 5 は、 $P = 6$ であり、凸形状が形成される一実施形態による、コンタクト・パッド構造を作製するための方法を示す。

【 0 0 7 9 】

図 1 5 に示されるプロセスは、各エッチング・ステップにおいて対象領域が露光およびエッチングされるのではなくマスクされるという点で、図 1 1 に示されるプロセスとは異なっている。各領域内で除去されている導電層の数 $T n_{i, j}$ も、図中に示されている。

【 0 0 8 0 】

$P = 4$ 、 $P = 7$ 、および $P = 9$ それぞれの凹形状のケース、ならびに $P = 4$ 、 $P = 7$ 、 $P = 8$ 、および $P = 9$ それぞれの凸形状のケースについても調査され、それらの結果がそれぞれ、表 1 および表 2 に示されている。

20

【 0 0 8 1 】

図 1 6 は、凹形状が形成され、 P が 5 または 6 であるさまざまな実施形態における、各領域内で除去される必要のある導電層の数 $T n_{i, j}$ を示す。加えて、 P が 4 から 9 の範囲にわたる特定の実施形態における、第 1 のカラムの領域についての数 $T n_{i, 1}$ ($i = 1$ から P) が、下記の表 1 にリストされている。1 層エッチング・ステップおよび 2 層エッチング・ステップの各々における、エッチングされるロウの数 n 、ならびに 2 層エッチング・ステップの数 $d[(P - 1) / 2$ の整数部分] が、括弧内に示される等式によって表されている。

30

【表 1】

i	P 値					
	4	5	6	7	8	9
9						2
8					2 (=2×1)	4 (=2×2)
7				2 (=2×1)	4 (=2×2)	6 (=2×3)
6			2 (=2×1)	4 (=2×2)	6 (=2×3)	8 (=2×4)
5		2 (=2×1)	4 (=2×2)	6 (=2×3)	7 (=1+2×3)	7 (=1+2×3)
4	2 (=2×1)	4 (=2×2)	5 (=1+2×2)	5 (=1+2×2)	5 (=1+2×2)	5 (=1+2×2)
3	3 (=1+2×1)	3 (=1+2×1)	3 (=1+2×1)	3 (=1+2×1)	3 (=1+2×1)	3 (=1+2×1)
2	1	1	1	1	1	1
1	0	0	0	0	0	0

40

【 0 0 8 2 】

図 1 6 および表 1 によれば、凹形状は、第 h の領域に中央最低点を有し、第 h の領域は、カラムの中心にあり、またはカラムの中心から 1 領域シフトされている。例えば、 P が

50

5 のとき、第 3、第 2、または第 4 の領域 (h が 3、2、または 4) が、カラム内で最低であり、 P が 8 のとき、第 4 または第 5 の領域 (h が 4 または 5) が、カラム内で最低である。加えて、 $Tn_{1,1} = 0$ であり、 $Tn_{h,1} = P - 1$ であり、 $Tn_{i,1}$ ($i = h - 1$ から 2) が、 $Tn_{i,1}$ ($i = h + 1$ から P) が $P - 1 - |i - h| \times 2$ のときは、 $P - |i - h| \times 2$ であり、または $Tn_{i,1}$ ($i = h + 1$ から P) が $P - |i - h| \times 2$ のときは、 $P - 1 - |i - h| \times 2$ である、というルールを見い出すことができる。 $Tn_{i,j}$ ($i \geq 1, j > 1$) は、 $Tn_{i,1} + (j - 1) \times P$ として計算することができる。

【0083】

図 17 は、凸形状が形成され、 P が 5 または 6 であるさまざまな実施形態における、各領域内で除去される必要のある導電層の数 $Tn_{i,j}$ を示す。加えて、 P が 4 から 9 の範囲にわたる特定の実施形態における、第 1 のカラムの領域についての数 $Tn_{i,1}$ ($i = 1$ から P) が、下記の表 2 にリストされている。1 層エッチング・ステップおよび 2 層エッチング・ステップの各々における、マスクされる口のの数 n 、ならびに 2 層エッチング・ステップの数 $d \lfloor (P - 1) / 2 \rfloor$ の整数部分] が、この場合もやはり、括弧内に示される等式によって表されている。

【表 2】

i	P 値					
	4	5	6	7	8	9
9						7 (=1+2×3)
8					5 (=1+2×2)	5 (=1+2×2)
7				5 (=1+2×2)	3 (=1+2×1)	3 (=1+2×1)
6			3 (=1+2×1)	3 (=1+2×1)	1	1
5		3 (=1+2×1)	1	1	0	0
4	1	1	0	0	2 (=2×1)	2 (=2×1)
3	0	0	2 (=2×1)	2 (=2×1)	4 (=2×2)	4 (=2×2)
2	2 (=2×1)	2 (=2×1)	4 (=2×2)	4 (=2×2)	6 (=2×3)	6 (=2×3)
1	3 (=1+2×1)	4 (=2×2)	5 (=1+2×2)	6 (=2×3)	7 (=1+2×3)	8 (=2×4)

【0084】

図 17 および表 2 によれば、凸形状は、第 h の領域に中央最高点を有し、第 h の領域は、 P が奇数のときカラムの中心にあり、または P が偶数のとき、カラムの中心にあるか、もしくはカラムの中心から 1 領域シフトされている。例えば、 P が 6 のとき、第 3 または第 4 の領域 (h が 3 または 4) が、カラム内で最高であり、 P が 9 のとき、中心 $[= (P + 1) / 2]$ の第 5 の領域 (h が 5) が、カラム内で最高である。加えて、 $Tn_{1,1}$ が $P - 1$ であり、 $Tn_{h,1}$ が 0 であり、 $Tn_{i,1}$ ($i = h - 1$ から 2) が、 $Tn_{i,1}$ ($i = h + 1$ から P) が $|i - h| \times 2 + 1$ のときは、 $|i - h| \times 2$ であり、または $Tn_{i,1}$ ($i = h + 1$ から P) が $|i - h| \times 2$ のときは、 $|i - h| \times 2 + 1$ であり、 $Tn_{i,1}$ ($i = h + 1$ から P) が $|i - h| \times 2 + 1$ である、というルールを見い出すことができる。 $Tn_{i,j}$ ($i \geq 1, j > 1$) は、 $Tn_{i,1} + (j - 1) \times P$ として計算することができる。

【0085】

本発明のコンタクト・パッド構造は、 N (例えば 12) レベルのデバイスに対して $N - 1$ よりずっと少ない回数 (例えば 4 回) のリソグラフィおよびエッチング・プロセスで形成することができるので、形成プロセスを大幅に簡略化することができ、プロセス制御がより容易である。

【 0 0 8 6 】

以上、本発明は、上記で好ましい実施形態の中で開示されたが、それらの実施形態に限定されない。本発明の趣旨および範囲から逸脱することなくいくつかの修正および革新が行われてよいことが、当業者には知られている。したがって、本発明の範囲は、添付の特許請求の範囲によって定義されるべきである。

【 産業上の利用可能性 】

【 0 0 8 7 】

本発明は、集積回路において、複数レベルの導体を電気接続するために適用することができる。例として、本発明は、3Dメモリの製造に適用することができる。

【 符号の説明 】

10

【 0 0 8 8 】

1 0 0、3 0 0、5 0 0 コンタクト・パッド構造

1 0 2 絶縁層

1 0 4 導電層

1 0 6 コンタクト・ホール

1 0 8 スペース

2 1、2 2、2 3、2 4、3 1、3 2、3 3、3 4 フォトマスク・パターン

2 1 2、2 2 2、2 3 2、2 4 2、3 1 2、3 2 2、3 3 2、3 4 2 除去領域

2 1 4、2 2 4、2 3 4、2 4 4、3 1 4、3 2 4、3 3 4、3 4 4 非除去領域

$A_{n_{i,j,k}}$ 第 k のリソグラフィおよびエッチング・プロセスにおける、パッド領域 (i, j) 内のエッチングすべき導電層の数

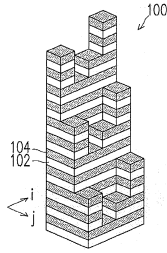
20

E_{n_k} 第 k のリソグラフィおよびエッチング・プロセスにおける、各導電層除去領域内のエッチングすべき導電層の数

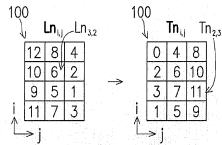
$L_{n_{i,j}} / L_{n_{3,2}}$ 領域 $(i, j) / (3, 2)$ 内で露出される導電層の番号

$T_{n_{i,j}} / T_{n_{2,3}}$ 領域 $(i, j) / (2, 3)$ 内で除去される必要のある導電層の数

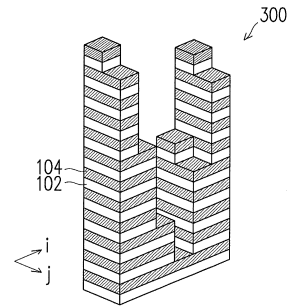
【図 1 A】



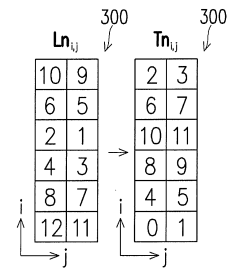
【図 1 B】



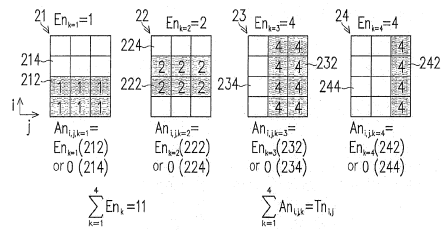
【図 3 A】



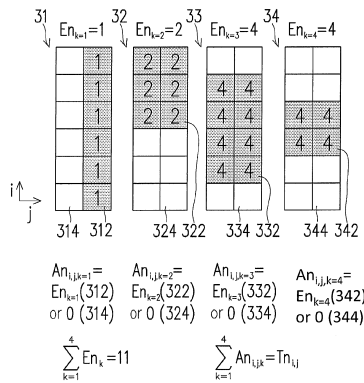
【図 3 B】



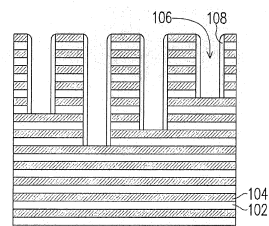
【図 2】



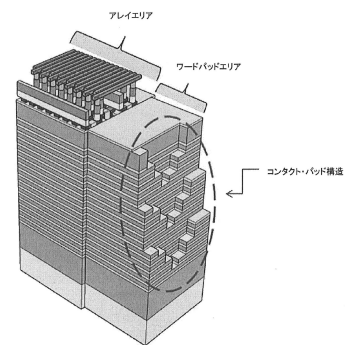
【図 4】



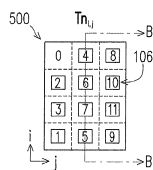
【図 5 B】



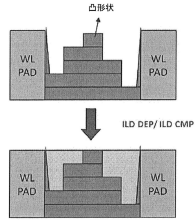
【図 6】



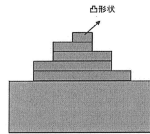
【図 5 A】



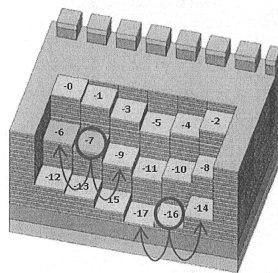
【図 7 A】



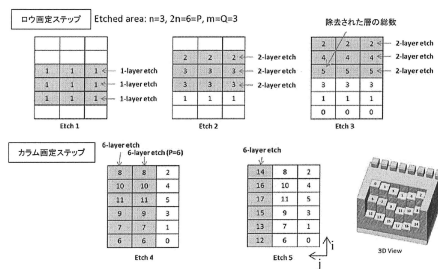
【図 7 B】



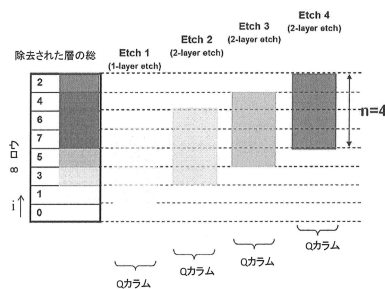
【図 8】



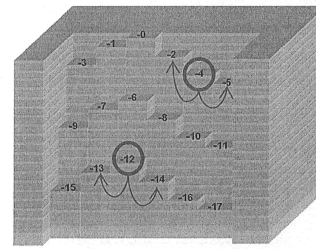
【図 11】



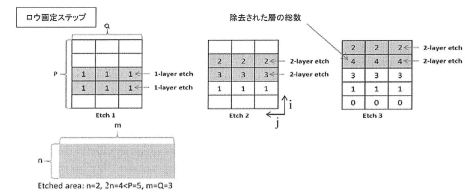
【図 12】



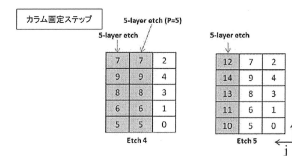
【図 9】



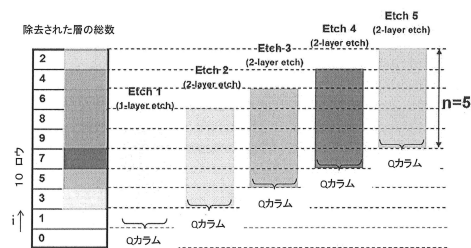
【図 10 A】



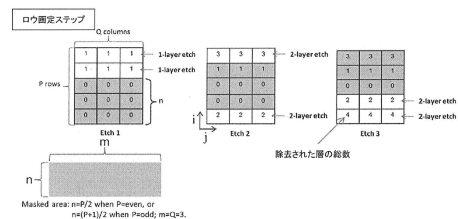
【図 10 B】



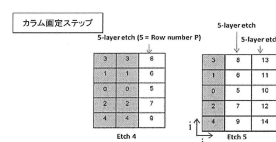
【図 13】



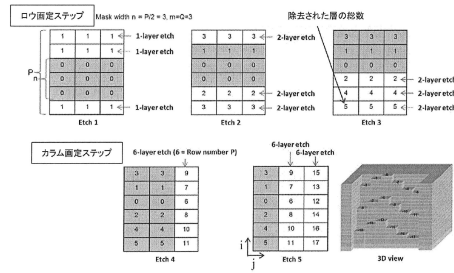
【図 14 A】



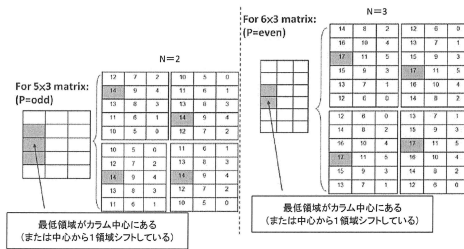
【図 14 B】



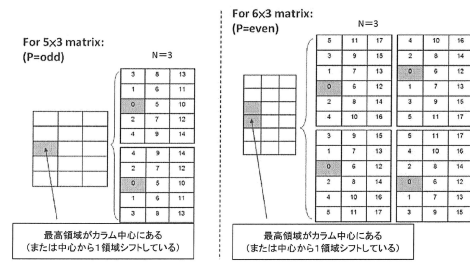
【図 15】



【図 16】



【図 17】



 フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L 21/336	(2006.01)	H 0 1 L 29/78	3 7 1
H 0 1 L 29/788	(2006.01)		
H 0 1 L 29/792	(2006.01)		

(56)参考文献 特開 2 0 1 4 - 0 2 7 1 0 4 (J P , A)
 米国特許第 0 9 1 9 6 5 6 7 (U S , B 1)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 1 / 7 6 8
H 0 1 L	2 1 / 3 3 6
H 0 1 L	2 7 / 1 1 5 4 8
H 0 1 L	2 7 / 1 1 5 5 6
H 0 1 L	2 7 / 1 1 5 7 5
H 0 1 L	2 7 / 1 1 5 8 2
H 0 1 L	2 9 / 7 8 8
H 0 1 L	2 9 / 7 9 2