



# (12) 发明专利申请

(10) 申请公布号 CN 103219944 A

(43) 申请公布日 2013. 07. 24

(21) 申请号 201310144245. 7

(22) 申请日 2013. 04. 23

(71) 申请人 华南师范大学

地址 510631 广东省广州市中山大道西 55 号

(72) 发明人 许坤远

(74) 专利代理机构 广州新诺专利商标事务有限公司 44100

代理人 吴静芝

(51) Int. Cl.

H03B 19/14 (2006. 01)

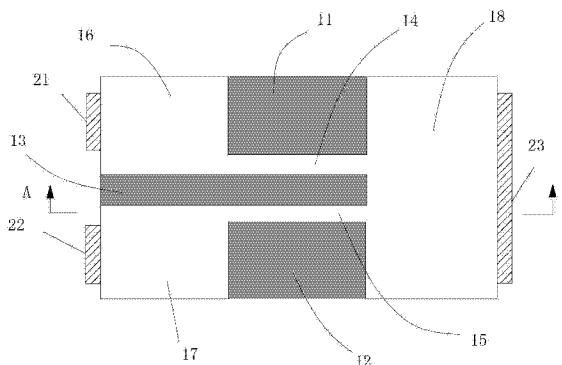
权利要求书1页 说明书5页 附图3页

## (54) 发明名称

一种基于低维半导体结构的倍频器

## (57) 摘要

本发明公开了一种基于低维半导体结构的倍频器,包括绝缘衬底层、设置在绝缘衬底层表面的半导体导电层,设置在半导体导电层表面的绝缘保护层,穿透半导体导电层的绝缘刻槽,设置在半导体导电层一侧表面的接入电极和设置在接入极对应一侧表面的接出电极,所述半导体导电层包括两条相互靠近且平行设置的二维、准一维或一维的载流子沟道。本发明的倍频器结构简单,工艺容易实现,无需额外添加滤波电路,还有对材料特性依赖小,材料可选择范围宽等优点。



1. 一种基于低维半导体结构的倍频器,包括绝缘衬底层、设置在绝缘衬底层表面的半导体导电层,设置在半导体导电层表面的绝缘保护层,穿透半导体导电层的绝缘刻槽,设置在半导体导电层一侧表面的接入电极和设置在接入极对应一侧表面的接出电极,其特征在于:所述半导体导电层包括两条相互靠近且平行设置的二维、准一维或一维的载流子沟道。

2. 根据权利要求1所述的基于低维半导体结构的倍频器,其特征在于:所述两条载流子沟道之间的间隙小于1微米。

3. 根据权利要求1所述的基于低维半导体结构的倍频器,其特征在于:所述绝缘保护层的介电常数高于半导体导电层的介电常数。

4. 根据权利要求1或2或3所述的基于低维半导体结构的倍频器,其特征在于:所述载流子沟道为准一维时,所述绝缘刻槽包括对称设置的第一绝缘刻槽、第二绝缘刻槽和设置在第一绝缘刻槽及第二绝缘刻槽之间的第三绝缘刻槽;所述第一绝缘刻槽一端、第二绝缘刻槽一端、第三绝缘刻槽一端分别延伸至导电层侧表面;所述接入电极和接出电极分别设置在导电层相对侧表面,所述接入电极包括分别设置在第一绝缘刻槽与第三绝缘刻槽包围形成的导电层区域侧表面的第一接入电极,第二绝缘刻槽与第三绝缘刻槽包围形成的导电层区域、并与第一接入电极相同侧表面的第二接入电极。

5. 根据权利要求4所述的基于低维半导体结构的倍频器,其特征在于:所述半导体导电层为AlGa<sub>N</sub>/Ga<sub>N</sub>异质结,其包括AlGa<sub>N</sub>层、Ga<sub>N</sub>层以及在AlGa<sub>N</sub>层和Ga<sub>N</sub>层之间形成二维电子气层。

6. 根据权利要求4所述的基于低维半导体结构的倍频器,其特征在于:所述半导体导电层为AlGaAs/InGaAs异质结,其包括InGaAs层、AlGaAs层、以及在AlGa<sub>N</sub>层设置的在AlGa<sub>N</sub>层和Ga<sub>N</sub>层之间形成二维电子气层的 $\delta$ 掺杂区。

7. 根据权利要求4所述的基于低维半导体结构的倍频器,其特征在于:所述第三绝缘刻槽的介电常数高于半导体导电层的介电常数。

8. 根据权利要求1所述的基于低维半导体结构的倍频器,其特征在于:所述载流子沟道为二维时,在绝缘保护层和半导体导电层之间还依次包括一绝缘间隔层和一第二半导体导电层;所述倍频器的半导体结构从底层到表面分别依次包括绝缘衬底层、半导体导电层、绝缘间隔层、第二半导体导电层和绝缘保护层。

9. 根据权利要求8所述的基于低维半导体结构的倍频器,其特征在于:所述半导体导电层一端弯曲延伸至绝缘衬底层底部表面,第二半导体导电层一端弯曲延伸至绝缘保护层表面,所述半导体导电层的弯曲部分和第二半导体导电层弯曲部分相对;所述接入电极包括设于绝缘衬底层底部表面并连接半导体导电层弯曲部分的第一接入电极,设于绝缘保护层表面并与第二半导体导电层弯曲部分连接的第二接入电极;所述输出端与绝缘保护层、第二半导体导电层、绝缘间隔层、半导体导电层和绝缘保护层连接。

## 一种基于低维半导体结构的倍频器

### 技术领域

[0001] 本发明涉及一种基于低维半导体结构的倍频器,尤其涉及无需添加额外滤波电路且能在常温下工作于太赫兹频段的倍频器。

### 背景技术

[0002] 随着半导体技术的持续发展,器件的特征尺寸不断缩小,从微米量级一直到现在纳米量级;而且所用对应的材料体系结构也从传统的高纬度(三维)向低维(二维、准一维和一维)转变。基于低维半导体结构的器件一般工艺简单、易于集成而且寄生电容小,因此被认为是高频器件的理想选择。

[0003] 此外,相比于三维的导电结构,低维导电结构对电场的屏蔽效应大为减弱,这就导致导电结构的周围将存在很强的电场分布,导电结构间的电场耦合大大增强。由于低维导电结构的这种特性导致了“Y”型平面纳米开关器件中出现了一种被称之为“自栅效应”的物理现象(J. Jan-olof and J. Wesström, “Self-Gating Effect in the Electron Y-Branch Switch”, Phys. Rev. Lett. 82, 2564(1999).)。

[0004] 倍频技术一直以来就是无线通信和广播技术不可或缺的组成部分。随着科技的迅猛发展,对倍频技术的依赖更是与日俱增,目前数字通信、模拟通信、射电天文学以及太赫兹科学技术等多个领域都对倍频技术有很大的需求。

[0005] 非线性元件会使得输入信号的波形产生畸变,根据傅立叶变换理论,输出信号的频率成份将发生变化。这便是大家熟知的倍频产生的物理基础。目前的非线性倍频器主要包括了两大类:一类为基于二极管的倍频器;另一类为基于场效应管的倍频器。这些倍频器有一个共同的特点就是输出信号包含多种频率成份,因此需要增加额外的滤波电路。

[0006] 最近 MIT 的研究者们发明了首个由单个场效应管构成的无需外加滤波电路的倍频器(H. Wang, D. Nezich, J. Kong and T. Palacios, “Graphene frequency multipliers”, IEEE Electron Device Letters 30, 547(2009))。该倍频器同样也是基于场效应管的非线性特性,但制作场效应管的材料却不是传统的材料,而是具有独特电学性质的新型材料——石墨烯。由这种新材料制成的场效应管具有特殊的“V”型电流电压特性,这使得输出的信号只含有输入信号的二次谐波,因此只需采用单个石墨烯场效应管就能够制作出倍频器且无需再外加滤波电路。

[0007] MIT 研究者的上述发明大大简化了倍频器电路,但该发明是基于制作材料的独特电学性质,也就是说该发明具有很强的材料依赖性,不能采用其它材料体系来实现。

### 发明内容

[0008] 本发明的目的,就是克服现有技术的不足,提供一种对材料特性依赖性小而且无需额外滤波电路的基于低维半导体结构的倍频器。

[0009] 为了达到上述目的,采用如下技术方案:

[0010] 一种基于低维半导体结构的倍频器,包括绝缘衬底层、设置在绝缘衬底层表面的

半导体导电层,设置在半导体导电层表面的绝缘保护层,穿透半导体导电层的绝缘刻槽,设置在半导体导电层一侧表面的接入电极和设置在接入极对应一侧表面的接出电极,所述半导体导电层包括两条相互靠近且平行设置的二维、准一维或一维的载流子沟道。

[0011] 进一步地,所述两条载流子沟道之间的间隙小于 1 微米。

[0012] 进一步地,所述绝缘保护层的介电常数高于半导体导电层的介电常数。

[0013] 进一步地,所述载流子沟道为准一维时,所述绝缘刻槽包括对称设置的第一绝缘刻槽、第二绝缘刻槽和设置在第一绝缘刻槽及第二绝缘刻槽之间的第三绝缘刻槽;所述第一绝缘刻槽一端、第二绝缘刻槽一端、第三绝缘刻槽一端分别延伸至导电层侧表面;所述接入电极和接出电极分别设置在导电层相对侧表面,所述接入电极包括分别设置在第一绝缘刻槽与第三绝缘刻槽包围形成的导电层区域侧表面的第一接入电极,第二绝缘刻槽与第三绝缘刻槽包围形成的导电层区域、并与第一接入电极相同侧表面的第二接入电极。

[0014] 进一步地,所述半导体导电层为 AlGaIn/GaN 异质结,其包括 AlGaIn 层、GaN 层以及在 AlGaIn 层和 GaN 层之间形成二维电子气层。

[0015] 进一步地,所述半导体导电层为 AlGaAs/InGaAs 异质结,其包括 InGaAs 层、AlGaAs 层、以及在 AlGaIn 层设置的在 AlGaIn 层和 GaN 层之间形成二维电子气层的  $\delta$  掺杂区。

[0016] 进一步地,所述第三绝缘刻槽的介电常数高于半导体导电层的介电常数。

[0017] 进一步地,所述载流子沟道为二维时,在绝缘保护层和半导体导电层之间还依次包括一绝缘间隔层和一第二半导体导电层;所述倍频器的半导体结构从底层到表面分别依次包括绝缘衬底层、半导体导电层、绝缘间隔层、第二半导体导电层和绝缘保护层。

[0018] 进一步地,所述半导体导电层一端弯曲延伸至绝缘衬底层底部表面,第二半导体导电层一端弯曲延伸至绝缘保护层表面,所述半导体导电层的弯曲部分和第二半导体导电层弯曲部分相对;所述接入电极包括设于绝缘衬底层底部表面并连接半导体导电层弯曲部分的第一接入电极,设于绝缘保护层表面并与第二半导体导电层弯曲部分连接的第二接入电极;所述输出端与绝缘保护层、第二半导体导电层、绝缘间隔层、半导体导电层和绝缘保护层连接。

[0019] 与现有技术相比,本发明的有益效果在于:

[0020] 1、本发明结构简单,工艺容易实现,无需额外添加滤波电路。

[0021] 2、对材料特性依赖小,因此材料可选择范围宽,包括各类无机、有机半导体以及新型的纳米半导体材料碳纳米管和石墨烯。

[0022] 3、能常温工作且工作频率高。选择恰当的材料可在常温工作于太赫兹频段。

#### 附图说明

[0023] 图 1 是第一实施例中载流子沟道为准一维的倍频器的表面示意图;

[0024] 图 2 是图 1 的 A-A 剖视图;

[0025] 图 3 由蒙特卡罗模拟获得的载流子沟道为准一维的在两个高频信号的作用下的输出特性曲线图;

[0026] 图 4 由蒙特卡罗模拟获得的载流子沟道为准一维的工作特性输入信号随频率的变化图;

[0027] 图 5 是第二实施例中载流子沟道为二维的倍频器的表面示意图;

- [0028] 图 6 是图 5 的 B-B 剖视图。
- [0029] 图示 :11—第一绝缘刻槽 ;12—第二绝缘刻槽 ;13—第三绝缘刻槽 ;
- [0030] 14—第一载流子沟道 ;15—第二载流子沟道 ;16—第一低电阻区 ;
- [0031] 17—第二低电阻区 ;18—第三低电阻区 ;
- [0032] 21—第一接入电极 ;22—第二接入电极 ;23—接出电极 ;
- [0033] 3—二维导电层 ;31—AlGa<sub>N</sub> 层 ;32—Ga<sub>N</sub> 层 ;33—二维电子气层 ;311—掺杂区 ;
- [0034] 34—绝缘保护层 ;35—绝缘衬底层 ;
- [0035] 41—第一绝缘刻槽 ;42—第二绝缘刻槽 ;43—第一载流子沟道 ;44—第二载流子沟道 ;
- [0036] 45—第一低电阻区 ;46—第二低电阻区 ;
- [0037] 51—第一接入电极 ;52—第二接入电极 ;53—接出电极 ;
- [0038] 61—绝缘衬底层 ;62—半导体导电层 ;63—绝缘间隔层 ;64—第二半导体导电层 ;
- [0039] 65—绝缘保护层。

### 具体实施方式

[0040] 下面将结合附图以及具体实施方法来详细说明本发明,在本发明的示意性实施及说明用来解释本发明,但并不作为对本发明的限定。

[0041] 实施例一 :

[0042] 请参阅图 1,其为本实施例所述基于低维半导体结构的倍频器的俯视图,其省略了绝缘保护层,由此可以看见第一绝缘刻槽 11,第二绝缘刻槽 12,第三绝缘刻槽 13,第一接入电极 21,第二接入电极 22 和接出电极 23。第三绝缘刻槽 13 插入相对设置的第一绝缘刻槽 11 和第二绝缘刻槽 12 之间。第一绝缘刻槽 11 和第三绝缘刻槽 13 之间的空隙构成了第一载流子沟道 14 ;第二绝缘刻槽 12 和第三绝缘刻槽 13 之间的空隙构成了第二载流子沟道 15。第一绝缘刻槽 11 与第三绝缘刻槽 13 包围的区域为第一低电阻区 16 ;第二绝缘刻槽 12 与第三绝缘刻槽 13 包围的区域为第二低电阻区 17 ;第一低电阻区 16、第二低电阻区 17 以及第一载流子沟道 14、第二载流子沟道 15 之外的半导体导电层为第三低电阻区 18。绝缘刻槽可以通过干法刻蚀获得,绝缘沟槽的深度以能够穿透二维导电层 3 为最浅深度要求。

[0043] 第一接入电极 21 设置在第一低电阻区 16 的侧表面,其所在表面与第一载流子沟道 14 所在平面垂直。第二接入电极 22 设置在第二低电阻区 17 的侧表面,其所在表面与第二载流子沟道 15 所在平面垂直。接出电极 23 设置在第三低电阻区 18 的侧表面,其所在平面与第一载流子沟道 14 或第二载流子沟道 15 所在平面垂直。即第一接入电极 21、第二接入电极 22 和接出电极 23 分别设置在半导体导电层的相对侧面。输入信号分别从第一接入电极 21、第二接入电极 22 输入,分别经过第一低电阻区 16 和第二低电阻区 17,第一载流子沟道 14 和第二载流子沟道 15,第三低电阻区 18,从接出电极 23 输出。

[0044] 为了使倍频器的电特性为外电场所调控,载流子沟道采用半导体材料。进一步,为了利用“自栅效应”实现载流子沟道间的耦合,载流子沟道采用二维、准一维或一维的低维结构。本实施例半导体材料采用一维的低维结构。其中第一载流子沟道 14 和第二载流子沟道 15 平行设置,其间隙在 100nm ~ 1.0 μ m 之间。自栅效应是纳米尺度的一种效应,指的是当载流子沟道靠得很近时,载流子沟道间电势差引起的侧向电场能够改变沟道中载

流子的输运性质,其效果类似于场效应管的栅的作用,但实际上并没有栅的存在,其英文为 Self-gatingeffect。

[0045] 请参阅图 2,其为图 1 的 A-A 截面图。本实施例的倍频器包括绝缘衬底层 35、设置在绝缘衬底层表面的半导体导电层 3,设置在半导体导电层表面的绝缘保护层 34。所述第一绝缘刻槽 11、第二绝缘刻槽 12 和第三绝缘刻槽 13 穿透半导体导电层 3。进一步地,所述第三绝缘刻槽 13 的高介电常数高于半导体导电层 3 的介电常数。所述绝缘保护层 18 为高介电常数,其介电常数高于半导体导电层 3 介电常数。高介电常数的绝缘材料可以达到增强载流子沟道的相互耦合的效果,使得载流子沟道间距大于 1 微米时,也能获得良好的信号输出曲线。

[0046] 进一步地,所述半导体导电层为 AlGa<sub>N</sub>/Ga<sub>N</sub> 异质结,其包括 AlGa<sub>N</sub> 层、Ga<sub>N</sub> 层以及在 AlGa<sub>N</sub> 层和 Ga<sub>N</sub> 层之间形成二维电子气层。由于 Ga<sub>N</sub> 具有自极化作用,其能形成二维电子气层。

[0047] 进一步地,所述半导体导电层为 AlGa<sub>As</sub>/InGa<sub>As</sub> 异质结,其包括 InGa<sub>As</sub> 层、AlGa<sub>As</sub> 层、以及在 AlGa<sub>N</sub> 层设置的在 AlGa<sub>N</sub> 层和 Ga<sub>N</sub> 层之间形成二维电子气层的  $\delta$  掺杂区。此处的掺杂区起到引入二维电子气的作用。

[0048] 参阅图 3 和图 4,利用系蒙特卡罗模拟可获得:半导体导电层为 AlGa<sub>N</sub>/Ga<sub>N</sub> 异质结结构在常温下的工作特性。模拟时半导体导电层采用了具如下特征的结构:载流子沟道长度为 400nm,宽度为 50 纳米,载流子沟道间的绝缘刻槽宽度为 200nm、介电常数为 12。图 3 展示出了在两个高频信号作用下的倍频器输出特性。在  $t < 20\text{ps}$  的时候,第一接入电极 21 和第二接入电极 22 均无信号输入,接出电极 23 的输出电流为零。在本次模拟中,采用幅度为 -5V、周期为 2.5ps,对应频率 0.4THz 的正弦交流信号作为第一接入电极 21 的输入信号。在  $t = 20\text{ps}$  时施加于第一接入电极 21 上,此后接出电极 23 输出周期等于 2.5ps 的振荡电流。使用幅度为 -5V、周期为 2.5ps 的正弦交流信号在  $t = 26.25\text{ps}$  时施加于第二接入电极 22 上,此时输出端 23 输出周期等于 1.25ps,对应于频率为 0.8THz 的振荡电流。可见在两个频率均为 0.4THz 的信号作用下,输出频率为 0.8THz 的信号,实现了倍频的效果。此外由图 3 可见输出交流信号的时间平均值不再为零,这说明本实施例结构也可以用于对高频信号进行整流。图 4 给出了输出倍频振荡电流幅度随输入信号频率的变化情况,其中采用输入频率为 0.1THz 时的输出信号作为归一化的分母。由模拟结果可见本发明在常温下的工作截止频率,即输入信号的频率,约为 2.5THz。由于输出信号为输入信号的两倍,因此输出信号的截止频率约为 5THz。

[0049] 实施例二

[0050] 本实施例中,半导体导电层采用二维半导体材料。

[0051] 请参阅图 5,其为本实施例中载流子沟道为二维的倍频器的表面示意图。所述第一绝缘刻槽 41、第二绝缘刻槽 42 相对设置,第一绝缘刻槽 41 和第二绝缘刻槽 42 之间的间隙形成了载流子沟道。在第一绝缘刻槽 41、载流子沟道和第二绝缘刻槽 42 的一侧为第一低电阻区 45,另一侧为第二低电阻区 46。第一低电阻区 45 通过载流子沟道与第二低电阻区 46 连通。

[0052] 请参阅图 6,所述载流子沟道为二维时,所述倍频器的半导体结构从底层到表面分别依次包括绝缘衬底层 61、半导体导电层 62、绝缘间隔层 63、第二半导体导电层 64 和绝缘

保护层 65。绝缘保护层 65 或绝缘间隔层 63 采用高介电常数的绝缘材料,其可以增强载流子沟道的相互耦合,使得沟道间距可以大于 1 微米而输出信号不受影响。

[0053] 参看图 6,为本发明中载流子沟道为二维的倍频器的结构示意图。本实施例倍频器的纵向结构由下往上依次包括第二接入电极 52、绝缘衬底层 61、半导体导电层 62、绝缘间隔层 63、第二半导体导电层 64、绝缘保护层 65 以及第一接入电极 51。此外右侧还有与第二半导体导电层 64 和半导体导电层 62 相连的输出端 53。在图 6 的第二半导体导电层 64 的虚线部分区域为第一载流子沟道 43,半导体导电层 62 的虚线部分区域为第二载流子沟道 44,两载流子沟道之间的绝缘间隔层宽度为小于 1 微米。为了便于制作电极并减小极间电容,半导体导电层 62 和第二半导体导电层 64 的左端分别向衬底和器件表面弯曲。器件的俯视结构从左到右包括第一接入电极 51,连接第一接入电极 51 及第二输入端 52 和载流子沟道的第一低电阻区 45,第一载流子沟道 43,连接载流子沟道和输出端 53 的第二低电阻区 46,输出电极 26。第一绝缘刻槽 41 的深度必须能够穿透第二半导体导电层 64,第二绝缘刻槽 42 的深度必须能够穿透半导体导电层 62。

[0054] 以上对本发明实施例所提供的技术方案进行了详细介绍,本文中应用了具体个例对本发明实施例的原理以及实施方式进行了阐述,以上实施例的说明只适用于帮助理解本发明实施例的原理;同时,对于本领域的一般技术人员,依据本发明实施例,在具体实施方式以及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

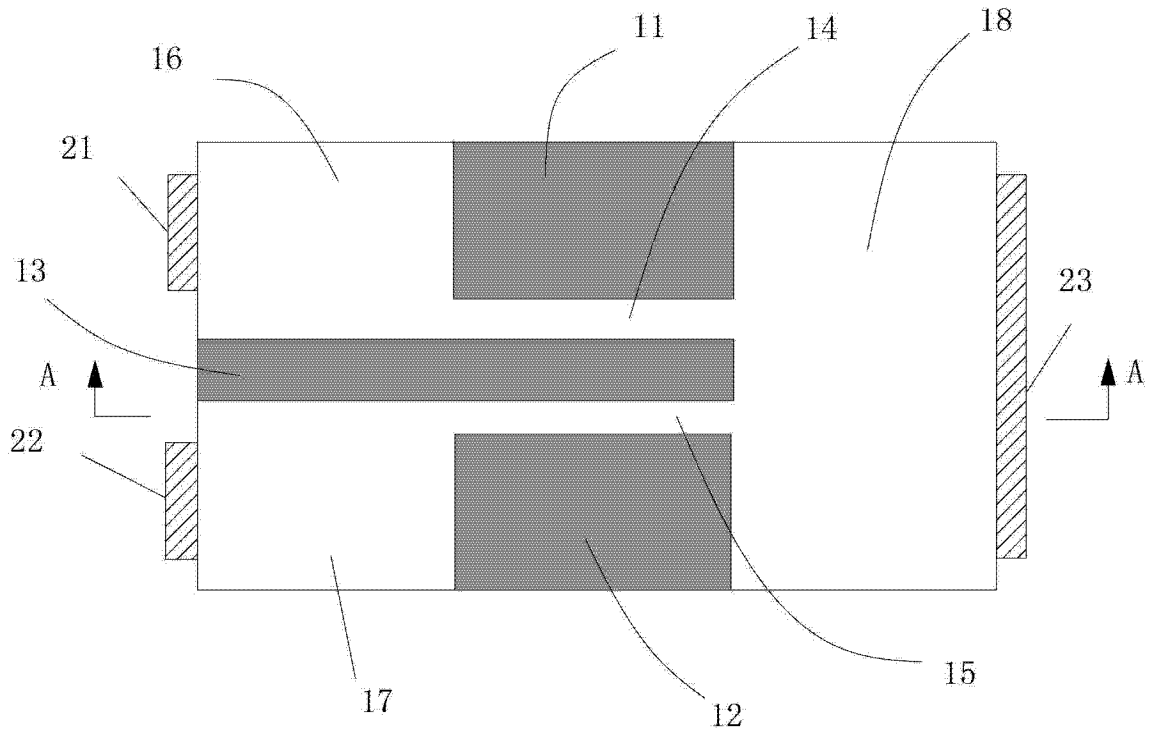


图 1

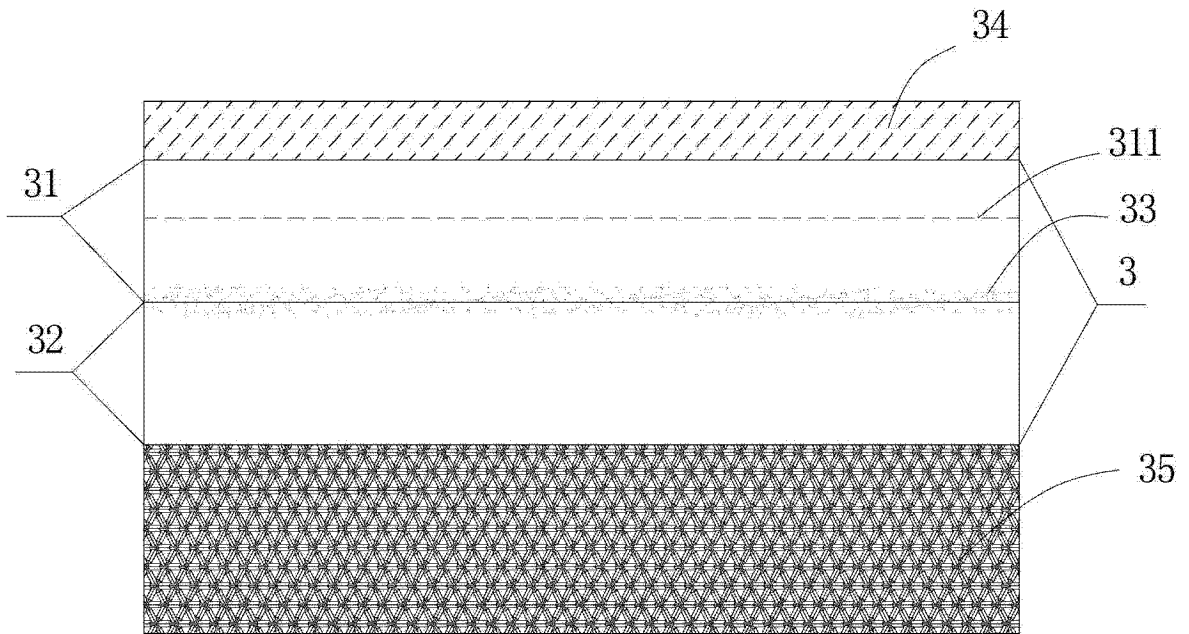


图 2



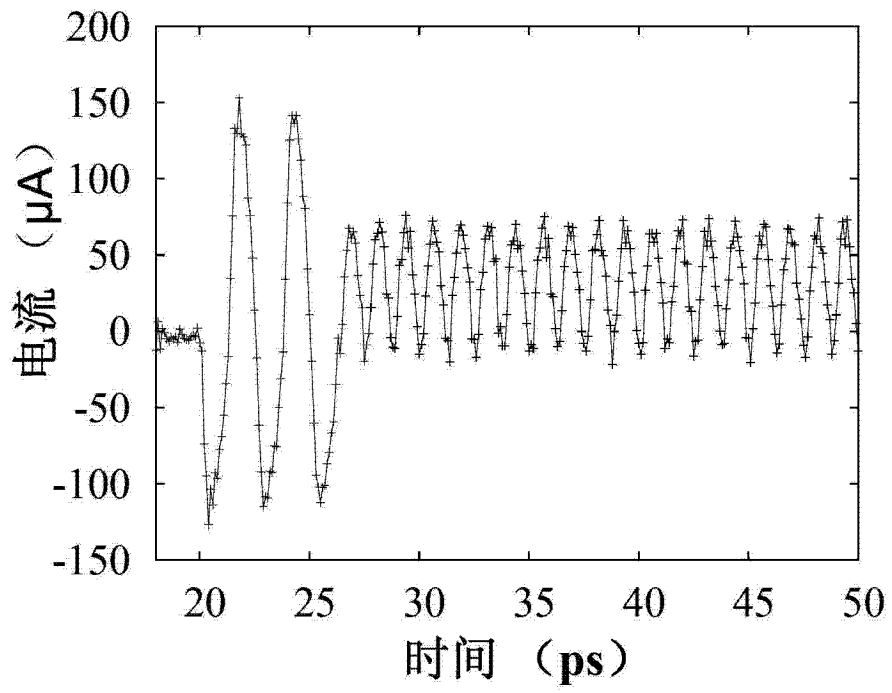


图 3

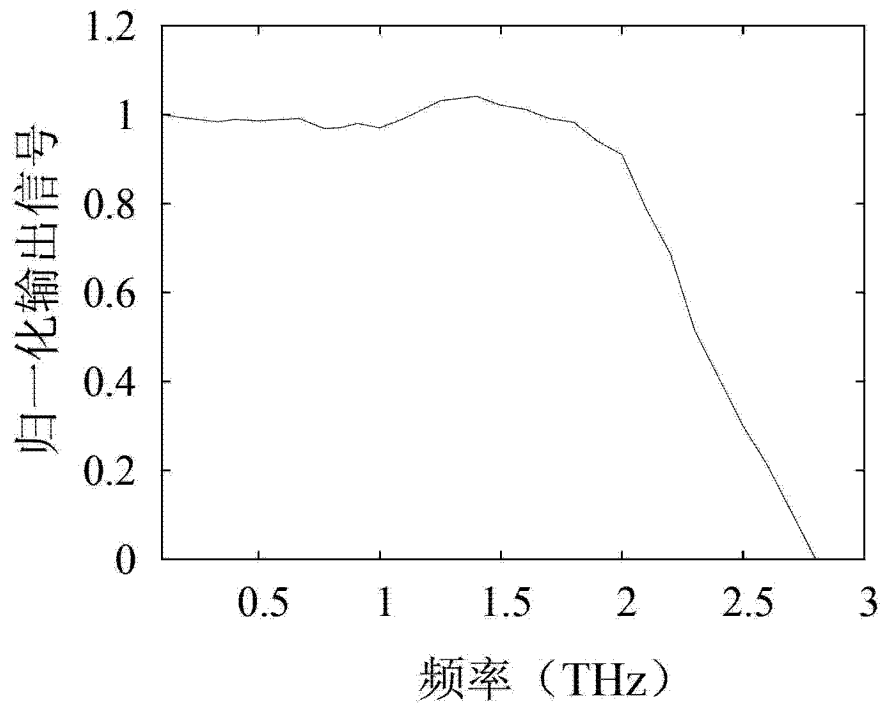


图 4

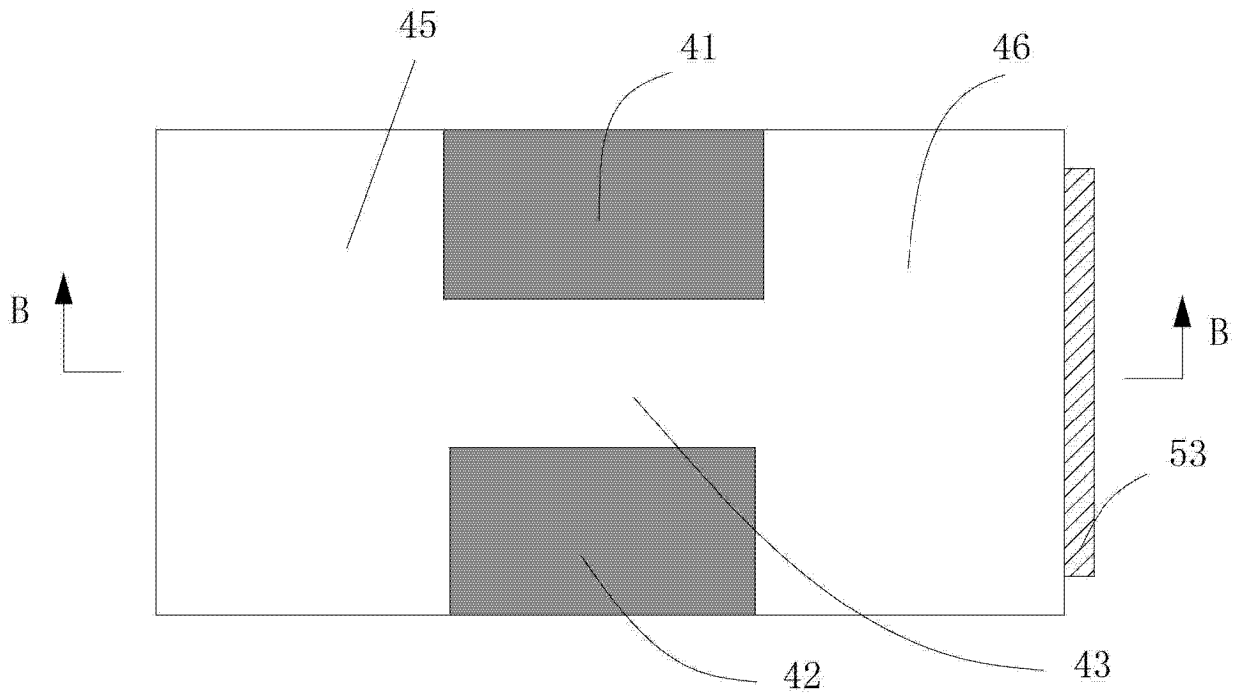


图 5

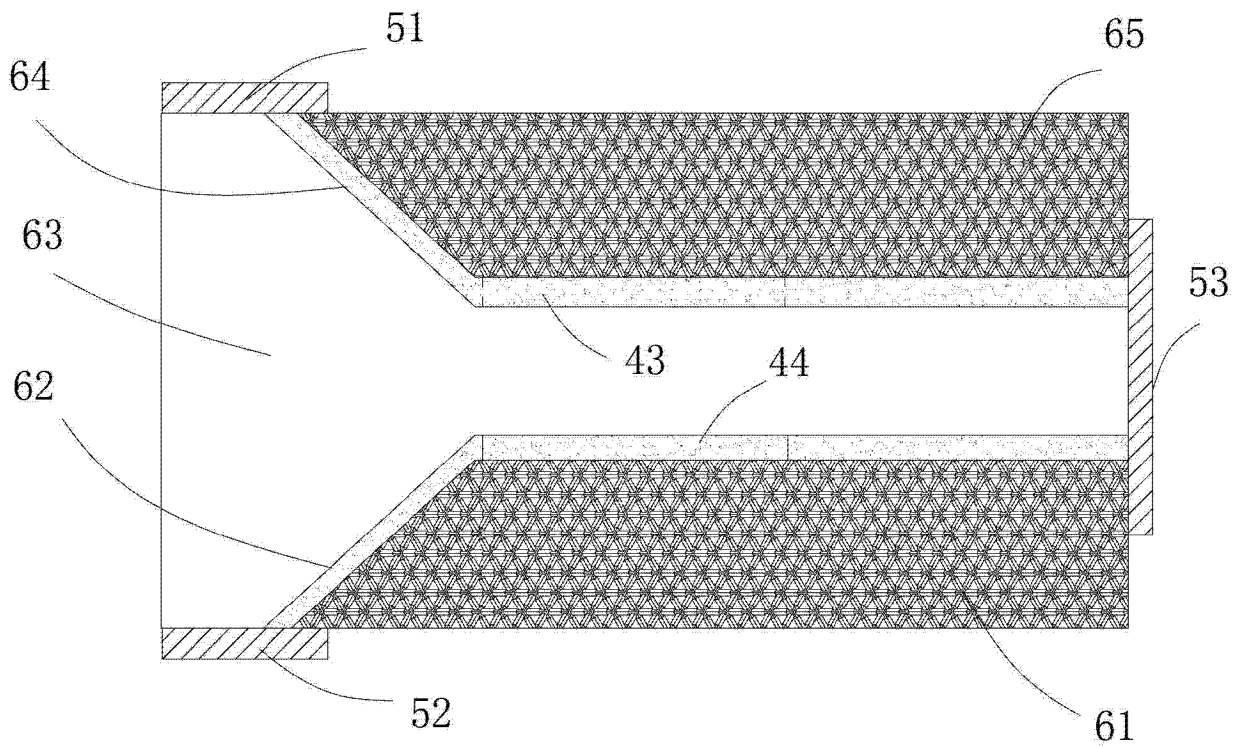


图 6