

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4069991号
(P4069991)

(45) 発行日 平成20年4月2日(2008.4.2)

(24) 登録日 平成20年1月25日(2008.1.25)

(51) Int. Cl.

F 1

G 0 2 F 1/1339 (2006.01)

G 0 2 F 1/1339 5 0 0

G 0 2 F 1/1339 5 0 5

請求項の数 1 (全 19 頁)

(21) 出願番号 特願平10-226016
 (22) 出願日 平成10年8月10日(1998.8.10)
 (65) 公開番号 特開2000-56314(P2000-56314A)
 (43) 公開日 平成12年2月25日(2000.2.25)
 審査請求日 平成14年9月11日(2002.9.11)
 審判番号 不服2005-4177(P2005-4177/J1)
 審判請求日 平成17年3月10日(2005.3.10)

(73) 特許権者 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100093506
 弁理士 小野寺 洋二
 (72) 発明者 斉藤 勝俊
 千葉県茂原市早野3300番地 株式会社
 日立製作所 電子デバイス事業部内
 (72) 発明者 廣田 昇一
 茨城県日立市大みか町七丁目1番1号 株
 式会社日立製作所 日立研究所内
 (72) 発明者 竹本 一八男
 千葉県茂原市早野3300番地 株式会社
 日立製作所 電子デバイス事業部内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

シリコン基板からなる第1の基板と、
 前記第1の基板にマトリクス状に形成された画素電極と、
 前記画素電極が設けられる表示領域と、
 前記表示領域の外側に前記画素電極と同じ層で設けられ、前記画素電極よりも幅広い遮
 光膜と、
 前記第1の基板に対して所定の間隙をもって対向させた第2の基板と、
 前記第1の基板と第2の基板の間に設けられた液晶層と、
 前記第1の基板に形成され、前記第1の基板の隣合う2つの画素電極の間のスペースに
 、前記画素電極の一部と重なるように設けられた柱状スペーサと、
 前記表示領域外側のシール部の遮光膜上に前記液晶層を封止するよう設けられた帯状ス
 ペーサと、
 前記帯状スペーサの外側に設けられ、前記第1の基板および第2の基板を接着固定する
 シール剤とを有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に光抜けを回避して液晶層の間隙を所定値に保持する
 と共に、液晶層を封止するシール剤による当該液晶層を構成する液晶組成物の汚染を防止

して信頼性を向上させた液晶表示装置に関する。

【0002】

【従来の技術】

投射型表示装置やノート型コンピュータ、あるいはディスプレイモニター用の高精細かつカラー表示が可能な表示装置として液晶パネルを用いた表示装置が広く採用されている。

【0003】

液晶パネルを用いた表示装置（液晶表示装置）には、各内面に互いに交差する如く形成された平行電極を形成した一对の基板で液晶層を挟持した液晶パネルを用いた単純マトリクス型と、一对の基板の一方に画素単位で選択するためのスイッチング素子を有する液晶表示素子（以下、液晶パネルとも言う）を用いたアクティブマトリクス型液晶表示装置とが知られている。

10

【0004】

アクティブマトリクス型液晶表示装置は、ツイステッドネマチック（TN）方式に代表されるように、画素選択用の電極群が上下一对の基板のそれぞれに形成した液晶パネルを用いた、所謂縦電界方式液晶表示装置（一般に、TN方式アクティブマトリクス型液晶表示装置と称する）と、画素選択用の電極群が上下一对の基板の一方のみに形成されている液晶パネルを用いた、所謂横電界方式液晶表示装置（一般に、IPS方式液晶表示装置と称する）とがある。

【0005】

また、液晶表示装置の応用機器の一つとして投射型表示装置が知られている。液晶パネルを用いた投射型液晶表示装置は、小型の液晶パネルに生成した画像を拡大光学系でスクリーン上に投影して大画面表示を得るものである。この種の投射型液晶表示装置には、透過型と反射型とがあり、透過型は液晶パネルを構成する2枚の絶縁基板を共にガラス板等の透明基板で構成し、背面から照明光を照射し、透過した変調光を投射光学系で拡大投影するものである。一方、反射型は一方の絶縁基板を反射板として表面側から照明光を照射して生成した画像で変調された反射光を投射光学系で拡大投影するものである。

20

【0006】

なお、ノート型コンピュータ、あるいはディスプレイモニター用の直視型液晶表示装置にも、液晶パネルを構成する一方の絶縁基板を反射板として表示面側からの光を利用するようにしたものも知られている。

30

【0007】

液晶表示装置を構成する液晶パネルは、一般に2枚のガラス基板等の絶縁基板の貼り合わせ間隙に液晶組成物からなる液晶層を挟持し、その周縁をシール剤で封止してある。2枚の絶縁基板間の間隙は、例えば4～7 μm 程度の極めて狭いギャップ（セルギャップと称する）であり、このセルギャップを保持するための一方法として、直径が略均一なビーズをランダムに分散させている。

【0008】

セルギャップを確実に制御するためにはビーズの分散量が多くした方が良いが、ビーズ分散はランダムであり、均一性がないため、局部的に密集した個所ができると光抜けが大きくなり、さらにビーズの周囲では液晶の配向が乱れることによるコントラスト低下が局所的に大きくなる等の副作用があるため、その分散量は一般に150個/ mm^2 程度とされている。

40

【0009】

このビーズの材料には有機ポリマや石英が使用できるが、石英ビーズの場合は、セルギャップ出し時のプレス工程で絶縁基板に形成した保護膜、電極、あるいはTFE等のスイッチング素子を破壊したり、液晶組成物との熱膨張係数の差で温度変化に伴って気泡が生じる等の問題がある。そのため、一般には有機ポリマが用いられる。

【0010】

直視型の液晶パネルでは、絶縁基板に応力が掛かり易いため、分散したビーズが移動することがある。このため、液晶層は大気に対して負圧をかけた状態にしておくことが望まし

50

いが、完成した液晶パネルに常時負圧をかけた状態を持たせることは製造プロセス的に難しい。

【0011】

一方、投射型に用いる小型の液晶表示装置では、その液晶パネルの絶縁基板間にビーズを分散させた場合、表示領域内に存在するビーズがスクリーン上に拡大投影され、表示品質を劣化させるという問題がある。そのため、液晶パネルの表示領域の周辺にのみビーズあるいはファイバを入れ、セルギャップを周辺のみで保持するビーズレス方式も知られている。しかし、このビーズレス方式では、表示領域でのセルギャップを所定値に保持することが困難であるため、歩留りの低下や画質劣化を招く。

【0012】

さらに、近年は、表示の高速化の要求でセルギャップをさらに狭くする、所謂狭ギャップ化が望まれ、ギャップ制御の精度として $0.1\mu\text{m}$ 以下とすることが要求されている。この狭ギャップ化に伴い、ビーズの加工精度もさらに向上させる必要があるが、これも極めて困難であり、特に、反射型では透過型の半分のセルギャップとなるため、さらに困難である。

【0013】

このようなセルギャップの問題を解決するため、絶縁基板上にホトリソグラフィ技法で2枚の絶縁基板間を橋絡するような支柱状のスペーサ（以下、柱状スペーサと言う）を表示領域の特定個所（画素間あるいはブラックマトリクス直下等、表示に影響を与えない個所）に形成することが提案されている。

【0014】

この柱状スペーサを用いたことで、ビーズを分散させた場合に生じるビーズの局部的な片寄りや移動が無くなる。さらに、ホトリソグラフィ技法の加工精度はビーズの加工精度に対して桁違いに良好であるため、柱状スペーサの高さがこの柱状スペーサ材料（ホトレジスト）の塗布時の膜厚のみで決まり、セルギャップの精度は飛躍的に向上することが期待できる。

【0015】

【発明が解決しようとする課題】

しかしながら、現状ではホトレジスト材料は液晶組成物に溶けたり、液晶層の抵抗を下げたりするなど、液晶組成物との相性が悪く、また無機材料を用いた場合には液晶層と熱膨張係数が合わない等、スペーサの形成用の材料として最適なものが報告されていない。

【0016】

一方、セルギャップを制御するために、表示領域の外周に塗布するシール剤に有機ポリマや石英材料のファイバーあるいはビーズをフィラーとして混入する方法が一般的に採用されている。このフィラーは、表示領域内に分散するビーズと同様に、石英材料のフィラーを用いた場合には引出し端子電極やスイッチング回路を破壊するという問題がある。さらに、表示領域のスイッチング回路が形成された外側の部分にシール剤を塗布することも考えられるが、その場合はシール部分を確保するために余分の面積を要し、液晶パネルの外形寸法を大きくしてしまう。また、有機ポリマのビーズは潰れ易いためセルギャップの精度を向上させることが難しいため、シール部にはファイバーを用いるのが一般的である。

【0017】

このシールの方法としては、2枚の絶縁基板の一方の表示領域の外周にフィラーを混入したシール剤をスクリーン印刷やディスペンサ等で塗布し、他方の絶縁基板を重ね合わせて加圧し、シール剤を潰して広げながらセルギャップ出しを行って硬化させる。このため、シール端部の位置精度が出ず、シール座員部が不揃いの形状となり、このシール端部の形状が表示されないように遮光手段を設ける必要がある。特に、小型の液晶パネルではシールのために必要な面積が大きくなってしまふ。

【0018】

本発明の目的は、ビーズを用いた場合に発生する表示領域でのビーズのランダム性（局部

10

20

30

40

50

的な片寄りや移動)、ビーズあるいはシール剤に含有させたフィラーによるスイッチング素子や電極等の破壊、表示領域とシール部分に起こる液晶パネルのセルギャップ差を解消して表示むらを無くし、またシール剤と液晶層が接触することによる液晶組成物の汚染を解消して、高品質の表示を可能とした液晶表示装置を提供することにある。

【0019】

【課題を解決するための手段】

上記目的を達成するため、本発明は、液晶表示装置を構成する液晶パネルの一方の絶縁基板の表示領域内とシール部分とにホトリソグラフィ技法で同時にスペーサを形成する。表示領域内に形成するスペーサは柱状スペーサとし、シール部分に形成するスペーサは柱状スペーサの径寸法よりも大きな寸法幅の帯状スペーサとする。この帯状スペーサの外周に

10

【0020】

すなわち、本発明の典型的な構成を列挙すれば、下記の(1)～(2)に記載の通りである。

【0021】

(1)マトリクス状に多数の画素電極を有する第1の基板と、前記第1の基板に対して所定の間隙をもって対向させた透明電極を有する第2の基板と、前記第1の基板と第2の基板の対向間隙に封入した液晶組成物からなる液晶層と、前記第1の基板と第2の基板の前記液晶層に接する少なくとも1面に前記液晶組成物の配向を制御する配向膜を備え、前記第1の基板の表示領域に前記第2の基板との前記対向間隙を所定値に保持する複数の柱状

20

【0022】

この構成により、表示領域内でのスペーサのランダム性が解消されてセルギャップが均一化される。また、シール剤と液晶層とが接触しないため、シール剤による液晶組成物の汚染が防止され、表示領域におけるビーズによる電極等の破壊、あるいはシール部分におけるシール剤に混入されるフィラーによる電極引き出し端子等の破壊が回避され、製造歩留

30

【0023】

(2)(1)における前記柱状スペーサと帯状スペーサがフォトレジストを用いたホトリソグラフィ技法で形成。

【0024】

柱状スペーサと帯状スペーサの高さが等しく、かつ正確になり、表示領域の全域にわたって高精度でセルギャップが制御されるため、表示むらの発生が無い。

【0025】

なお、本発明は、上記の構成に限るものではなく、本発明の技術思想を逸脱することなく種々の変更が可能である。

40

【0026】

【発明の実施の形態】

以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。

【0027】

図1は本発明による液晶表示装置の一実施例を説明する液晶パネルの模式断面図である。この液晶パネルは液晶投射型液晶表示装置に用いる反射型液晶パネルで、USUBは第1の基板である上側の基板(対向基板)、DSUBは第2の基板である下側の基板(駆動基板)、LCは液晶組成物からなる液晶層、SUB2は対向基板を構成するガラス基板、ITO-Cは透明電極(共通電極または対向電極)、ORI2は上側の配向膜、SUB1は駆動基板を構成する単結晶シリコン基板、AL-Pは画素電極、ORI1は下側の配向膜

50

、 T M は端子部、 P S V 1 は保護膜、 S P C - P は柱状スペーサ、 S P C - S は帯状スペーサ、 S L はシール剤、 S H F は遮光膜である。

【 0 0 2 8 】

なお、この液晶パネルはアクティブマトリクス型を想定したものであり、駆動基板 D S U B には画素電極 A L - P のみ示してあるが、画素選択用のスイッチング素子、保持容量等が形成されている。

【 0 0 2 9 】

対向電極 I T O - C、配向膜 O R I 2 が形成された対向基板 U S U B と画素電極 A L - P と保護膜 P S V 1 および配向膜 O R I 1 が形成された駆動基板 D S U B の間に液晶組成物からなる液晶層 L C が挟持される。駆動基板 D S U B には、その画素電極を避けた位置の保護膜 P S V 1 の上に柱状スペーサ S P C - P が形成され、両基板の貼り合わせ周辺すなわち画素電極 A L - P 等が形成された表示領域の外周には帯状スペーサ S P C - S が形成されている。帯状スペーサ S P C - S の幅寸法は柱状スペーサ S P C - P の径寸法より大きく、2枚の基板を貼り合わせてプレスした際の押圧力を受けて周辺のセルギャップを正確にセルギャップすると共に、柱状スペーサ S P C - P と協働して表示領域のセルギャップを所定値に制御する。

10

【 0 0 3 0 】

すなわち、両基板を重ね合わせてプレスしたとき、柱状スペーサ S P C - P と帯状スペーサ S P C - S の高さにより、基板間の間隙すなわち液晶層のセルギャップが正確に制御される。そして、表示領域への液晶層の封入は、両基板を重ね合わせ前に表示領域に液晶組成物をドリップし、貼り合わせ時に余剰の液晶組成物を溢れさせてプレスする方法と、帯状スペーサ S P C - S の一部に開口を形成しておき、両基板を重ね合わせ、帯状スペーサ S P C - S の外縁に沿ってフィラーを含有しないシール剤を塗布して紫外線照射等で半硬化させた後、雰囲気を負圧とした状態で上記開口から液晶組成物を注入し、その後プレスおよび加熱処理してシール剤 S L の完全硬化を行ってセルギャップを設定する方法とが採用できる。

20

【 0 0 3 1 】

なお、図示していないが、投射型液晶表示装置の場合は端子部 T M にスイッチング素子をドライブする信号を接続するフレキシブルプリント基板の端子が接続される。

【 0 0 3 2 】

図 2 は図 1 に示した液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。これらのスペーサの配置は画素電極との位置関係で示す。

30

【 0 0 3 3 】

表示領域に形成される柱状スペーサ S P C - P は、画素電極 A L - P 間のクロスする場所に設ける。この実施例では、画素電極間スペースに柱状スペーサ S P C - P を設けることにより、開口率の大幅な減少はない。また、全画素電極間スペースに一本ずつ柱状スペーサ S P C - P を設けることができるため、ピースを用いる場合に比べてスペーサの設置数が桁違いに多くなり、強力なセルギャップ制御機能が発揮され、両基板の位置ずれが起こることはない。

【 0 0 3 4 】

帯状スペーサ S P C - S は画素電極が配置された表示領域の外周の画素電極と同一の層で形成された遮光膜 S H F の上に形成してある。この帯状スペーサ S P C - S は表示領域の外周を包囲して形成され、その幅サイズは柱状スペーサ S P C - P の径サイズよりも大きい。そして、この帯状スペーサ S P C - S は液晶層 L C を封止する機能を有し、従来では液晶層に接するように配置されていたシール剤はこの帯状スペーサ S P C - S の外縁の塗布される。

40

【 0 0 3 5 】

次に、本実施例の柱状スペーサおよび帯状スペーサの形成方法の概略を説明する。

【 0 0 3 6 】

柱状スペーサおよび帯状スペーサの材料としては、株式会社 J R S 製の化学増幅型ネガタ

50

イブレジスト「BPR-113」（商品名）を用いた。このレジスト材料は、従来の液晶パネルに用いられているビーズ材料と良く似た材料からなり、熱硬化後は液晶組成物に溶けたり膨潤したりすることがなく、液晶組成物との相性もよく、加工性も良好である。

【0037】

図3は本実施例の柱状スペーサの顕微鏡写真を模写した斜視図である。図示されたように、柱状スペーサSPC-Pは画素電極AL-Pの間のスペーサSSPの交差部に良好な形状で形成されている。

【0038】

柱状スペーサおよび帯状スペーサの材料となる前記「BPR-113」を画素電極AL-Pが形成された駆動基板DSUBの保護膜PSV1（図1参照）の上にスピコート法で塗布し、i線にて露光し、現像して形成される。

10

【0039】

これらの柱状スペーサおよび帯状スペーサが形成された駆動基板DSUBの帯状スペーサSPC-Sで囲まれた内側に液晶組成物を注入する。図2に示した形状の帯状スペーサSPC-Sの場合は、液晶組成物をドロップする。この駆動基板DSUBの上に接触しないように共通基板USUBを配置し、脱気処理する。脱気後、両基板を重ね合わせてプレスで加圧し、密着させる。このとき、余剰の液晶組成物は帯状スペーサSPC-Sからはみ出す。はみ出した液晶組成物を洗い流し、帯状スペーサSPC-Sの外縁と両基板の間にフィラーを含有しないシール剤SLを塗布して硬化させる。

【0040】

20

このように本実施例により、同一条件で形成された柱状スペーサSPC-Pおよび帯状スペーサSPC-Sにより、表示領域とシール部分のセルギャップは等しくなり、セルギャップ差による表示むらの発生が防止される。また、液晶層LCを構成する液晶組成物はシール剤と接触することがないため、未硬化のシール剤による液晶組成物の汚染が防止されると共に、シール剤にフィラーを含有させる必要が無いため、2枚の絶縁基板の接着時の押圧で電極引き出し端子が断線したり、その他の薄膜が破壊されることがない。

【0041】

図4は本発明による液晶表示装置の第2実施例を説明する液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。本実施例は、表示領域の外周に形成される帯状スペーサSPC-Sの一部に間隙を設け、これを液晶注入口INJとしたものである。その他の構成は前記第1実施例と同様であるので、説明は省略する。以下、この実施例の液晶パネルの制作方法を説明する。

30

【0042】

駆動基板DSUBは、帯状スペーサSPC-Sに液晶注入口INJを設けた以外は前記第1実施例と同様に形成される。この駆動基板DSUBに対向基板USUBを貼り合わせ、プレスで加圧して両者を密着させる。この状態で雰囲気減圧して脱気し、液晶注入口INJから液晶組成物を注入する。その後、この液晶注入口INJを含めて帯状スペーサSPC-Sの外縁にシール剤を塗布し硬化させる。

【0043】

また、帯状スペーサSPC-Sの外縁にシール剤を塗布する前に液晶注入口INJに同種のシール剤を塗布して封止するようにしてもよい。この液晶注入口INJは一個として示したが、2以上の液晶注入口INJを並設してもよい。本実施例により、前記第1実施例と同様の効果を得ることができる。

40

【0044】

なお、上記した各実施例とも、駆動基板DSUBに単結晶シリコン基板を用いた反射型として説明したが、両基板をガラス基板とした透過型の場合、あるいは表示面積の大きい直視型の液晶表示装置の場合でも同様にして構成できる。

【0045】

図5は本発明による液晶表示装置の第3実施例を説明する液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。本実施例は、駆動基板DSUB上の表示領域

50

の外側に駆動回路DC Tを直接内蔵し、この駆動回路DC Tの上部に帯状スペーサSPC - Sを形成したものである。なお、表示領域の柱状スペーサSPC - Pは第1の実施例と同様である。

【0046】

本実施例によれば、前記各実施例と同様の効果が得られると共に、液晶パネルの外部に実装する駆動回路が省略できるため、全体として小面積の液晶表示装置を得ることができる。

【0047】

次に、上記した各実施例を具体化した事例について説明する。

【0048】

図6は本発明による液晶表示装置を具体化した投射型液晶表示装置の全体構成の説明図であって、(a)は一部破断した平面図、(b)は(a)のA - A線に沿った断面である。

【0049】

図6に示したように、この投射型液晶表示装置は、第2の基板DSUBに柱状スペーサSPC - Pおよび帯状スペーサSPC - Sを有し、第1の基板USUBと第2の基板DSUBの間に液晶層LCを挟持して上記柱状スペーサSPC - Pおよび帯状スペーサSPC - Sで所要のセルギャップを制御し、帯状スペーサSPC - Sの外縁にシール剤SLを塗布し硬化させて両基板を接着してなる反射型の液晶パネルを、樹脂材料のモールド成形品を好適とするパッケージPCGのキャビティ内に収納し、その一端縁に信号および電力を給電するためのフレキシブルプリント基板FPCの一端を接続すると共に、表面ガラスWG

【0050】

パッケージPCGの背面には金属製の放熱板PPBが、その周辺を当該パッケージ本体PCGの下部4辺に埋設した状態で設置され、液晶パネルは放熱板PPBとの間に比較的弾性を有する放熱シートDPHを介して収納される。したがって、液晶パネルの背面は放熱シートDPHにより放熱板PPBに密着し、放熱効果が十分に得られる構造となっている。

【0051】

パッケージPCGのキャビティ内部に収納した液晶パネルは、その第1の基板USUBの裏側で接着材ADHにより当該パッケージPCGの底部内周に形成された段部に固定され、また、表面ガラスWGを接着材でパッケージPCGとフレキシブルプリント基板FPCを固定するためのスペース板SPBに固定される。なお、スペース板SPBはフレキシブルプリント基板FPCに図示しない接着剤を用いて固定されている。

【0052】

図7は図6で説明した液晶表示装置を用いて構成した投射型液晶表示装置の構成例を説明するための模式図であって、筐体CAS内に液晶表示装置(液晶モジュール)MOD、照明光源LSS、照明レンズ系LNS、第1の偏光板POL1、反射鏡MIL、結像レンズ系FLN、第2の偏光板POL2、光学絞りILS、および投射光学系PLNを収納してなる。

【0053】

光源装置LSSからの照射光は照明レンズ系LNSと第1の偏光板POL1と反射鏡MILにより液晶表示装置MODを構成する液晶パネルPNLの表面に入射する。液晶パネルPNLに入射した光は液晶パネルPNLの画素電極AL - Pで画像信号に対応した変調がなされ、反射した光が結像レンズ系FLNと第2の偏光板POL2と光学絞りILS、投射光学系PLNを介してスクリーンSCN上に拡大投射される。

【0054】

次に、本発明を直視型液晶表示装置に適用した例をアクティブマトリクス型液晶表示装置について説明する。

【0055】

図8はアクティブマトリクス型液晶表示装置を構成する液晶パネルの平面図であり、第1

10

20

30

40

50

および第2の絶縁基板である上下の透明ガラス基板SUB2（カラーフィルタ基板）、SUB1（アクティブマトリクス基板）を含む液晶パネルPNLのマトリクスAR周辺の要部平面図、図9は図8に示した液晶パネルの左上角部に対応するシール部SL付近の拡大平面図である。

【0056】

また、図10は液晶パネルの要部断面であって、(a)は図9の線19a-19aに沿った断面図、(b)はTFT部分の断面図、(c)は映像信号線駆動回路が接続されるべき外部接続端子DTM付近の断面図を示す。

【0057】

この液晶パネルの製造では、小さいサイズであればスルーブット向上のため1枚のガラス基板で複数個分を同時に加工してから分離し、大きいサイズであれば製造設備の共用のため、どの品種でも標準化された大きさのガラス基板を加工してから各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラス基板を切断する。

【0058】

図8、図10の両図とも、上下のガラス基板SUB2、SUB1の切断後を、図9は切断前を示しており、LNはガラス基板の切断線の縁を、CT1とCT2はそれぞれガラス基板SUB1、SUB2の切断すべき位置を示す。

【0059】

いずれの場合も、完成状態では外部接続端子群Tg、Td（添字略）が存在する部分（図では上下辺と左辺）は、それらを露出するように上側ガラス基板SUB2の大きさが下側ガラス基板SUB1よりも内側に制限されている。

【0060】

外部接続端子群Tg、Tdはそれぞれ走査回路接続用端子GTM、映像信号回路接続用端子DTMとそれらの引出配線部を駆動回路チップが搭載されたテープキャリアパッケージの単位に複数本まとめて名付けたものである。各群のマトリクス部から外部接続端子部に至るまでの引出配線は、両端に近づくにつれて傾斜している。これは、テープキャリアパッケージの配列ピッチ及び各テープキャリアパッケージにおける接続端子ピッチに液晶パネルPNLの端子DTM、GTMを合わせるためである。

【0061】

透明ガラス基板SUB1、SUB2の間の表示領域ARには柱状スペーサSPC-Pが、またシール部には、その縁に沿って液晶封入口INJを除いて液晶LCを封止するように帯状スペーサSPC-Sが形成されている。そして、帯状スペーサSPC-Sの外縁にはシール剤SLが塗布されている。このシール剤は例えばエポキシ樹脂からなる。なお、柱状スペーサSPC-Pは画素の境界に形成されているので、図10には示されていない。

【0062】

上部透明ガラス基板SUB2側の共通透明画素電極ITO2は、少なくとも一箇所において、ここでは液晶パネルの四隅で銀ペースト材AGPによって下部透明ガラス基板SUB1側に形成された引出配線INTに接続されている。この引出配線INTはゲート端子GTM、ドレン端子DTMと同一製造工程で形成される。

【0063】

配向膜ORI1、ORI2、透明画素電極ITO1、共通透明画素電極ITO2、それぞれの層は、帯状スペーサSPC-Sの内側に形成されている。下部透明ガラス基板SUB1、上部透明ガラス基板SUB2の外側の表面には偏光板POL1、POL2がそれぞれ形成されている。

【0064】

液晶LCは液晶組成物の液晶分子の向きを設定する下部配向膜ORI1と上部配向膜ORI2との間で帯状スペーサSPC-Sで区画された表示領域ARに封入されている。下部配向膜ORI1は下部透明ガラス基板SUB1側の保護膜PSV1の上部に形成されている。

【0065】

10

20

30

40

50

この液晶パネル PNL は、透明ガラス基板 SUB 1 側、上部透明ガラス基板 SUB 2 側で別個に種々の層を積み重ね、下部透明ガラス基板 SUB 1 と上部透明ガラス基板 SUB 2 とを重ね合わせ、帯状スペーサ SPC - S の開口部 INJ (液晶注入口) から液晶を注入し、その後シール剤 SL で封止し、上下の透明ガラス基板を切断することによって組立てられる。

【0066】

図10に示した薄膜トランジスタ TFT は、ゲート電極 GT に正のバイアスを印加すると、ソース - ドレイン間のチャネル抵抗が小さくなり、バイアスを零にするとチャネル抵抗は大きくなるように動作する。

【0067】

各画素の薄膜トランジスタ TFT は、画素内において2つ(複数)に分割されている。図10では一個のみ示してある。2つの薄膜トランジスタ TFT のそれぞれは、実質的に同一サイズ(チャネル長、チャネル幅が同じ)で構成されている。この分割された薄膜トランジスタ TFT のそれぞれは、ゲート電極 GT、ゲート絶縁膜 GI、i 型(真性、intrinsic、導電型決定不純物がドーピングされていない)非晶質シリコン(Si)からなる i 型半導体層 AS、一对のソース電極 SD 1、ドレイン電極 SD 2 を有する。なお、ソース、ドレインは本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路では、その極性は動作中反転するので、ソース、ドレインは動作中入れ替わると理解されたい。しかし、以下の説明では、便宜上、一方をソース、他方をドレインと固定して表現する。

【0068】

ゲート電極 GT は薄膜トランジスタ TFT のそれぞれの能動領域を越えるように突出しており、薄膜トランジスタ TFT のそれぞれのゲート電極 GT は連続して形成されている。ここでは、ゲート電極 GT は、単層の第2導電膜 g 2 で形成されている。第2導電膜 g 2 は、例えばスパッタで形成されたアルミニウム(Al)膜を用い、1000~5500程度の膜厚で形成する。また、ゲート電極 GT の上にはアルミニウムの陽極酸化膜 AOF が設けられている。

【0069】

このゲート電極 GT は i 型半導体層 AS を完全に覆うように(下方から見て)それより大きめに形成される。したがって、下部透明ガラス基板 SUB 1 の下方に蛍光管等のバックライト BL を取り付けられた場合、この不透明なアルミニウム膜からなるゲート電極 GT が影となって i 型半導体層 AS にはバックライトからの光が当たらず、光照射による導電現象すなわち薄膜トランジスタ TFT のオフ特性劣化は起き難くなる。なお、ゲート電極 GT の本来の大きさは、ソース電極 SD 1 とドレイン電極 SD 2 との間に跨がるのに最低限必要な(ゲート電極 GT とソース電極 SD 1、ドレイン電極 SD 2 との位置合わせ余裕分も含めて)幅を持ち、チャネル幅 W を決めるその奥行き長さはソース電極 SD 1 とドレイン電極 SD 2 との間の距離(チャネル長) L との比、すなわち相互コンダクタンス gm を決定するファクタ W / L をいくつにするかによって決められる。この液晶表示装置におけるゲート電極 GT の大きさは、もちろん、上述した本来の大きさよりも大きくされる。

【0070】

走査信号線は第2導電膜 g 2 で構成されている。この走査信号線の第2導電膜 g 2 はゲート電極 GT の第2導電膜 g 2 と同一製造工程で形成され、かつ一体に形成されている。また、走査信号線上にもアルミニウム Al の陽極酸化膜 AOF が設けられている。

【0071】

絶縁膜 GI は薄膜トランジスタ TFT のそれぞれのゲート絶縁膜として使用され、ゲート電極 GT および走査信号線の上層に形成されている。絶縁膜 GI は、例えばプラズマ CVD で形成された窒化シリコン膜を用い、1200~2700の膜厚(この液晶表示装置では、2000程度の膜厚)で形成する。ゲート絶縁膜 GI は図9に示したように、マトリクス部 AR の全体を囲むように形成され、周辺部は外部接続端子 DTM, GTM を露出するように除去されている。

10

20

30

40

50

【 0 0 7 2 】

i 型半導体層 A S は、2 つの薄膜トランジスタ T F T のそれぞれのチャネル形成領域として使用される。i 型半導体層 A S は非晶質シリコン膜または多結晶シリコン膜で形成し、2 0 0 ~ 2 2 0 の膜厚（この液晶表示装置では、2 0 0 程度の膜厚）で形成する。

【 0 0 7 3 】

この i 型半導体層 A S は、供給ガスの成分を変えて S i ₂ N₄ からなるゲート絶縁膜として使用される絶縁膜 G I の形成に連続して、同じプラズマ C V D 装置で、しかもそのプラズマ C V D 装置から外部に露出することなく形成される。

【 0 0 7 4 】

また、オーミックコンタクト用のリン (P) を 2 . 5 % ドープした N (+) 型半導体層 d 0 も同様に連続して 2 0 0 ~ 5 0 0 の膜厚（この液晶表示装置では、3 0 0 程度の膜厚）で形成する。しかる後、下部透明ガラス基板 S U B 1 は C V D 装置から外部に取り出され、写真処理技術により N (+) 型半導体層 d 0 および i 型半導体層 A S は独立した島状にパターニングされる。

10

【 0 0 7 5 】

i 型半導体層 A S は、走査信号線と映像信号線との交差部（クロスオーバー部）の両者間にも設けられている。この交差部の i 型半導体層 A S は交差部における走査信号線と映像信号線との短絡を低減する。

【 0 0 7 6 】

透明画素電極 I T O 1（図 1 の A L - P に相当）は液晶パネルの画素電極の一方を構成する。透明画素電極 I T O 1 は 2 つの薄膜トランジスタ T F T の各ソース電極 S D 1 に接続されている。このため、2 つの薄膜トランジスタ T F T のうちの 1 つに欠陥が発生しても、その欠陥が副作用をもたらす場合はレーザ光等によって適切な箇所を切断し、そうでない場合は他方の薄膜トランジスタが正常に動作しているので放置すればよい。なお、2 つの薄膜トランジスタ T F T に同時に欠陥が発生することは稀であり、このような冗長方式により点欠陥や線欠陥の発生確率を極めて小さくすることができる。

20

【 0 0 7 7 】

透明画素電極 I T O 1 は第 1 導電膜 d 1 によって構成されている。この第 1 導電膜 d 1 はスパッタリングで形成された透明導電膜（I n d i u m - T i n - O x i d e I T O : ネサ膜）からなり、1 0 0 0 ~ 2 0 0 0 の膜厚（この液晶表示装置では、1 4 0 0 程度の膜厚）で形成される。

30

【 0 0 7 8 】

2 つの薄膜トランジスタ T F T のそれぞれのソース電極 S D 1 とドレイン電極 S D 2 とは、i 型半導体層 A S 上にそれぞれ離隔して設けられている。

【 0 0 7 9 】

ソース電極 S D 1、ドレイン電極 S D 2 のそれぞれは、N (+) 型半導体層 d 0 に接触する下層側から、第 2 導電膜 d 2、第 3 導電膜 d 3 を順次重ね合わせて構成されている。ソース電極 S D 1 の第 2 導電膜 d 2 および第 3 導電膜 d 3 は、ドレイン電極 S D 2 の第 2 導電膜 d 2 および第 3 導電膜 d 3 と同一製造工程で形成される。

【 0 0 8 0 】

第 2 導電膜 d 2 はスパッタで形成したクロム (C r) 膜を用い、5 0 0 ~ 1 0 0 0 の膜厚（この液晶表示装置では、6 0 0 程度の膜厚）で形成される。C r 膜は後述する第 3 導電膜 d 3 のアルミニウム A l が N (+) 型半導体層 d 0 に拡散することを防止する所謂バリア層を構成する。第 2 導電膜 d 2 として、C r 膜の他に、高融点金属 (M o、T i、T a、W 等) の膜、高融点金属シリサイド (M o S i₂、T i S i₂、T a S i₂、W S i₂ 等) の膜を用いることもできる。

40

【 0 0 8 1 】

第 3 導電膜 d 3 はアルミニウム A l のスパッタリングで 3 0 0 0 ~ 5 0 0 0 の膜厚（この液晶パネルでは、4 0 0 0 程度の膜厚）で形成される。アルミニウム A l 膜はクロム C r 膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極 S D 1

50

、ドレイン電極SD2および映像信号線DLの抵抗値を低減するように構成されている。第3導電膜d3として順アルミニウムの他に、シリコンや銅(Cu)を添加物として含有させたアルミニウム膜を用いることもできる。

【0082】

第2導電膜d2、第3導電膜d3を同じマスクパターンでパターニングした後、同じマスクを用いて、あるいは第2導電膜d2、第3導電膜d3をマスクとして、N(+)型半導体層d0が除去される。つまり、i型半導体層AS上に残っていたN(+)型半導体層d0は第2導電膜d2、第3導電膜d3以外の部分がセルフラインで除去される。このとき、N(+)型半導体層d0はその厚さは全て除去されるようにエッチングされるので、i型半導体層ASも若干その表面部分がエッチングされるが、そのエッチング程度はエッチングの処理時間で制御すればよい。

10

【0083】

ソース電極SD1は透明画素電極ITO1に接続されている。ソース電極SD1は、i型半導体層ASの段差(第2導電膜d2の膜厚、陽極酸化膜AOFの膜厚、i型半導体層ASの膜厚およびN(+)型半導体層d0の膜厚を加算した膜厚に相当する段差)に沿って構成されている。具体的には、ソース電極SD1はi型半導体層ASの段差に沿って形成された第2導電膜d2と、この第2導電膜d2の上部に形成した第3導電膜d3とで構成されている。ソース電極SD1の第3導電膜d3は第2導電膜d2のCr膜がストレスの増大から厚くできず、i型半導体層ASの段差を乗り越えられないので、このi型半導体層ASを乗り越えるために構成されている。つまり、第3導電膜d3は厚くするとことで

20

【0084】

薄膜トランジスタTFTおよび透明画素電極ITO1上には保護膜PSV1が設けられている。保護膜PSV1は主に薄膜トランジスタTFTを湿気から保護するために形成されており、透明性が高く、しかも耐湿性の良いものを使用する。保護膜PSV1は、例えばプラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1μm程度の膜厚で形成される。

【0085】

保護膜PSV1は、図9に示したように、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するように除去され、また上側透明ガラス基板SUB2の共通電極COM(図1の透明電極ITO-Cに相当)を下側透明ガラス基板SUB1の外部接続端子接続用引出配線INTに銀ペーストAGPで接続する部分も除去されている。保護膜PSV1とゲート絶縁膜GIの厚さ関係に関しては、前者は保護効果を考慮して厚くされ、後者はトランジスタの相互コンダクタンスgmを考慮して薄くされる。従って、図9に示したように、保護効果の高い保護膜PSV1は周辺部もできるだけ広い範囲にわたって保護するようゲート絶縁膜GIより大きく形成されている。

30

【0086】

上部透明ガラス基板SUB2側には、外部光がチャネル形成領域として使用されるi型半導体層ASに入射しないように遮光膜BMが設けられている。

40

【0087】

遮光膜BMは光に対する遮光性が高い膜、例えばアルミニウム膜やクロム膜等で形成される。この液晶表示装置では、クロム膜がスパッタリングで1300程度の膜厚に形成される。なお、この遮光膜は図1における遮光膜SHFとは異なる。

【0088】

したがって、薄膜トランジスタTFTのi型半導体層ASは上下にある遮光膜BMおよび大きめのゲート電極GTによってサンドイッチにされ、その部分は外部の自然光やバックライト光が当たらなくなる。遮光膜BMは図19にハッチングで示したように、画素の周囲に形成され、つまり遮光膜BMは格子状に形成され(所謂、ブラックマトリクス)、こ

50

の格子で一画素の有効表示領域が仕切られている。この遮光膜 B M により、各画素の輪郭がハッキリとし、コントラストが向上する。つまり、遮光膜 B M は i 型半導体層 A S に対する遮光とカラーフィルタ F I L (R) , F I L (G) , F I L (B) の間を区画してコントラストを向上するためのブラックマトリクスとの 2 つの機能をもつ。

【 0 0 8 9 】

また、透明画素電極 I T O 1 のラビング方向の根本側のエッジ部に対向する部分が遮光膜 B M によって遮光されているから、上記部分にドメインが発生したとしても、ドメインが見えないので、表示特性が劣化することはない。

【 0 0 9 0 】

なお、バックライトを上部透明ガラス基板 S U B 2 側に取り付け、下部透明ガラス基板 S U B 1 を観察側（外部露出側）とすることもできる。

10

【 0 0 9 1 】

遮光膜 B M は周辺部にも額縁状のパターンに形成され、そのパターンはドット状に複数の開口を設けたマトリクス部のパターンと連続して形成されている。この部分の遮光膜は図 1 の遮光膜 S H F と同様の機能を持つ。周辺部の遮光膜 B M は帯状スペーサ S P C - S を越えてシール剤 S L の外側に延長され、パソコン等の実装機器に起因する反射光等の漏れ光がマトリクス部に入り込むのを防いでいる。他方、この遮光膜 B M は上側透明ガラス基板 S U B 2 の縁よりも約 0 . 3 ~ 1 . 0 m m 程内側に留められ、上側透明ガラス基板 S U B 2 の切断領域を避けて形成されている。

【 0 0 9 2 】

20

カラーフィルタ F I L (R) , F I L (G) , F I L (B) はアクリル樹脂等の樹脂材料で形成される染色基材に染料を着色して構成されている。なお、図 1 0 にはカラーフィルタ F I L (B) は図示されていない。このカラーフィルタ F I L (R) , F I L (G) , F I L (B) は画素に対向する位置にストライプ状に形成され、赤 (R) 、緑 (G) 、青 (B) の各色に染め分けられている。このカラーフィルタ F I L (R) , F I L (G) , F I L (B) は透明画素電極 I T O 1 の全てを覆うように大きめに形成され、遮光膜 B M はカラーフィルタ F I L (R) , F I L (G) , F I L (B) および透明画素電極 I T O 1 のエッジ部分と重なるよう透明画素電極 I T O 1 の周縁より内側に形成されている。

【 0 0 9 3 】

カラーフィルタ F I L (R) , F I L (G) , F I L (B) は次のように形成することもできる。まず、上部透明ガラス基板 S U B 2 の表面に染色基材を形成し、フォトリソグラフィ技法で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタ F I L (R) を形成する。次に、同様な工程を施すことによって、緑色フィルタ F I L (G) 、青色フィルタ F I L (B) を順次形成する。

30

【 0 0 9 4 】

保護膜 P S V 2 はカラーフィルタ F I L (R) , F I L (G) , F I L (B) を異なる色に染め分けた染料が液晶層 L C に漏れることを防止するために設けられている。この保護膜 P S V 2 は、例えばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

【 0 0 9 5 】

40

共通透明画素電極 I T O 2 は、下部透明ガラス基板 S U B 1 側に画素毎に設けられた透明画素電極 I T O 1 に対向し、液晶層 L C の光学的な状態は各画素電極 I T O 1 と共通透明画素電極 I T O 2 との間の電位差（電界）に应答して変化する。この共通透明画素電極 I T O 2 にはコモン電圧 V c o m が印加されるように構成されている。ここでは、コモン電圧 V c o m は映像信号線に印加されるローレベルの駆動電圧 V d m i n とハイレベルの駆動電圧 V d m a x ととの中間電位に設定されるが、映像信号駆動回路で使用される集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すればよい。なお、共通透明画素電極 I T O 2 の平面形状の一部は図 9 に示されている。

【 0 0 9 6 】

なお、ゲート端子 G T M は酸化珪素 S I O 層と接着性が良く、アルミニウム A l よりも耐

50

電蝕性の高いクロムCr層g1と、更にその表面を保護し画素電極ITO1と同レベル（同層、同時形成）の透明導電層d1とで構成されている。なお、ゲート絶縁膜GI上およびその側面部に形成された導電層d2およびd3は、導電層d2およびd3のエッチング時のピンホール等が原因で導電層g2やg1と一緒にエッチングされないようにその領域をホトレジストで覆っていた結果として残っているものである。又、ゲート絶縁膜GIを乗り越えて右方向に延長されたITO層d1は同様な対策を更に万全とさせたものである。

【0097】

ドレイン端子DTMは図9に示したように端子群Td（添字省略）を構成し、下側透明ガラス基板SUB1の切断線CT1を越えて更に延長され、製造過程では静電気破壊防止のためその全てが互いに配線SHdによって短絡される。

10

【0098】

ドレイン端子DTMは前述したゲート端子GTMと同様な理由でクロムCr層g1およびITO層d1の2層で形成されており、ゲート絶縁膜GIを除去した部分で映像信号線DLと接続されている。ゲート絶縁膜GIの端部上に形成された半導体層ASはゲート絶縁膜GIの縁をテーパ状に映像信号エッチングするためのものである。ドレイン端子DTM上では外部回路との接続を行うため保護膜PSV1は勿論、取り除かれている。

【0099】

図11は本発明による液晶表示装置を具体化した直視型液晶表示装置の全体構成の説明図である。

20

【0100】

この液晶表示装置は液晶パネル、回路基板、バックライト、その他の構成部材を一体化した液晶表示装置（液晶表示モジュール）の具体的構造を説明するものである。

【0101】

図11において、SHDは金属板からなる上フレーム（シールドケース、メタルフレームとも言う）、WDは表示窓、INS1～3は絶縁シート、PCB1～3は回路基板（PCB1はドレイン側回路基板：映像信号線駆動用回路基板、PCB2はゲート側回路基板、PCB3はインターフェース回路基板）、JN1～3は回路基板PCB1～3同士を電気的に接続するジョイナ、TCP1、TCP2はテープキャリアパッケージ、PNLは前記実施例で説明した柱状スペーサと帯状スペーサとで所定のセルギャップを設定した液晶パネル、POLは上偏光板、GCはゴムクッション、ILSは遮光スペーサ（図1における遮光膜SHFに相当）、PRSはプリズムシート、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは樹脂の一体化成形により形成された下フレーム（下側ケース：モールドフレーム）、MOはMCAの開口、BATは両面粘着テープであり、図示の配置関係で拡散板部材を積み重ねて液晶表示装置MDLが組立てられる。なお、導光板GLBの1辺に沿って蛍光管LPと反射シートLSからなる光源組立が設置され、蛍光管LPの端部に設けたゴムクッションGC部分から引き出されるランプケーブルLPCを介して図示しないバックライト電源から給電される。この導光板GLBと光源組立とでバックライトBLが構成される。なお、光源組立は導光板GLBの2辺または4辺にも設置できる。

30

40

【0102】

この液晶表示装置（液晶表示モジュールMDL）は、下フレームMCAと上フレームSHDの2種の収納・保持部材からなる筐体を有し、絶縁シートINS1～3、回路基板PCB1～3、液晶パネルPNLを収納固定し、導光板GLB等から構成されるバックライトを収納した下フレームMCAを上フレームSHDに合体させてなる。

【0103】

映像信号線駆動用回路基板PCB1には液晶パネルPNLの各画素を駆動するための集積回路チップ等の電子部品が搭載され、またインターフェース回路基板PCB3には外部ホストコンピュータからの映像信号の受入れ、タイミング信号等の制御信号を受け入れる集積回路チップ、およびタイミングを加工してクロック信号を生成するタイミングコンバー

50

タ(TCON)、低電圧差動信号チップ、その他のコンデンサや抵抗器等の電子部品が搭載される。

【0104】

上記タイミングコンバータで生成されたクロック信号は映像信号線駆動用回路基板PCB1に搭載された駆動回路チップ(集積回路チップ)に供給される。

【0105】

インターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1は多層配線基板であり、上記クロック信号ラインCLLはインターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1の内層配線として形成される。

【0106】

なお、液晶パネルPNLにはTFEを駆動するためのドレイン側回路基板PCB1、ゲート側回路基板PCB2およびインターフェース回路基板PCB3がテープキャリアパッケージTCP1、TCP2で接続され、各回路基板間はジョイナJN1、2、3で接続されている。

【0107】

この液晶表示装置により、表示むらがなく、かつ高品質の画像表示を得ることができている。

【0108】

図12は図11に示した液晶表示装置の実装例を説明するノート型コンピュータの斜視図である。

【0109】

このノート型コンピュータ(可搬型パソコン)はキーボード部(本体部)と、このキーボード部にヒンジで連結した表示部から構成される。キーボード部にはキーボードとホスト(ホストコンピュータ)、CPU等の信号生成機能を収納し、表示部には液晶パネルPNLを有し、その周辺に駆動回路基板FPC1、FPC2、コントロールチップTCONを搭載したPCB、およびバックライト電源であるインバータ電源基板IVなどが実装される。

【0110】

本発明による液晶表示装置を実装した上記各電子機器は、その液晶パネルのセルギャップの変動が極めて少ないため、表示むら無く、高品質の画像表示を得ることができる。

【0111】

【発明の効果】

以上説明したように、本発明によれば、表示領域の画素電極を避けた位置に柱状スペーサを設けると共に、表示領域の周囲の2枚の絶縁基板間のシール部分に帯状のスペーサを設け、この帯状のスペーサの外縁にシール剤を塗布し硬化させるようにしたため、画面全域でのセルギャップを均一に制御でき、かつ液晶層を構成する液晶組成物とシール剤との接触が無いために、シール剤による液晶組成物の汚染が防止でき、また、シール剤にフィラーを使用しないことで電極引き出し端子の断線等のダメージが回避され、信頼性の高い高品質の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の一実施例を説明する液晶パネルの模式断面図である。

【図2】図1に示した液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。

【図3】本発明による柱状スペーサの顕微鏡写真を模写した斜視図である。

【図4】本発明による液晶表示装置の第2実施例を説明する液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。

【図5】本発明による液晶表示装置の第3実施例を説明する液晶パネルの柱状スペーサと帯状スペーサの配置を説明する平面図である。

【図6】本発明による液晶表示装置を具体化した投射型液晶表示装置の全体構成の説明図である。

10

20

30

40

50

【図 7】図 6 で説明した液晶表示装置を用いて構成した投射型液晶表示装置の構成例を説明するための模式図である。

【図 8】本発明を適用したアクティブマトリクス型液晶表示装置を構成する液晶パネルの平面図である。

【図 9】図 8 に示した液晶パネルの左上角部に対応するシール部 S L 付近の拡大平面図である。

【図 10】本発明を適用したアクティブマトリクス型液晶表示装置を構成する液晶パネルの要部断面である。

【図 11】本発明による液晶表示装置を具体化した直視型液晶表示装置の全体構成の説明図である。

10

【図 12】図 11 に示した液晶表示装置の実装例を説明するノート型コンピュータの斜視図である。

【符号の説明】

U S B 第 1 の基板である上側の基板（対向基板）

D S B 第 2 の基板である下側の基板（駆動基板）

L C 液晶組成物からなる液晶層

S U B 2 対向基板を構成するガラス基板

I T O - C 透明電極（共通電極または対向電極）

O R I 2 上側の配向膜

S U B 1 駆動基板を構成する単結晶シリコン基板またはアクティブマトリクス基板

20

A L - P 画素電極

O R I 1 下側の配向膜

T M 端子部

P S V 1 保護膜

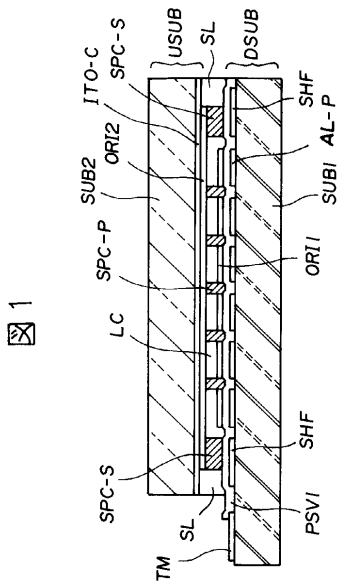
S P C - P 柱状スペーサ

S P C - S 帯状スペーサ

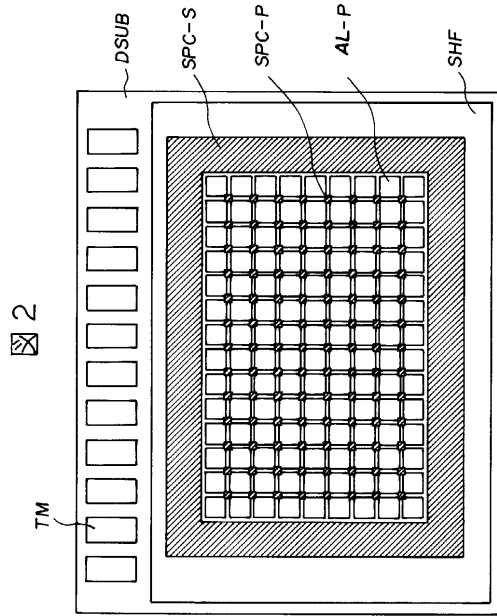
S L シール剤

S H F 遮光膜。

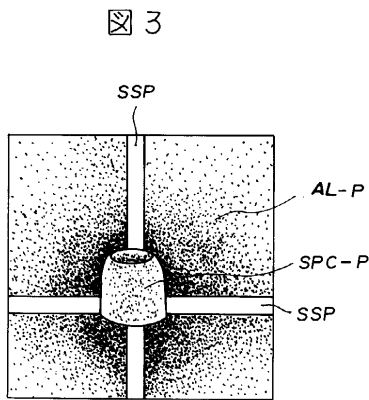
【 図 1 】



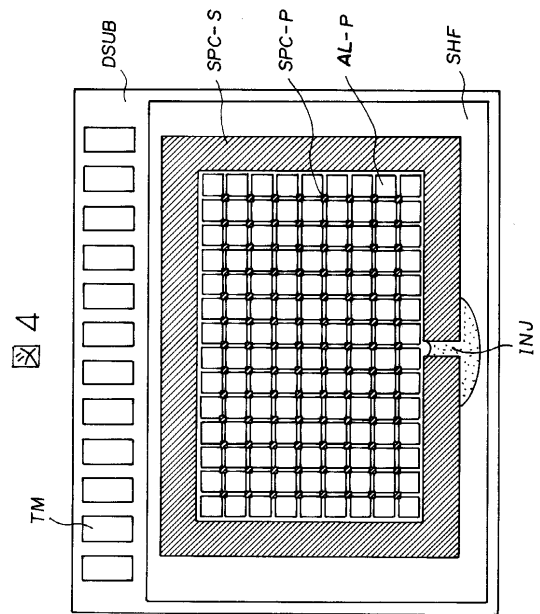
【 図 2 】



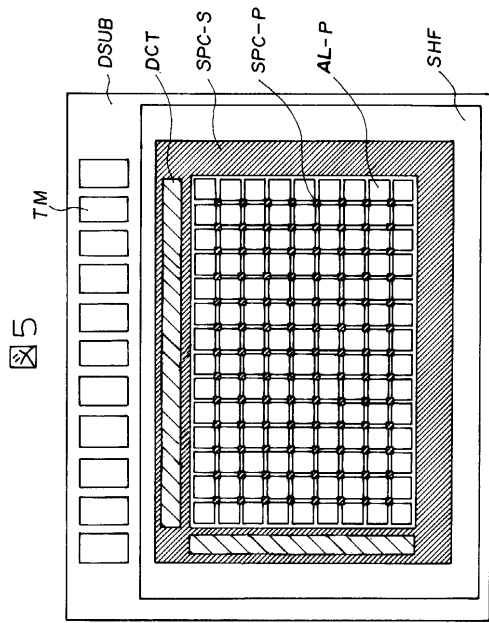
【 図 3 】



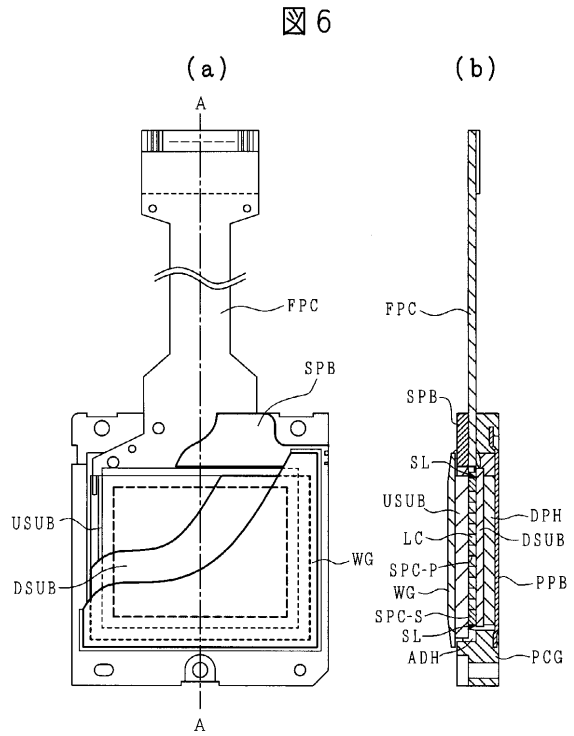
【 図 4 】



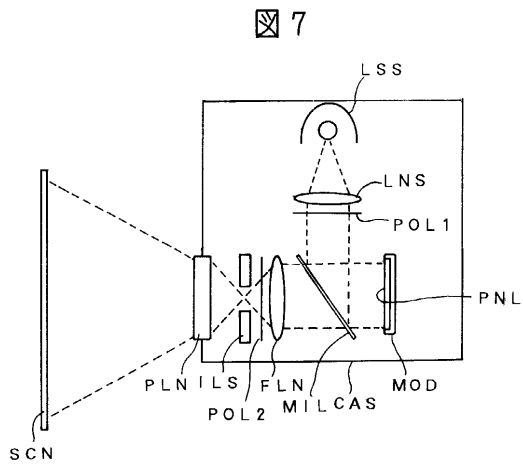
【 5 】



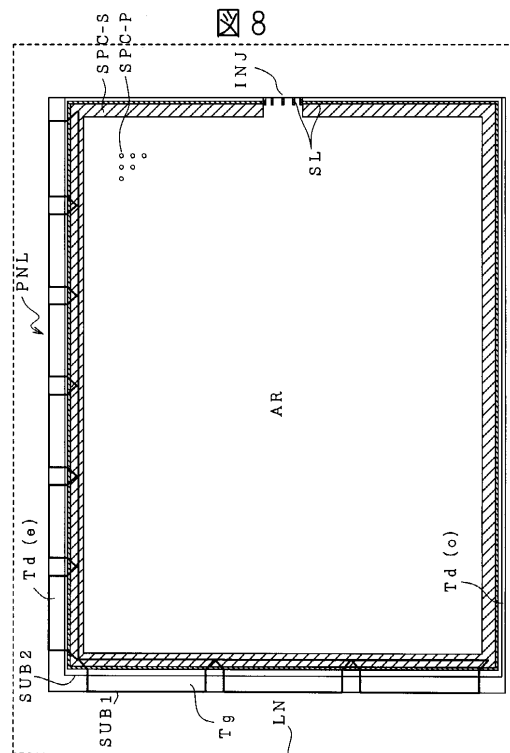
【 6 】



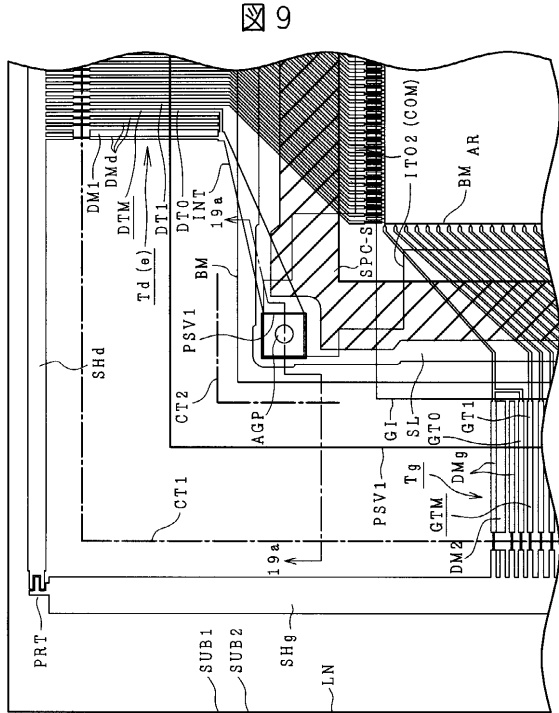
【 7 】



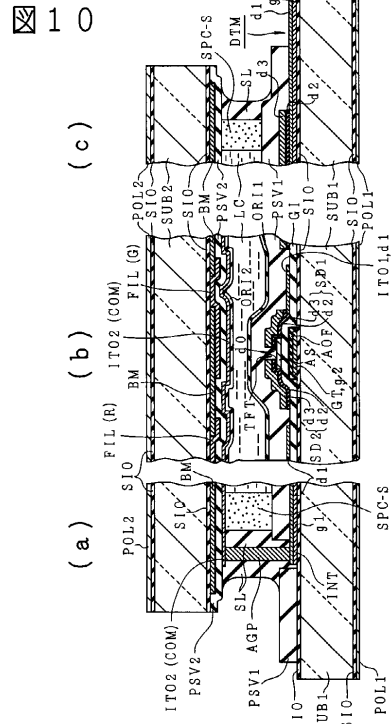
【 8 】



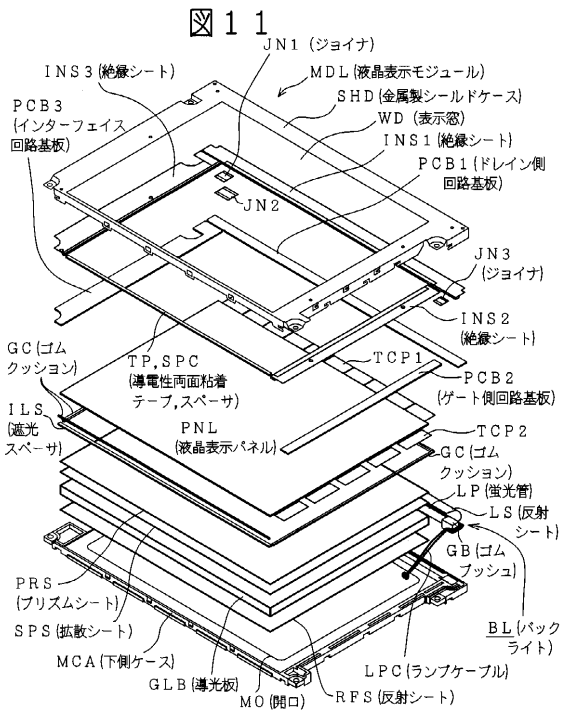
【図9】



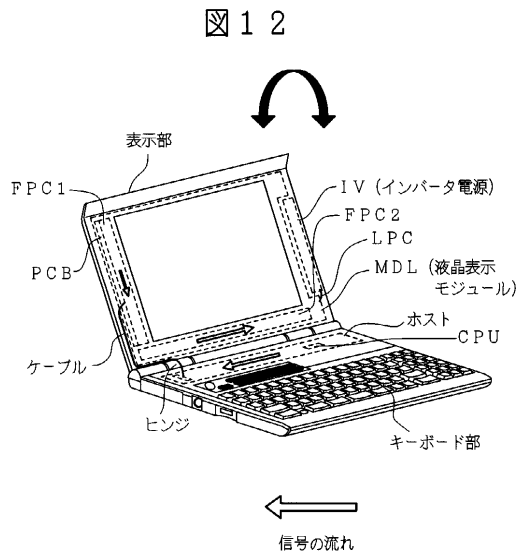
【図10】



【図11】



【図12】



フロントページの続き

- (72)発明者 宮沢 敏夫
千葉県茂原市早野3300番地 株式会社日立製作所 電子デバイス事業部内
- (72)発明者 松本 克己
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

合議体

- 審判長 稲積 義登
審判官 吉田 禎治
審判官 岩本 勉

- (56)参考文献 特開昭63-137213(JP,A)
特開平6-194615(JP,A)
実開昭58-54679(JP,U)
特開平10-39332(JP,A)
実開平4-93825(JP,U)
特開昭64-9424(JP,A)
特開平6-67183(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G02F1/1339,500